

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H02M 3/155 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200580018570.2

[43] 公开日 2007 年 5 月 16 日

[11] 公开号 CN 1965464A

[22] 申请日 2005.5.19

[21] 申请号 200580018570.2

[30] 优先权

[32] 2004.6.9 [33] JP [31] 171038/2004

[86] 国际申请 PCT/JP2005/009122 2005.5.19

[87] 国际公布 WO2005/122373 日 2005.12.22

[85] 进入国家阶段日期 2006.12.7

[71] 申请人 罗姆股份有限公司

地址 日本京都府

[72] 发明人 酒井优

[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 朱进桂

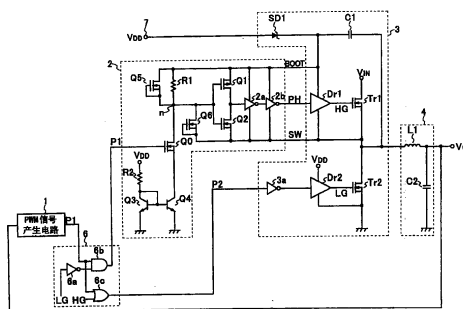
权利要求书 1 页 说明书 7 页 附图 4 页

[54] 发明名称

电平移动电路及相关开关稳定器

[57] 摘要

一种电平移动电路(2)，包括：栅极与源极短路连接的 NMOS 晶体管(Q5)，设置在施加有电压(BOOT)的高电压电源线与由 PMOS 晶体管(Q1)和 NMOS 晶体管(Q2)组成的反相器电路的输入端 n 之间；栅极与源极短路连接的 NMOS 晶体管(Q6)，设置在施加有电压(SW)的低电压电源线与由 PMOS 晶体管(Q1)和 NMOS 晶体管(Q2)组成的反相器电路的输入端(n)之间。因此，NMOS 晶体管(Q5 和 Q6)的体二极管防止输入端(n)处的电压波形变钝。这可以防止电平移动电路的误动作。



1. 一种电平移动电路，接收第一脉冲信号，并根据所述第一脉冲信号产生第二脉冲信号，所述第二脉冲信号的高电平比所述第一脉冲信号的高电平更高，所述电平移动电路包括：

高电压侧电源电压供给线；

低电压侧电源电压供给线；

反相器电路，根据所述高电压侧电源电压供给线与所述低电压侧电源电压供给线之间的、作为其电源电压的电压而操作；

第一二极管，具有与所述反相器电路的输入端相连的阳极，以及与所述高电压侧电源电压供给线相连的阴极；以及

第二二极管，具有与所述反相器电路的输入端相连的阴极，以及与所述低电压侧电源电压供给线相连的阳极。

2. 根据权利要求 1 所述的电平移动电路，

其中，MOS 晶体管的体二极管用作所述第一二极管和所述第二二极管的每一个。

3. 一种开关稳定器，包括自举式 DC-DC 转换器，

其中，所述自举式 DC-DC 转换器包括根据权利要求 1 所述的电平移动电路。

4. 一种开关稳定器，包括自举式 DC-DC 转换器，

其中，所述自举式 DC-DC 转换器包括根据权利要求 2 所述的电平移动电路。

电平移动电路及相关开关稳定器

技术领域

本发明涉及一种电平移动电路，以及一种包括自举式 DC-DC 转换器的开关稳定器，其中自举式 DC-DC 转换器具有高输入电源电压和低控制电源电压，并使用比输入电源电压更高的驱动电压，对输出晶体管进行开关操作。

背景技术

图 3 中示出了常规开关稳定器的配置示例。图 3 所示的开关稳定器包括自举式 DC-DC 转换器，并且由 PWM 信号产生电路 1、电平移动电路 2'、自举开关电路 3、平滑电路 4 和延迟电路 5a 和 5b 构成。这里，输入电源电压 V_{IN} 比控制电源电压 V_{DD} 高，并假设输入电源电压 V_{IN} 是 +25V，控制电源电压 V_{DD} 是 +5V。

PWM 信号产生电路 1 根据输出电压 V_o ，产生 PWM 信号，并向延迟电路 5a 和 5b 馈送 PWM 信号。延迟电路 5a 将从 PWM 信号产生电路 1 输出的 PWM 信号延迟，并将得到的信号作为 PWM 信号 P1，向电平移动电路 2' 馈送。延迟电路 5b 将从 PWM 信号产生电路 1 输出的 PWM 信号延迟，并将得到的信号作为控制脉冲信号 P2，向自举开关电路 3 馈送。向 PWM 信号产生电路 1 以及延迟电路 5a 和 5b 施加的电源电压是控制电源电压 V_{DD} 。相比于 PWM 信号 P1，控制脉冲信号 P2 上升早了预定时间段，而下降晚了预定时间段。

电平移动电路 2' 将 PWM 信号 P1 转换为高电压控制脉冲信号 PH，将其馈送到自举开关电路 3。

在自举开关电路 3 中，驱动器电路 Dr1 根据高电压控制脉冲信号 PH，使 NMOS 晶体管 Tr1 导通和截止；另一方面，反相器电路 3a 将控制脉冲信号 P2 反转，驱动器电路 Dr2 根据反转信号，使 NMOS 晶体管 Tr2 导通和截止。

当 NMOS 晶体管 Tr1 截止, NMOS 晶体管 Tr2 导通时, 充电电流经过施加有控制电源电压 V_{DD} 的端子 7, 通过肖特基 (Schottky) 二极管 SD1, 流入电容器 C1, 从而使电容器 C1 两端的电压变为大约+5V。然后, NMOS 晶体管 Tr1 和 Tr2 都暂时保持截止, 接着, 当 NMOS 晶体管 Tr1 导通, NMOS 晶体管 Tr2 截止时, 电容器 C1 与 NMOS 晶体管 Tr1 之间的节点电压变为+25V, 电容器 C1 与肖特基二极管 SD1 之间的节点电压 BOOT 变为大约+30V。然后, NMOS 晶体管 Tr1 和 Tr2 都暂时保持截止, 接着, NMOS 晶体管 Tr1 再次截止, NMOS 晶体管 Tr2 再次导通。

在电容器 C1 与肖特基二极管 SD1 之间的节点和 NMOS 晶体管 Tr1 和 Tr2 之间的节点之间产生的电压作为电源电压, 馈送到设置在电平移动电路 2' 之后的电路级中的电路。

平滑电路 4 是由电感器 L1 和电容器 C2 组成的平滑滤波器。平滑电路 4 平滑并输出 NMOS 晶体管 Tr1 和 Tr2 之间的节点电压, 作为输出电压 V_o 。

开关稳定器具有两种工作模式, 即, 输出电流从开关稳定器流向负载的模式(正向模式)和输出电流从负载流向开关稳定器的模式(逆向模式)。在图 3 所示的开关稳定器中, 当 NMOS 晶体管 Tr1 和 Tr2 都截止时, 在正向模式中, 电流流过 NMOS 晶体管 Tr2 的体二极管 (body diode); 在逆向模式中, 电流流过 NMOS 晶体管 Tr1 的体二极管。因此, 在电平转移电路 2' 中的相关点观察到的电压波形如图 4 的时序图所示。图 4 中的符号 V_n 代表由栅极接收 PWM 信号 P1 的 NMOS 晶体管 Q0 与电阻器 R1 之间的节点 n 上的电压。

当 PWM 信号 P1 为低时, NMOS 晶体管 Q0 截止, 从而电压 V_n 等于电压 BOOT。当 PWM 信号 P1 为高时, NMOS 晶体管 Q0 导通, 从而电压 V_n 等于电压 SW。

专利文献 1: JP-A-2002-315311

专利文献 2: JP-A-2003-235251

发明内容

本发明要解决的问题

但是，不便利的是，图 3 所示的开关稳定器具有如下缺点。在输入端位于节点 n、并由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器中，如图 4 所示，这些晶体管的栅极-源极寄生电容 PC 使电压 V_n 的波形在上升和下降沿处变钝。

因此，在逆向模式中，在电压 V_n 的波形较钝的时间段 T1 和 T2 期间，可能错误地将由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器的输出反转，导致误动作发生。具体地，在时间段 T1 期间，电压 BOOT 与 V_n 之差可能变得较大，从而使由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器的输出变高，另外，在时间段 T2 期间，电压 SW 与 V_n 之差可能变得较大，从而使由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器的输出变低。此外，在时间段 T1 期间，PMOS 晶体管 Q1 可能出现栅极与源极之间的耐压失效，从而可靠性降低。例如，在一些情况下，这些缺点特别突出：为使开关稳定器能够处理更大的电流，使 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 更大，结果寄生电容 PC 相应地更大；为降低功耗，给予电容器 R1 更高的电阻，结果归因于寄生电容 PC 和电阻器 R1 的时间常数相应地更大；以及 PWM 信号 P1 的导通时间段（on-period）较短。

考虑到上述缺点，本发明的目的是提供一种误动作可能性降低的电平移动电路，并提供一种相关的开关稳定器。

用于解决问题的措施

为实现上述目的，根据本发明的电平移动电路接收第一脉冲信号，根据第一脉冲信号，产生第二脉冲信号，第二脉冲信号的高电平比第一脉冲信号的高电平高，所述电平移动电路具有：高电压侧电源电压供给线；低电压侧电源电压供给线；反相器电路，以高电压侧电源电压供给线与低电压侧电源电压供给线之间的电压，作为其电源电压而工作；第一二极管，具有与反相器电路的输入端相连的阳极，以及具有高电压侧电源电压供给线相连的阴极；以及第二二极管，具有与反相器电路的输入端相连的阴极，以及与低电压侧电源电压供给线相连的阳极。

采用上述配置，当根据第一脉冲信号，输入端的电势实质上等于高电压侧电源电压供给线电势时，即使在高电压侧电源电压供给线电势中出现上升沿或下降沿，第一二极管也防止了高电压侧电源电压供给线电势与输入端的电势之差变得与第一二极管的正向电压相等或更大。这防止了输入端电势的波形变钝。另一方面，当根据第一脉冲信号，输入端的电势实质上等于低电压侧电源电压供给线电势时，高电压侧电源电压供给线电势与输入端的电势之差保持与第二二极管的正向电压相等。这防止了输入端电势的波形变钝。因此，可以降低由于输入端电势的波形变钝而错误地反转反相器的输出，从而引起的误动作的可能性。

MOS 晶体管的体二极管具有较小的横截面积，从而具有较低的寄生电容。因此，通过使用 MOS 晶体管的体二极管作为第一和第二二极管，可以增强防止上述反相器电路中的输入端电压的波形变钝的效果。因此，优选地使用 MOS 晶体管的体二极管作为第一和第二二极管。

上述电平移动电路可以应用于包括自举式 DC-DC 转换器的开关稳定器。

本发明的效果

根据本发明，可以实现一种误动作可能性降低的电平移动电路，并提供一种相关的开关稳定器。

附图说明

图 1 是示出根据本发明的开关稳定器的配置示例的图；

图 2 是在图 1 所示开关稳定器所含的电平移动电路中的相关点观察的电压波形的时序图；

图 3 是示出常规开关稳定器的配置示例的图；以及

图 4 是在图 3 所示开关稳定器所含的电平移动电路中的相关点观察的电压波形的时序图。

参考符号列表

1 PWM 信号产生电路

- 2 电平移动电路
- 3 自举开关电路
- 4 平滑电路
- 6 同时导通防止电路
- Q5, Q6 NMOS 晶体管

具体实施方式

以下, 将参考附图, 描述本发明实施例。图 1 中示出了根据本发明的开关稳定器的配置示例。在图 1 中, 用相同的参考数字标识也包含在图 3 中的部分。图 1 所示的开关稳定器包括自举式 DC-DC 转换器, 由 PWM 信号产生电路 1、电平移动电路 2、自举开关电路 3、平滑电路 4 和同时导通防止电路 6 构成。

在图 1 所示的开关稳定器中, 除了电平移动电路 2 和同时导通防止电路 6 之外, 其它电路配置与前述作为常规示例的图 3 所示的开关稳定器的配置相同, 所以, 不再重复其描述。在以下描述中, 将描述作为本发明的特征的电平移动电路 2 和同时导通防止电路 6。同时导通防止电路 6 包括反相器电路 6a、与门 6b 和或门 6c。反相器电路 6a 接收驱动器电路 Dr2 的输出 LG。即, 反相器电路 6a 的输入端子与驱动器电路 Dr2 的输出端子和 NMOS 晶体管 Tr2 的栅极之间的节点相连。反相器电路 6a 的输出端子和与门 6b 的第二输入端子相连。与门 6b 和或门 6c 在其各自的第一输入端子上接收从 PWM 信号产生电路 1 输出的 PWM 信号 P1。即, 与门 6b 和或门 6c 的第一输入端子与 PWM 信号产生电路 1 的输出端相连。或门 6c 在其第二输入端子上接收驱动器电路 Dr1 的输出 HG。即, 或门 6c 的第二输入端子与驱动器电路 Dr1 的输出端子和 NMOS 晶体管 Tr1 的栅极之间的节点相连。与门 6b 的输出端子与电平移动电路 2 中所包括的 NMOS 晶体管 Q0 的栅极相连, 或门 6c 的输出端子与自举开关电路 3 中所包括的反相器电路 3a 的输入端子相连。

如上配置的同时导通防止电路 6 向电平移动电路 2 中所包括的 NMOS 晶体管 Q0 的栅极输出 PWM 信号 P1, 并向自举开关电路 3 中所包

括的反相器电路 3a 的输入端子输出控制脉冲信号 P2。这里，控制脉冲信号 P2 是相比于 PWM 信号 P1，上升早了预定时间段，而下降晚了预定时间段的信号。

电平移动电路 2 包括：NMOS 晶体管 Q0；电阻器 R1；电流镜电路，由 NPN 晶体管 Q3 和 Q4 组成；电阻器 R2，用作向电流镜电路提供电流的电流源；反相器电路，由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成；反相器电路 2a 和 2b；以及 NMOS 晶体管 Q5 和 Q6。每一个反相器电路都连接在施加有电压 BOOT 的电源线与施加有电压 SW 的电源线之间，并以这些电源线之间的电压作为电源电压而工作。

NMOS 晶体管 Q0 的漏极通过电阻器 R1，与施加有电压 BOOT 的电源线相连。NMOS 晶体管 Q0 的源极与由 NPN 晶体管 Q3 和 Q4 组成的电流镜电路的输出相连。电阻器 R1 与 NMOS 晶体管 Q0 之间的节点 n 是由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器电路的输入端。反相器电路 2a 将由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器电路的输出反转，接着反相器电路 2b 将反相器电路 2a 的输出反转，从而产生脉冲控制信号 PH。

此外，栅极与源极短路连接的 NMOS 晶体管 Q5 设置在节点 n 与施加有电压 BOOT 的电源线之间，栅极与源极短路连接的 NMOS 晶体管 Q6 设置在节点 n 与施加有电压 SW 的电源线之间。

图 2 中示出了在电平移动电路 2 中的相关点观察的电压波形的时序图。图 2 中的符号 V_n 代表在其栅极上接收 PWM 信号 P1 的 NMOS 晶体管 Q0 与电阻器 R1 之间的节点处的电压。图 2 中的符号 V_s 代表肖特基二极管 SD1 的正向电压。图 2 中的符号 V_{F2} 代表 NMOS 晶体管 Q2 的体二极管的正向电压，图 2 中的符号 V_{F6} 代表 NMOS 晶体管 Q6 的体二极管的正向电压。

首先，将描述正向模式。在 PWM 信号 P1 和控制脉冲信号 P2 都为低（=0V）的时间段期间，以及在控制脉冲信号 P2 上升之后、PWM 信号 P1 为低（=0V）而控制脉冲信号 P2 为高的时间段 T1 期间，电压 V_n 等于电压 BOOT。在 PWM 信号 P1 和控制脉冲信号 P2 都为高的时间段期间，NMOS 晶体管 Q6 的体二极管保持电压 SW 与 V_n 之差等于 NMOS 晶体

管 Q6 的体二极管的正向电压 V_{F6} 。这防止了电压 V_n 的波形变钝。接着，当 PWM 信号 P1 下降时，电压 V_n 首先上升到电压 BOOT 的高电平（其值与在 PWM 信号 P1 和控制脉冲信号 P2 都为高的时间段期间观察到的一样），然后下降，以等于电压 BOOT 的低电平（其值与在 PWM 信号 P1 和控制脉冲信号 P2 都为低的时间段期间观察到的一样）。

以下将描述逆向模式。在时间段 T1 期间，NMOS 晶体管 Q5 的体二极管防止电压 BOOT 与 V_n 之差变得与 NMOS 晶体管 Q5 的体二极管的正向电压相等或更大。即使在电压 V_n 随着电压 BOOT 上升而上升时，这也防止电压 V_n 的波形变钝，还防止 PMOS 晶体管 Q1 的栅极与源极之间的耐压失效，从而增强了可靠性。

此外，在时间段 T2 期间（在该时间段中，常规的是电压 V_n 变得比电压 SW 高），NMOS 晶体管 Q6 的体二极管保持电压 SW 与 V_n 之差与 NMOS 晶体管 Q6 的体二极管的正向电压 V_{F6} 相等，从而防止电压 V_n 的波形变钝。这消除了由于错误地反转由 PMOS 晶体管 Q1 和 NMOS 晶体管 Q2 组成的反相器电路的输出而导致误动作的可能性。此外，在时间段 T1 期间，也消除了 PMOS 晶体管 Q1 的栅极与源极之间出现耐压失效的可能性，从而增强了可靠性。

可以分别设置阳极与节点 n 相连、阴极与施加有电压 BOOT 的电源线相连的“普通”晶体管，以及阴极与节点 n 相连、阳极与施加有电压 SW 的电源线相连的“普通”晶体管，来替代 NMOS 晶体管 Q5 和 Q6。这也有助于减轻电压 V_n 波形的钝化。但是，相比于 NMOS 晶体管的体二极管，普通晶体管具有更大的横截面积，从而具有更大的寄生电容。因此，这些二极管减轻电压 V_n 波形钝化的效果较差。

工业实用性

根据本发明的电平移动电路可以应用于开关稳定器等。这些开关稳定器一般可以应用于的电气设备的电源。

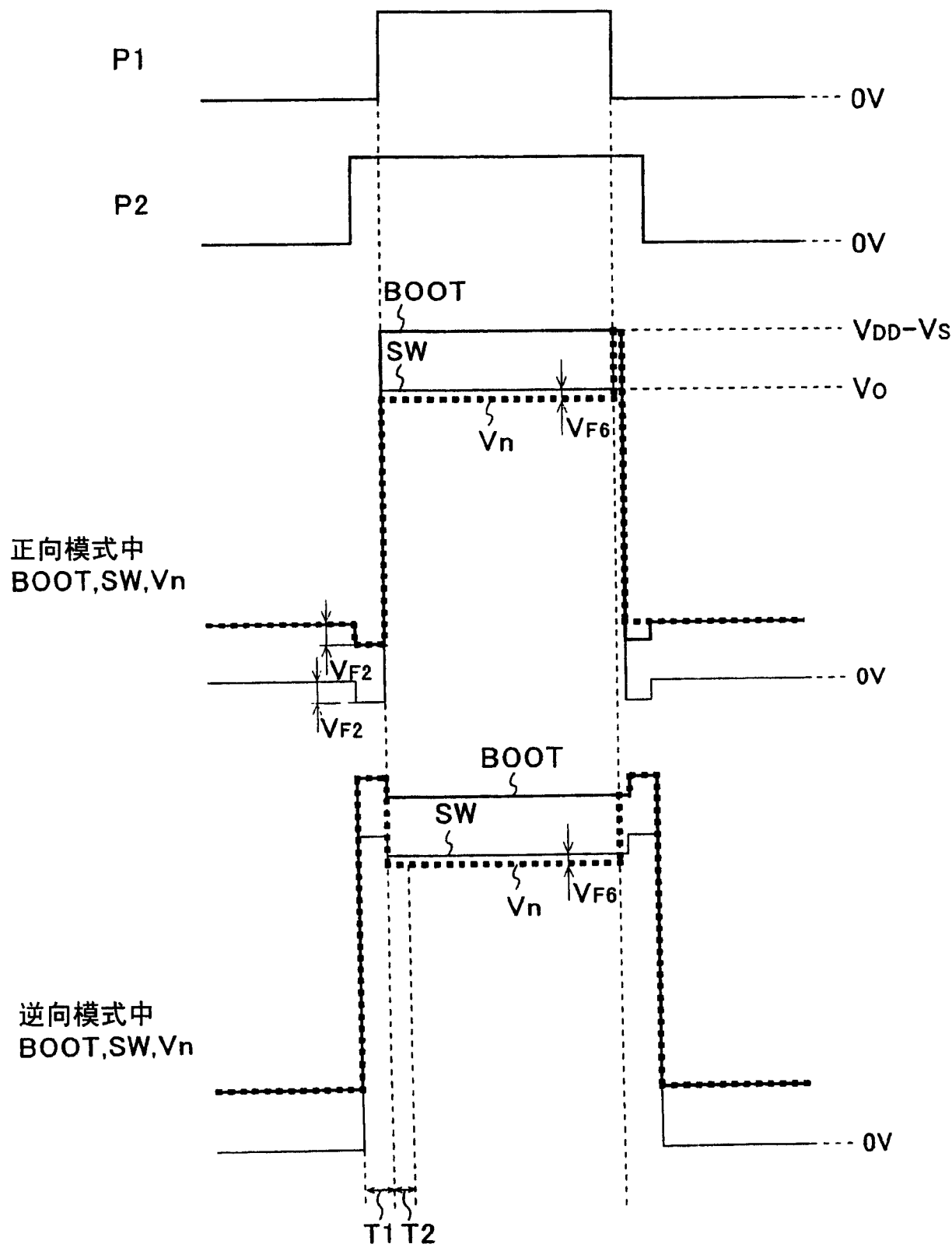
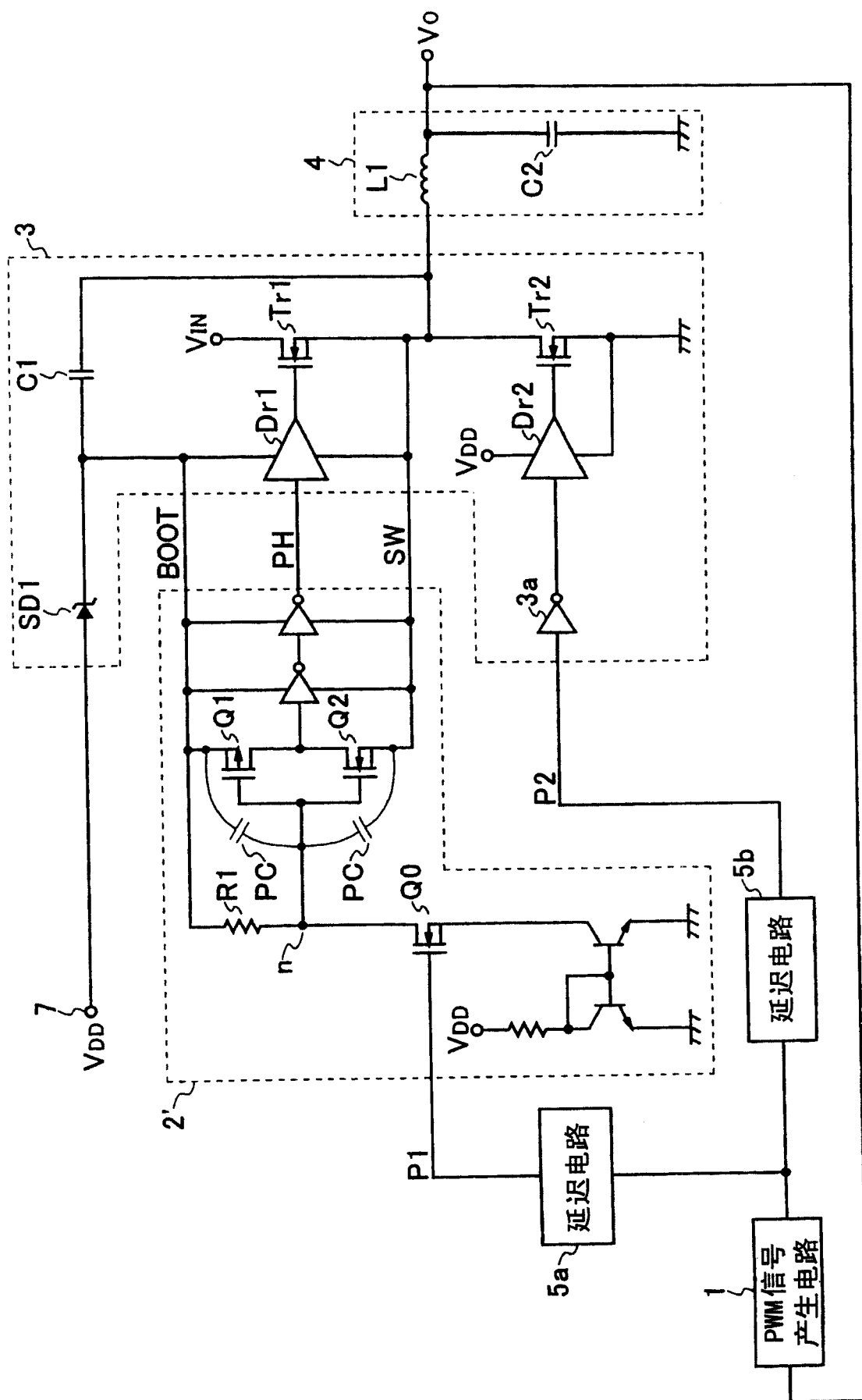


图 2



3
圖

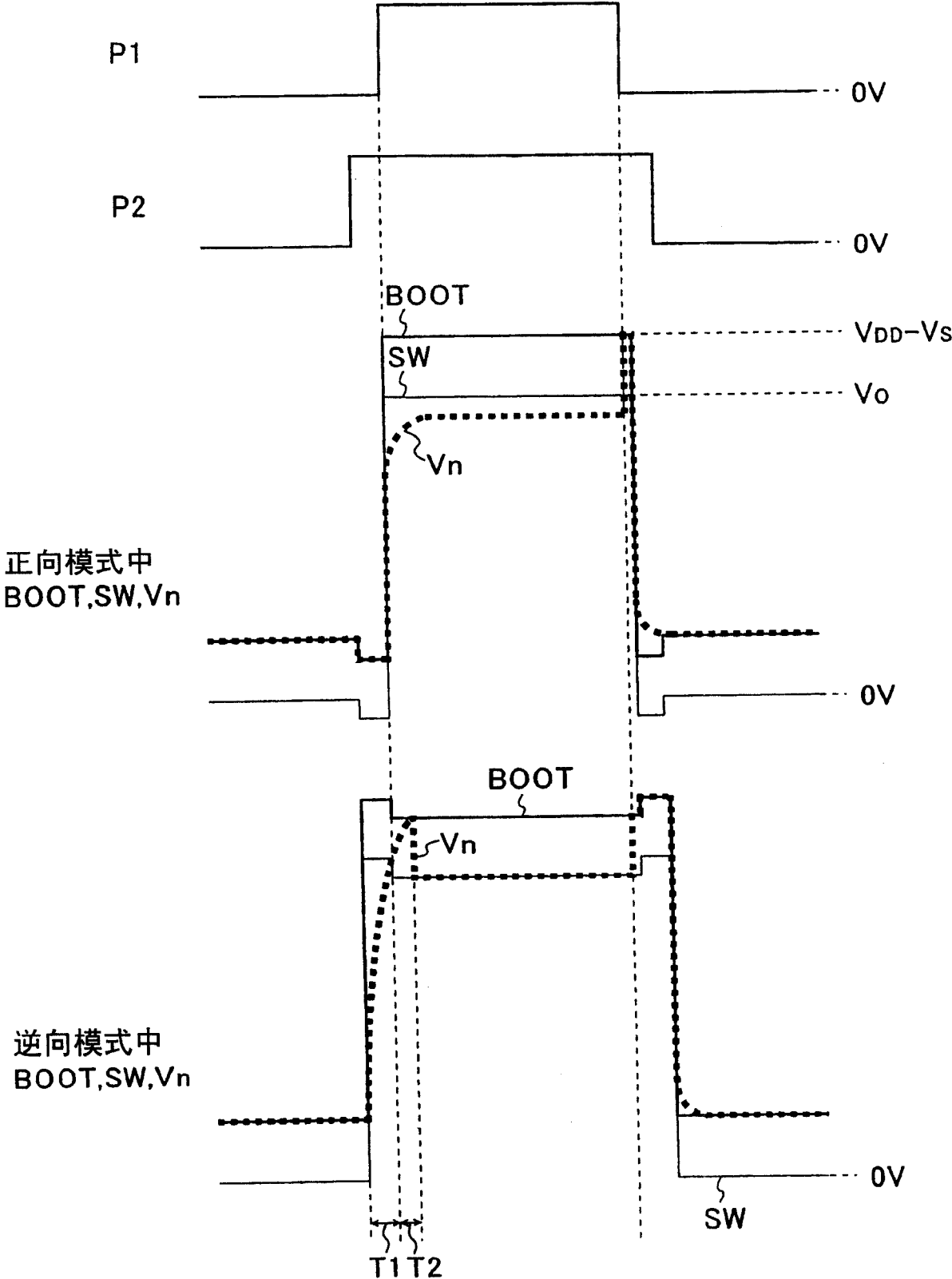


图 4