

(21) WP G 06 F / 308 529 5

(22) 02.11.87

(44) 08.03.89

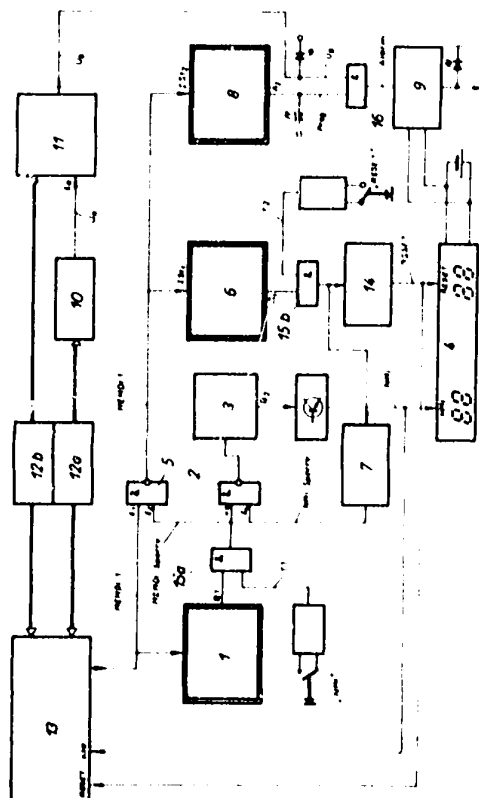
(71) VEB Kombinat KALI, Schacht II, Sondershausen, 5400, DD

(72) Sausemuth, Olaf, Dipl.-Phys., DD

(54) Verfahren und Anordnung zur gestaffelten Systemüberwachung eines mehrkanaligen digitalen Zwischenspeichers für seismische Signale

(55) Verfahren, Anordnung, Stationsseismik, digitaler Zwischenspeicher, gestaffelte Systemüberwachung, nichtmaskiertes Interrupt

(57) Die Erfindung betrifft die Überwachung mikrorechnergestützter, mehrkanaliger, digitaler, zyklisch arbeitender Speicheranordnungen für seismische Überwachungsanlagen. Erfindungsgemäß erfolgt zur Erkennung von Störungen im zyklischen Betrieb eine gestaffelte Programmablaufüberwachung, bei der ein ständig vom Mikrorechner abgegebenes Speicherfreigabesignal überwacht wird. Im Störfall wird ein Neustart des Programms über NMI- und RESET-Funktionen versucht und bei erfolglosem Neustart ein Alarmmeldesignal erzeugt, welches mit einer vollständigen Überwachung aller im System vorhandener Betriebsspannungen gekoppelt ist. Bei RESET-Auslösung erfolgt die Sperrung einer NMI-Funktion für bestimmte Zeitdauer. Alle NMI- und RESET-Funktionen werden gezählt, angezeigt und sind auch manuell auslösbar. Das zu überwachende Signal (MEMDI 1) wird an drei Zeitgeberbausteine geführt. Die ersten beiden Zeitgeber (1) und (6) sind für die Auslösung des NMI- und RESET-Signals zuständig. Der Ausgang des Zeitgliedes (6) wird über ein NAND-Glied an den Eingang eines Monoflops (7) geführt, dessen Ausgang das Signal (NMI-Sperre) zur Unterdrückung der NMI-Funktion bereitstellt. Der Ausgang des dritten Zeitgliedes (8) wird mit dem Spannungsüberwachungssignal (U_B) über ein UND-Glied (16) verknüpft zum gemeinsamen Meldesignal (Alarm). Die Signale (NMI) und (RESET) werden außer dem Mikrorechner einer spannungsgepufferten Zähl- und Anzeigeelektronik zugeführt. Mit der erfindungsgemäßen Lösung wird eine hohe Zuverlässigkeit in der Systemüberwachung erreicht, bei Störungen minimaler Datenverlust gesichert, eine leichte Fehlerdiagnose und die Kennzeichnung vergangener Betriebszustände möglich. Fig. 1



Figur 1

Patentanspruch:

1. Verfahren zur gestaffelten Systemüberwachung eines mehrkanaligen digitalen Zwischenspeichers für seismische Signale auf der Basis eines Mikrorechners für stationsseismische Anlagen, wobei zur Erkennung von Störungen im zyklischen Betrieb eine Programmablaufüberwachung erfolgt, bei der ein ständig mit konstanter Frequenz vom Mikrorechner abgegebenes Speicherfreigabesignal zur Aktivierung verschiedener Speicherebenen überwacht wird und im Störfall über ein an sich bekanntes nichtmaskiertes Interrupt (NMI) einen Neustart des Programms auslöst, durch das NMI-Unterprogramm auf allen Kanälen ein Kennimpuls einheitlicher Polarität von bestimmter Dauer zur späteren Erkennung der Störung ausgegeben wird und eine Regenerierung der Adressenorganisation erfolgt, die den Zugriff auf die im Speicher stehenden Messwertdaten sichert, bei erfolglosem Neustart des Programms über NMI ein an sich bekanntes RESET-Signal ausgelöst wird, wodurch die Speicherinhalte aller Kanäle zur Kennzeichnung einer zeitweilig erheblich gestörten Funktion dadurch gelöscht werden, daß sie mit den Daten einer Rechteckfunktion konstanter Frequenz und maximaler Amplitude beschrieben werden, und danach sofort der normale Programmablauf mit Ein- und Ausgabe von Daten aller Kanäle beginnt und bei erfolglosem Programmstart über die RESET-Funktion durch einen dritten Zeitgeberbaustein, der in seiner Zeitkonstante größer dimensioniert ist, als der Zeitgeber für die RESET-Funktion, ein Alarmmeldesignal erzeugt wird, **gekennzeichnet dadurch, daß**
 - bei RESET-Auslösung ein Signal zur Sperrung einer NMI-Funktion für diejenige Zeitdauer erzeugt wird, die nötig ist, um bestimmte Programmschritte nach einer RESET-Funktion störungsfrei ablaufen zu lassen,
 - eine vollständige Überwachung aller im System vorhandener Betriebsspannungen dadurch realisiert ist, daß alle Spannungen der Stromversorgungsmodule für die digitalen Baugruppen des Mikrorechners in einer ersten Baugruppe überwacht werden, die ein gemeinsames Überwachungssignal abgibt an eine zweite Überwachungsbaugruppe, in der alle Betriebsspannungen der Analogbaugruppen überwacht werden und dort ein gesamtes Spannungsmeldesignal erzeugt wird, das mit dem Programmüberwachungssignal der dritten Zeitgeberbaugruppe über ein UND-Glied zu einem gemeinsamen Alarmmeldesignal verknüpft ist,
 - die erfolgten NMI- und RESET-Funktionen in einer spannungsgepufferten Baugruppe gezählt und zur Kennzeichnung der vergangenen Betriebszustände angezeigt werden und
 - zu Kontrollzwecken eine manuelle Auslösung der NMI- und RESET-Funktion erfolgt.
2. Anordnung zur gestaffelten Systemüberwachung eines mehrkanaligen digitalen Zwischenspeichers für analoge seismische Signale auf Basis eines Mikrorechners für stationsseismische Anlagen unter Verwendung von drei Zeitgeberbausteinen (1), (6) und (8) und Spannungskomparatoren zur Betriebsspannungsüberwachung, wobei das Speicherfreigabesignal (MEMDI 1) an alle drei Zeitgeber geführt wird, **gekennzeichnet dadurch, daß**
 - ein zusätzliches retriggerbares Monoflop (3) über ein NAND-Glied (2) und ein UND-Glied (15a) mit dem Ausgang (Q₁) des Zeitgebers (1) verbunden ist,
 - das zu überwachende Signal (MEMDI 1) an den Eingang (E₁) eines NAND-Gliedes (5) und das Signal (MEMDI-Sperre) vom Ausgang des UND-Gliedes (15a) an den Eingang (E₂) geführt ist,
 - der Ausgang des NAND-Gliedes (5) auf die Eingänge (ISt₁) und (ISt₂) der Zeitgeber (6) und (8) geschaltet ist,
 - der Ausgang (A₁) des Zeitgliedes (6) über ein NAND-Glied (15b) sowohl an den Eingang der Elektronik (14) zur Erzeugung des Signals (RESET), als auch an den Eingang eines weiteren retriggerbaren Monoflops (7) geführt ist, dessen Ausgang das Signal (NMI-Sperre) bereitstellt, mit welchem der Eingang (E₄) des NAND-Gliedes (2) beaufschlagt ist,
 - die Tastenschaltsignale (T 1) und (T 2) über UND-Glieder (15a) und (15b) mit den Ausgangssignalen der Zeitgeberbaugruppen (1) und (6) verbunden sind,
 - die Signale (NMI) und (RESET) nicht nur dem Mikrorechner (13), sondern gleichzeitig einer spannungsgepufferten Zähl- und Anzeigeelektronik (4) zugeführt sind,
 - alle Betriebsspannungen der Stromversorgungsmodule (12 a) an die Eingänge der Spannungsüberwachungsbaugruppe (10) und alle Betriebsspannungen der Stromversorgungsmodule (12 b) an die Eingänge der Spannungsüberwachungsbaugruppe (11) geführt sind,
 - das Ausgangssignal (U_R) der Baugruppe (10) an einen weiteren Eingang (E_R) der Baugruppe (11)

- geschaltet ist, und das Ausgangssignal (U_B) der Baugruppe (11) an den Eingang (E_8) des UND-Gliedes (16) geführt ist,
- der Eingang (E_8) des UND-Gliedes (16) mit dem Ausgangssignal (Prog) der Zeitgeberbaugruppe (8) verbunden ist, und sein Ausgang der Signalverstärkungsbaugruppe (9) mit Spannungspufferung zugeführt ist, die an ihrem Ausgang das gemeinsame Alarmmeldesignal (Alarm) ausgibt.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft ein Verfahren und eine Anordnung zur Systemüberwachung für mikrorachnergestützte, mehrkanalige, digitale, zyklisch arbeitende Speicheranordnungen für seismische Überwachungsanlagen oder ähnliche meßwertverarbeitende Systeme, die im Dauerbetrieb auch längere Zeit ohne menschliche Aufsicht- und Kontrollfunktion arbeiten müssen.

Charakteristik des bekannten Standes der Technik

Für die Betriebsüberwachung von Digitalrechnern, insbesondere Mikrorechnern, sind Überwachungsanordnungen und Verfahren bekannt, die bestimmte Zeitschaltglieder verwenden, mit denen Störungen in der Programmabarbeitung festgestellt und bestimmte ungewollte Betriebszustände des Systems verhindert werden. Die Zeitschaltglieder befinden sich während des normalen Rechnerbetriebes im aktiven Schaltzustand, der durch ständige Ausgabe von Überwachungsimpulsen durch den Rechner selbst aufrechterhalten wird. Bei Ausfall eines oder mehrerer Überwachungsimpulse, die meist in definierten Zeitabständen vom Rechner geliefert werden, läuft die Schaltzeit der Zeitglieder ab, so daß der dann erfolgende Umschaltvorgang für entsprechende Reaktionen zum Abwenden ungewollter oder schädlicher Betriebszustände verwendet wird (DE 3315049).

Derartige Überwachungsschaltungen, die als Zeitschaltglieder nachtriggerbare Monoflops verwenden, sind in Elektronik Heft 4/1980 S. 92/94, DD 237 014, DE 2846053, DE 3339 347 und DE 2903 638 beschrieben. Dabei werden beim Ausbleiben derartiger Überwachungsimpulse durch den Umschaltvorgang neue Systemstartversuche unternommen, die, falls sie nicht zum normalen Betriebszustand des Rechners zurückführen, eine Systemblockierung verursachen oder eine Ausgabe von RESET-Impulsen erfolgt (DD 237 014, DE 3339 347). Dabei wird auch eine gestaffelte Fehlererkennung mit zwei Zeitgliedern realisiert (DE 3335 548, DE 3335 549).

Ferner sind Überwachungsschaltungen bekannt, bei denen die Überwachungsimpulse dazu genutzt werden, einen zyklischen Zähler durch den Mikrorechner jeweils in Stellung Null zurückzusetzen (DE 3207 120, DE 3207 633, DE 2846040, DE 2946081, DD 230948). Bei Ausfall der Überwachungsimpulse läuft der Zähler, der meist durch einen separaten Oszillator getaktet wird, durch, wobei die Überwachungsimpulse als RESET-Signal für den Rechner verwendet werden. Nach DE 3707 120 wird durch einen zweiten Zähler eine Zeitkonstante festgelegt, die bei Ausfall eines Überwachungsimpulses erst dann eine Fehleranzeige ausgibt, wenn ein weiterer Ausfall eines Überwachungsimpulses stattgefunden hat.

Eine derartige Staffelung der Fehlermeldesignale erfolgt auch bei DD 239 680, DE 3342 209 und DE 3243 760. Es werden entweder mehrere Zählerbaugruppen oder Zähler mit mehreren Ausgängen verwendet, um eine gestufte Reaktion auf Fehlfunktionen zu erreichen. Dabei wird über Interrupt höchster Priorität (NMI) dem Prozessor die Möglichkeit gegeben, an genau definierten Stellen in die abzuarbeitenden Programme wieder einzusteigen, bzw. über weitere Zähler Interrupteingänge des Prozessors zu steuern, um prozessorunabhängige Meldesignale zu liefern.

Weiterhin sind Lösungen bekannt, die die Zyklusdauer zyklischer Programme durch andere externe Schaltungen überwachen, wie Frequenz-Spannungsumsetzer mit nachgeschaltetem Komparator (WO 82/03929), RC-Glieder mit nachgeschaltetem Komparator (DE 3240 706, DE 3214 006, DE 3322 242) oder spezielle Überwachungsschaltkreise verwenden (DE 2943 133, Elektronik Industrie Heft 8/1987 S. 66/68-70).

Verwendung finden auch externe Schaltungen herkömmlicher digitaler Schaltungstechnik zur Überwachung der vom Rechner abgegebenen Kontrollimpulse (DE 2842 392, DE 2903 638), um Restart-Funktionen im System auszulösen. Die Überwachung der abzuarbeitenden Adreßbereiche zur Erkennung der Arbeit des Prozessors in unerlaubten Bereichen erfolgt in DE 3146 735 und DD 241 802, was jedoch hohen Hardwareaufwand bedeutet.

Intelligente Kontrolleinheiten zur Überwachung von Digitalrechnern werden in DE 2946081 und DD 223 845 (Ausgabe von speziellen Kodierungen, die von der intelligenten Einheit ausgewertet werden) vorgestellt. Eine Kontrolleinheit zur Überwachung des Systembusses wird in DE 3502 387 beschrieben. Bei DE 3510 624 wird die Überwachungsfunktion durch Abgabe von Kontrollimpulsgruppen über verschiedene Kanäle des Mikrorechners realisiert.

Softwaremäßig organisierte Überwachungsfunktionen sind ebenfalls bekannt. So werden während des Programmlaufs bestimmte Informationen in flüchtigen Speichern abgelegt, die mit Informationen aus Festwertspeichern verglichen werden (DE 3008 036, DE 3343 227), oder durch den Digitalrechner ständig unterschiedliche Datenwerte ausgegeben werden (DE 3345 863).

Lösungen, die Zähler-/Zeitgeber-Schaltkreise (CTC) zur Überwachung von Digitalrechnern verwenden, sind aus DD 210 775 und DD 235 742 bekannt. DD 235 742 betrifft eine Erfrischung, bei der eine Betriebsüberwachung von in zyklischem Betrieb arbeitenden Mikrorechnern mit gleichzeitiger Betriebsspannungsüberwachung erfolgt. Diese Spannungsüberwachung bezieht sich aber nur auf die unmittelbar den CTC-Schaltkreis speisende Spannung. Bei Wegfall der Betriebsspannung nimmt der CTC-Baustein an seinem Ausgang einen hochohmigen Zustand ein, der jedoch durch eine geeignete nachfolgende Schaltung mit separater Betriebsspannung als High-Signal gelesen werden muß.

Allen bekannten technischen Lösungen, die auf Basis der Software eine Systemüberwachung realisieren, haftet der Mangel an,

daß durch die Programmtechnik zusätzlich zyklisch Zeitkonstanten (CTC) oder Daten an Ein-/Ausgabe-Bausteine oder Register/Speicher ausgegeben werden müssen, was bei harten Echtzeitforderungen zuviel Zeit kostet. Außerdem müssen nach einem System-RESET bei Anwendung von CTC-Bausteinen Initialisierungsdaten ausgegeben werden, da sonst keine Überwachungsfunktion mehr gegeben ist.

Eine Überwachung aller Systembetriebsspannungen in Verbindung mit der Überwachung der ordnungsgemäßen Abarbeitung der Programmtechnik im Digitalrechner erfolgt bei den bekannten Lösungen nicht. Als reine Betriebsspannungsüberwachung sind Lösungen aus DD 208 255 (Netzausfallüberwachung durch einen Schwellwertschalter an einem Serienregler) und DD 220 432 (Mehrkanalige Stromversorgungsüberwachung mit Fehlerortungsmöglichkeit durch AD-Wandlung der Spannungswerte und Vergleich mit vorgegebenen Werten in Festwertspeichern) bekannt. Letztere Lösung ist mit hohem Hardwareaufwand verbunden.

Viele der bekannten technischen Lösungen stellen keine gestaffelten Meldesignale bzw. nur 2fach gestaffelte Signale bereit, z. B. Auslösung eines Interrupts (NMI), wobei die Serviceroutine einen Neustart bzw. Einstieg ins Programm an definierten Stellen veranlaßt, und Auslösung eines RESET bei erfolglosem Neustartversuch über Interrupt. Bei Störungen des Systems, bei denen die RESET-Funktion nicht zum ordnungsgemäßen Programmablauf führt, wird kein drittes Meldesignal zur Alarmauslösung erzeugt. Ein definierter Computerstop wird in diesem Fall in DD 239 680 beschrieben. Diese Lösung mit zwei Hardwarezählern und eigener Taktversorgung erfordert ein kompliziertes Signalspiel zur Bedienung der Zähler (Laden, Rücksetzen).

Es ist kein Verfahren bekannt, das mit Hilfe mehrfach gestaffelter Fehlermeldesignale bis zur Alarmauslösung, gekoppelt mit einer Betriebsspannungsüberwachung für alle vorhandenen Spannungen eine Systemüberwachung realisiert und durch gepufferte Speicherung der ausgegebenen Fehlermeldesignale Rückschlüsse auf vergangene Betriebszustände zuläßt.

Ziel der Erfindung

Die Erfindung hat das Ziel, einen mehrkanaligen digitalen Signalzwischenspeicher auf Basis eines Mikrorechners in seiner gesamten Funktion so zu überwachen und zu steuern, daß ein unkontrollierter Dauerbetrieb realisiert werden kann. Dabei soll mit möglichst geringem Hardwareaufwand und, ohne die harten Echtzeitforderungen an die Software mit zusätzlichen Funktionen zu belasten, eine hohe Zuverlässigkeit des Neustarts des Programms bei Betriebsstörungen gewährleistet sein.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren und eine Schaltungsanordnung zu entwickeln, die mit Hilfe mehrfach gestaffelter Fehlermeldesignale bis zur Alarmauslösung, gekoppelt mit einer Betriebsspannungsüberwachung für alle vorhandenen Spannungen eine Systemüberwachung realisiert, welche eine entsprechend der Störung definierte Signalkennzeichnung auf den analogen Kanälen eines mehrkanaligen digitalen Speichers auslöst und durch gepufferte Speicherung von Fehlermeldesignalen Rückschlüsse auf vergangene Betriebszustände zuläßt. Bei Betriebsstörungen soll zuerst ein Wiedereinstieg in den normalen Programmablauf mit minimalem Datenverlust versucht werden. Für alle Überwachungsfunktionen soll ein komplettes Alarmmeldesignal zur weiteren Verwendung zur Verfügung gestellt werden. Erfindungsgemäß wird die Aufgabe dadurch gelöst, daß ein mit konstanter Frequenz vom Mikrorechner abgegebenes Speicherfreigabesignal durch drei unabhängige Zeitschaltglieder mit verschiedenen Zeitkonstanten überwacht wird. Das erste Zeitschaltglied fällt bei Ausfall des Speicherfreigabesignals in seinen Grundzustand und löst damit über ein NAND-Glied ein zusätzliches Zeitglied aus, welches einen Impuls definierter Länge für die Auslösung eines nichtmaskierten Interrupts (NMI) im Mikrorechner bereitstellt. Dieses Interrupt versucht über die Softwareorganisation einen Neustart des Programms derart, daß alle Ein-/Ausgabe-Baugruppen neu initialisiert werden, auf allen Kanälen ein Kennimpuls definierter Länge und gleicher Polarität ausgegeben wird, der sich damit unverwechselbar mit einem Meßsignal darstellt, und softwaremäßig eine Regenerierung der Adreßorganisation erfolgt, die den weiteren Zugriff auf die im Speicher stehenden Meßwertdaten mit nur geringem Fehler sichert.

Die Regenerierung der Adreßorganisation wird gesichert durch eine Softwarestruktur, bei der einzelne Kanalbearbeitungszyklen in bestimmter Reihenfolge abgearbeitet werden und danach der Programmablauf im Schleifenbetrieb von neuem beginnt. Dabei wird eine Hintergrundadresse verwendet, die bei Programmstart auf Null gesetzt wird und das Herstellen der aktuellen Speicheradresse in jedem Kanalbearbeitungszyklus durch Addition dieser Hintergrundadresse mit einer für jeden Kanal speziellen Kanalkonstanten erfolgt und am Ende eines Kanalzyklus durch Subtraktion der Kanalkonstanten wieder hergestellt wird, um im folgenden Kanalzyklus erneut verwendet zu werden. Damit behält die Hintergrundadresse ihren Wert für alle Kanalzyklen innerhalb eines Programmdurchlaufs bei. Am Ende jedes Programmdurchlaufs wird diese Hintergrundadresse inkrementiert und auf maximal zulässigen Wert getestet. Dieser Wert richtet sich nach dem für jeden Kanalzyklus zur Verfügung stehenden maximalen Speicherbereich (Endadresse). Bei erneutem Programmdurchlauf erhalten alle aktuellen Speicheradressen in den Kanalzyklen dann den nächst höheren Wert. Bei Erreichen des maximalen Wertes für die Hintergrundadresse wird diese wieder auf Null gesetzt.

Durch dieses Verfahren ist es möglich, beim Auftreten von Fehlfunktionen an beliebiger Stelle im Programmablauf durch ein Interruptprogramm die gerade im Adreßregister vorhandene aktuelle Adresse so zu bearbeiten, daß die aktuelle Hintergrundadresse zurückgewonnen werden kann (eventuell addierte Kanalkonstante abtrennen) und das Programm beim ersten Kanalzyklus beginnend fortgesetzt wird.

Bei erfolglosem Neustart des Programms über NMI wird über einen zweiten Zeitgeber-Baustein ein RESET-Signal ausgelöst. Dieser Zeitgeber-Baustein überwacht das gleiche Speicherfreigabesignal, was jedoch über ein NAND-Glied mit dem Ausgangssignal des ersten Zeitgebers so verknüpft ist, daß bei Ausfall des Speicherfreigabesignals grundsätzlich High-Pegel sowohl am Eingang des zweiten Zeitgeber-Bausteins, als auch am Eingang des weiter unten beschriebenen dritten Zeitgeber-Bausteins anliegt. Der zweite Zeitgeber-Baustein besitzt eine größere Zeitkonstante als der erste Zeitgeber. Nach RESET-Auslösung wird analog zur Power-On-RESET-Funktion nach Einschalten des Gerätes bzw. bei Spannungswiederkehr nach Netzausfall eine weitere Neuinitialisierung aller Ein-/Ausgabe-Baugruppen durchgeführt und zur Kennzeichnung einer

zeit..eilig erheblich gestörten Funktion werden die Speicherinhalte aller Kanäle mit den Daten einer Rechteckfunktion konstanter Frequenz und maximaler Amplitude beschrieben. Danach erfolgt sofort der normale Programmablauf mit Ein- und Ausgabe von Daten. Bis die neuen Daten nach der vorgegebenen Zwischenspeicherzeit an den Ausgängen erscheinen, werden somit die Daten der Rechteckfunktion wirksam, so daß eine Verwechslung mit Meßwerten ausgeschlossen ist. Während der relativ langen Zeitdauer, der durch die RESET-Funktion ausgelösten Anfangsroutine im Programm mit der Ausgabe der Rechteckfunktionen für die vorgegebene Zwischenspeicherzeit, wird die Auslösung eines NMI gesperrt. Das erfolgt durch ein vom RESET-Signal aktiviertes weiteres Zeitglied, welches das oben beschriebene Sperrsignal erzeugt.

Ein erfolgloser Programmstart über die RESET-Funktion wird durch einen dritten Zeitgeber-Baustein erkannt, der in seiner Zeitkonstante wiederum größer dimensioniert ist, als der Zeitgeber für die RESET-Funktion. Dieser weitere Zeitgeber sorgt im entsprechenden Fall für eine Alarmauslösung.

Die Alarmauslösung nach erfolgloser RESET-Funktion ist gekoppelt mit der Ausfallüberwachung aller im System vorhandenen Betriebsspannungen, wobei alle Spannungen der Stromversorgungsmodule für die digitalen Baugruppen des Mikrorechners in einer ersten Baugruppe überwacht werden, die ein gemeinsames Überwachungssignal abgibt an eine zweite Überwachungsbaugruppe, in der alle Betriebsspannungen der Analogbaugruppen überwacht werden und dort ein gemeinsames Spannungsmeldesignal erzeugt wird, das mit dem Programmüberwachungssignal der dritten Zeitgeberbaugruppe über ein UND-Glied zu einem gemeinsamen Alarmmeldesignal verknüpft ist.

Alle erfolgten NMI- und RESET-Funktionen werden über eine spannungsgestützte Elektronik gezählt und zur Kennzeichnung der vergangenen Betriebszustände angezeigt. Ferner kann zu Kontrollzwecken eine manuelle Auslösung beider Funktionen durch die Verknüpfung der Tastensignale über UND-Glieder mit den Ausgangssignalen des ersten bzw. zweiten Zeitgeber-Bausteins erfolgen.

Ausführungsbeispiel

In einem Ausführungsbeispiel wird nachstehend die erfolgte Realisierung der erfindungsgemäßen Lösung anhand der Fig. 1 näher erläutert. Das beschriebene Verfahren und die entsprechende Anordnung sind dabei zur Überwachung eines digitalen Signalzwischenspeichers für 14 Kanäle unterschiedlicher Grenzfrequenzen auf Basis eines Mikrorechners K 1520 bei einer stationärselbstmischen Überwachungsenlage eingesetzt.

Die Erkennung eines gestörten Programmablaufs wird durch die ständige Überwachung des Speicherfreigabesignals „MEMDI 1“ durchgeführt, welches mit konstanter Frequenz ständig vom Mikrorechner ausgegeben wird. Dieses Signal ist an ein retriggerbares Monoflop 1 geführt. Bei Störungen im Programmablauf nimmt dieses Signal einen statischen H- oder L-Zustand ein, so daß die Triggerung des Monoflops unterbleibt. Nach etwa 150 µs kippt sein Ausgang Q 1 auf L-Pegel. Diese H/L-Flanke aktiviert über eine Torschaltung 2 das im Baustein 74123 enthaltene zweite Monoflop 3, welches am Ausgang Q 2 sofort einen 3 ms langen Impuls an eine Transistorstufe für die Erzeugung des NMI-Signals abgibt. Die NMI-Service routine sorgt für eine Neuinitialisierung aller E/A-Bausteine und für die Ausgabe eines etwa 5 ms langen Kennimpulses gleicher Polarität auf allen Kanälen. Durch die spezielle Adressenverwaltung taktet sich danach der Mikrorechner wieder in das Hauptprogramm ein, ohne daß ein wesentlicher Datenverlust auftritt.

Die Auslösung eines NMI kann auch durch ein Tastensignal „T 1“ über das UND-Glied 15a zu Kontrollzwecken per Hand erfolgen.

Die Torschaltung 2 verhindert eine NMI-Auslösung, wenn das Signal „NMI-Sperre“ von der RESET-Elektronik aktiv ist (L-Pegel).

Die Anzahl der auftretenden NMI-Funktionen wird durch eine spannungsgepufferte Zählschaltung 4 erfaßt und angezeigt.

Die RESET-Auslösung erfolgt, wenn der NMI nicht zum ordnungsgemäßen Programmablauf geführt hat. Hierbei wird die ständige Überwachung des Signals „MEMDI 1“ durch einen zweiten Zeitgeber 6 mit der integrierten Schaltung E 355 D vorgenommen. Das Signal „MEMDI 1“ wird aus dem Speicherfreigabesignal „MEMDI 1“ durch Negation über ein NAND-Gatter 5 erzeugt. Der Eingang E₂ dieses Gatters ist mit dem Signal „MEMDI-SPERRE“ beschaltet, welches bei Ausfall des Signals „MEMDI 1“ durch das Ausgangssignal des Zeitgebers 1 Low-Pegel annimmt. Damit wird sichergestellt, daß bei Ausfall des Signals „MEMDI 1“ die Eingänge ISt₁ und ISt₂ der beiden Zeitgeber-IS E 355 D der Baugruppen 6 und 9 immer mit High-Pegel belegt sind. Dieser Zustand ist Voraussetzung für die richtige Funktion der Zeitgeber-Bauelemente in der Betriebsart „Ausschaltverzögerung“.

Der zweite Zeitgeber 6 aktiviert über seinen Ausgang OR₁ mit einer H/L-Schaltflanke über ein UND-Glied 15b die RESET-Elektronik, wenn das Signal „MEMDI 1“ länger als 100 ms ausgefallen ist. Diese Zeitvorgabe ist durch die Beschaltung des Zeitgeber-IS E 355 D realisiert. Ein zusätzlicher Monoflop-Baustein 7 wird durch das Ausgangssignal der Baugruppe 6 ebenfalls getriggert und erzeugt über eine Transistorstufe das Signal „NMI-Sperre“ zur Blockierung der NMI-Auslösung. Dieses Signal „NMI-Sperre“ bleibt von der Auslösung eines RESET an für etwa 1,5 s aktiv, um ein NMI während der Anfangsroutine nach RESET mit Ausgabe der Rechteckfunktionen wie unten beschrieben zu blockieren, da das Signal „MEMDI 1“ dabei kurzzeitig ausfällt. Die RESET-Auslösung kann durch ein Tastensignal „T 2“ über das UND-Glied 15b ebenfalls per Hand erfolgen. Die Zählung und Anzeige der aufgetretenen RESET-Impulse erfolgt wieder durch die Zählschaltung 4. Da beim Einschalten des Mikrorechners durch die Zentraleinheit grundsätzlich ein RESET ausgelöst wird, lassen sich über die Zähler auch alle Netzausfälle erfassen.

Bei RESET-Auslösung erfolgt ein neuer Start des Programms. Es initialisiert die beiden Speicherbereiche mit je 60 KByte Speicherkapazität. Sie werden dabei mit den Daten von Rechteckfunktionen mit konstanter Frequenz und maximaler Amplitude beschrieben. Die Ausgabe dieser Funktionen erfolgt für die Zeit eines gesamten Speicherdurchlaufs durch das Hauptprogramm. Die Frequenz der Rechteckfunktionen beträgt bei NF-Kanälen etwa 25 Hz und bei den HF-Kanälen etwa 100 Hz. Das Hauptprogramm beginnt sofort mit der Ausgabe der gespeicherten Information und übernimmt gleichzeitig neue Werte des jeweils angesteuerten Kanals.

Bei Störungen im Mikrorechner, die durch NMI- und RESET-Auslösung nicht zur richtigen Funktion der Zwischenspeicherung führen, erfolgt eine Alarmauslösung. Zu diesem Zweck wird das Signal „MEMDI 1“ mit einem dritten Zeitgeber 8 (IS E 355 D) überwacht. Dieser Schaltkreis arbeitet ebenfalls in der Betriebsart „Ausschaltverzögerung“ mit einer Zeitkonstante von etwa 2 s.

Ist das Signal „MEMDI 1“ länger als diese Zeit ausgefallen, kippt der Zeitgeber in den inaktiven Zustand und steuert mit L-Pegel an seinem Ausgang ORs über das UND-Glied 16 die Alarmelektronik 9 an (Signal „Prog“).

Die Betriebsspannungsüberwachung erfolgt über Spannungskomparatoren für jede einzelne Spannung und in zwei getrennten Baugruppen 10 und 11. Die erste Baugruppe 10 überwacht alle Stromversorgungsmodule, die die digitalen Baugruppen versorgen, und sie gibt ein gemeinsames low-aktives Meldesignal „U_A“ an die zweite Baugruppe 11, welche alle übrigen Spannungen der Analogbaugruppen überwacht. Das Spannungsmeldesignal „U_B“ ist ebenfalls low-aktiv und wird von Baugruppe 11 über das UND-Glied 16 an die Signalverstärkungsbaugruppe 9 geführt. Bei Ausfall einer oder mehrerer Spannungen in der Baugruppe 10 wird das Signal „U_A“ aktiv. Das Signal „U_B“ nimmt low-Pegel an bei Ausfall einer Spannung der Analogbaugruppen oder wenn das Signal „U_A“ aktiv ist. Vor der Baugruppe 9 verknüpft das UND-Glied 16 die Alarmmeldesignale „Prog“ und „U_B“ gleichberechtigt zum gemeinsamen Signal „Alarm“, welches auch bei Netzausfall über Spannungspufferung zur weiteren Verwendung zur Verfügung gestellt wird. Der inaktive Zustand der Meldesignale „Prog“ und „U_B“ wird über zwei grüne LED signalisiert, während der aktive Zustand des Signals „Alarm“ über eine rote LED angezeigt wird.

Das Hauptprogramm besteht aus einer definierten Aneinanderreihung von einzelnen Kanalbearbeitungszyklen. Es wird ständig im Schleifenbetrieb durchlaufen, wobei jeweils neue aktuelle Speicheradressen bedient werden. Das Herstellen der aktuellen Speicheradressen innerhalb der Kanalbearbeitungszyklen wird durch Addition der bei Programmstart auf Null gesetzten Hintergrundadresse mit einer für jeden Kanal speziellen Kanalkonstanten erreicht. Diese Kanalkonstanten bestimmen den Anfang des Adreßbereiches jedes Kanals und werden in konstanten Intervallen für alle Kanalzyklen des Hauptprogramms vorgegeben. Sie ergeben sich als Intervallkonstante k aus dem innerhalb der Zwischenspeicherzeit vom Rechner bedienbaren gesamten Speicherbereich S pro Anzahl der Kanalzyklen b im Hauptprogramm:

$$k = S/b \text{ (Byte)}$$

Für eine 14kanalige Zwischenspeicherung mit einmaliger Bedienung jedes Kanals innerhalb eines Hauptprogrammzyklus und einem gesamten Speicherbereich von 60 KByte (61 440 Byte) ergibt sich z. B. folgendes Bild:

$$k = 61\,440 \text{ Byte} / 14 = 4388 \text{ Byte}$$

Zur Vereinfachung sei der Wert auf 4096 Byte = 1000H abgerundet.

Kanal	Kanalkonstante
1	1 000 H
2	2 000 H
3	3 000 H
.	.
.	.
14	E 000 H

Am Ende eines Kanalzyklus wird die Hintergrundadresse durch Subtraktion der Kanalkonstanten wieder hergestellt, um im folgenden Kanalzyklus erneut verwendet zu werden.

Am Ende jedes Hauptprogrammzyklus wird der Wert der Hintergrundadresse incrementiert und der Test auf maximal zulässigen Wert durchgeführt.

Da im obigen Beispiel zur besseren Veranschaulichung des Prinzips die Kanalkonstanten als 16-Bit-Werte so abgerundet wurden, daß sie Bit 0 bis Bit 11 identisch Null enthalten und damit die Hintergrundadresse einen Bereich von 0000H bis 0FFFH besitzt, kann bei Störungen durch das NMI-Programm in diesem Fall die aktuelle Hintergrundadresse an beliebiger Stelle einfach dadurch hergestellt werden, daß die Bits 12 bis 15 ausgeblendet werden. Damit wird ein eindeutiger Ausgangspunkt für den Einstieg ins Hauptprogramm beim ersten Kanalzyklus geschaffen. Der Datenverlust bezieht sich dann auf maximal 15 Byte, falls bei Eintritt der Störung ein Hauptprogrammzyklus gerade begonnen hat.

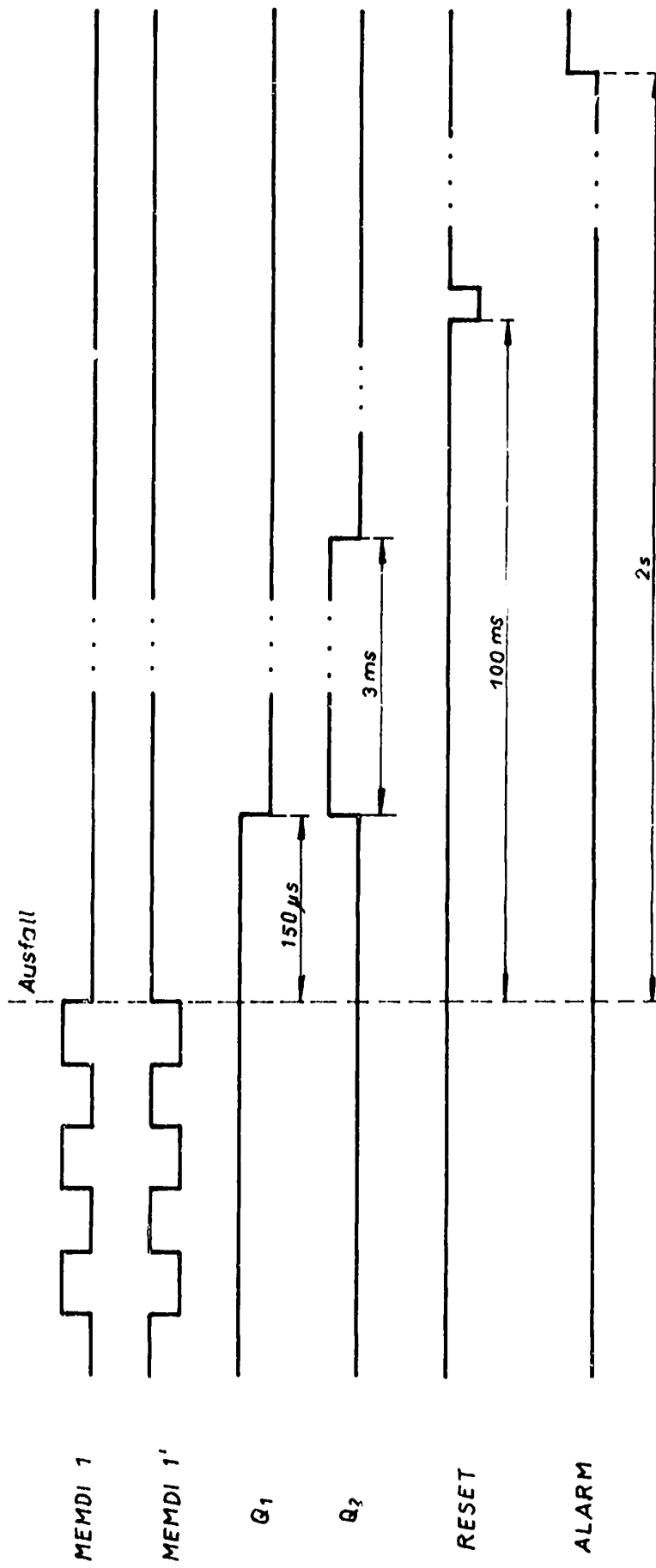
Besteht die Forderung, für einzelne Kanäle höhere Abtastfrequenzen zu realisieren, so erfolgt für diejenigen Kanäle eine mehrmalige Bedienung innerhalb eines Hauptprogrammzyklus, wobei für jede Bedienung eine separate Kanalkonstante festgelegt wird.

Die Wirkungsweise der Überwachungsschaltung zeigen die Signalverläufe in Figur 2.

Mit der erfindungsgemäßen Lösung wird eine hohe Zuverlässigkeit in der Systemüberwachung des mikrorechnergestützten Signalzwischenspeichers dadurch erreicht, daß eine vollständige Überwachung aller im System vorhandenen Betriebsspannungen mit einer mehrfach gestaffelten Programmablaufüberwachung gekoppelt ist, getrennte Spannungsmeldesignale für bestimmte Stromversorgungsbaugruppen zur leichteren Fehlerdiagnose vorhanden sind und alle NMI- und RESET-Funktionen zur Kennzeichnung vergangener Betriebszustände, auch nach Netzausfällen, angezeigt werden, bzw. zu Kontrollzwecken eine manuelle Auslösung erfolgen kann. Durch entsprechende Programmstruktur in Verbindung mit Serviceroutinen wird bei Störungen minimaler Datenverlust gesichert und eine unverwechselbare Kennzeichnung der ausgegebenen Signale erreicht. Im Falle der RESET-Auslösung kann der Prozessor seine Serviceroutine durch Blockierung der NMI-Funktion ungestört ausführen.



Figur 1



Figur 2