



(12) 发明专利申请

(10) 申请公布号 CN 104685571 A

(43) 申请公布日 2015. 06. 03

(21) 申请号 201280076140. 6

(22) 申请日 2012. 10. 22

(85) PCT国际申请进入国家阶段日  
2015. 03. 30

(86) PCT国际申请的申请数据  
PCT/US2012/061256 2012. 10. 22

(87) PCT国际申请的公布数据  
W02014/065774 EN 2014. 05. 01

(71) 申请人 惠普发展公司, 有限合伙企业  
地址 美国德克萨斯州

(72) 发明人 达雷尔·N·埃莫特

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 严芬 宋志强

(51) Int. Cl.  
G11C 11/406(2006. 01)  
G11C 11/4063(2006. 01)

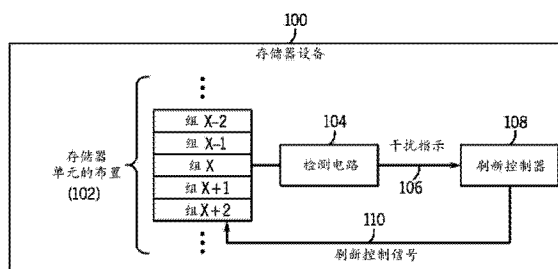
权利要求书2页 说明书4页 附图4页

(54) 发明名称

响应于潜在干扰的存在刷新组存储器单元

(57) 摘要

一种检测电路被提供用于存储器设备中特定组的存储器单元, 其中该检测电路响应于至少一个相邻组的存储器单元中数据的至少一次存取而被更新。该特定组的存储器单元响应于来自该检测电路的指示而被刷新, 其中该指示用于指示特定组的存储器单元的潜在干扰的存在。



1. 一种用于存储器设备的装置,包括:

检测电路,用于所述存储器设备中特定组的存储器单元,所述检测电路响应于至少一个相邻组的存储器单元中数据的至少一次存取而被更新;以及

刷新控制器,用于响应于来自所述检测电路的指示,引起所述特定组的存储器单元的刷新,所述指示用于指示所述特定组的存储器单元的潜在干扰的存在。

2. 根据权利要求 1 所述的装置,其中所述检测电路包括用于所述特定组的存储器单元的计数器,所述计数器响应于所述至少一个相邻组的存储器单元中数据的所述至少一次存取而被推进。

3. 根据权利要求 2 所述的装置,其中所述检测电路响应于所述计数器推进至与阈值具有预定义关系的值而输出所述指示。

4. 根据权利要求 2 所述的装置,其中推进所述计数器包括递增所述计数器和递减所述计数器中的一种。

5. 根据权利要求 2 所述的装置,其中所述计数器随着所述至少一个相邻组的存储器单元中数据的每次对应存取而被推进,其中所述计数器的值能够由逻辑访问以确定所述特定组的存储器单元的干扰水平。

6. 根据权利要求 2 所述的装置,其中所述至少一个相邻组的存储器单元包括多个相邻组的存储器单元,并且其中所述计数器响应于所述多个相邻组中任一组的数据的存取而被推进。

7. 根据权利要求 1 所述的装置,其中所述特定组包括至少一个感应单元,并且所述检测电路包括用于感应所述至少一个感应单元的值的感应电路。

8. 根据权利要求 7 所述的装置,其中所述至少一个感应单元最初存储初始值,并且所述感应电路响应于所述至少一个感应单元由于所述至少一个相邻组中数据的所述至少一次存取所引起的干扰被改变至不同值,而改变所述感应电路的状态并且输出所述指示。

9. 根据权利要求 7 所述的装置,其中所述至少一个感应单元被配置为比所述特定组的存储器单元对潜在干扰更加灵敏。

10. 根据权利要求 1 所述的装置,其中除了响应于来自所述检测电路的所述指示执行的刷新以外,所述刷新控制器进一步执行所述存储器设备中的所述存储器单元的定期刷新。

11. 一种存储器设备中的干扰管理方法,包括:

响应于与所述存储器设备中特定组的存储器单元关联的相邻组集合中数据的存取,更新所述特定组的存储器单元的检测电路;

响应于由所述检测电路检测到的所述特定组的存储器单元的潜在干扰的存在,由所述检测电路激活干扰指示;以及

响应于所述干扰指示,执行所述特定组的存储器单元的刷新。

12. 根据权利要求 11 所述的方法,其中更新所述检测电路包括推进计数器,并且激活所述干扰指示是响应于所述计数器推进至预定义的阈值。

13. 根据权利要求 11 所述的方法,其中所述特定组进一步包括存储初始值的至少一个感应单元,所述感应单元的所述初始值能够响应于由所述相邻组集合中数据的存取所引起的干扰而被改变至不同值,

其中更新所述检测电路包括改变被配置为读取所述至少一个感应单元的感应电路的

状态,以及

其中激活所述干扰指示是响应于所述感应电路的状态的改变。

14. 根据权利要求 11 所述的方法,其中数据的存取包括数据的读存取或写存取。

15. 一种系统,包括:

请求设备;

存储器控制器;以及

存储器设备,所述存储器控制器响应于来自所述请求设备的请求而管理所述存储器设备的存取,所述存储器设备包括:

检测电路,用于所述存储器设备中特定组的存储器单元,所述检测电路响应于至少一个相邻组的存储器单元中数据的至少一次存取而被更新;以及

刷新控制器,用于响应于来自所述检测电路的指示,引起所述特定组的存储器单元的刷新,所述指示用于指示所述特定组的存储器单元的潜在干扰的存在。

## 响应于潜在干扰的存在刷新—组存储器单元

### 背景技术

[0001] 存储器设备包括用于存储数据值的存储器单元。示例类型的存储器设备是动态随机存取存储器 (DRAM) 设备。随着存储器制造技术进步, 存储器单元的特征尺寸减小, 以增大存储器设备中存储器单元的密度。增大存储器单元的密度提供存储器设备中增加的存储容量。

### 附图说明

[0002] 关于下图描述一些实施例：

[0003] 图 1 是包括一些实现方式的示例存储器设备的框图；

[0004] 图 2 和图 3 图示根据一些实现方式的在存储器设备中使用的检测电路的不同示例；

[0005] 图 4 是根据一些实现方式的示例系统的框图；以及

[0006] 图 5 是根据一些实现方式的干扰管理过程的流程图。

### 具体实施方式

[0007] 随着存储器设备的存储器单元由于减小特征尺寸而变得更密集, 存储器单元会变得对可能损坏在存储器单元中存储的数据的各种噪声源更加灵敏。一种噪声源包括由数据存取操作引起的干扰, 其中对一组存储器单元执行的数据存取操作可能引起至少另一组存储器单元的干扰。

[0008] 在一些示例中, 存储器设备可以是动态随机存取存储器 (DRAM) 设备, 其具有由存储电容器和存取晶体管形成的存储器单元, 存取晶体管可以被激活或被去激活来控制各个存储电容器的存取。存储电容器存储与相应数据值 (例如“0”或“1”) 对应的电压。尽管在下面的介绍中参考 DRAM 设备, 但是注意, 根据一些实现方式的技术或机制还可以应用于其它类型的存储器设备。

[0009] 在 DRAM 设备中, 数据存取操作可以激活一组 (例如, 一排) 存储器单元, 从该组中提取内容, 以及将内容归还至该组存储器单元。激活该组存储器单元和归还该组存储器单元中的内容的过程可以导致对相邻一组单元的干扰。

[0010] 例如, 对一排存储器单元执行的数据存取操作可以干扰相邻一排 (或相邻多排) 存储器单元。对于特定一排存储器单元而言, 对相邻多排存储器单元的重复数据存取操作可能导致对该特定一排存储器单元的重复干扰。这种重复的干扰可能导致在该特定一排的至少一个存储器单元中存储的数据值改变, 这造成数据损坏。例如, 如果存储器单元存储与“0”或“1”数据值对应的电压, 那么由多次重复干扰导致的该存储器单元内的电压改变可能足以造成由该电压表示的数据值从“0”改变为“1”或者从“1”改变为“0”。

[0011] 图 1 是具有存储器单元的布置 102 的存储器设备 100 的框图。如图所示, 存储器单元的布置 102 被分成多组存储器单元。这些组包括组 X 和与组 X 相邻的相邻组 X-1 和 X+1。其它相邻组包括组 X-2 和 X+2, 组 X-2 和 X+2 各自距离组 X 一个组。

[0012] 在一些示例中,一“组”存储器单元包括一排(或一页)存储器单元。在其它示例中,一组可以包括多排存储器单元,或存储器单元的任何其它集合。一般概念是一组存储器单元可能由于对至少一个相邻组的存储器单元执行的数据存取操作而被干扰。“数据存取操作”或“数据的存取”指对存储器单元的数据进行存取的操作,该操作作为读操作和/或写操作的部分。对存储器设备的特定存储器单元执行的数据存取操作不同于一次擦除一块内所有存储器单元中包含的电荷的擦除操作。

[0013] 图1还示出用于特定组的存储器单元(在图1的示例中其是组X)的检测电路104。注意,类似的检测电路可以与存储器设备100中的其它组关联。

[0014] 响应于对至少一个相邻组的存储器单元执行的至少一次数据存取,更新检测电路104。例如,在图1中,响应于在组X-2、X-1、X+1和X+2的任一组中执行的数据存取,可以更新检测电路104。“更新”检测电路可以指改变检测电路104的状态。如下面关于图2进一步解释的,更新检测电路104可以涉及推进(advancing)计数器。可替代地,更新检测电路104可以涉及改变被布置为读取一个或多个感应存储器单元(下面关于图3进一步介绍)的感应电路的状态。

[0015] 当检测电路104已经改变至指示组X中存储器单元的潜在干扰存在的状态时,检测电路104激活干扰指示106。在一些示例中,干扰指示106可以是信号,其具有指示没有组X的干扰的第一状态和指示组X的潜在干扰的不同的第二状态。

[0016] 干扰指示106被提供给刷新控制器108。刷新控制器108用于刷新存储器设备100的存储器单元。在像DRAM设备这样的存储器设备中,定期地刷新在存储器单元中存储的电压。刷新存储器单元指的是增强该存储器单元中的电压以对抗由该存储器单元的存储电容器的电流泄露导致的潜在数据损坏。如果在存储器单元中存储的电压表示“1”数据值,那么刷新存储器单元导致该电压被增加,使得该电压提供“1”的更可靠表示。另一方面,如果在存储器单元中存储的电压表示“0”数据值,那么刷新存储器单元导致该电压被降低,以提供“0”的更可靠表示。刷新多排存储器单元提高由这些存储器单元表示的数据值的完整性。在其它示例中,“1”数据值可以由低电压表示,而“0”数据值可以由高电压表示。

[0017] 根据一些实现方式,除了执行定期刷新操作以外(在存储器设备108中的刷新控制器108的控制下或者响应于由外部存储器控制器提供的刷新命令),刷新控制器108能够对来自检测电路104的干扰指示106做出响应,来执行对应组(在此实例中是组X)中存储器单元的刷新。响应于干扰指示106执行组X中存储器单元的刷新是组X中存储器单元的一种按需刷新形式。这种按需刷新由于检测到组X中存储器单元的可能导致数据损坏的潜在干扰而被执行。

[0018] 由于存储器设备100的其它组中的每个组与能够提供它们各自的干扰指示的各自检测电路关联,所以刷新控制器108还能够对来自这些其它检测电路的干扰指示做出响应来引起其它组的刷新。刷新通过使用由刷新控制器108输出的刷新控制信号110来控制。刷新控制信号110可以导致特定组的存储器单元被激活,这导致该组中的存储器单元的刷新。

[0019] 在一些实现方式中,用于各个特定组的存储器单元的检测电路104可以提供在存储器设备100中。在替代实现方式中,检测电路104可以提供在存储器设备100的外部,如在存储器控制器中或在另一设备中。

[0020] 图 2 是根据一些实现方式的包括检测电路 104 的存储器设备 100 的一些组件的框图。图 2 的检测电路 104 包括计数器 202 和比较器 204。图 2 还示出存取控制器 206。存取控制器 206 接收输入命令,输入命令可以来自位于存储器设备 100 外部的存储器控制器,其中该输入命令可以是读命令或写命令。该输入命令具有与存储器设备 100 中要被存取(读或写)的位置对应的地址。

[0021] 响应于该输入命令,存取控制器 206 生成用于对指定存储器位置进行存取的存取信号。例如,存取信号可以指定对例如图 1 的组 X-1 中的存储器位置中的数据进行存取。如上面介绍的,组 X-1 中的数据的存取可能对相邻组(如组 X)造成干扰。

[0022] 响应于对组 X-1 执行的数据存取,存取控制器 206 可以提供推进信号 208 来推进检测电路 104(其与组 X 关联)中的计数器 202。根据特定实现方式,推进计数器 202 可以指递增计数器 202 或递减计数器 202。在一些示例中,计数器 202 可以起始于初始小值(例如,0)并且在收到每个推进信号 208 时递增。在替代示例中,计数器 202 被初始化至初始大值,并且在推进信号 208 的每次激活时递减。

[0023] 在一些示例中,存取控制器 206 可以响应于对相邻组的集合中任一组执行的数据存取操作,来激活推进信号 208。例如,在该集合包括组 X-1 和组 X+1 的示例中,存取控制器 206 可以响应于对组 X-1 或组 X+1 的数据存取操作,来激活推进信号 208。作为另一示例,该集合可以包括组 X-2、X-1、X+1 和 X+2,在此情况下,存取控制器 206 响应于对组 X-2、X-1、X+1 和 X+2 中任一组执行的数据存取操作,来激活推进信号 208。

[0024] 尽管图 2 示出存取控制器 206 响应于特定组的数据存取而仅激活一个推进信号 208,但是注意,存取控制器 206 可以通过激活多个推进信号来推进与多个相邻组关联的检测电路中的计数器,而对特定组的数据存取做出响应。

[0025] 计数器 202 的计数值被提供给比较器 204 的输入,比较器 204 将该计数值与预定义的阈值做比较。如果该计数值具有与该预定义的阈值预定的关系(例如,该计数值大于该预定义的阈值或者小于该预定义的阈值),那么比较器激活干扰指示 106。该预定义的阈值可以是静态阈值或动态阈值。动态阈值可以基于至少一个标准变化。例如,动态阈值可以基于存储器设备 100 的温度或其它特性变化。可替代地,动态阈值可以基于监视错误并调整该动态阈值以减少错误的学习过程而变化。

[0026] 除了引起干扰指示 106 的激活以外,计数器 202 的当前计数值还可以用于指示从组 X 的上次刷新起由至少一个相邻组中的数据存取操作引起的组 X 中存储器单元的潜在干扰水平。计数器 202 的值可以被提供给其它逻辑,无论其它逻辑位于存储器设备 100 内还是位于外部的存储器控制器内,以允许该逻辑确定特定组的存储器单元的潜在干扰水平。

[0027] 响应于组 X 的存取(包括读或写存取或者刷新),检测电路 104 的计数器 202 可以被复位至代表组 X 的存储器单元的最小干扰状态的初始值。

[0028] 图 3 是根据替代实现方式的包括检测电路 104 的存储器设备 100 的一些组件的框图。在图 3 中,检测电路 104 包括感应电路 302,感应电路 302 用于检测组 X 中至少一个感应存储器单元(或简称“感应单元”)304 的值。组 X 进一步包括用于存储实际数据的存储器单元 306。相比之下,感应单元 304 用于存储预定义的测试值。

[0029] 感应单元 304 被配置为比存储器单元 306 对由相邻组中的数据存取操作引起的干扰更加灵敏。例如,可以通过与存储器单元 306 的电容相比减少感应单元 304 的存储电容

器的电容,可以使感应单元 304 对干扰更加灵敏。

[0030] 当重复的干扰引起感应单元 304 中的预定义测试值改变时,该改变通过感应电路 302 被检测。例如,感应单元 304 中存储的预定义测试值可以是“1”值。最初,感应电路 302 检测该“1”值,在此情况下干扰指示 106 不被激活。然而,如果重复的干扰引起感应单元 304 改变至“0”值,那么感应电路 302 检测该改变并且引起干扰指示 106 的激活。

[0031] 尽管图 3 仅示出一个感应单元 304,但是注意,组 X 可以包括多个感应单元 304。在这样的实现方式中,预定义的测试值基于由多个感应单元 304 存储的多个数据位。感应电路 302 可以用于检测在多个感应单元 304 中存储的值。

[0032] 图 4 是根据一些实现方式的可以包括存储器设备 100 的示例系统 400 的框图。系统 400 可以是计算机、个人数字助理、智能电话、平板、游戏机等。如图 4 所示,每个存储器设备 100 具有干扰管理电路 402,干扰管理电路 402 可以包括例如图 1 的检测电路 104 和刷新控制器 108。

[0033] 存储器控制器 404 响应于来自请求设备 406 的请求来管理存储器设备 100 的存取。请求设备 406 可以是处理器或输入 / 输出 (I/O) 设备。在其它示例中,可以存在多个请求设备。

[0034] 在其它实现方式中,干扰管理电路 402 可以被提供在存储器控制器 404 或请求设备 406 中。

[0035] 在干扰管理电路 402 被提供在存储器设备 100 外部的实现方式中,在存在一个以上请求设备 406 和 / 或存在一个以上存储器设备 100 的示例中可以提供干扰管理电路 402 中检测电路 104 的多个实例。

[0036] 图 5 是根据一些实现方式的存储器设备中的干扰管理过程的流程图。该过程可以由例如图 1 的检测电路 104 和刷新控制器 108 执行。该过程响应于至少一个相邻组的存储器单元中数据的至少一次存取,更新 (在 502 处) 特定组的存储器单元 (例如,图 1 中的组 X) 的检测电路 104。更新检测电路 104 可以包括推进图 2 的计数器 202 或者由图 3 的感应电路 302 感应至少一个感应单元 304 中的数据值改变。

[0037] 接下来,响应于该特定组的存储器单元的潜在干扰的存在,检测电路 104 激活 (在 504 处) 干扰指示 106。响应于该干扰指示,刷新控制器 108 执行 (在 506 处) 该特定组的存储器单元的刷新。

[0038] 在以上描述中,阐述大量细节以提供对本文公开的主题的理解。然而,实现方式可以在没有这些细节中一些细节或全部细节的条件下实践。其它实现方式可以包括上面介绍的细节的改变和变型。希望所附权利要求覆盖上述改变和变型。

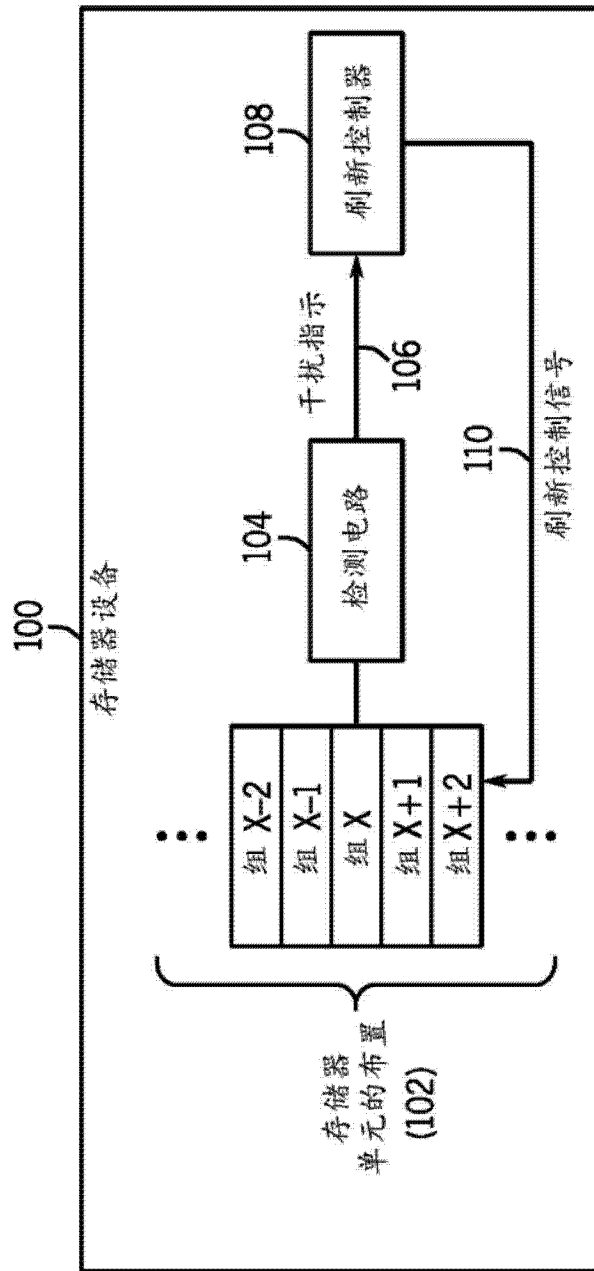


图 1



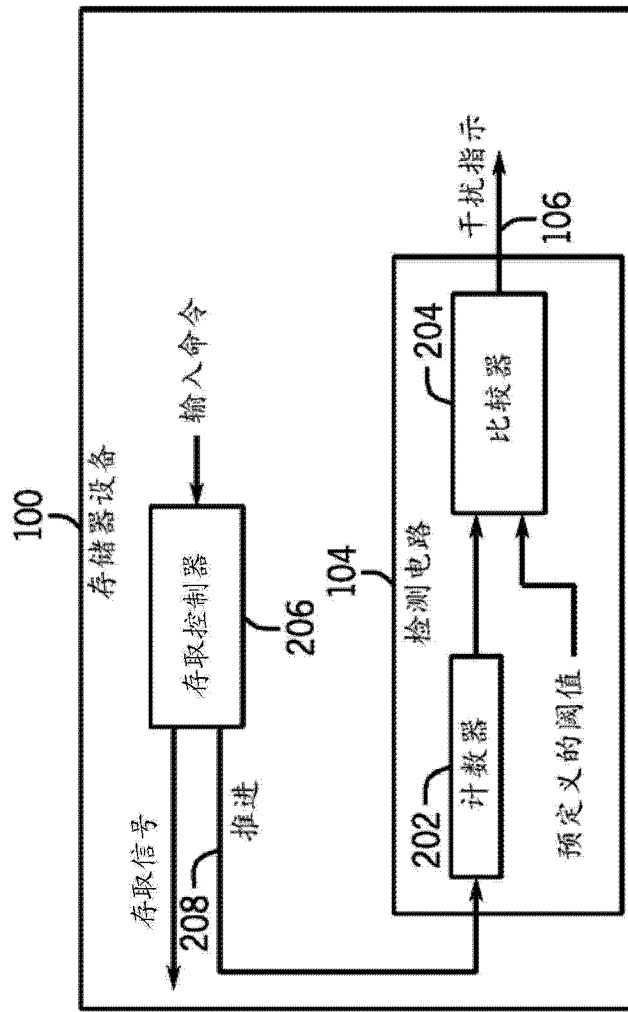


图 2

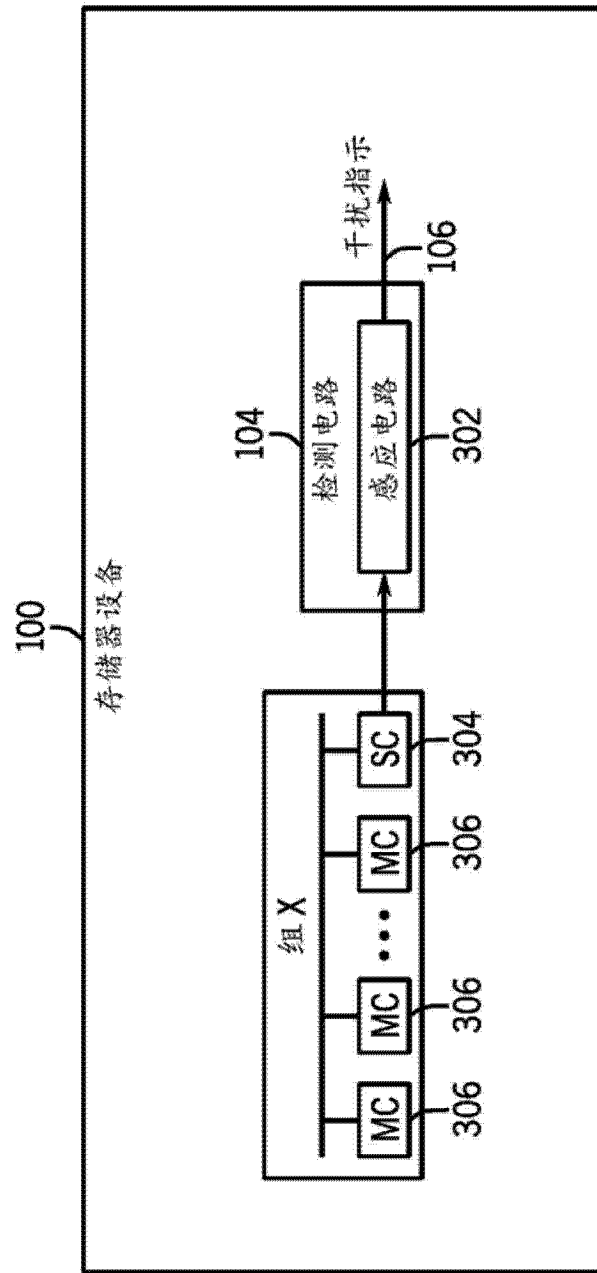


图 3

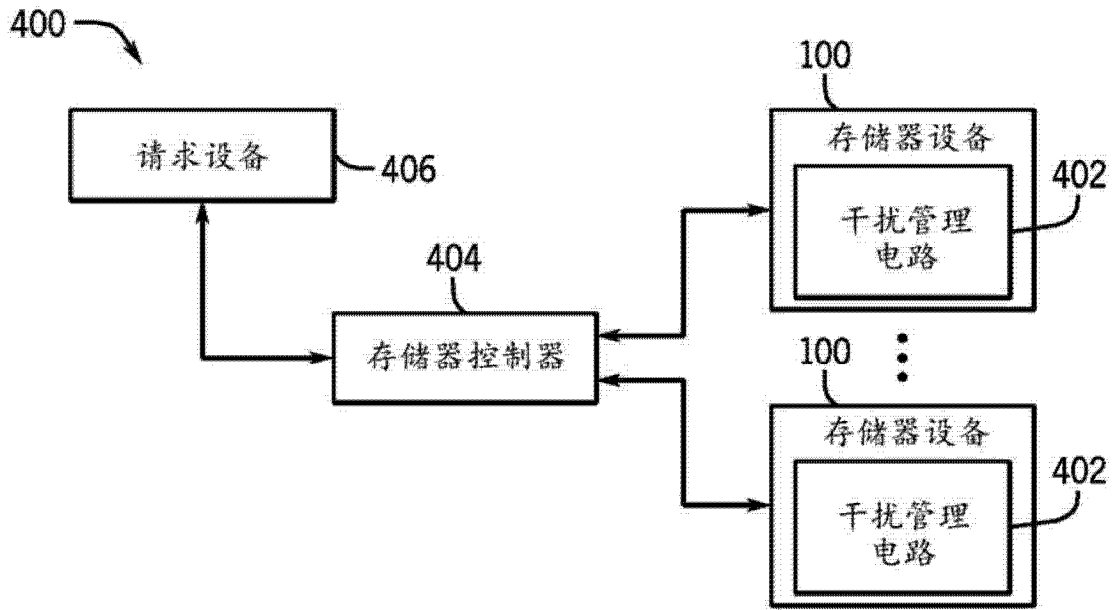


图 4

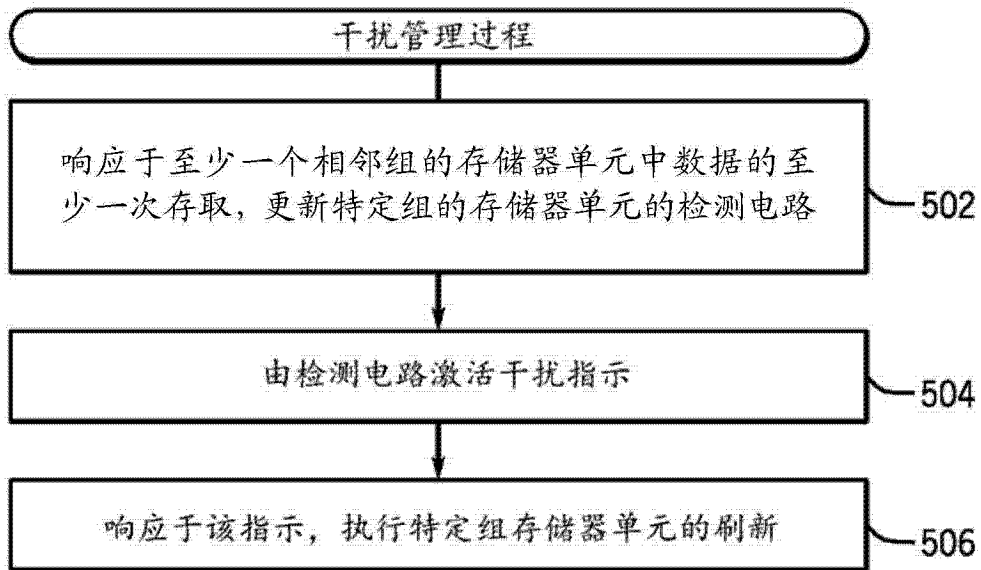


图 5