

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 5 月 16 日(16.05.2013)



(10) 国際公開番号
WO 2013/069366 A1

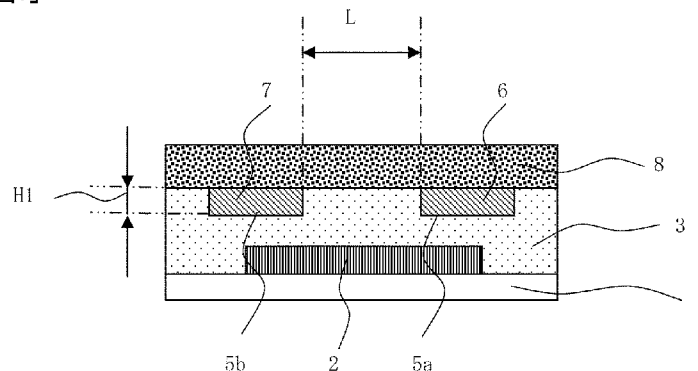
- (51) 国際特許分類:
H01L 29/786 (2006.01) H01L 29/417 (2006.01)
H01L 21/28 (2006.01) H01L 51/05 (2006.01)
H01L 21/336 (2006.01) H01L 51/40 (2006.01)
- (21) 国際出願番号: PCT/JP2012/072690
- (22) 国際出願日: 2012 年 9 月 6 日(06.09.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-246503 2011 年 11 月 10 日(10.11.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 金井 直之(KANAI Naoyuki) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 松井 茂(MATSUI Shigeru); 〒1040061 東京都中央区銀座八丁目 1 6 番 5 号 銀座中央ビル 2 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: ORGANIC THIN FILM TRANSISTOR AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 有機薄膜トランジスタ及びその製造方法

【図1】



(57) Abstract: Provided is a bottom-contact organic thin film transistor which has excellent transistor performance. This organic thin film transistor is provided with: a supporting substrate (1); a gate electrode (2) that is formed on the supporting substrate (1); a gate insulating layer (3) that is formed on the gate electrode (2); a source electrode (6) and a drain electrode (7) that are formed on the gate insulating layer (3); and an organic semiconductor layer (8) that is formed on the source electrode (6) and the drain electrode (7) directly or with another layer interposed therebetween. A recessed groove (5) having a predetermined pattern is formed in the upper surface of the gate insulating layer (3), and the source electrode (6) and the drain electrode (7) are formed within the recessed groove (5).

(57) 要約: トランジスタ性能に優れた、ボトムコンタクト型の有機薄膜トランジスタを提供する。この有機薄膜トランジスタは、支持基板 1 と、支持基板 1 上に形成されたゲート電極 2 と、ゲート電極 2 上に形成されたゲート絶縁層 3 と、ゲート絶縁層 3 上に形成されたソース電極 6 及びドレイン電極 7 と、ソース電極 6 及びドレイン電極 7 上に直接又は他の層を介して形成された有機半導体層 8 とを備え、ゲート絶縁層 3 の上面に所定パターンの凹溝 5 が形成され、該凹溝 5 内にソース電極 6 及びドレイン電極 7 が形成されている。

WO 2013/069366 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

— 補正された請求の範囲 (条約第 19 条(1))

明 細 書

発明の名称：有機薄膜トランジスタ及びその製造方法

技術分野

[0001] 本発明は、有機半導体を用いた、ボトムコンタクト型の有機薄膜トランジスタ及びその製造方法に関する。

背景技術

[0002] 有機半導体を用いる有機エレクトロニクスは、フレキシブルデバイスなどを製造するための次世代技術として大きく注目されている。すでに製品化された有機電界発光ダイオード（OLED）に加えて、アクティブマトリクス用スイッチング素子を用途とする有機電界効果トランジスタ（OFET）の研究開発が近年大きく進展している。

[0003] 有機電界効果トランジスタの性能は、現在ディスプレイに多く使用されているアモルファスシリコン薄膜電界効果トランジスタの特性を凌駕しており、実用化に向けデバイス特性と長期安定性をさらに向上させるため技術開発が行われている。

[0004] 有機薄膜トランジスタのデバイス構造は、図10に示すような、支持基板1上にゲート電極2を形成し、ゲート電極2上にゲート絶縁層3を形成し、ゲート絶縁層3上にソース電極6及びドレイン電極7を形成し、ソース電極6及びドレイン電極7上に有機半導体層8を形成したボトムコンタクト型や、図11に示すような、ゲート絶縁層3上に有機半導体層8を形成した後、有機半導体層8上にソース電極6及びドレイン電極7を形成したトップコンタクト型がある。

[0005] ボトムコンタクト型の有機薄膜トランジスタは、ソース電極6及びドレイン電極7の形成に公知のフォトリソグラフィー法等を適用できるので、高精細で大面積の回路パターンを容易に形成でき、産業に対する応用性が高い。また、ボトムコンタクト型の有機薄膜トランジスタは、トップコンタクト型の有機薄膜トランジスタと異なり、ソース電極6及びドレイン電極7を形成

した後、有機半導体層 8 を形成するので、電極形成に伴う物理的、化学的ストレスによって有機半導体層 8 を構成する有機半導体材料を劣化させないという利点を有する。

[0006] しかしながら、ボトムコンタクト型の有機薄膜トランジスタは、トップコンタクト型の有機薄膜トランジスタに比べて、移動度などのトランジスタ性能が劣ることが大きな技術的問題のひとつとされてきた。これは、ソース電極 6 及びドレイン電極 7 を形成した後、有機半導体層 8 を形成するため、電極端部で有機半導体層 8 の結晶性が悪くなりやすいことに加え、電極である金属の上から有機半導体層 8 を形成すると、電極と有機半導体層 8 との間に大きな電氣的接触抵抗が介在するためと考えられている。

[0007] ボトムコンタクト型の有機薄膜トランジスタのトランジスタ性能を向上させる試みが種々検討されており、例えば、特許文献 1 には、ソース電極上面と有機半導体層との間、及びドレイン電極上面と有機半導体層との間に、有機単分子膜を介在させた有機薄膜トランジスタが開示されている。また、特許文献 2 には、酸化物層及び有機薄膜で表面修飾された金属層の積層体を、ソース電極及び／又はドレイン電極として用いた有機薄膜トランジスタが開示されている。

先行技術文献

特許文献

[0008] 特許文献 1：特開 2008-71867 号公報

特許文献 2：特開 2010-3747 号公報

発明の概要

発明が解決しようとする課題

[0009] しかしながら、特許文献 1 や特許文献 2 に開示された有機薄膜トランジスタであっても、トランジスタ性能は十分ではなかった。

[0010] よって、本発明の目的は、トランジスタ性能に優れた、ボトムコンタクト型の有機薄膜トランジスタ及びその製造方法を提供することにある。

課題を解決するための手段

[0011] 上記目的を達成するため、本発明の有機薄膜トランジスタは、支持基板に形成されたゲート電極と、前記ゲート電極上に形成されたゲート絶縁層と、前記ゲート絶縁層上に形成されたソース電極及びドレイン電極と、前記ソース電極及び前記ドレイン電極上に直接又は他の層を介して形成された有機半導体層とを備えた有機薄膜トランジスタであって、

前記ゲート絶縁層の上面に所定パターンの凹溝が形成され、該凹溝内に前記ソース電極及び前記ドレイン電極が形成されていることを特徴とする。

[0012] 本発明の有機薄膜トランジスタは、前記ゲート絶縁層が、高分子絶縁層で構成されることが好ましい。

[0013] 本発明の有機薄膜トランジスタは、前記ゲート絶縁層が、無機酸化物層と高分子絶縁層とで構成され、前記ゲート電極側に前記無機酸化物層が配置され、前記有機半導体層側に前記高分子絶縁層が配置されていることが好ましい。

[0014] 本発明の有機薄膜トランジスタは、前記ゲート絶縁層と前記有機半導体層との間に自己組織化単分子層が介在していることが好ましい。

[0015] また、本発明の有機薄膜トランジスタの製造方法は、
支持基板に形成されたゲート電極上にゲート絶縁層を形成するゲート絶縁層形成工程と、

前記ゲート絶縁層に対し、所望のパターンが形成されたモールドを加熱しながら加圧接触させて、前記ゲート絶縁層の上面に前記モールドのパターン形状を転写して凹溝を形成する凹溝形成工程と、

前記凹溝形成工程で形成した凹溝内に、ソース電極及びドレイン電極を形成するソース・ドレイン電極形成工程と、

前記ソース電極及び前記ドレイン電極上に、直接又は他の層を介して有機半導体層を形成する有機半導体層形成工程とを少なくとも備えることを特徴とする。

[0016] 本発明の有機薄膜トランジスタの製造方法は、前記ゲート絶縁層形成工程

において、高分子絶縁材料を用いて前記ゲート絶縁層を形成することが好ましい。

[0017] 本発明の有機薄膜トランジスタの製造方法は、前記ゲート絶縁層形成工程において、無機酸化物を用いて無機酸化物層を形成した後、該無機酸化物層上に、高分子絶縁材料を用いて高分子絶縁層を形成して、前記ゲート絶縁層を形成することが好ましい。

[0018] 本発明の有機薄膜トランジスタの製造方法は、前記ソース・ドレイン電極形成工程において、前記ゲート絶縁層上面に形成した前記凹溝に前記ソース電極と前記ドレイン電極とを形成した後、前記ゲート絶縁層表面を平坦化処理することが好ましい。

[0019] 本発明の有機薄膜トランジスタの製造方法は、有機半導体層形成工程において、前記ゲート絶縁層上に自己組織化単分子層を形成した後、該自己組織化単分子層上に有機半導体層を形成することが好ましい。

発明の効果

[0020] 本発明の有機薄膜トランジスタによれば、ソース電極及びドレイン電極が、ゲート絶縁層の上面に形成された凹溝内に形成されているので、ソース電極とゲート絶縁層との間の段差、及び、ドレイン電極とゲート絶縁層との間の段差が殆どない。このため、電極端部における有機半導体層の結晶性の乱れがなく、有機半導体層と電極との間の電氣的接触抵抗が小さくなり、優れたトランジスタ性能が得られる。

[0021] また、本発明の有機薄膜トランジスタの製造方法によれば、ゲート絶縁層に対し、所望のパターンが形成されたモールドを加熱しながら加圧接触させて、ゲート絶縁層の上面にモールドのパターン形状を転写して凹溝を形成した後、該凹溝内に、ソース電極及びドレイン電極を形成するので、ソース電極とゲート絶縁層との間の段差、及び、ドレイン電極とゲート絶縁層との間の段差をほぼ無くすることができる。このため、電極端部における有機半導体層の結晶性の乱れを抑制でき、有機半導体層と電極との間の電氣的接触抵抗が小さくなり、トランジスタ性能に優れた有機薄膜トランジスタを製造でき

る。

図面の簡単な説明

- [0022] [図1]本発明の有機薄膜トランジスタの一実施形態の概略図である。
- [図2]同有機薄膜トランジスタの変形例の概略図である。
- [図3]本発明の有機薄膜トランジスタの別の実施形態の概略図である。
- [図4]同有機薄膜トランジスタの変形例の概略図である。
- [図5]本発明の有機薄膜トランジスタの製造方法における、ゲート電極形成工程を示す概略図である。
- [図6]本発明の有機薄膜トランジスタの製造方法における、ゲート絶縁層形成工程を示す概略図である。
- [図7]本発明の有機薄膜トランジスタの製造方法における、凹溝形成工程を示す概略図である。
- [図8]本発明の有機薄膜トランジスタの製造方法における、ソース・ドレイン電極形成工程を示す概略図である。
- [図9]本発明の有機薄膜トランジスタの製造方法における、有機半導体層形成工程を示す概略図である。
- [図10]従来のボトムコンタクト型の有機薄膜トランジスタの概略図である。
- [図11]従来のトップコンタクト型の有機薄膜トランジスタの概略図である。

発明を実施するための形態

- [0023] 本発明の有機薄膜トランジスタの一実施形態について説明する。本発明の有機薄膜トランジスタは、図1に示すように、ボトムコンタクト型のデバイス構造をなしている。
- [0024] すなわち、支持基板1上にゲート電極2が形成され、ゲート電極2上にゲート絶縁層3が形成されている。
- [0025] 支持基板1は、後述するプロセスに対する耐久性を有するものであればよく、特に限定はない。例としては、ハイドロプされたSi基板、ガラス基板、PET（ポリエチレンテレフタレート）フィルム、PEN（ポリエチレンナフタレート）フィルム、PC（ポリカーボネート）フィルム、PES（ポ

リエーテルスルホン) フィルムなどの各種フィルム基板などが挙げられる。

[0026] ゲート電極2の電極材料としては、電極として用いるのに十分導電性を有するものであればよく、特に限定はない。金、銀、チタン、クロム、ニッケル、シリコンなどの各種金属材料、IZO、ITOなどの導電性酸化物などを使用できる。

[0027] ゲート電極2の厚さは、特に限定は無い。用途により適宜調整できる。例えば、30~200nmが好ましく、50~100nmがより好ましい。200nmを超えると、プロセス時間を要する傾向にある。30nm未満であると、配線抵抗が大きくなる傾向にある。

[0028] なお、支持基板として、ハイドロされたSi基板などのように、支持基板自体がゲート電極として機能するものを用いた場合は、支持基板1上にゲート電極2を形成しなくてもよい。

[0029] ゲート絶縁層3は、十分な絶縁性を有する材料で形成される。この実施形態では、ゲート絶縁層3は、凹溝形成のため、ガラス転移温度(以下、「T_g」と記す)を有する高分子絶縁材料で形成された高分子絶縁層で構成されている。

[0030] 高分子絶縁材料の具体例としては、たとえば、PMMA(ポリメチルメタクリレート、T_g=105℃)、PVP(ポリビニルフェノール、T_g=146℃)、PVA(ポリビニルアルコール、T_g=85℃)、アモルファスフッ素樹脂などの高分子材料などが挙げられる。アモルファスフッ素樹脂としては、旭硝子株式会社から市販されている、「Cytop」(商品名、T_g=108℃)などが挙げられる。

[0031] ゲート絶縁層3の膜厚(この実施形態では、高分子絶縁層の膜厚)は、150~1000nmが好ましく、200~500nmがより好ましい。ゲート絶縁層の膜厚が薄すぎると絶縁性が低くなる傾向にある。ゲート絶縁層の膜厚が厚すぎると静電容量が小さくなり、後述する有機半導体層8に注入されるキャリア量が少なくなる傾向にある。

[0032] 本発明の有機薄膜トランジスタは、ゲート絶縁層3の上面に、所定パター

ンのソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b が形成されている。そして、各凹溝内にソース電極 6 及びドレイン電極 7 が形成されている。ソース電極用凹溝 5 a とドレイン電極用凹溝 5 b との間の距離 L がチャンネル長となる。凹溝のパターン形状は、ソース電極 6 及びドレイン電極 7 のパターン形状となる。凹溝のパターン形状は、用途、製品等により適宜変更できる。

[0033] ソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b の深さ H 1 は、20～100 nm が好ましく、50～100 nm がより好ましい。凹溝の深さ H 1 が大きいと、凹溝内にソース電極 6 及びドレイン電極 7 を形成した際に、ゲート電極 2 との間でリークしてしまう可能性がある。また、凹溝の深さ H 1 が小さいと、ソース電極 6 及びドレイン電極 7 の厚みが薄くなる傾向にある。電極の厚みが薄くなると、配線抵抗が大きくなり電流が流れにくくなる傾向にある。

[0034] 本発明の有機薄膜トランジスタは、凹溝内にソース電極 6 及びドレイン電極 7 が形成されているので、ソース電極 6 とゲート絶縁層 3 との間の段差、及び、ドレイン電極 7 とゲート絶縁層 3 との間の段差が殆どない。このため、電極端部における有機半導体層 8 の結晶性の乱れを抑えて、有機半導体層と電極との間の電氣的接触抵抗をより小さくでき、後述する実施例に示すように、トップコンタクト型のデバイス構造の有機薄膜トランジスタとほぼ同等の移動度や閾値電圧が得られ、優れたトランジスタ性能が得られる。

[0035] ソース電極 6 とゲート絶縁層 3 との間の段差、及び、ドレイン電極 7 とゲート絶縁層 3 との間の段差は、5 nm 以下が好ましく、2 nm 以下がより好ましい。

[0036] ソース電極 6 及びドレイン電極 7 の電極材料としては、電極として用いるのに十分導電性を有するものであればよく、特に限定はない。金、銀、チタン、クロム、ニッケルなどの各種金属材料を使用できる。

[0037] ソース電極 6 及びドレイン電極 7 の厚さは、前述した凹溝の深さとなる。

[0038] ソース電極 6 とドレイン電極 7 との間の距離（チャンネル長）L は、特に限

定は無い。例えば、 $100\mu\text{m}$ 以下が好ましく、 $50\mu\text{m}$ 以下がより好ましく、 $10\mu\text{m}$ 以下がより好ましい。本発明によれば、 $10\mu\text{m}$ 以下の微細パターンであっても電極を形成することができる。チャンネル長を短くすることで、高速応答性や、素子の高集積化などが可能となる。

[0039] この実施形態では、ゲート絶縁層 3、ソース電極 6 及びドレイン電極 7 上に、有機半導体層 8 が直接形成されている。

[0040] 有機半導体層 8 の有機半導体材料としては、特に限定は無い。従来公知のものを用いることができる。例えば、ペンタセン、ルブレンなどの P 型低分子有機半導体材料、ポリ-3-ヘキシルチオフェン (P3HT) などの P 型高分子有機半導体材料、フラーレンなどの n 型有機半導体材料などを用いることができる。

[0041] 有機半導体層 8 の膜厚は、特に限定は無い。 $10\sim 100\text{nm}$ が好ましく、 $20\sim 50\text{nm}$ がより好ましい。 100nm を超えると、成膜に時間を要し、プロセス時間が嵩む傾向にある。 10nm 未満であると、膜形成ができていない場合（例えば、アイランド状に有機半導体が形成）があり、また、特性が悪くなる可能性がある。

[0042] この実施形態では、ゲート絶縁層 3、ソース電極 6 及びドレイン電極 7 上に、有機半導体層 8 が直接形成されているが、図 2 に示すように、他の層 9 を介して、有機半導体層 8 が形成されていてもよい。他の層 9 としては、自己組織化単分子層などが好ましく挙げられる。自己組織化単分子層とは、有機分子が自発的に集合して形成される有機薄膜であって、外からの細かい制御を加えていない状態で、膜材料そのものがもつ機構によって形成される一定の秩序をもつ組織をもった単分子膜や LB 膜などの超薄膜のことである。自己組織化単分子層を介在させることにより、ゲート絶縁層 3 と有機半導体層 8 の界面トラップの影響を低減でき、移動度を向上できる。

[0043] 自己組織化単分子層は、ヘキサメチルジシラザン (HMDS)、オクタデシルトリクロロシラン (OTS)、トリクロロパーフルオロオクチルシラン (FOTS) などを用いて形成することができる。これらの材料を用いて

自己組織化単分子層を形成することで、ゲート絶縁層 3、ソース電極 6 及びドレイン電極 7 の表面を疎水性にでき、界面トラップの原因とされている水分などの吸着を防ぐことにより電子の移動度を向上できる。

[0044] 本発明の有機薄膜トランジスタの別の実施形態について、図 3 を用いて説明する。なお、上記実施形態と実質的に同じ箇所には、同一符号を付してその説明を省略する。

[0045] この有機薄膜トランジスタは、ゲート絶縁層 3' が、無機酸化物で形成された無機酸化物層 3 a と、高分子絶縁材料で形成された高分子絶縁層 3 b とで構成されている。そして、ゲート電極 2 側に無機酸化物層 3 a が配置され、有機半導体層 8 側に高分子絶縁層 3 b が配置されている。また、高分子絶縁層 3 b の上面に、ソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b が形成されており、該凹溝内にソース電極 6 及びドレイン電極 7 が形成されている。

[0046] ゲート絶縁層 3' を、無機酸化物層 3 a と高分子絶縁層 3 b とで構成することにより、凹溝の深さや、ゲート絶縁層 3' の厚さを制御し易くできる。

[0047] 無機酸化物層 3 a を形成する無機酸化物としては、十分な絶縁性を有し、かつ、高分子絶縁層 3 b 上面に凹溝を形成する際に、変形しない材料で形成される。例えば、 SiO_2 、 Al_2O_3 、 Ta_2O_5 などが挙げられる。

[0048] 無機酸化物層 3 a の膜厚は、100～500 nm が好ましく、100～300 nm がより好ましい。無機酸化物層 3 a の膜厚が薄すぎると絶縁性が低くなる傾向にある。無機酸化物層 3 a の膜厚が厚すぎると静電容量が小さくなり、有機半導体層 8 に注入されるキャリア量が少なくなる傾向にある。

[0049] 高分子絶縁層 3 b を形成する高分子絶縁材料としては、十分な絶縁性を有し、かつ、凹溝形成のため Tg を有する材料で形成される。この高分子絶縁材料は、上述したものと同様のものを使用できる。

[0050] 高分子絶縁層 3 b の膜厚は、50～500 nm が好ましく、100～200 nm がより好ましい。高分子絶縁層 3 b の膜厚が薄すぎると、十分な深さの凹溝が形成出来ず、ソース電極 6 及びドレイン電極 7 が薄くなりやすい。

また、高分子絶縁層 3 b の膜厚が厚すぎると静電容量が小さくなり、後述する有機半導体層 8 に注入されるキャリア量が少なくなる傾向にある。

[0051] 高分子絶縁層 3 b 上面に形成されるソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b の深さ H 2 は、20～100 nm が好ましく、50～100 nm がより好ましい。凹溝の深さ H 2 が大きいと、凹溝内にソース電極 6 及びドレイン電極 7 を形成した際に、ゲート電極 2 との間でリークしてしまう可能性がある。また、凹溝の深さ H 2 が小さいと、ソース電極 6 及びドレイン電極 7 の厚みが薄くなる傾向にある。

[0052] ゲート絶縁層 3' の膜厚（無機酸化物層 3 a と高分子絶縁層 3 b の合計膜厚）は、150～1000 nm が好ましく、200～500 nm がより好ましい。200 nm 未満であると、絶縁性が低くなる傾向にある。1000 nm を超えると静電容量が小さくなり、有機半導体層 8 に注入されるキャリア量が少なくなる傾向にある。

[0053] なお、この実施形態においても、図 4 に示すように、自己組織化単分子膜などの他の層 9 を介して、有機半導体層 8 が形成されていてもよい。

[0054] 次に、本発明の有機薄膜トランジスタの製造方法について、図 1 に示す有機薄膜トランジスタの製造方法を例に挙げて、図 5～9 を用いて説明する。

[0055] まず、図 5 に示されるように、支持基板 1 上にゲート電極 2 を形成する（ゲート電極形成工程）。ゲート電極 2 の形成方法は、特に限定は無い。上述した電極材料を用いて、抵抗加熱蒸着法、スパッタ法、電子ビーム蒸着法など従来公知の方法により形成できる。

[0056] なお、支持基板として、ハイドロブされた Si 基板などのように、支持基板自体がゲート電極として機能するものを用いた場合は、ゲート電極形成工程を省略できる。

[0057] 次に、図 6 に示されるように、支持基板 1 のゲート電極 2 が形成された側の面にゲート絶縁層を形成し、ゲート電極 2 上にゲート絶縁層 3 を形成する（ゲート絶縁層形成工程）。この実施形態では、上述した高分子絶縁材料を用い、スピンコート法、スリットコート法、ディップコート法などの各種塗

布方法により、高分子絶縁層で構成されたゲート絶縁層 3 を形成する。

[0058] 次に、ゲート絶縁層 3 に、所望のパターンが形成されたモールド 4 を加熱しながら加圧接触させ、熱サイクルナノインプリント法により、ゲート絶縁層 3 の上面にモールド 4 のパターン形状を転写して、ソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b を形成する（凹溝形成工程）。

[0059] すなわち、図 7（a）に示すように、所望のパターンが形成されたモールド 4 を、その凹凸パターン 4 a 側を、ゲート絶縁層 3 と対向させて配置する。

[0060] そして、モールド 4 を所定の温度に加熱した後、図 7（b）に示すように、ゲート絶縁層 3 に接触させて加圧する。モールド 4 を加熱しながらゲート絶縁層 3 に加圧接触させることで、ゲート絶縁層 3 を構成する高分子絶縁材料が、モールド 4 の凹部側へと流動し、ゲート絶縁層 3 の上面にモールド 4 のパターン形状が転写される。

[0061] モールド 4 の加熱温度は、ゲート絶縁層 3 を構成する高分子絶縁材料の T_g より高く設定する。好ましくは、 $T_g + 5^\circ\text{C} \sim T_g + 20^\circ\text{C}$ であり、より好ましくは、 $T_g + 10^\circ\text{C} \sim T_g + 20^\circ\text{C}$ である。モールド 4 の加熱温度が高すぎると、ゲート絶縁層 3 を構成する高分子絶縁材料が劣化し易い。加熱温度が低すぎると、凹溝のパターン形状を精度よく形成出来ないことがある。加熱温度を上記範囲内とすることによって、高分子絶縁材料の流動性を高めて層内の流動を充分に行い、且つ冷却時の収縮によるパターンの変形を防止することが可能となり、所望されるパターン形状の凹溝を、ゲート絶縁層 3 の上面に形成できる。

[0062] そして、モールド 4 で加圧したままの状態、 $T_g - 20^\circ\text{C}$ 以下まで冷却した後、モールド 4 をゲート絶縁層 3 から取り外す。こうすることで、図 7（c）に示すように、ゲート絶縁層 3 の上面に、モールド 4 のパターン形状が転写されたソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b が形成される。ソース電極用凹溝 5 a とドレイン電極用凹溝 5 b との距離がチャンネル長となり、その長さはモールド 4 の微細パターンにより $10\ \mu\text{m}$ 以下にするこ

とが可能である。凹溝 5 a, 5 b のパターン形状は、ソース電極 6 及びドレイン電極 7 のパターン形状となる。

[0063] モールド 4 の材料としては、加熱温度に耐えられ、十分な硬度を有し、且つモールド表面にミクロンの形状を形成できる材料であればいずれも好ましく、石英、金属、シリコン、セラミック、樹脂などいずれの材質も適用可能である。

[0064] モールド 4 への微細パターン形成方法としては、例えばレジストや無機酸化膜などをマスクとしたエッチングによって形成できる。また、モールド 4 の凹部の深さ h は、ゲート絶縁層 3 の膜厚より浅くする。

[0065] また、モールド 4 をゲート絶縁層 3 から引き上げる際に、モールド 4 によって形成されたゲート絶縁層 3 のパターン部と一緒ににはがれないように、モールド 4 の表面には、ゲート絶縁層 3 とモールド 4 との密着性を低下させるためフッ素コートが施されていてもよい。

[0066] 次に、図 8 に示されるように、凹溝形成工程で形成した凹溝内に、ソース電極 6 及びドレイン電極 7 を形成する（ソース・ドレイン電極形成工程）。

[0067] ソース電極 6 及びドレイン電極 7 の形成方法は、特に限定は無い。上述した電極材料を用いて、マスク蒸着法（抵抗加熱蒸着法）、スパッタ法、電子ビーム蒸着法、インクジェット法、スクリーン印刷、スピンコート法など従来公知の方法により形成できる。インクジェット法、スクリーン印刷、スピンコート法などの塗布法の場合には、銀インクなどの金属ナノ粒子インクを用いることができる。

[0068] ソース電極 6 とドレイン電極 7 との間の距離（チャンネル長）が長い場合、例えばチャンネル長が $50\ \mu\text{m}$ 以上の場合には、マスク蒸着法により形成することが好ましい。マスク蒸着法により電極を形成することで、電極形成後に表面研磨を行わなくても、ゲート絶縁層 3 上面の凹溝内にソース電極 6 及びドレイン電極 7 を形成でき、かつ、ソース電極 6 とゲート絶縁層 3 との間の段差、及び、ドレイン電極 7 とゲート絶縁層 3 との間の段差を $5\ \text{nm}$ 以下にすることができる。

[0069] 一方、チャネル長が $50\mu\text{m}$ 未満の場合は、マスク蒸着法では電極形成が困難であるので、電極をベタ形成した後、表面研磨を行い、平坦化处理することが好ましい。こうすることで、ゲート絶縁層3上面の凹溝内にソース電極6及びドレイン電極7を形成でき、かつ、ソース電極6とゲート絶縁層3との間の段差、及び、ドレイン電極7とゲート絶縁層3との間の段差をなくすることができる。

[0070] 表面研磨方法は特に限定はない。カラーフィルタや透明電極基板などの表面研磨に用いられている方法が適用できる。例えば、公知である湿式法のCMP（ケミカルメカニカルポリッシング）があげられる。研磨終了後、基板を洗浄することが好ましい。洗浄は、適当な洗剤や純水を用いて行うことができる。さらにこの際、超音波洗浄を施すことが、基板についての研磨剤や研磨屑を効果的に除去する点から好ましい。また、適時UV洗浄を組み合わせても良い。

[0071] 表面研磨は、ソース電極6とゲート絶縁層3との間の段差、及び、ドレイン電極7とゲート絶縁層3との間の段差を 5nm 以下になるように行うことが好ましく、 2nm 以下がより好ましい。電極とゲート絶縁層3との段差を小さくすることで、次工程において、有機半導体層を形成する際において、電極端部における有機半導体層8の結晶性の乱れを抑えることができ、有機半導体層と電極との間の電氣的接触抵抗をより小さくできる。

[0072] 次に、図9に示されるように、ソース電極6及びドレイン電極7上に、有機半導体層8を形成する（有機半導体層形成工程）。このようにして、本発明の有機薄膜トランジスタを製造できる。

[0073] 有機半導体層8の形成方法は、特に限定は無い。上述した有機半導体材料を用いて、抵抗加熱蒸着法、インクジェット法など、従来公知の方法を用いて形成できる。

[0074] なお、図9では、ソース電極6及びドレイン電極7上に有機半導体層8を直接形成したが、自己組織化単分子膜等の他の層を介して有機半導体層8を形成してもよい。自己組織化単分子層を介在させることにより、ゲート絶縁

層 3 と有機半導体層 8 の界面トラップの影響を低減でき、電子の移動度を向上できる。

[0075] 自己組織化単分子膜の形成方法は、ゲート絶縁層 3 の、ソース電極 6 及びドレイン電極 7 を形成した側の表面に、ヘキサメチルジシラザン（HMD S）、オクタデシルトリクロロシラン（OTS）、トリクロロパーフルオロオクチルシラン（FOTS）などを含む液体を用いて、ディップコート法、スプレー噴霧法、該液体を高真空中で蒸発させて成膜する方法等により形成できる。これらの材料を用いて自己組織化単分子層を形成することで、ゲート絶縁層 3、ソース電極 6 及びドレイン電極 7 の表面を疎水性にでき、界面トラップの原因とされている水分などの吸着を防ぐことにより電子の移動度を向上できる。

[0076] なお、ゲート絶縁層 3 の高分子絶縁層を、「Cytop」（商品名）などのアモルファスフッ素樹脂を用いて形成した場合は、アモルファスフッ素樹脂自身が、自己組織化単分子層と同等の機能を有しているので、自己組織化単分子層を別途形成しなくても、自己組織化単分子層を形成した場合と同等の効果が得られる。

[0077] 図 3 に示す有機薄膜トランジスタの製造方法について説明する。

[0078] 上記実施形態と同様にしてゲート電極形成工程を行い、支持基板 1 上にゲート電極 2 を形成する。

[0079] 次に、この実施形態では、ゲート絶縁層形成工程において、ゲート電極 2 上に、無機酸化物層 3 a と高分子絶縁層 3 b との 2 層構造からなるゲート絶縁層 3' を形成する。すなわち、ゲート電極 2 上に無機酸化物層 3 a を形成した後、無機酸化物層 3 a 上に、上述した高分子絶縁材料を用いて、スピンコート法、スリットコート法、ディップコート法などの各種塗布方法により高分子絶縁層 3 b を形成する。無機酸化物層 3 a は、上述した無機酸化物を用いてスパッタ法などで形成できる。また、ゲート電極の金属材料を熱酸化することによって形成できる。例えば、無機酸化物層 3 a が SiO_2 の場合は、ドーパした Si 基板を熱酸化することにより形成できる。

[0080] 次に、上記実施形態と同様にして凹溝形成工程を行い、ゲート絶縁層 3' の高分子絶縁層 3 b 上面に、モールド 4 のパターン形状を転写して、ソース電極用凹溝 5 a 及びドレイン電極用凹溝 5 b を形成する。なお、この実施形態では、モールド 4 の凹部の深さ h は、高分子絶縁層 3 b の膜厚より浅くする。

[0081] 次に、上記実施形態と同様にしてソース・ドレイン電極形成工程を行い、凹溝形成工程で形成した凹溝内に、ソース電極 6 及びドレイン電極 7 を形成する。

[0082] そして、上記実施形態と同様にして有機半導体層形成工程を行い、ソース電極 6 及びドレイン電極 7 上に、有機半導体層 8 を形成する。このようにして、図 3 に示す有機薄膜トランジスタを製造できる。

実施例

[0083] 以下、実施例及び比較例を用いて、本発明の効果について説明する。

[0084] <実施例 1>

10 mm × 10 mm × 0.7 mm 厚の石英ガラスを支持基板として用いた。該石英ガラスを抵抗加熱蒸着装置に装着し、Al を蒸着して膜厚 30 nm のゲート電極を形成した。

次に、高分子絶縁材料として、PMMA（ポリメチルメタクリレート）トルエン溶液を用い、支持基板のゲート電極を形成した側の面に、高分子絶縁材料をスピコート法により塗布し、膜厚 500 nm のゲート絶縁層を形成した。

次に、支持基板をナノインプリント装置に搬送し、100 μm × 5000 μm、深さ 50 nm の寸法を有する二つの凸部が横方向 100 μm のギャップ（チャンネル長に相当）で配列されたパターンを有するモールドを温度 120℃ に加熱し、30 kgf/cm²（2.94 MPa（ゲージ圧））の圧力で押し付けて熱サイクルナノインプリント法を実施し、ゲート絶縁層上面にモールドのパターン形状を転写した。そして、モールドを加圧したままの状態、温度を室温まで下げて冷却し、ゲート絶縁層上面に凹溝を形成した。こ

の凹溝の深さは50 nmであった。

次に、モールドをゲート絶縁層から取り外した後、支持基板を抵抗加熱蒸着装置に装着させ、ゲート絶縁層の上面に形成された凹溝に内に、膜厚50 nmのAuをマスク蒸着して、ソース電極及びドレイン電極を形成した。

そして、支持基板をグローブボックス内に設置された抵抗加熱蒸着装置に配置し、ソース電極及びドレイン電極上に、ペンタセン（アルドリッチ製：昇華精製を二回実施）を蒸着して、膜厚40 nmの有機半導体層を形成し、有機薄膜トランジスタを製造した。

[0085] <実施例2>

実施例1において、高分子絶縁材料として、PMMAトルエン溶液の代わりに、アモルファスフッ素樹脂（商品名「Cytop」旭硝子製）を用いた以外は、実施例1と同様にして、有機薄膜トランジスタを製造した。

[0086] <実施例3>

支持基板として、10 mm×10 mm×0.5 mm厚のn型Si基板を用いた。この支持基板は、ゲート電極として機能する。支持基板を800℃に加熱して熱酸化し、支持基板上にSiO₂薄膜からなる無機酸化物層を100 nm形成した。

次に、無機酸化物層上にアモルファスフッ素樹脂（商品名「Cytop」旭硝子製）をスピンコート法により塗布して膜厚50 nmの高分子絶縁層を形成し、無機酸化物層と高分子絶縁層の2層構造からなるゲート絶縁層を形成した。

そして、実施例1と同様にして熱サイクルナノインプリント法を実施し、高分子絶縁層の部位のみに深さ50 nmの凹溝を形成した。その後、実施例1と同様にして、ソース電極及びドレイン電極の形成並びに、有機半導体層の形成を行い、有機薄膜トランジスタを製造した。

[0087] <実施例4>

10 mm×10 mm×0.7 mm厚の石英ガラスを支持基板として用いた。該石英ガラスを抵抗加熱蒸着装置に装着し、Alを蒸着して膜厚30 nm

のゲート電極を形成した。

次に、高分子絶縁材料として、PMMAトルエン溶液を用い、支持基板のゲート電極を形成した側の面に、高分子絶縁材料をスピコート法により塗布し、膜厚500nmのゲート絶縁層を形成した。

次に、支持基板をナノインプリント装置に搬送し、 $100\mu\text{m} \times 5000\mu\text{m}$ 、深さ100nmの寸法を有する二つの凸部が横方向 $10\mu\text{m}$ のギャップ（チャンネル長に相当）で配列されたパターンを有するモールドを温度120℃に加熱し、 $30\text{kgf}/\text{cm}^2$ （2.94MPa（ゲージ圧））の圧力で押し付けて熱サイクルナノインプリント法を実施し、ゲート絶縁層上面にモールドのパターン形状を転写した。そして、モールドを加圧したままの状態で、温度を室温まで下げて冷却し、ゲート絶縁層上面に凹溝を形成した。この凹溝の深さは100nmであった。

次に、ゲート絶縁層からモールドを取り外した後、支持基板を抵抗加熱蒸着装置に装着し、ゲート絶縁層の凹溝に、膜厚100nmのAuを蒸着した。そして、研磨機の支持定板に研磨パッドとして、発砲ポリウレタン布を貼り、研磨剤として、平均粒径200nmのアルミナ研磨粒子を分散させたスリラーを用い、研磨パッド上に本研磨剤を毎分50cc滴下し、上部の回転板に研磨対象の支持基板をセットし、下側ステージに垂直に圧力 $150\text{g}/\text{cm}^2$ 、支持定板及び上部回転板の回転速度を60rpmとして20秒間研磨し、支持基板のゲート絶縁層側の表面を50nm削って、平滑化処理を行い、ゲート絶縁層の凹溝内にソース電極及びドレイン電極を50nm形成した。

次に、支持基板のゲート電極及びドレイン電極を形成した側の面をHMD S（ヘキサメチルジシラザン）溶液に浸漬し、自己組織化膜を1nm以下で形成した。

そして、支持基板をグローブボックス内に設置された抵抗加熱蒸着装置に配置し、自己組織化膜上に、ペンタセン（アルドリッチ製：昇華精製を二回実施）を蒸着して、膜厚40nmの有機半導体層を形成し、有機薄膜トラン

ジスタを製造した。

[0088] <実施例 5>

実施例 4 において、高分子絶縁層材料として、PMMA トルエン溶液の代わりにアモルファスフッ素樹脂（商品名「C y t o p」旭硝子製）を用いて膜厚 500 nm のゲート絶縁層を形成した。

次に、実施例 4 と同様にして熱サイクルナノインプリント法を実施し、ゲート絶縁層にチャネル長が 10 μ m になるように凹溝を形成した。

次に、実施例 4 と同様にして、ソース電極及びドレイン電極を形成した後、平坦化処理を行い、ゲート絶縁層の凹溝にソース電極及びドレイン電極を 50 nm 形成した。

そして、支持基板をグローブボックス内に設置された抵抗加熱蒸着装置に配置し、自己組織化膜上に、ペンタセン（アルドリッチ製：昇華精製を二回実施）を蒸着して、膜厚 40 nm の有機半導体層を形成し、有機薄膜トランジスタを製造した。

[0089] <実施例 6>

支持基板として、10 mm $\times$ 10 mm $\times$ 0.5 mm 厚の n 型 Si 基板を用いた。この支持基板は、ゲート電極として機能する。支持基板を 800 $^{\circ}$ C に加熱して熱酸化し、支持基板上に SiO₂ 薄膜からなる無機酸化物層を 100 nm 形成した。

次に、無機酸化物層上にアモルファスフッ素樹脂（商品名「C y t o p」旭硝子製）をスピコート法により塗布して膜厚 100 nm の高分子絶縁層を形成し、無機酸化物層と高分子絶縁層の 2 層構造からなるゲート絶縁層を形成した。

次に、実施例 4 と同様にして熱サイクルナノインプリント法を実施し、高分子絶縁層の部位のみに凹溝を形成した。この凹溝の深さは 100 nm であった。

次に、実施例 4 と同様にして、高分子絶縁層の凹溝に膜厚 100 nm の Au を蒸着した後、表面を 50 nm 削って平坦化処理を行い、ゲート絶縁層の

凹溝にソース電極及びドレイン電極を50nm形成した。

次に、実施例4と同様にして、自己組織化膜を1nm以下で形成した。

そして、支持基板をグローブボックス内に設置された抵抗加熱蒸着装置に配置し、自己組織化膜上に、ペンタセン（アルドリッチ製：昇華精製を二回実施）を蒸着して、膜厚40nmの有機半導体層を形成し、有機薄膜トランジスタを製造した。

[0090] <比較例1>

10mm×10mm×0.7mm厚の石英ガラスを支持基板として用いた。該石英ガラスを抵抗加熱蒸着装置に装着し、Alを蒸着して膜厚30nmのゲート電極を形成した。

次に、高分子絶縁材料として、PMMAトルエン溶液を用い、支持基板のゲート電極を形成した側の面に、高分子絶縁材料をスピコート法により塗布し、膜厚500nmのゲート絶縁層を形成した。

次に、支持基板を抵抗加熱蒸着装置に装着し、実施例1～3と同様のパターン形状の、チャンネル長100μm、膜厚50nmのAuをマスク蒸着し、ゲート絶縁層上にソース電極及びドレイン電極を形成した。

そして、支持基板をグローブボックス内に設置された抵抗加熱蒸着装置に配置し、ペンタセン（アルドリッチ製：昇華精製を二回実施）を蒸着して、膜厚40nmの有機半導体層を形成し、有機薄膜トランジスタを製造した。

[0091] <比較例2>

比較例1において、高分子絶縁層材料として、PMMAトルエン溶液の代わりに、アモルファスフッ素樹脂（商品名「Cytop」旭硝子製）を用いた以外は、実施例1と同様にして、有機薄膜トランジスタを製造した。

[0092] <比較例3>

10mm×10mm×0.7mm厚の石英ガラスを支持基板として用いた。該石英ガラスを抵抗加熱蒸着装置に装着し、Alを蒸着して膜厚30nmのゲート電極を形成した。

次に、高分子絶縁層材料として、アモルファスフッ素樹脂（商品名「Cy

t o p」旭硝子製)を用い、ゲート電極を形成した石英ガラスに高分子絶縁層材料をスピンコート法により塗布し、膜厚500nmのゲート絶縁層を形成した。

次に、グローブボックス内に設置された抵抗加熱蒸着装置にて、ペンタセン(アルドリッチ製:昇華精製を二回実施)を蒸着し、膜厚40nmの有機半導体層を形成した。

そして、基板を抵抗加熱蒸着装置に装着し、有機半導体層上に、実施例1～3と同様のパターン形状の、チャネル長100 μ m、膜厚50nmのAuをマスク蒸着し、ソース電極及びドレイン電極を形成して、有機薄膜トランジスタを製造した。

[0093] <比較例4>

比較例3において、ソース電極及びドレイン電極を、チャネル長50 μ mで形成した以外は、比較例3と同様にして有機薄膜トランジスタを製造した。

[0094] <比較例5>

比較例3において、ソース電極及びドレイン電極を、チャネル長10 μ mで形成したところ、電極を形成することが出来なかった。

[0095] 実施例1～6、比較例1～5の有機薄膜トランジスタについて、移動度及び閾値電圧を測定した。なお、移動度及び閾値電圧は、半導体パラメータ測定装置(Agilent社製)で測定されたゲート電圧-ドレイン電流特性より求めた。

[0096] 上記結果を表1, 2にまとめて記す。

[0097] [表1]

	実施例1	実施例2	実施例3	実施例4	実施例5	実施例6
デバイス構造	ボトムコンタクト	ボトムコンタクト	ボトムコンタクト	ボトムコンタクト	ボトムコンタクト	ボトムコンタクト
チャネル長(μ m)	100	100	100	10	10	10
移動度(cm^2/Vs)	0.18	0.47	0.5	0.15	0.43	0.45
閾値電圧(V)	-10	-5	-1	-11	-7	-2

[0098] [表2]

	比較例1	比較例2	比較例3	比較例4	比較例5
デバイス構造	ボトムコンタクト	ボトムコンタクト	トップコンタクト	トップコンタクト	トップコンタクト
チャネル長 (μm)	100	100	100	50	—
移動度 (cm^2/Vs)	0.05	0.1	0.52	0.55	—
閾値電圧 (V)	-12	-6	-9	-8	—

[0099] 上記結果から明らかなように、実施例1～6の本発明の有機薄膜トランジスタは、従来のボトムコンタクト型の有機薄膜トランジスタ（比較例1～2）に比べて移動度に優れ、トップコンタクト型の有機薄膜トランジスタ（比較例3～4）と同等の移動度及び閾値電圧を有していた。この理由としては、本発明の有機薄膜トランジスタは、ゲート絶縁層の上面に形成した凹溝内にソース電極及びドレイン電極を形成するので、ソース電極とゲート絶縁層との間の段差、及びドレイン電極とゲート絶縁層との間の段差が埋まり、電極端部における結晶性の乱れを抑えることができ、有機半導体層と電極との間の大きな電氣的接触抵抗が解決される結果によるものであると推測される。

[0100] また、比較例5の結果から明らかなように、トップコンタクト型の有機薄膜トランジスタでは、電極間のチャネル長を $10\mu\text{m}$ に形成することができなかったが、本発明の有機薄膜トランジスタは、チャネル長 $10\mu\text{m}$ で電極を形成でき、高精細なパターン形成が可能であった。

符号の説明

- [0101] 1：支持基板
 2：ゲート電極
 3、3'：ゲート絶縁層
 3a：無機酸化物層
 3b：高分子絶縁層
 4：モールド

4 a : 凹凸パターン

5 a : ソース電極用凹溝

5 b : ドレイン電極用凹溝

6 : ソース電極

7 : ドレイン電極

8 : 有機半導体層

請求の範囲

- [請求項1] 支持基板に形成されたゲート電極と、前記ゲート電極上に形成されたゲート絶縁層と、前記ゲート絶縁層上に形成されたソース電極及びドレイン電極と、前記ソース電極及び前記ドレイン電極上に直接又は他の層を介して形成された有機半導体層とを備えた有機薄膜トランジスタであって、
- 前記ゲート絶縁層の上面に所定パターンの凹溝が形成され、該凹溝内に前記ソース電極及び前記ドレイン電極が形成されていることを特徴とする有機薄膜トランジスタ。
- [請求項2] 前記ゲート絶縁層が、高分子絶縁層で構成される、請求項1に記載の有機薄膜トランジスタ。
- [請求項3] 前記ゲート絶縁層が、無機酸化物層と高分子絶縁層とで構成され、前記ゲート電極側に前記無機酸化物層が配置され、前記有機半導体層側に前記高分子絶縁層が配置されている、請求項1に記載の有機薄膜トランジスタ。
- [請求項4] 前記ゲート絶縁層と前記有機半導体層との間に自己組織化単分子層が介在している請求項1～3のいずれか1項に記載の有機薄膜トランジスタ。
- [請求項5] 支持基板に形成されたゲート電極上にゲート絶縁層を形成するゲート絶縁層形成工程と、
- 前記ゲート絶縁層に対し、所望のパターンが形成されたモールドを加熱しながら加圧接触させて、前記ゲート絶縁層の上面に前記モールドのパターン形状を転写して凹溝を形成する凹溝形成工程と、
- 前記凹溝形成工程で形成した凹溝内に、ソース電極及びドレイン電極を形成するソース・ドレイン電極形成工程と、
- 前記ソース電極及び前記ドレイン電極上に、直接又は他の層を介して有機半導体層を形成する有機半導体層形成工程とを少なくとも備えることを特徴とする有機薄膜トランジスタの製造方法。

- [請求項6] 前記ゲート絶縁層形成工程において、高分子絶縁材料を用いて前記ゲート絶縁層を形成する、請求項5に記載の有機薄膜トランジスタの製造方法。
- [請求項7] 前記ゲート絶縁層形成工程において、無機酸化物を用いて無機酸化物層を形成した後、該無機酸化物層上に、高分子絶縁材料を用いて高分子絶縁層を形成して、前記ゲート絶縁層を形成する、請求項5に記載の有機薄膜トランジスタの製造方法。
- [請求項8] 前記ソース・ドレイン電極形成工程において、前記ゲート絶縁層上面に形成した前記凹溝内に前記ソース電極と前記ドレイン電極とを形成した後、前記ゲート絶縁層表面を平坦化处理する、請求項4～7のいずれか1項に記載の有機薄膜トランジスタの製造方法。
- [請求項9] 有機半導体層形成工程において、前記ゲート絶縁層上に自己組織化単分子層を形成した後、該自己組織化単分子層上に有機半導体層を形成する、請求項4～8のいずれか1項に記載の有機薄膜トランジスタの製造方法。

補正された請求の範囲
[2013年2月5日 (05.02.2013) 国際事務局受理]

[請求項 1] (補正後) 支持基板に形成されたゲート電極と、前記ゲート電極上に形成されたゲート絶縁層と、前記ゲート絶縁層上に形成されたソース電極及びドレイン電極と、前記ソース電極及び前記ドレイン電極上に直接又は他の層を介して形成された有機半導体層とを備えた有機薄膜トランジスタであって、

前記ゲート絶縁層が、無機酸化物層と高分子絶縁層とで構成され、
前記ゲート電極側に前記無機酸化物層が配置され、前記有機半導体層側に前記高分子絶縁層が配置されており、

前記ゲート絶縁層の前記高分子絶縁層の上面に所定パターンの凹溝が形成され、該凹溝内に前記ソース電極及び前記ドレイン電極が形成されていることを特徴とする有機薄膜トランジスタ。

[請求項 2] (削除)

[請求項 3] (削除)

[請求項 4] (補正後) 前記ゲート絶縁層の前記高分子絶縁層と前記有機半導体層との間に自己組織化単分子層が介在している請求項 1 記載の有機薄膜トランジスタ。

[請求項 5] (補正後) 支持基板に形成されたゲート電極上に、無機酸化物を用いて無機酸化物層を形成した後、該無機酸化物層上に、高分子絶縁材料を用いて高分子絶縁層を形成して、ゲート絶縁層を形成するゲート絶縁層形成工程と、

前記ゲート絶縁層に対し、所望のパターンが形成されたモールドを加熱しながら加圧接触させて、前記ゲート絶縁層の前記高分子絶縁層の上面に前記モールドのパターン形状を転写して凹溝を形成する凹溝形成工程と、

前記凹溝形成工程で形成した凹溝内に、ソース電極及びドレイン電極を形成するソース・ドレイン電極形成工程と、

前記ソース電極及び前記ドレイン電極上に、直接又は他の層を介し

て有機半導体層を形成する有機半導体層形成工程とを少なくとも備えることを特徴とする有機薄膜トランジスタの製造方法。

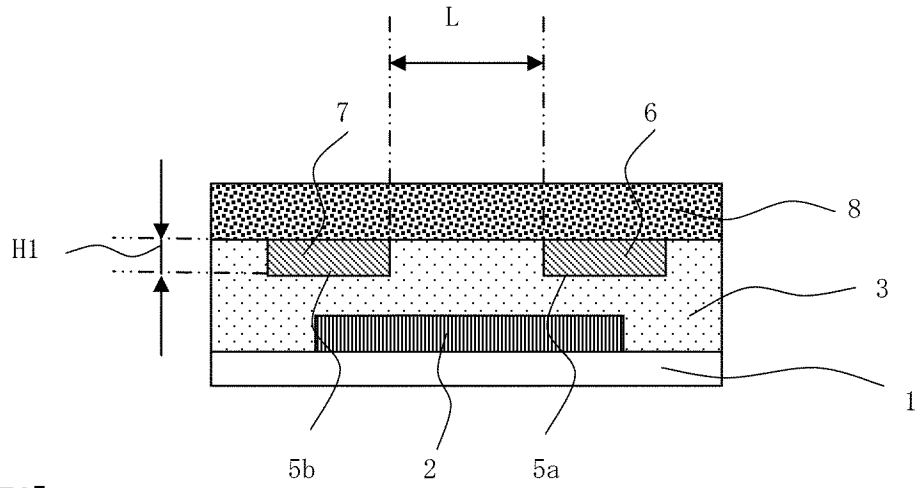
[請求項 6] (削除)

[請求項 7] (削除)

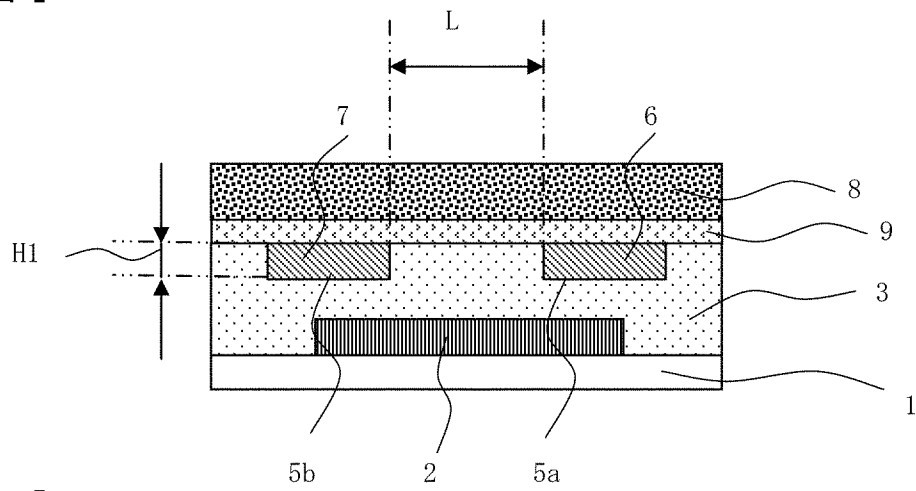
[請求項 8] (補正後) 前記ソース・ドレイン電極形成工程において、前記ゲート絶縁層の前記高分子絶縁層の上面に形成した前記凹溝内に前記ソース電極と前記ドレイン電極とを形成した後、前記ゲート絶縁層の前記高分子絶縁層表面を平坦化处理する、請求項 5 記載の有機薄膜トランジスタの製造方法。

[請求項 9] (補正後) 有機半導体層形成工程において、前記ゲート絶縁層の前記高分子絶縁層上に自己組織化単分子層を形成した後、該自己組織化単分子層上に有機半導体層を形成する、請求項 5 又は 8 記載の有機薄膜トランジスタの製造方法。

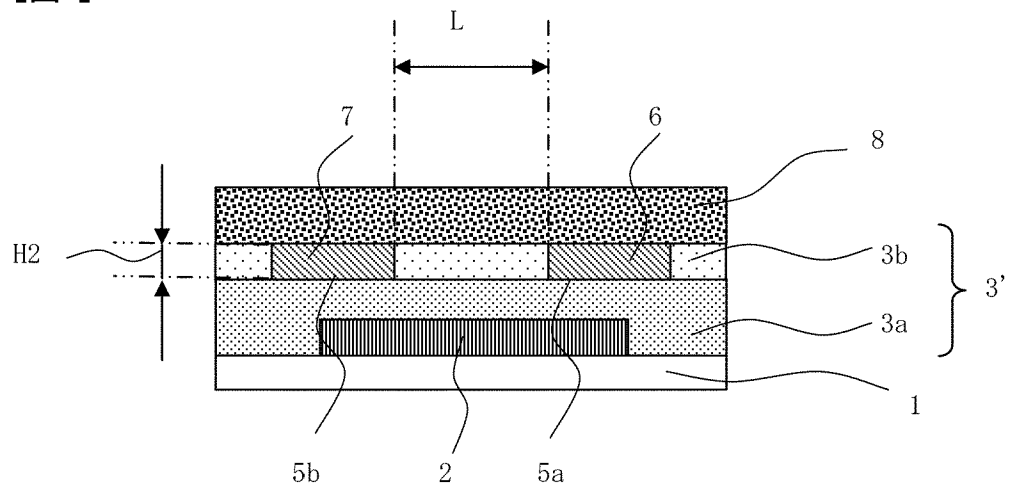
[図1]



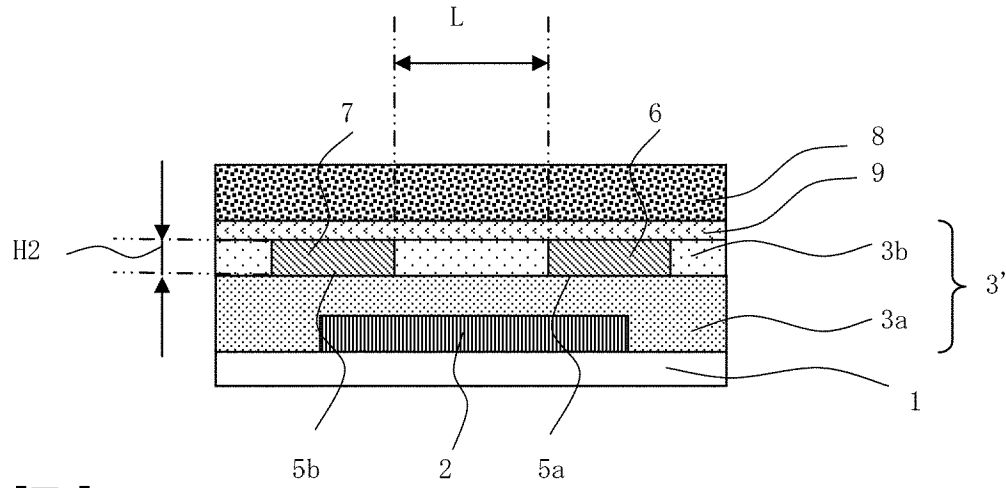
[図2]



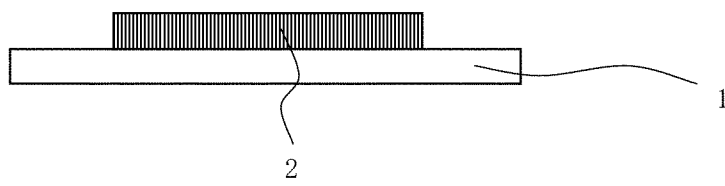
[図3]



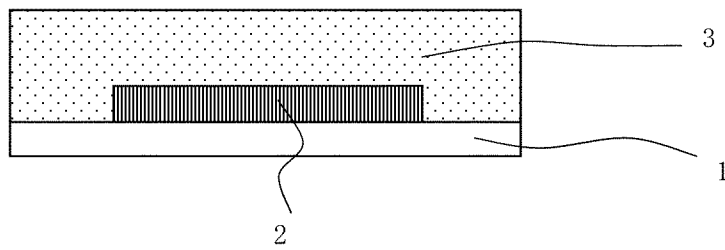
[図4]



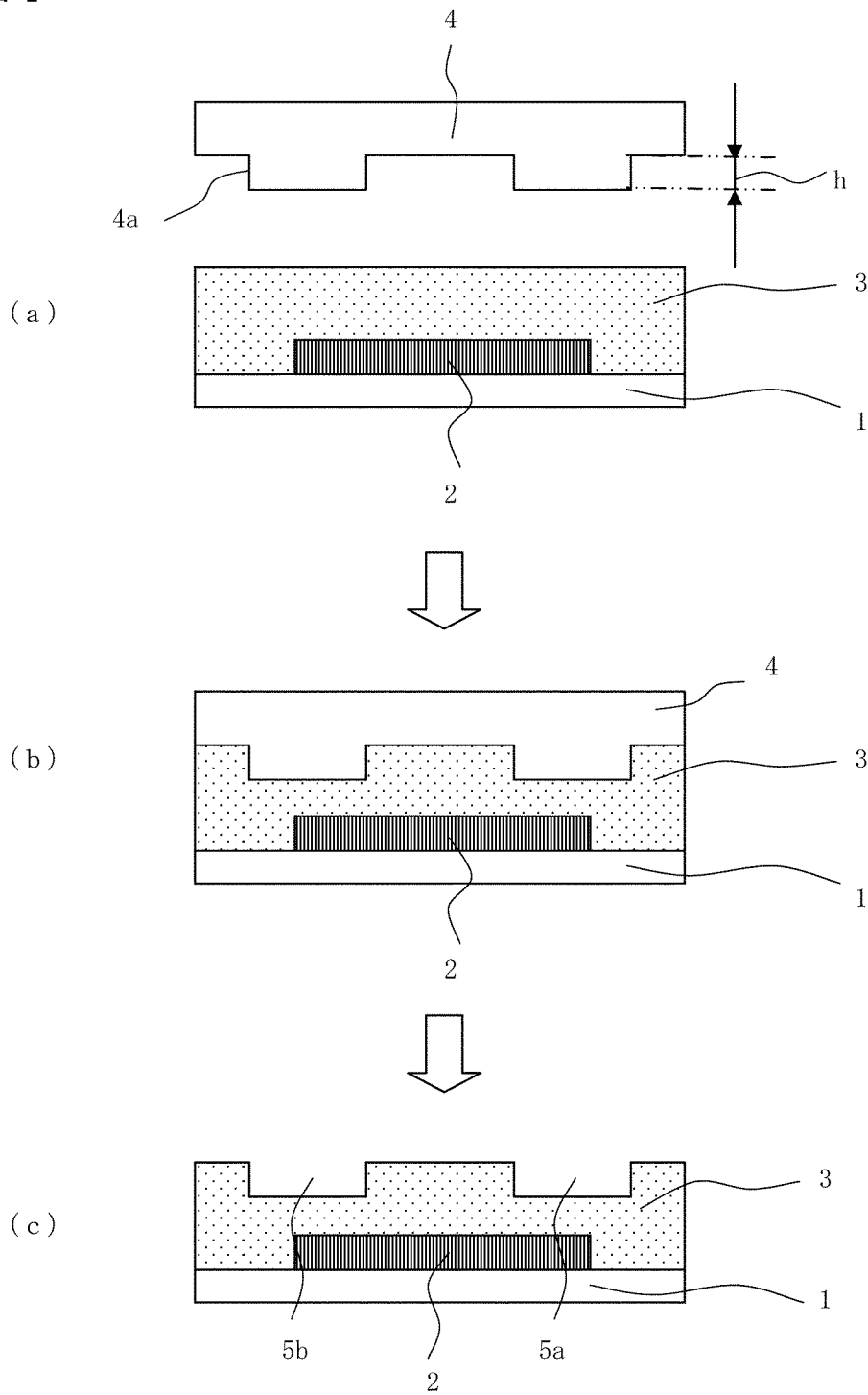
[図5]



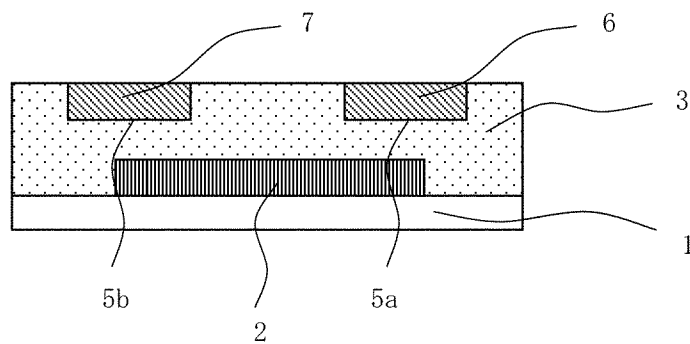
[図6]



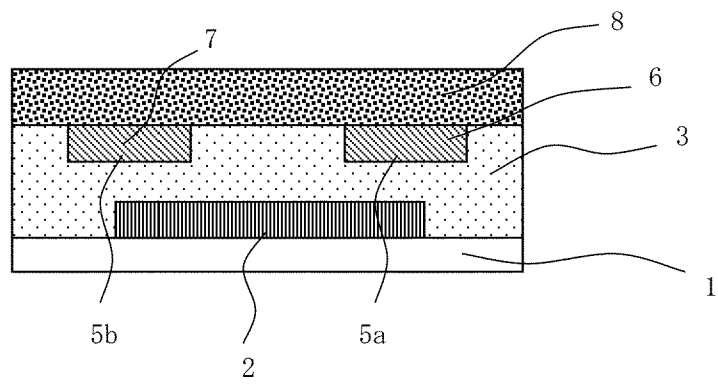
[図7]



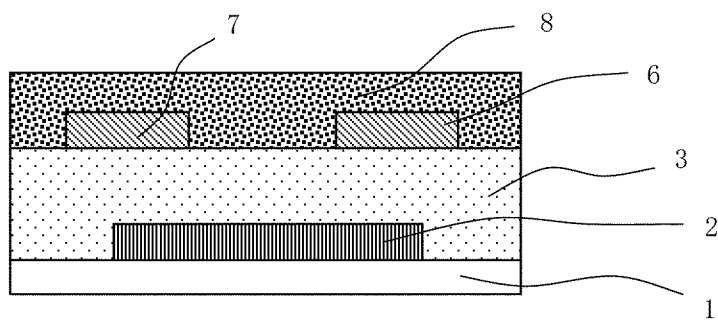
[図8]



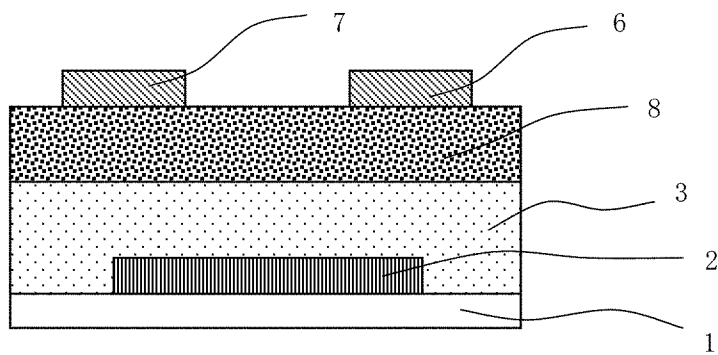
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/072690

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/786(2006.01)i, H01L21/28(2006.01)i, H01L21/336(2006.01)i,
H01L29/417(2006.01)i, H01L51/05(2006.01)i, H01L51/40(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786, H01L21/28, H01L21/336, H01L29/417, H01L51/05, H01L51/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2008-041914 A (National University Corporation Chiba University), 21 February 2008 (21.02.2008), paragraphs [0020] to [0045]; fig. 1 to 8 (Family: none)	1, 2, 5, 6, 8 3, 4, 7, 9
X Y	JP 2006-041219 A (Sony Corp.), 09 February 2006 (09.02.2006), paragraphs [0009] to [0015], [0019] to [0046]; fig. 1 (Family: none)	1, 2 3, 4
Y	JP 2004-235298 A (Nippon Hoso Kyokai), 19 August 2004 (19.08.2004), paragraphs [0007] to [0026] & EP 1443571 A2 & US 2004/0251474 A1	3, 7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
14 November, 2012 (14.11.12)

Date of mailing of the international search report
27 November, 2012 (27.11.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/072690

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-519486 A (3M Innovative Properties Co.), 30 June 2005 (30.06.2005), paragraphs [0011] to [0070] & WO 2003/077327 A1 & US 2003/0175551 A1 & EP 1481428 A & AU 2003209087 A & CN 1639884 A & TW 278133 B	4, 9
Y	JP 2010-141141 A (Nippon Hoso Kyokai), 24 June 2010 (24.06.2010), paragraph [0033] (Family: none)	4, 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/072690

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention of claim 1 does not have a special technical feature, since the invention is disclosed in JP 2008-041914 A (National University Corporation Chiba University), 21 February 2008 (21.02.2008), paragraphs [0020] to [0045], fig. 1 to 8 (Family: none), and JP 2006-041219 A (Sony Corp.), 09 February 2006 (09.02.2006), paragraphs [0009] to [0015], [0019] to [0046], fig. 1 (Family: none) which were found in course of this search.

As a result, there is no special technical feature common to all claims.

Consequently, this international patent application does not comply with the requirement of unity of invention.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L29/786(2006.01)i, H01L21/28(2006.01)i, H01L21/336(2006.01)i, H01L29/417(2006.01)i,
H01L51/05(2006.01)i, H01L51/40(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L29/786, H01L21/28, H01L21/336, H01L29/417, H01L51/05, H01L51/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2008-041914 A (国立大学法人 千葉大学) 2008.02.21, 段落 0020-0045, 図 1-8 (ファミリーなし)	1, 2, 5, 6, 8 3, 4, 7, 9
X Y	JP 2006-041219 A (ソニー株式会社) 2006.02.09, 段落 0009-0015, 0019-0046, 図 1 (ファミリーなし)	1, 2 3, 4
Y	JP 2004-235298 A (日本放送協会) 2004.08.19, 段落 0007-0026 & EP 1443571 A2 & US 2004/0251474 A1	3, 7

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 1 1 . 2 0 1 2

国際調査報告の発送日

2 7 . 1 1 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

綿 引 隆

5 F

2 9 3 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-519486 A (スリーエム イノベイティブ プロパティズ カ ンパニー) 2005.06.30, 段落 0011-0070 & WO 2003/077327 A1 & US 2003/0175551 A1 & EP 1481428 A & AU 2003209087 A & CN 1639884 A & TW 278133 B	4, 9
Y	JP 2010-141141 A (日本放送協会) 2010.06.24, 段落 0033 (ファミリーなし)	4, 9

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求項1に係る発明は、調査の際に発見したJP 2008-041914 A（国立大学法人 千葉大学）2008.02.21，段落0020-0045，図1-8（ファミリーなし）やJP 2006-041219 A（ソニー株式会社）2006.02.09，段落0009-0015，0019-0046，図1（ファミリーなし）に開示されているため、特別な技術的特徴を有しない。

結果として、すべての請求項に共通する特別な技術的特徴は存在しない。
よって、この国際特許出願は、発明の単一性の要件を満たしていない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。