(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3596963号
(P3596963)
(45)発行日　平成16年12月2日(2004.12.2)　(24)登録日　平成16年9月17日(2004.9.17)

(51)Int.Cl.[7]	F I		
H04B 10/04	H04B	9/00	Y
H04B 10/06	H04B	9/00	K
H04B 10/08			
H04B 10/14			
H04B 10/26			

請求項の数 5　(全 18 頁)　最終頁に続く

(21)出願番号　特願平7-344880
(22)出願日　平成7年12月6日(1995.12.6)
(65)公開番号　特開平9-162811
(43)公開日　平成9年6月20日(1997.6.20)
審査請求日　平成13年11月7日(2001.11.7)

(73)特許権者　503121103
株式会社ルネサステクノロジ
東京都千代田区丸の内二丁目４番１号
(73)特許権者　000233169
株式会社日立超エル・エス・アイ・システムズ
東京都小平市上水本町５丁目２２番１号
(74)代理人　100089071
弁理士　玉村　静世
(72)発明者　塙　洋明
東京都小平市上水本町５丁目２２番１号
株式会社日立マイコンシステム内
(72)発明者　羽田　誠
東京都小平市上水本町５丁目２０番１号
株式会社日立製作所　半導体事業部内
最終頁に続く

(54)【発明の名称】半導体装置搭載モジュール、光トランスミッタ、レーザダイオードの特性情報作成方法及び光伝送装置

(57)【特許請求の範囲】
【請求項１】
光通信用のレーザダイオードと、
前記レーザダイオードにその光出力を決定するための駆動電流を供給するドライバ回路と、
前記レーザダイオードの駆動電流を温度と目標とする光出力とに応じて決定するための特性情報を保持する不揮発性記憶手段と、
温度と目標とする光出力とに応じた特性情報を前記不揮発性記憶手段から選択し、それに基づいて前記ドライバ回路が供給する駆動電流を制御する制御手段と、
前記レーザダイオードの駆動電流を検出する駆動電流検出手段と、
前記ドライバ回路の制御情報がセットされるデータラッチ手段と、
前記レーザダイオードの光出力を検出する光出力検出手段と、
前記データラッチ手段、前記光出力検出手段による検出情報、前記駆動電流検出手段による検出情報及び前記不揮発性記憶手段を光トランスミッタの外部からアクセス可能にするインタフェース手段と、を含み、
前記制御手段は、前記データラッチ手段への制御情報を漸次減少又は増加させながら、前記データラッチ手段に設定した制御情報によって発光されるレーザダイオードの光出力を前記光出力検出手段の検出情報に基づいて判定し、目標光出力に対応される前記駆動電流検出手段による検出情報とそれ以下の規定の光出力に対応される前記駆動電流検出手段による検出情報を取得する処理を、所要の雰囲気温度と光出力毎に行って、目標光出力と雰

囲気温度毎に前記レーザダイオードの駆動電流に関する特性情報を作成可能であることを特徴とする光トランスミッタ。
【請求項２】
前記制御手段は、それが選択した特性情報が目標とする光出力と、前記光出力検出手段によって検出される光出力とを比較し、その比較結果に基づいてレーザダイオードの発光特性の劣化を検出することを特徴とする請求項１記載の光トランスミッタ。
【請求項３】
前記制御手段は、それが選択した特性情報が目標とする光出力と、前記光出力検出手段によって検出される光出力とを比較し、その比較結果の相違を相殺する方向に別の特性情報を選択して採用するものであることことを特徴とする請求項１記載の光トランスミッタ。
【請求項４】
雰囲気温度を検出し、その検出情報を前記制御手段がアクセスすることを可能にする温度検出手段を更に備えて成るものであることを特徴とする請求項２又は３記載の光トランスミッタ。
【請求項５】
請求項１乃至４の何れか１項記載の光トランスミッタと光レシーバとを含む光伝送装置であって、光レシーバは、前記制御手段によってその動作態様が決定される回路モジュールを含んで成るものであることを特徴とする光伝送装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、温度特性等の特性が相違される複数の半導体装置を搭載したモジュール、例えばレーザダイオードを備えた光トランスミッタに係り、特に、レーザダイオードの温度特性とそれを駆動制御する回路の温度特性の相違による不都合を解消する技術に関し、例えば、光伝送装置に適用して有効な技術に関するものである。
【０００２】
【従来の技術】
ダブルヘテロ接合などを有するレーザダイオード（以下単にＬＤとも称する）は、それに順方向電流を流すと、それがある電流値以上になるとレーザ発振を開始して、レーザ光を放出する。このレーザ発振開始の電流をしきい値電流Ｉｔｈと言う。レーザダイオードに流すべき順方向電流Ｉｄの大きさは、必要な光出力に応じて決定される。この順方向電流Ｉｄは、概略的に、Ｉｔｈ＋Ｉｍｏｄと表すことができる。Ｉｍｏｄを変調電流と称し、必要な順方向電流のうち、変調電流をＬＤに流したりカットオフしたりすること（変調電流のオン／オフ制御と称する）によって、ＬＤの光出力をオン／オフせることができる。ＬＤを用いた光通信ではその光出力のオン／オフによって情報伝達を行う。光出力のオン／オフの高速応答性を実現するためには、順方向電流Ｉｄのうち、変調電流Ｉｍｏｄをパルス状にオン／オフすることが最も望ましい。
【０００３】
前記ＬＤは、順方向電流に対する光出力に温度依存性を有する。そこで、例えば図９に示されるように、ＬＤの駆動電流経路に配置した電流源としてのトランジスタＴｒ５０のベース電圧を温度に応じて補正するために、当該電流源トランジスタＴｒ５０のバイアス回路に、トランジスタＴｒ５１やダイオードＤＯのバンドギャップの温度依存性を利用したベースバイアス回路を採用することができる。トランジスタＴｒ５２，Ｔｒ５３を相補的にスイッチ制御することによって、ＬＤの光出力をオン／オフ制御することができる。
【０００４】
【発明が解決しようとする課題】
しかしながら、ＬＤにおける前記温度特性は、図１０に例示されるように温度によって大きく相違される。しかも、しきい値電流と変調電流の特性も温度に応じてそれぞれ相違される。すなわち、所定の光出力を得る場合に必要なＬＤの順方向電流は温度によって相違され、このとき、前記順方向電流に含まれるしきい値電流も温度に応じて独自に相違され

る。したがって、前記順方向電流としきい値電流との差分である変調電流も温度に応じてそれぞれ変化される。図１０において所定の光出力Ｐｍを得るために必要なしきい値電流Ｉｔｈ（ｉ），Ｉｔｈ（ｊ），Ｉｔｈ（ｋ）と変調電流Ｉｍｏｄ（ｉ），Ｉｍｏｄ（ｊ），Ｉｍｏｄ（ｋ）とは、例示された温度Ｔ（ｉ），Ｔ（ｊ），Ｔ（ｋ）の夫々において大きく相違されている。したがって、ある一定の光出力を得る場合に必要な順方向電流Ｉｄは、図１１に例示されるように、温度に対して非線形的に変化される。同じく、しきい値電流と変調電流も非線形的に夫々変化される。これに対して、トランジスタやダイオードのバンドギャップの温度依存性を利用した回路の温度に対する電流特性は、線形的に変化されるに過ぎない。この相違により、トランジスタやダイオードのバンドギャップの温度依存性を利用したベースバイアス回路では、温度変化に対するＬＤの駆動電流を高精度に補償することができない。

【０００５】

このとき、光通信等においてはＬＤから少なくとも所要の発光出力を得なければらない。そこで、ＬＤに流す順方向電流をＬＤの温度特性に追従させるため、図９に例示されるように、ＬＤの実際の発光出力をフォトダイオード（ＰＤ）でモニタし、モニタされた発光出力に応ずる電流が所要の発光出力に応ずる参照電位Ｖｒｅｆよりも小さいか大きいかをコンパレータ（ＣＭＰ）で判定し、小さい場合にはトランジスタＴｒ５４を介してＬＤに流すバイアス電流を増す。しかしながら、そのようなフィードバック制御によってバイアス電流を増やし、ＬＤに流れる全体的な順方向電流の合計をＬＤの温度特性に合わせるようなオートパワーコントロールを行っても、光出力のオン／オフ制御のためにトランジスタＴｒ５３によってオン／オフ制御される電流は、ＬＤのそのときの温度特性に適合していない。例えば、図１１において、温度Ｔ（ｊ）でＬＤに所要の発光出力を得るために必要な順方向電流をＩｄ（ｊ）、このときＬＤの駆動回路によって供給可能にされる駆動電流をＩＣ（ｊ）とすると、その差分の電流は前記オートパワーコントロールによってＬＤのバイアス電流に加えられる。この差分の電流は変調電流としてオン／オフ制御の対象にされない。これにより、変調電流をオフ状態（トランジスタＴｒ５３をオフ）にしたときの電流値がしきい値電流よりも大きくなって消光不良を生じたり、変調電流をオフ状態にしたときの電流値がしきい値電流よりも小さくなって発光遅延を生じたりする不都合が生ずる。

【０００６】

例えば図１０において、温度Ｔ（ｋ）の雰囲気中において、図９のトランジスタＴｒ５０に流せるところの変調電流が、トランジスタＴｒ５０等の温度特性によってＩ１（Ｉ１＜Ｉｍｏｄ（ｋ））であるとすると、発光出力Ｐｍを得るために、図９のトランジスタＴｒ５４にはバイアス電流Ｉ２（Ｉ２＞Ｉｔｈ（ｋ））が流される。そうすると、ＬＤをオフ状態にするために変調電流Ｉ１がゼロにされたとき、ＬＤに流れるバイアス電流は、そのときの温度Ｔ（ｋ）におけるＬＤのしきい値電流Ｉｔｈ（ｋ）を越え、これによってＬＤは完全に消光されない。また、図１０において、温度Ｔ（ｉ）の雰囲気中において、図９のトランジスタＴｒ５０に流せるところの変調電流が、トランジスタＴｒ５０等の温度特性によってＩ３（Ｉ３＞Ｉｔｈ（ｉ））であるとすると、発光出力Ｐｍを得るために図９のトランジスタＴｒ５４にはバイアス電流Ｉ４（Ｉ４＜Ｉｔｈ（ｉ））が流される。この状態でＬＤをオフにするために変調電流Ｉ３がゼロにされると、ＬＤに流れるバイアス電流は、そのときの温度Ｔ（ｉ）におけるＬＤのしきい値電流Ｉｔｈ（ｉ）よりも小さくされ、これによって、次にＬＤを点灯するときは、ＬＤに流れようとする変調電流がそのしきい値電圧Ｉｔｈ（ｉ）を越えるまでの遅延時間を待って初めてＬＤが発光される。

【０００７】

本発明の目的は、レーザダイオードのような第１の半導体装置の特性とそれを駆動するような第２の半導体装置の特性とが相違する場合の不都合を解消することにある。具体的な態様としては、レーザダイオードの温度特性とそれを駆動制御する回路の温度特性の相違による不都合を解消することにある。例えば、変調電流をオフ状態にしたときの電流値がレーザダイオードのしきい値電流よりも大きくなって消光不良を生じたり、変調電流をオ

フ状態にしたときの電流値がレーザダイオードのしきい値電流よりも小さくなって発光遅延を生じたりする不都合を解消することになる。更に、そのような不都合を高い精度で解消できるようにすることにある。本発明の別の目的は、内部状態をＬＤの温度特性に適合させることを初めとして、光トランスミッタや光伝送装置の内部状態の設定を容易に且つ柔軟性をもって行うことができるようにすることにある。

【０００８】

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【０００９】

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【００１０】

すなわち、相互に特性の異なる第１の半導体装置（２０）と第２の半導体装置（２１）とを有する半導体装置搭載モジュール（１）において、予め測定された、少なくとも前記第１の半導体装置又は第２の半導体装置の特性情報に応じて、少なくとも第１又は第２の半導体装置を制御するデータ処理装置（４）をそのモジュールに搭載するものである。

【００１１】

具体的な態様として、前記半導体装置搭載モジュールの一例である光トランスミッタ（２）は、光通信用のレーザダイオード（２００）と、前記レーザダイオードにその光出力を決定するための駆動電流を供給するドライバ回路（２１、Ｔｒ１，Ｔｒ２）と、前記レーザダイオードの駆動電流を温度と目標とする光出力とに応じて決定するための特性情報を保持する不揮発性記憶手段（４３）と、温度と目標とする光出力とに応じた特性情報を前記不揮発性記憶手段から選択し、それに基づいて前記ドライバ回路が供給する駆動電流を制御する制御手段（４１，４９）とを含む。これにより、レーザダイオードの温度特性とそれを駆動制御する回路の温度特性の相違による不都合を解消することができる。例えば、そのときの使用雰囲気温度におけるレーザダイオードのしきい値電流に対応する特性情報と、必要な光出力をその温度下で得るために前記しきい値電流に加えられるべき変調電流に対応される特性情報とを選択することにより、消光誤差や発光遅延無くレーザダイオードを発光駆動することが可能になる。

【００１２】

更に、ドライバ回路の制御情報がセットされるデータラッチ手段（ＬＡＴ５，ＬＡＴ６）を含むことができる。前記特性情報は、レーザダイオードの駆動電流を温度と目標とする光出力とに応じて前記データラッチ手段に直接設定可能な情報とすることができる。

【００１３】

前記レーザダイオードの駆動電流を検出する駆動電流検出手段（Ａ／Ｄ１，ＬＡＴ１Ａ／Ｄ２，ＬＡＴ２）を供えるとき、前記制御手段は当該駆動電流検出手段が検出した情報をアクセス可能である。そして、前記ドライバ回路の制御情報がセットされるデータラッチ手段（ＬＡＴ５，ＬＡＴ６）を含むとき、前記制御手段は、前記駆動電流検出手段から得られる駆動電流が前記不揮発性記憶手段から選択した特性情報に対応されるように、前記データラッチ手段に制御情報をセットするようにできる。このときの特性情報は、温度と目標とする光出力とに応じてレーザダイオードに供給すべき駆動電流情報とされ、データラッチ手段（ＬＡＴ５，ＬＡＴ６）に直接設定可能なデータとは相違される。

【００１４】

前記レーザダイオードの光出力を検出する光出力検出手段（２０１，Ａ／Ｄ３，ＬＡＴ３）を供えるとき、前記制御手段は当該光出力検出手段が検出した情報をアクセスすることができる。

【００１５】

前記不揮発性記憶手段は、電気的に書き込み可能な不揮発性半導体記憶装置で構成することができる。

【００１６】
前記制御手段は、前記データラッチ手段（ＬＡＴ５，ＬＡＴ６）への制御情報を漸次減少又は増加させながら、前記データラッチ手段に設定した制御情報によって発光されるレーザダイオードの光出力を前記光出力検出手段（２０１，Ａ／Ｄ３，ＬＡＴ３）の検出情報に基づいて判定し、目標光出力に対応される前記駆動電流検出手段（Ａ／Ｄ１，ＬＡＴ１、Ａ／Ｄ２，ＬＡＴ２）による検出情報とそれ以下の規定の光出力に対応される前記駆動電流検出手段による検出情報を取得する処理を、所要の雰囲気温度と光出力毎に行って、目標光出力と雰囲気温度毎に前記レーザダイオードの駆動電流に関する特性情報を作成可能である。このように、特性情報を作成するために取得される情報は、個々の温度環境下で光トランスミッタを実際に発光駆動させて取得しているので、バイポーラトランジスタ等の温度特性も実質的に考慮されたことになり、信頼性の極めて高い制御が実現される。したがって、レーザダイオードとそれを駆動するための周辺回路がどんな温度特性を持っていても、高い信頼性をもってレーザダイオードの駆動電流など制御することができる。
【００１７】
前記データラッチ手段、前記光出力検出手段による検出情報、前記駆動電流検出手段による検出情報及び前記不揮発性記憶手段を光トランスミッタの外部からアクセス可能にするインタフェース手段を更に含むことができる。これにより、インタフェース手段に評価用の外部装置を接続して、前記特性情報を作成することができる。
【００１８】
前記制御手段は、それが選択した特性情報が目標とする光出力と、前記光出力検出手段によって検出される光出力とを比較し、その比較結果に基づいてレーザダイオードの発光特性の劣化を検出することができる。前記制御手段は、それが選択した特性情報が目標とする光出力と、前記光出力検出手段によって検出される光出力とを比較し、その比較結果の相違を相殺する方向に別の特性情報を選択して採用するもことができる。これによってレーザダイオードの駆動電流制御の信頼性を更に向上させることができる。
【００１９】
光トランスミッタは更に、雰囲気温度を検出し、その検出情報を前記制御手段がアクセスすることを可能にする温度検出手段（１０，Ａ／Ｄ４，ＬＡＴ４）を含むことが可能である。
【００２０】
光トランスミッタに含まれるレーザダイオードの特性情報を作成するには、光トランスミッタの雰囲気温度を所定に設定し、前記データラッチ手段への制御情報を漸次減少又は増加させながら、前記データラッチ手段に設定した制御情報によって発光されるレーザダイオードの光出力を光出力検出手段の出力によって判定し、目標光出力に対応される前記駆動電流検出手段による検出情報とそれ以下の規定の光出力に対応される前記駆動電流検出手段による検出情報を取得する第１の処理と、光トランスミッタの雰囲気温度を所定の割合で変更し、前記データラッチ手段への制御情報を漸次減少又は増加させながら、前記データラッチ手段に設定した制御情報によって発光されるレーザダイオードの光出力を光出力検出手段の出力によって判定し、目標光出力に対応される前記駆動電流検出手段による検出情報とそれ以下の規定の光出力に対応される前記駆動電流検出手段による検出情報を取得する第２の処理と、必要に応じて第２の処理を繰り返す第３の処理と、前記目標光出力を変更し前記第１乃至第３の処理を繰り返す第４の処理と、前記第１乃至第４の処理によって得られた目標光出力と雰囲気温度毎に得られた前記駆動電流検出手段による検出情報に基づいて、目標光出力と雰囲気温度毎に、レーザダイオードの駆動電流に関する特性情報を取得する第５の処理とを含むことによって実現できる。この処理は、前記制御手段が行っても、また、外部に接続したテスト若しくは評価用のホスト装置によって行うことができる。
【００２１】
光伝送装置は、前記光トランスミッタと共に光レシーバを含み、このとき、光レシーバは、前記制御手段によってその動作態様が決定される回路モジュールを含むことが可能であ

る。例えば、光レシーバに含まれるプリアンプにおける受信信号のダイナミックレンジを前記制御手段でプログラマブルに設定することができる。

【００２２】

【発明の実施の形態】

《光伝送装置》　図１には本発明の一実施例に係る光伝送装置のブロック図が示される。光伝送装置１は、光トランスミッタ２と光レシーバ３を一つの回路基板上に備えて成る。前記光トランスミッタ２は、それぞれ個別に半導体装置又は半導体集積回路化されたＬＤモジュール２０、レーザドライバ２１及びフリップフロップ回路２２を備えて成る。第１の半導体装置の一例であるＬＤモジュール２０はＬＤ２００とモニタ用のフォトダイオード（以下単にＰＤとも称する）２０１を有する。第２の半導体装置の一例であるレーザドライバ２１はＬＤ２００を駆動するＥＣＬ回路を主体とする。前記フリップ回路２２は、クロック信号ＣＬＫｉｎに同期して供給される入力データＤＡＴＡｉｎをリシェーピングしてレーザドライバ２１に供給する。レーザドライバ２１は、供給されたデータに従ってＬＤ２００の変調制御可能電流をオン／オフ制御して、ＬＤ２００の光出力のオン／オフによって光ケーブルＯＰＴｏｕｔに情報を伝送する。

【００２３】

前記光レシーバ３は、それぞれ半導体集積回路化されたピンフォトダイオード３０、プリアンプ３１、メインアンプ３２及び出力バッファ３３から成る。ピンフォトダイオード３０は光ケーブルＯＰＴｉｎに伝送されてくる光入力を電流に変換し、変換された電流はプリアンプ３１で検出され且つ増幅される。メインアンプ３２はプリアンプ３１の出力をＥＣＬレベルに昇圧する。出力バッファ３２はメインアンプ３２の出力に基づいて出力データＤＡＴＡｏｕｔと同期クロックＣＬＫｏｕｔを出力する。

【００２４】

前記光トランスミッタ２と光レシーバ３は、その双方に共有される回路モジュールとして半導体集積回路化されたマイクロコンピュータ４を有する。このマイクロコンピュータ４は、光伝送装置１を全体的に制御する回路モジュールとされ、例えば、ＬＤ２００の温度特性を検出可能にし、それに基づいて作成されたデータテーブルを利用し、ＬＤモジュール２０が必要とする光出力や温度等に応じて、当該ＬＤ２００の温度特性に即して駆動電流を制御できるようにしたり、或いは、プリアンプ３１における受信信号のダイナミックレンジを制御したりする。即ち、このマイクロコンピュータ４は、予め測定された半導体装置の特性情報に応じて半導体装置を制御するデータ処理装置の一例とされる。そしてこのマイクロコンピュータ４は、光伝送装置１の外部ともインタフェース可能にされている。

【００２５】

《光伝送装置の適用例》　図２には図１の光伝送装置１の適用例が示される。光通信用の幹線（Ｔｒｕｎｋ　２．４Ｇｂ／ｓ）５にはマルチプレクサ６が配置され、マルチプレクサ６にはＡＴＭ（Ａｓｙｎｃｒｏｎｏｕｓ　ｔｒａｎｓｆｅｒ　ｍｏｄｅ）－ＬＡＮ（Ｌｏｃａｌ　ａｒｅａ　ｎｅｔｗｏｒｋ）、ＦＴＴＣ（Ｆｉｂｅｒ　ｔｏ　ｔｈｅ　ｈｏｍｅ）、ＦＴＴＨ（Ｆｉｂｅｒ　ｔｏ　ｔｈｅ　ｃｕｒｂ）の光通信回線が集線され、例えばＡＴＭ－ＬＡＮは、ＰＢＸ（Ｐｒｉｖａｔｅ　ｂｒａｎｃｈ　ｅｘｃｈｅｎｇｅ）７、ＡＴＭハブ（ＨＵＢ）８が代表的に接続され、ＡＴＭハブ８は、光通信回線やイーサネットを介して複数のＰＣに接続されている。例えばハブ８やＰＢＸ７はスイッチマトリクスを備えたＡＴＭ交換機を内蔵し、ＡＴＭ交換機と光通信回線とのインタフェース部分に前記光伝送装置１が回線対応で配置されている。また、光通信回線に接続されたＰＣカード９は当該光通信回線とのインタフェース部分に前記光伝送装置１を有する。

【００２６】

《光トランスミッタ》　図３には前記光トランスミッタ２の詳細な一例が示されている。前記ＬＤドライバ２１は、ＬＤ２００に流すバイアス電流を決定するトランジスタＴｒ１と、ＬＤ２００をオン／オフ制御する対象電流としての変調電流を決定するトランジスタＴｒ２を、電流源用のトランジスタとして備える。トランジスタＴｒ３，Ｔｒ４は変調電

流のオン／オフを制御するスイッチング用のトランジスタである。前記トランジスタＴｒ１～Ｔｒ４はｎｐｎ型のバイポーラトランジスタとされる。

【００２７】

前記トランジスタＴｒ３，Ｔｒ４は並列接続され、その共通エミッタが前記トランジスタＴｒ２のコレクタに接続され、当該トランジスタＴｒ２のエミッタは抵抗Ｒ２を介して負の電源電圧Ｖｅｅ（例えば－５．２Ｖ）に結合されている。前記トランジスタＴｒ３のコレクタにはＬＤ２００のカソードが結合され、当該ＰＤ２００のアノードと前記トランジスタＴｒ４のコレクタが接地電位のような他方の電源電圧（例えば０Ｖ）に共通接続されている。

【００２８】

前記トランジスタＴｒ３，Ｔｒ４のスイッチング制御回路２０２は、図４にその詳細な一例が示されるように、トランジスタＴｒ５とＴｒ６の直列回路と、トランジスタＴｒ７とＴｒ８の直列回路とが一対の電源電圧Ｖｃｃ，Ｖｅｅの間に配置されている。トランジスタＴｒ５～Ｔｒ８はｎｐｎ型バイポーラトランジスタとされる。トランジスタＴｒ６，Ｔｒ８のベースは所定の電圧でバイアスされ、トランジスタＴｒ５，Ｔｒ７の負荷抵抗として機能される。換言すれば、トランジスタＴｒ５とＴｒ６の直列回路と、トランジスタＴｒ７とＴｒ８の直列回路は、それぞれエミッタフォロア回路を構成し、トランジスタＴｒ５のエミッタが前記トランジスタＴｒ３のベースに、トランジスタＴｒ７のエミッタが前記トランジスタＴｒ４のベースに結合されている。

【００２９】

前記トランジスタＴｒ５，Ｔｒ７のベースは差動出力アンプ２０３の差動出力が供給され、その入力が反転されると、トランジスタＴｒ３とＴｒ４のベース電位の状態が反転されるようになっている。アンプ２０３には前記フリップフロップ回路２２の出力が供給される。

【００３０】

前記トランジスタＴｒ３のベース電位が高レベルにされるとトランジスタＴｒ３は飽和状態に移行され、トランジスタＴｒ４のベースが高レベルにされるとトランジスタＴｒ４は飽和状態に移行される。トランジスタＴｒ３，Ｔｒ４の飽和状態への移行は相補的に行われ、これにより、トランジスタＴｒ３，Ｔｒ４が相補的にスイッチング動作されることにより、電流源トランジスタＴｒ２を介してＬＤ２００にパルス状に変調電流が供給されることになる。

【００３１】

図３に示されるように、前記トランジスタＴｒ１はそのコレクタが前記トランジスタＴｒ３のコレクタに結合され、そのエミッタが抵抗Ｒ１を介して電源電圧Ｖｅｅに結合されている。このトランジスタＴｒ１はそれに印加されるベース電圧に従ってＬＤ２００にバイアス電流を流す。

【００３２】

前記ＰＤ２０１は抵抗Ｒ３に直列接続されて一対の電源電圧Ｖｃｃ，Ｖｅｅの間に逆方向接続状態で配置されている。ＰＤ２０１はＬＤ２００から出力される発光出力に応じた電流を流す。

【００３３】

前記マイクロコンピュータ４は、それぞれ内部バス４０に結合された中央処理装置（ＣＰＵ）４１、ＲＡＭ（ランダムアクセスメモリ）４２、ＲＯＭ（リードオンリメモリ）４３，４９及びタイマ（ＴＭＲ）４８を有し、外部とのインタフェース手段として、アナログ入力回路４４、アナログ出力回路４５及びその他の入出力回路４６が内部バスに接続され、更に、ＣＰＵ４１の暴走等を検出するためのウオッチドッグタイマ４７が設けられて構成され、それら回路モジュールは単一の半導体基板に形成されている。前記ＲＡＭ４２はＣＰＵ４０の作業領域又はデータの一時記憶領域とされる。前記ＲＯＭ４３は、制御用のテーブルなどのデータを格納するための電気的に書き込み可能な不揮発性半導体記憶装置であり、例えば電気的に書き換え可能なフラッシュメモリ又はＥＥＰＲＯＭ（エレクトリ

カリ・イレーザブル・アンド・プログラマブル・リード・オンリ・メモリ）若しくは電気的に書き込み可能であって紫外線消去可能なＥＰＲＯＭ（エレクトリカリ・プログラマブル・リード・オンリ・メモリ）を採用することができる。前記ＲＯＭ４３は、ＣＰＵ４１の動作プログラムの格納用とされ、書換え可能なマスクＲＯＭによって構成することも可能である。尚、プログラムとデータを単一のＲＯＭに格納してもよい。その場合に本実施例の説明に適合するには、当該ＲＯＭは、電気的に書込み可能なＲＯＭによって構成されることになる。

【００３４】

前記アナログ入力回路４４は、特に制限されないが、４個のアナログ／ディジタル変換器Ａ／Ｄ１～Ａ／Ｄ４と夫々のアナログ／ディジタル変換器Ａ／Ｄ１～Ａ／Ｄ４の出力をラッチして内部バス４０に出力するラッチ回路ＬＡＴ１～ＬＡＴ４を備える。特に制限されないが、前記アナログ／ディジタル変換器Ａ／Ｄ１～Ａ／Ｄ４は、８ビットの変換精度を持っている。前記アナログ出力回路４５は、特に制限されないが、２個のディジタル／アナログ変換器Ｄ／Ａ１，Ｄ／Ａ２と、夫々のディジタル／アナログ変換器Ｄ／Ａ１，Ｄ／Ａ２の入力ディジタル信号を内部バス４０から受け取るラッチ回路ＬＡＴ５，ＬＡＴ６と、夫々のディジタル／アナログ変換器Ｄ／Ａ１，Ｄ／Ａ２の出力アナログ信号の波形を整形するバンドパスフィルタＢＰＦ１，ＢＰＦ２を備える。特に制限されないが、前記ディジタル／アナログ変換器Ｄ／Ａ１，Ｄ／Ａ２は、８ビットのディジタル信号を２５６階調でアナログ信号に変換する。ラッチ回路ＬＡＴ１～ＬＡＴ６はＣＰＵ４１のアドレス空間に配置され、ＣＰＵ４１によって任意にアクセス可能にされる。また、マイクロコンピュータ４は、ラッチ回路ＬＡＴ１～ＬＡＴ６等の内部回路を外部入出力回路４６を介して外部から直接アクセス可能な動作モードを備えている。

【００３５】

前記トランジスタＴｒ２は、そのベースが前記バンドパスフィルタＢＰＦ２の出力に結合される。したがって、トランジスタＴｒ２は、バンドパスフィルタＢＰＦ２の出力電圧によって、そのコンダクタンスが決定される。即ち、ＣＰＵ４１によってラッチ回路ＬＡＴ６に設定されるディジタルデータが、光出力のオン／オフ制御に従ってトランジスタＴｒ３に流れる変調電流を決定する。トランジスタＴｒ２のコンダクタンス制御を変調電流制御と称する。

【００３６】

前記トランジスタＴｒ１は、そのベースが前記バンドパスフィルタＢＰＦ１の出力に結合される。したがって、トランジスタＴｒ１は、バンドパスフィルタＢＰＦ１の出力電圧によって、そのコンダクタンスが決定される。即ち、ＣＰＵ４１によってラッチ回路ＬＡＴ５に設定されるディジタルデータが、ＬＤ２００に流れるバイアス電流を決定する。トランジスタＴｒ１のコンダクタンス制御をＬＤのバイアス電流制御と称する。

【００３７】

これにより、ＣＰＵ４１は、ラッチ回路ＬＡＴ５，ＬＡＴ６に設定するディジタルデータに従って、ＬＤ２００に流すことができる変調電流とバイアス電流を個々にそして任意に制御することができる。したがって、光伝送装置１の使用条件に対してＬＤ２００等の温度特性に即したデータをＣＰＵ４１がラッチ回路ＬＡＴ５，ＬＡＴ６に設定することにより、換言すれば、そのときの使用雰囲気温度におけるＬＤ２００のしきい値電流に対応するデータをラッチ回路ＬＡＴ５に設定し、必要な光出力をその温度下で得るために前記しきい値電流に加えられるべき変調電流に対応されるデータをラッチ回路ＬＡＴ６に設定することにより、消光誤差や発光遅延無くＬＤ２００を発光駆動することが可能になる。これについては以下にその詳細が記述されている。

【００３８】

ここで、ＬＤ２００は、図５に例示されるように、その変調電流Ｉｍｏｄと、しきい値電流Ｉｔｈは、それぞれ異なる温度特性を有し、その特性は温度に対して非線形的とされている。また、図６に代表されるように、ＬＤ２００の温度特性は製造プロセスの誤差の影響を受け、個体差を有している。また、図７に代表されるように、トランジスタＴｒ１，

Ｔｒ２に流れる電流は、温度に対して線形的な温度特性を有している。このように多岐に亘る温度特性を有するＬＤ２００やそのドライバに対して、最適なデータをラッチ回路ＬＡＴ５，ＬＡＴ６に設定するために、各種条件の下で、必要な情報を当該光伝送装置１それ自体から取得できることが望ましい。前記アナログ入力回路４４は、そのための利用が考慮され、必要な情報を取得できるようにされている。

【００３９】

すなわち、前記アナログ／ディジタル変換器Ａ／Ｄ１の入力は、図３に示されるように、前記トランジスタＴｒ１のエミッタに結合され、ＣＰＵ４１は、トランジスタＴｒ１に流れるバイアス電流のアナログ／ディジタル変換結果をラッチ回路ＬＡＴ１を介して取り込むことができる。同様に、前記アナログ／ディジタル変換器Ａ／Ｄ２の入力は前記トランジスタＴｒ２のエミッタに結合され、ＣＰＵ４１は、トランジスタＴｒ２に流れる電流のアナログ／ディジタル変換結果をラッチ回路ＬＡＴ２を介して取り込むことができる。前記アナログ／ディジタル変換器Ａ／Ｄ３の入力は前記モニタ用のＰＤ２０１のアノードに結合され、ＣＰＵ４１は、ＰＤ２０１に流れる電流のアナログ／ディジタル変換結果をラッチ回路ＬＡＴ３を介して取り込むことができる。前記アナログ／ディジタル変換器Ａ／Ｄ４の入力は、光伝送装置１に実装され又は外付けされた温度センサ１０の出力に結合され、ＣＰＵ４１は、温度センサ１０の出力に対するアナログ／ディジタル変換結果をラッチ回路ＬＡＴ４を介して取り込むことができる。

【００４０】

前記モニタＰＤ２０１はオートパワーコントロールにも利用できるようになっている。すなわち、ＬＤ２００の実際の発光出力をＰＤ２０１でモニタし、モニタされた発光出力に応ずる電流が所要の発光出力に応ずる参照電位Ｖｒｅｆよりも小さいか大きいかをコンパレータ１１で判定し、その判定結果に応じ、トランジスタＴｒ１を介してＬＤ２００に流すバイアス電流を増減するように構成されている。１２は参照電位Ｖｒｅｆを形成するＡＰＣ（オートパワーコントロール）制御回路であり、ＬＤ２００の実際の発光出力をＰＤ２０１でモニタし、モニタされた発光出力に応ずる電流の平均値とそのときのバッファ２０３（図４参照）の入力信号に対する平均値（マーク率）とに基づいて参照電位Ｖｒｅｆを初期設定する。オートパワーコントロールは、前記ディジタル／アナログ変換器Ｄ／Ａ１の出力に基づくバイアス電流制御に際しては必須ではない。何れか択一的に利用することができる。或いは、ディジタル／アナログ変換器Ｄ／Ａ１の出力に基づいてバイアス電流制御を行う場合に、所要の発光出力が得られない場合を想定して、前記オートパワーコントロールによるフィードバック制御を重ねて行うようにしてもよい。但し、その場合には、オートパワーコントロールによるフィードバック系における制御量（バイアス電流の増減量）を比較的小さくしておくことが望ましい。

【００４１】

図３において１３はＬＤ２００の発光異常（発光出力の極度低下）を通知する制御信号である。ＣＰＵ４１はアナログ／ディジタル変換器Ａ／Ｄ３とラッチ回路ＬＡＴ３を介してＰＤ２０１の出力電流をモニタし、それによって得られるＬＤ２００の実際の光出力とＬＤ２００の目標光出力とを比較し、実際の光出力が目標光出力に対して所定よりも低下した状態を検出する。１４はトランジスタＴｒ１，Ｔｒ２に流れるバイアス電流，変調電流の異常を通知する制御信号である。ＣＰＵ４１は、トランジスタＴｒ１に実際に流れるバイアス電流をアナログ／ディジタル変換器Ａ／Ｄ１とラッチ回路ＬＡＴ１を介してモニタし、ラッチ回路ＬＡＴ５とディジタル／アナログ変換器Ｄ／Ａ１を介してトランジスタＴｒ１に流そうとするバイアス電流と比較し、その相違に基づいて、バイアス電流の異常を検出する。同様にＣＰＵ４１は、トランジスタＴｒ２に実際に流れる変調電流をアナログ／ディジタル変換器Ａ／Ｄ２とラッチ回路ＬＡＴ２を介してモニタし、ラッチ回路ＬＡＴ６とディジタル／アナログ変換器Ｄ／Ａ２を介してトランジスタＴｒ２に流そうとする変調電流と比較し、その相違に基づいて、変調電流の異常を検出する。前記制御信号１３，１４は、例えば光伝送装置１の内部又はその外部に設けられた表示手段１５に与えられることにより、対応する状態を目視可能に表示させることができる。

【００４２】
《温度特性データの作成》　ＬＤ２００を駆動するための変調電流制御とバイアス電流制御のための温度特性データを作成する手順の一例を図８をも参照しながら説明する。温度特性データは、特に制限されないが、対象とされる光伝送装置１それ自体を図示しない評価用のホスト装置に接続して恒温チャンバーに入れ、以下詳述するように、所要の発光出力に対して種々の温度毎に、その光出力を得るために必要な全体としての順方向電流のデータと、そのときのしきい値電流に応ずるデータを取得する。このとき、変調電流に応ずるデータは、前記順方向電流に応ずるデータとしきい値電流に応ずるデータとの差分として演算にて取得することができる。光伝送装置１とホスト装置との接続はマイクロコンピュータ４の入出力回路４６を介して行われる。このとき、マイクロコンピュータ４の内部は外部のホスト装置から自由にアクセス可能な動作モードとされる。
【００４３】
先ず、光伝送装置１の使用温度Ｔの範囲Ｔｍｉｎ＜Ｔ＜Ｔｍａｘと、データを取得する時の温度増加量ｄｅｌ．Ｔをホスト装置に設定する（ステップＳ１）。次にその使用温度範囲における温度の初期値Ｔ０をホスト装置に設定する（ステップＳ２）。特に条件がない場合にはＴ０＝Ｔｍｉｎとする。更に、発光出力Ｐｆの目的値Ｌ０をホスト装置に設定する（ステップＳ３）。そして、ＬＤ２００に流す電流Ｉｆの初期値を例えば０に設定し、更に段階的な電流増加量ｄｅｌ．Ｉｆをホスト装置に設定する（ステップＳ４）。これによってホスト装置は、電流値０を出発点として、ＬＤ２００の電流増加量をｄｅｌ．Ｉｆずつ増加させるデータをラッチ回路ＬＡＴ５に与える。これによってトランジスタＴｒ１に流れる順方向電流が徐々に増加する。このときラッチ回路ＬＡＴ６には、トランジスタＴｒ２をカットオフ状態にするデータを与えておく。また、ホスト装置は、ＬＤ２００に対する電流の増加と共に、ＬＤ２００の発光出力に応ずるＰＤ２０１からのデータをアナログ／ディジタル変換器Ａ／Ｄ３とラッチ回路ＬＡＴ３を介してサンプリングする。そして、サンプリングした発光出力ＰｆがＰｆ≧０．２Ｌ０であることを検出したときは（ステップＳ５）、そのときの電流値のデータＩｆ０．２（Ｔ）を前記アナログ／ディジタル変換器Ａ／Ｄ１とラッチ回路ＬＡＴ１を介して取得し、図示しないワークメモリなどに格納する（ステップＳ６）。更に同様にして、トランジスタＴｒ１に流れる順方向電流を徐々に増加させながら、ＬＤ２００の発光出力に応ずるデータをラッチ回路ＬＡＴ３からサンプリングし、サンプリングした発光出力ＰｆがＰｆ≧０．８Ｌ０であることを検出したときは（ステップＳ７）、そのときの電流値のデータＩｆ０．８（Ｔ）をラッチ回路ＬＡＴ１を介して取得し、図示しないワークメモリに格納する（ステップＳ８）。更に続けて、トランジスタＴｒ１に流れる順方向電流を徐々に増加させながら、ＬＤ２００の発光出力に応ずるデータをラッチ回路ＬＡＴ３からサンプリングし、サンプリングした発光出力ＰｆがＰｆ≧Ｌ０であることを検出したときは（ステップＳ９）、そのときの電流値のデータＩｆ（Ｔ）をラッチ回路ＬＡＴ１から取得し、図示しないワークメモリに格納する（ステップＳ１０）。前記ステップＳ８で若しくは後の一連のデータを取得してからまとめて、そのときの温度におけるしきい値電流Ｉｔｈ（Ｔ）を演算して取得する。演算式は、特に制限されないが、Ｉｔｈ（Ｔ）＝Ｉｆ０．２（Ｔ）－１／３×（Ｉｆ０．８（Ｔ）－Ｉｆ０．２（Ｔ））とされる。この演算式で取得されるしきい値電流のデータＩｔｈ（Ｔ）と前記電流のデータＩｆ（Ｔ）は、そのときのＬＤの温度特性に即した値とされる。上記処理は、データ検出時の設定温度Ｔが使用範囲の上限Ｔｍａｘに到達するまで、温度をｄｅｌ．Ｔづつ増加して繰り返される（ステップＳ１１、ステップ１２）。
【００４４】
尚、ステップＳ５などにおいて、ＬＤ２００の発光出力に応ずるＰＤ２０１からのデータをアナログ／ディジタル変換器Ａ／Ｄ３とラッチ回路ＬＡＴ３を介してサンプリングして、そのときの発光出力Ｐｆを検出するが、ＰＤ２０１の温度特性はＬＤ２００の温度特性に対してその変動量は３桁程度小さいので、ＰＤ２０１の温度特性を無視して発光出力Ｐｆを検出しても、実質的に問題はない。仮にＰＤの温度特性を問題視しなければならないときは、校正された標準フォトダイオードを用いればよい。その場合には、ＰＤ２０１に

代えて、ＬＤ２００の発光出力を受ける標準フォトダイオードを搭載した測定治具を用いれば、ＰＤ２０１それ自体を標準フォトダイオードとする必要はない。

【００４５】

これにより、所定の光出力を得るために必要な順方向電流に対応されるＩｆ（Ｔ）と、そのときのしきい値電流（Ｉｔｈ）に対応されるＩｔｈ（Ｔ）が、使用温度範囲Ｔｍｉｎ＜Ｔ＜Ｔｍａｘにおいて、温度増加量ｄｅｌ．Ｔの刻みで得ることができる。このときの各温度における変調電流（Ｉｍｏｄ）に対応される情報は、Ｉｆ（Ｔ）－Ｉｔｈ（Ｔ）によって得ることができる。発光出力の設定を順次変えて同様の処理を行うことにより、種々の発光出力に対して上記データを取得することができる。そのようにして取得されたデータは、ＬＤの温度特性に関するデータとされる。したがって、上記データに従ってＬＤを駆動する場合には、ＣＰＵ４１がラッチ回路ＬＡＴ１，ＬＡＴ２の値をサンプリングし、ラッチ回路ＬＡＴ１の出力がＩｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ５にデータを設定し、ラッチ回路ＬＡＴ２の出力がＩｆ（Ｔ）－Ｉｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ６にデータを設定することになる。このとき、ラッチ回路ＬＡＴ５，ＬＡＴ６へのそのような設定データを、前記図８のステップ完了後に、予め取得して、種々の発光出力における各温度毎のＩｔｈ（Ｔ）とＩｆ（Ｔ）の情報に関連つけておくことができる。

【００４６】

以上のようにして取得されたデータは、ホスト装置がマイクロコンピュータ４のＲＯＭ４３の所定領域にテーブル（温度特性データテーブル）として書き込む。書き込まれたデータがレーザダイオードの特性情報とされる。前記テーブルの構造については特に図示はしないが、第１の構造は、目標とする光出力にそれぞれ対応させて、温度毎に、前記Ｉｆ（Ｔ）とＩｔｈ（Ｔ）の情報を持つ。この場合に、実際にＬＤを駆動するとき、ＣＰＵ４１は、目標とする光出力と温度に応じたＩｆ（Ｔ）とＩｔｈ（Ｔ）を選択し、Ｉｆ（Ｔ）－Ｉｔｈ（Ｔ）を演算し、その後で、ラッチ回路ＬＡＴ１，ＬＡＴ２の値をサンプリングして、ラッチ回路ＬＡＴ１の出力がＩｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ５にデータを設定し、ラッチ回路ＬＡＴ２の出力がＩｆ（Ｔ）－Ｉｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ６にデータを設定することになる。

【００４７】

第２のテーブル構造は、目標とする光出力にそれぞれ対応させて、温度毎に、予めＩｆ（Ｔ）－Ｉｔｈ（Ｔ）を演算しておき、Ｉｆ（Ｔ）－Ｉｔｈ（Ｔ）とＩｆ（Ｔ）の情報を持つ。この場合には、実際にＬＤを駆動するとき、ＣＰＵ４１は、目標とする光出力と温度に応じたＩｆ（Ｔ）－Ｉｔｈ（Ｔ）とＩｔｈ（Ｔ）を選択し、ラッチ回路ＬＡＴ１，ＬＡＴ２の値をサンプリングして、ラッチ回路ＬＡＴ１の出力がＩｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ５にデータを設定し、ラッチ回路ＬＡＴ２の出力がＩｆ（Ｔ）－Ｉｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ６にデータを設定することになる。尚、第２のテーブル構造はＩｆ（Ｔ）の情報を併せて持ってもよい。

【００４８】

第３のテーブル構造は、予め、目標とする光出力にそれぞれ対応させて、温度毎に、Ｉｆ（Ｔ）－Ｉｔｈ（Ｔ）を演算し、ラッチ回路ＬＡＴ１の出力をＩｔｈ（Ｔ）にするのに必要なラッチ回路ＬＡＴ５の設定データと、ラッチ回路ＬＡＴ２の出力をＩｆ（Ｔ）－Ｉｔｈ（Ｔ）にするのに必要なラッチ回路ＬＡＴ６の設定データとを取得しておき、目標とする光出力にそれぞれ対応させて、温度毎に、上記ラッチ回路ＬＡＴ５，ＬＡＴ６に設定すべき情報を持つ。この場合、実際にＬＤを駆動するとき、ＣＰＵ４１は、目標とする光出力と温度に応じて選択した特性情報を直接ラッチ回路ＬＡＴ５，ＬＡＴ６に設定すればよい。尚、第３のテーブル構造は、前記第１又は第２ののテーブル構造と同じ情報を併せて持つことができる。

【００４９】

上記処理はホスト装置が主体になって行う場合に限定されず、ホスト装置がステップＳ１～Ｓ４までの初期設定をマイクロコンピュータ４の内部に対して行い、その後、ホスト装置がマイクロコンピュータ４に対して所定のコマンドを発行することにより、上記処理を

マイクロコンピュータ４が行ってもよい。このとき、ＲＯＭ４３がＥＰＲＯＭの場合にはテーブルの作成はＥＰＲＯＭライタを使用しなければならない。ＲＯＭ４３が電気的に書換可能なＥＥＰＲＯＭ又はフラッシュメモリで構成されている場合には、書換プログラムをＲＯＭ４９が保有する場合には、前記テーブルの作成を含めて上記処理をマイクロコンピュータ４１で行うことができる。

【００５０】

《温度特性データテーブルの使用》　ＲＯＭ４３に温度特性データテーブルが形成された光伝送装置１をシステム上で利用する場合には、ＣＰＵ１は、当該光伝送装置１が置かれている環境下での雰囲気温度を温度センサ１０からアナログ／ディジタル変換器Ａ／Ｄ４とラッチ回路ＬＡＴ４を介して取得する。また、光伝送装置１が出力すべき発光出力は、それが置かれている通信環境に従って物理的に決定さる性質のものであり、例えば、ＣＰＵ４１の動作プログラム、又は外部からの指示、或いはディップスイッチのような回路からの信号によってＣＰＵ４１に通知される。これによってＣＰＵ４１は、必要な発光出力と、検出した使用環境温度に対応されるところの情報をＲＯＭ４３の温度特性データテーブルから選択する。例えば温度特性データテーブルの構造が前記第１の構造である場合には、ＣＰＵ４１は、目標とする光出力と温度に応じたＩｆ（Ｔ）とＩｔｈ（Ｔ）を選択し、Ｉｆ（Ｔ）－Ｉｔｈ（Ｔ）を演算し、その後で、ラッチ回路ＬＡＴ１，ＬＡＴ２の値をサンプリングして、ラッチ回路ＬＡＴ１の出力がＩｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ５にデータを設定し、ラッチ回路ＬＡＴ２の出力がＩｆ（Ｔ）－Ｉｔｈ（Ｔ）になるようにラッチ回路ＬＡＴ６にデータを設定する。これにより、ＬＤ２００の実際の温度特性に即したしきい値電流と変調電流がＬＤ２００に与えられ、消光誤差や発光遅延無くＬＤ２００を発光駆動することができる。とくに、温度特性データテーブルの作成のために取得される情報は、個々の温度環境下で光伝送装置１を実際に発光駆動させて取得しているので、バイポーラトランジスタ等の温度特性も実質的に考慮されたことになり、信頼性の極めて高い制御が実現される。したがって、ＬＤとそれを駆動するための周辺回路がどんな温度特性を持っていても、高い信頼性をもって制御することができる。これにより、製造過程に置いては温度特性の調整が不要であり、製造コストも著しく低減することができる。

【００５１】

上記雰囲気温度の検出とそれに応じた制御情報の設定は、タイマ４８を利用して一定間隔で行うようにされる。これにより、使用温度条件が時間と共に変化する場合にも、その変化に対応して、ＬＤ２００を適切なバイアス電流と変調電流で発光駆動することができる。タイマ４８の設定はＣＰＵ４１が行うことができる。

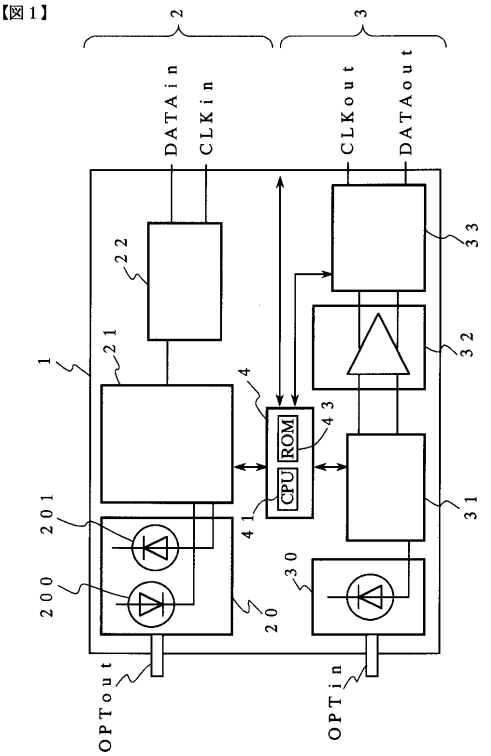
【００５２】

そして、光通信の休止タイミング、又はタイマによって設定された一定時間毎に、ＣＰＵ４１は、ラッチ回路ＬＡＴ２を介して実際の変調電流を検出し、ラッチ回路ＬＡＴ１を介して実際のバイアス電流を検出し、さらに、ラッチ回路ＬＡＴ３を介してＬＤ２００の実際の光出力を検出する。ＣＰＵ４１は、それら検出値を、目標値と比較し、大きく相違する場合、例えば２０％以上の相違があるときは、例外処理を実行する。例えば、ＬＤ２００の発光異常（発光出力の極度低下）を検出すると、ＣＰＵ４１は制御信号１３にてそれを外部に通知する。これを受ける通信用のコントローラはエラーステータスを通信回線に乗せたり、或いは通信そのものを停止させたりすることができる。また、トランジスタＴｒ１に流れるバイアス電流が異常に低下した場合には、ＣＰＵ４１は前記制御信号１４によってその旨を外部に通知することができる。また、ＣＰＵ４１は、発光出力が所定の値（例えば目標値の２０％減）よりも低下した状態を一定期間検出したときは、ＬＤ２００の特性劣化と判定し、指定されている光出力に対して、設定すべき光出力を数段階増すように、ラッチ回路ＬＡＴ５，ＬＡＴ６にデータを設定するような処理を採用することができる。或いはそれに従って、温度特性データテーブルを更新することも可能である。この場合にはＲＯＭ４３はＣＰＵ４１によって電気的に書き換え可能な不揮発性半導体記憶装置によって構成されていなければならい。

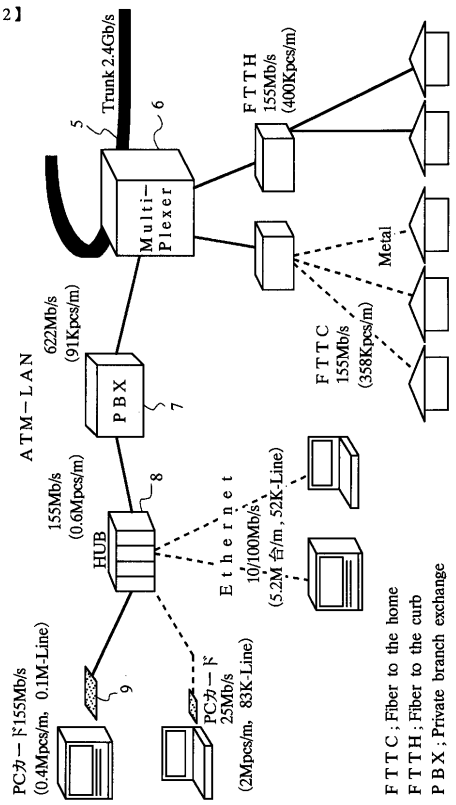
【００５３】
以上本発明者によってなされた発明を実施例に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。
【００５４】
例えば、温度特性データの取得において図８に基づく説明では、トランジスタＴｒ１に流れる電流をモニタしてＬＤ２００に流れる電流を観測したが、それとは逆に、トランジスタＴｒ２に電流を流してＬＤ２００に流れる電流を観測してもよい。また、低しきい値電流のレーザダイオードを採用する場合には、しきい値電流分の温度特性を無視する事も可能である。即ち、データテーブルにおける温度と光出力にに応じたデータは変調電流に関してとし、しきい値電流に関しては一定、又は、制御幅を狭くすることが可能である。
【００５５】
【発明の効果】
本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。
【００５６】
すなわち、半導体装置搭載モジュールは、それに搭載された半導体装置につき予め測定された特性情報に基づいてデータ処理装置がその半導体装置を制御するから、搭載された複数の半導体装置間における特性の相違に基づく不都合を解消することができる。
【００５７】
半導体搭載モジュールの一例である光トランスミッタは、温度と目標とする光出力とに応じた特性情報を不揮発性記憶手段から選択し、それに基づいて前記ドライバ回路がレーザダイオードに供給する駆動電流を制御するから、レーザダイオードの温度特性とそれを駆動制御する回路の温度特性の相違による不都合を解消することができる。例えば、そのときの使用雰囲気温度におけるレーザダイオードのしきい値電流に対応する特性情報と、必要な光出力をその温度下で得るために前記しきい値電流に加えられるべき変調電流に対応される特性情報とを選択することにより、消光誤差や発光遅延無くレーザダイオードを発光駆動することができる。
【００５８】
個々の温度環境下で光トランスミッタを実際に発光駆動させて、前記特性情報を作成することにより、駆動回路に含まれるバイポーラトランジスタ等の温度特性も実質的に考慮されたことになり、信頼性の極めて高い制御が実現される。したがって、レーザダイオードとそれを駆動するための周辺回路がどんな温度特性を持っていても、高い信頼性をもってレーザダイオードの駆動電流を制御することができる。その上、製造過程に置いては温度特性の調整が不要であり、製造コストも著しく低減することができる。
【００５９】
不揮発性記憶手段に格納された特性情報を利用することにより、レーザダイオードの経年的な特性劣化やによる光出力の変動や、駆動電流の変動に対して、異常と検出することができるので、この点においても、レーザダイオードの駆動電流制御の信頼性を向上させることができる。
【００６０】
前記光トランスミッタと共に光レシーバを含んで光伝送装置を構成するとき、前記制御手段によってその光レシーバの動作態様も制御することにより、内部状態をレーザダイオードの温度特性に適合させることを初めとして、光トランスミッタや光伝送装置の内部状態の設定を容易に且つ柔軟性をもって行うことができる。
【図面の簡単な説明】
【図１】本発明の一実施例に係る光伝送装置のブロック図である。
【図２】図１の光伝送装置を適用したネットワークのブロック図である。
【図３】光トランスミッタの一実施例を示す説明図である。
【図４】レーザダイオードの変調電流をオン／オフ制御するトランジスタのスイッチング

制御回路の一例回路図である。
【図５】レーザダイオードにおける変調電流Ｉｍｏｄと、しきい値電流Ｉｔｈがそれぞれ異なる温度特性を有することを示す一例説明図である。
【図６】レーザダイオードの温度特性は製造プロセスの誤差の影響を受けて個体差を有することを示す一例説明図である。
【図７】レーザダイオードに駆動電流を流すためのバイポーラトランジスタの線形的な温度特性の一例を示す説明図である。
【図８】レーザダイオードを駆動するための変調電流制御とバイアス電流制御のための温度特性データを作成する手順の一例を示すフローチャートである。
【図９】本発明者の検討に係るレーザダイオード駆動回路の一例説明図である。
【図１０】レーザダイオードの光出力とそれに必要な順方向電流との関係を数種類の温度をパラメータとして示したものにおいて消光不良と発光遅延を生ずる原因について説明した一例説明図である。
【図１１】レーザダイオードで所定の光出力を得るための順方向電流と温度との関係の一例を示す説明図である。
【符号の説明】
１　光伝送装置
２　光トランスミッタ
２０　ＬＤモジュール
２００　ＬＤ（レーザダイオード）
２０１　ＰＤ（モニタ用のフォトダイオード）
Ｔｒ１　バイアス電流用の電流源トランジスタ
Ｔｒ２　変調電流用の電流源トランジスタ
Ｔｒ３，Ｔｒ４　変調制御用のスイッチングトランジスタ
２１　レーザドライバ
３　光レシーバ
３０　ピンフォトダイオード
３１　プリアンプ
４　マイクロコンピュータ
４１　ＣＰＵ（中央処理装置）
４２　ＲＡＭ
４３　ＲＯＭ
４４　アナログ入力回路
４５　アナログ出力回路
４６　外部入出力回路

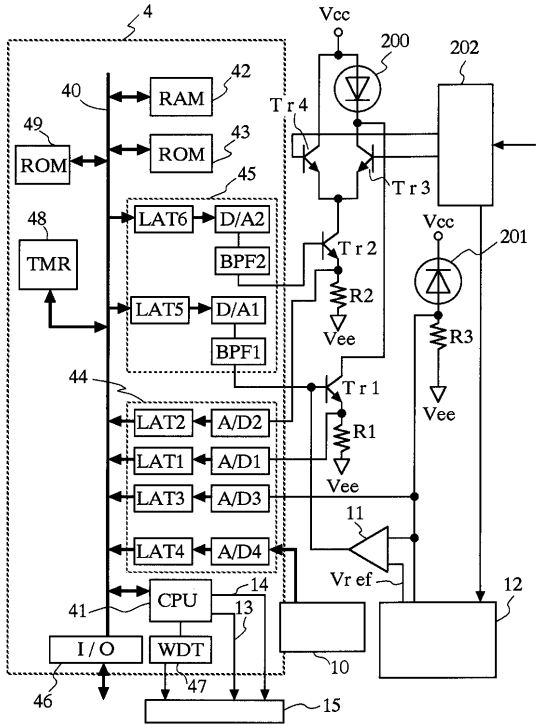
【図１】


【図1】
2
3
DATAin
CLKin
CLKout
DATAout
22
33
1
21
32
4
43
ROM
CPU
41
31
201
200
20
30
OPTout
OPTin

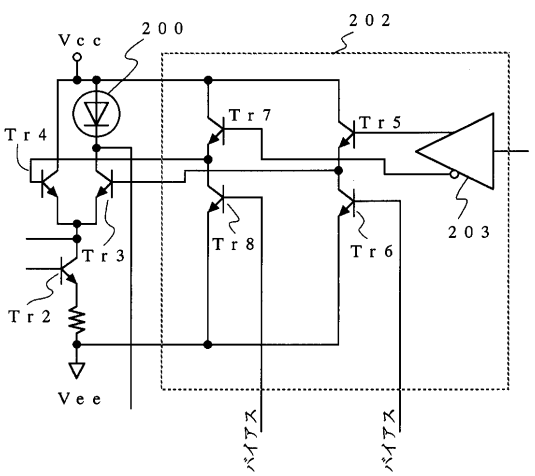
【図２】


【図2】
Trunk 2.4Gb/s
5
6
Multi-Plexer
FTTH
155Mb/s
(400Kpcs/m)
Metal
FTTC
155Mb/s
(358Kpcs/m)
ATM-LAN
622Mb/s
(91Kpcs/m)
PBX
7
155Mb/s
(0.6Mpcs/m)
HUB
8
Ethernet
10/100Mb/s
(5.2M ft/m, 52K-Line)
PCカード155Mb/s
(0.4Mpcs/m, 0.1M-Line)
9
PCカード
25Mb/s
(2Mpcs/m, 83K-Line)
FTTC ; Fiber to the home
FTTH ; Fiber to the curb
PBX ; Private branch exchange

【図３】

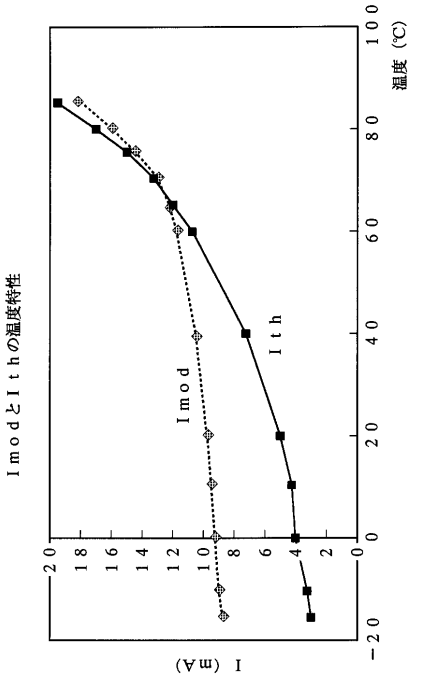

【図3】
4
Vcc
200
202
40
RAM
42
Tr4
49
ROM
ROM
43
Tr3
45
48
LAT6
D/A2
Tr2
Vcc
201
TMR
BPF2
R2
LAT5
D/A1
Vee
R3
BPF1
44
Tr1
LAT2
A/D2
Vee
R1
LAT1
A/D1
Vee
LAT3
A/D3
11
LAT4
A/D4
Vref
12
CPU
14
41
13
I/O
WDT
10
46
47
15

【図４】


【図4】
Vcc
200
202
Tr4
Tr7
Tr5
Tr3
Tr8
Tr6
203
Tr2
Vee
バイアス
バイアス

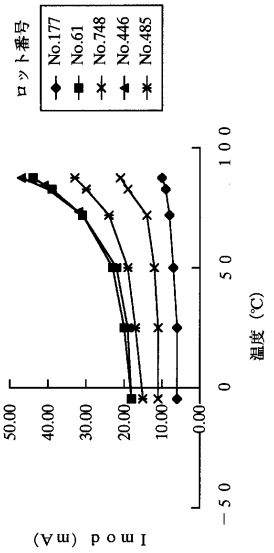
【図５】

【図5】



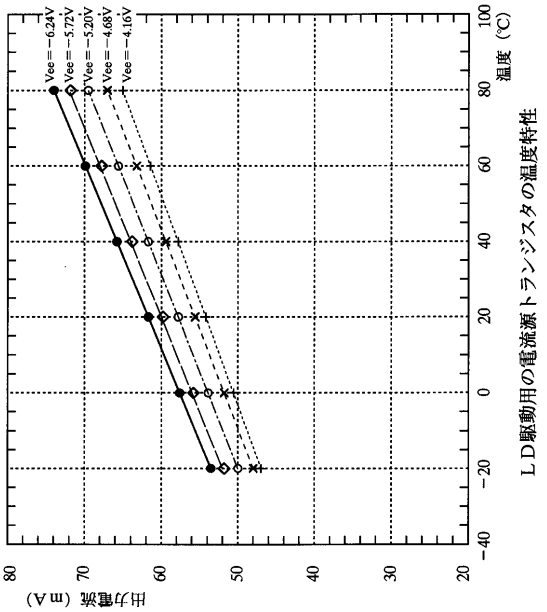
【図６】

【図6】



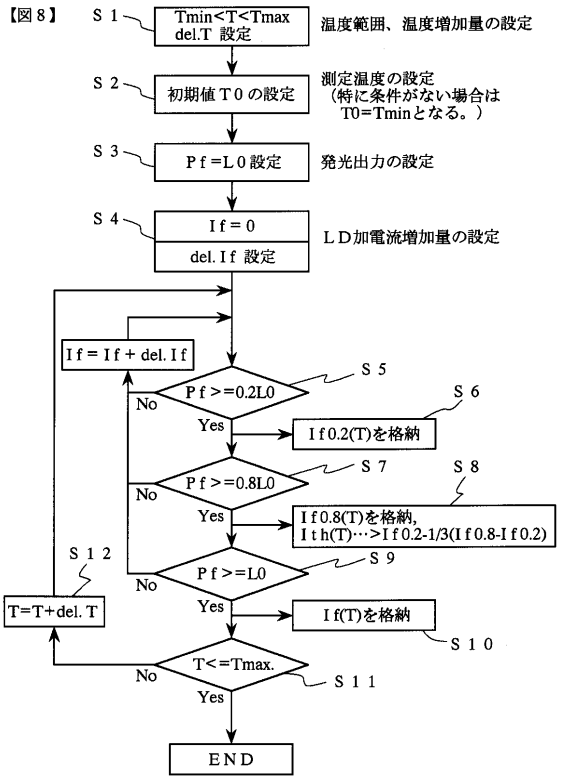
【図７】

【図7】

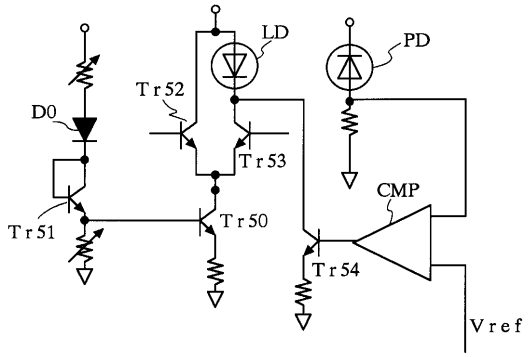


【図８】

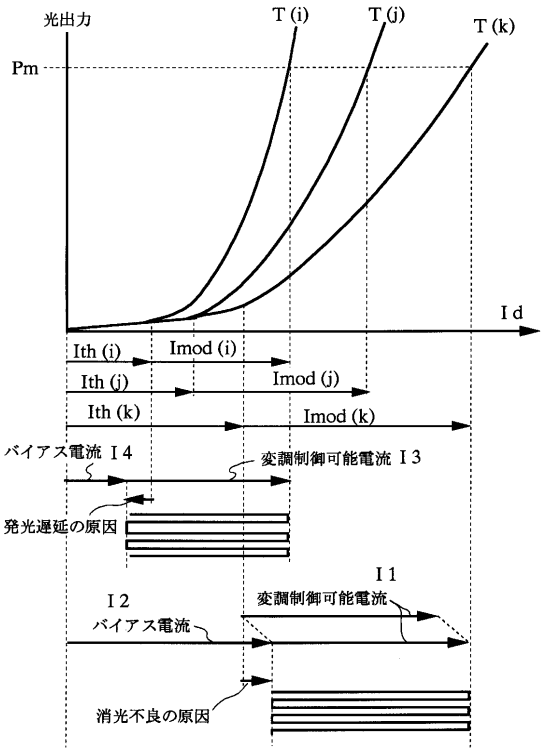
【図8】



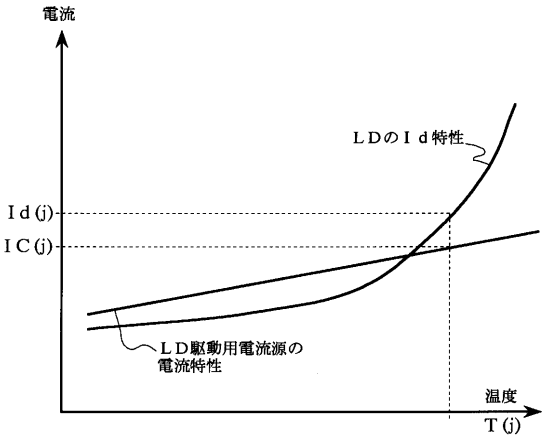
【図９】
【図9】



【図１０】
【図10】



【図１１】
【図11】



フロントページの続き

(51)Int.Cl.[7] F I
H０４B 10/28

審査官 工藤 一光

(56)参考文献 特開平０６－１５２０２４（ＪＰ，A）
特開平０７－１１１３５５（ＪＰ，A）
特開昭６２－２３７７８６（ＪＰ，A）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H04B10/00-10/28
H04J14/00-14/08
H01S5/042