(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 117631434 A
(43)申请公布日 2024.03.01

(21)申请号 202310996646.9
(22)申请日 2023.08.08
(30)优先权数据
2022-139059 2022.09.01 JP
(71)申请人 信越化学工业株式会社
地址 日本国东京都千代田区丸内一丁目4番1号
(72)发明人 高坂卓郎 生越大河
(74)专利代理机构 上海德昭知识产权代理有限公司 31204
专利代理师 郁旦蓉
(51)Int.Cl.
G03F 1/24(2012.01)
G03F 1/48(2012.01)
G03F 1/54(2012.01)
G03F 1/40(2012.01)

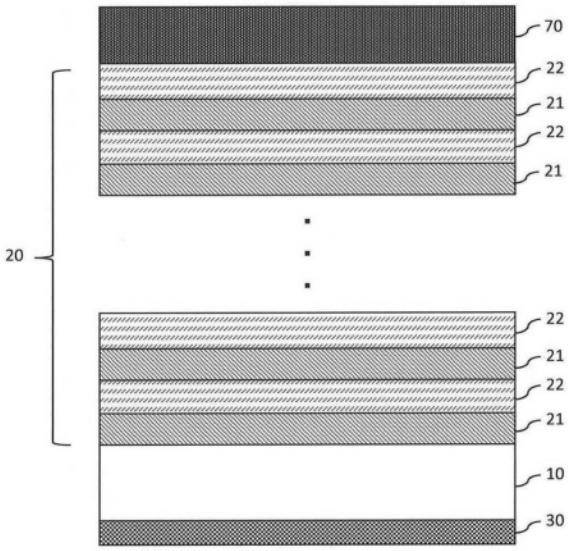
权利要求书1页 说明书11页 附图5页

(54)发明名称

反射型掩模坯料及反射型掩模的制造方法

(57)摘要

本发明的反射型掩模坯料包括:基板10;设置在所述基板10的一个面上且至少反射EUV光的多层反射膜20;以及设置在所述基板10的另一个面上的背面导电膜30。所述背面导电膜30具有:膜厚为50nm以上且小于80nm、且含有钽(Ta)、硅(Si)及氮(n)、且氮含量为18原子%以上且小于35原子%、且将硅含量以原子%计为Csi、将钽含量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%的层。



CN 117631434 A

1.一种反射型掩模坯料,其特征在于,包括:

基板;

多层反射膜,设置在所述基板的一个面上且至少反射EUV光;以及

背面导电膜,设置在所述基板的另一个面上,

其中,所述背面导电膜具有:膜厚为50nm以上且小于80nm、且含有钽(Ta)、硅(Si)及氮(N)、且氮含量为18原子%以上且小于35原子%、且将硅含量以原子%计为Csi、将钽含量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%的层。

2.根据权利要求1所述的反射型掩模坯料,其特征在于:

其中,所述背面导电膜具有:

第一层,膜厚为50nm以上且小于80nm,含有钽(Ta)、硅(Si)和氮(N),氮含量为18原子%以上且小于35原子%,将硅含量以原子%计为Csi、将钽含量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%;以及

第二层,膜厚为3nm以上且小于10nm,含有钽(Ta)、硅(Si)、氮(N)及氧(O),其中氮和氧的总含量为40原子%以上。

3.根据权利要求2所述的反射型掩模坯料,其特征在于:

其中,在所述基板的另一个面上设置所述第一层,

在所述第一层的另一个面上设置所述第二层。

4.根据权利要求1所述的反射型掩模坯料,其特征在于:

其中,所述背面导电膜仅含有钽(Ta)、硅(Si)和氮(N)。

5.根据权利要求1或4所述的反射型掩模坯料,其特征在于:

其中,所述背面导电膜仅具有:膜厚为50nm以上且小于80nm、且含有钽(Ta)、硅(Si)及氮(N)、且氮含量为18原子%以上且小于35原子%、且将硅含量以原子%计为Csi、将钽含量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%的层。

6.根据权利要求2所述的反射型掩模坯料,其特征在于:

其中,所述第一层仅含有钽(Ta)、硅(Si)及氮(N),

所述第二层仅含有钽(Ta)、硅(Si)、氮(N)及氧(O)。

7.根据权利要求2或6所述的反射型掩模坯料,其特征在于:

其中,所述背面导电膜仅具有所述第一层和所述第二层。

8.根据权利要求1或2所述的反射型掩模坯料,其特征在于:

其中,所述背面导电膜的膜阻抗为500Ω/V以下,膜表面粗糙度(Sq)为0.5nm以下,

在以形成有所述背面导电膜的所述基板的另一侧的主表面为基准,相对于形成所述背面导电膜之前的翘曲,将形成所述背面导电膜之后的翘曲的变化量(ΔTIR)按照向凹方向变化时为正(+),向凸方向变化时为负(-)进行表示时,作为在所述基板上形成所述背面导电膜时的膜应力的指标ΔTIR为-0.4～-1.2um。

9.一种反射型掩模坯料的制造方法,其特征在于

使用权利要求1或2所述的反射型掩模坯料来制造。

反射型掩模坯料及反射型掩模的制造方法

技术领域

[0001] 本发明涉及作为用于LSI等的半导体器件的制造等的反射型掩模的原材料的反射型掩模坯料、以及使用了反射型掩模坯料的反射型掩模的制造方法。

背景技术

[0002] 在半导体器件(半导体装置)的制造工序中,反复使用对转印用掩模照射曝光光,将形成于掩模的电路图案通过缩小投影光学系统转印到半导体基板(半导体晶片)上的光刻技术被普遍使用。以往,曝光光的波长以使用氟化氩(ArF)准分子激光的193nm为主流,通过采用多次组合曝光工艺和加工工艺的多图案化这样的工艺,最终形成了尺寸比曝光波长小的图案。

[0003] 但是,由于持续的器件图案的微细化,需要形成进一步的微细图案,因此,作为曝光光,开发出了使用了波长比ArF准分子激光更短的EUV(极紫外)光的EUV光刻技术。EUV光是指波长例如为10～20nm左右的光,更具体而言,是波长为13.5nm附近的光。该EUV光对物质的透射性极低,不能使用以往的透射型投影光学系统或掩模,因此使用反射型光学元件。因此,用于图案转印的掩模也使用反射型掩模。反射型掩模一般是在基板上形成反射EUV光的多层反射膜,在多层反射膜上图案状地形成吸收EUV光的吸收体膜而成的。另一方面,在吸收体膜上形成图案之前的状态(也包括形成了抗蚀剂膜的状态)的被称为反射型掩模坯料,其用作反射型掩模的材料。

[0004] 反射型掩模坯料一般具有包括低热膨胀的基板;形成在基板的两个主表面中的一个面上的反射EUV光的多层反射膜;以及形成在其上的用于吸收EUV光的吸收体膜的基本结构。作为多层反射膜,通常使用通过交替层叠钼(Mo)层和硅(Si)层而得到对EUV光的必要反射率的多层反射膜。此外,作为用于保护多层反射膜的保护膜,钌(Ru)膜形成在多层反射膜上。另外,作为吸收体膜,使用对EUV光的消光系数的值比较大的钽(Ta)等(日本特开2002-246299号公报(专利文献1)等)。另一方面,在基板的另一个主表面上形成背面导电膜。作为背面导电膜,为了静电吸附,提出了金属氮化膜,主要列举出铬(Cr)、钽(Ta)、钼(Mo)或硅(Si)的氮化膜。

[0005] 背面导电膜不仅为了静电吸附(Electrostatic chucking)而要求膜阻抗低和表面粗糙度小,还需要减少曝光装置在装卸掩模时的缺陷产生。当背面导电膜使用钽(Ta)时,为了降低膜阻抗,减小表面粗糙度,在膜中添加少量氮即可。另外,为了减少曝光装置的掩模装卸时缺陷的产生,添加氮使膜氮化也是有效的。但是,在氮化度低且残留有大量钽(Ta)金属键的膜中,在膜与其他材料接触的状态下对基板施力的所谓摩擦的情况下,容易产生摩擦痕迹,导致在曝光机装卸静电吸盘台时产生缺陷。另一方面,当膜中添加大量氮的情况下,虽然不易产生摩擦痕迹,但膜的膜阻抗会上升,不能进行静电吸附,进而因氮化钽的结晶生长引发的膜应力容易变大,另外还会引起膜表面粗糙度的增加等,因此仍然有可能产生各种缺陷。

[0006] 本发明是为了解决上述问题而完成的,其目的在于提供一种反射型掩模坯料,其

具有在维持背面导电膜所要求的导电性和表面粗糙度的同时在从静电吸盘台进行拆装时不易产生缺陷的背面导电膜,以及提供使用该反射型掩模坯料的反射型掩模的制造方法。

发明内容

[0007] 本申请的发明人为了解决上述课题反复进行了锐意研究,结果发现,通过当背面导电膜具有:钽(Ta)、硅(Si)和氮(N)、且氮含量为18原子%以上且小于35原子%、且将硅含量以原子%计为CSi、将钽含量以原子%计为Cta时,Csi/(CTa+CSi)为3%以上且小于50%的层,背面导电膜容易变成微晶无定形状,从而能够抑制膜应力和表面粗糙度等的增加。在硅(Si)的含量过多的情况下,将膜氮化时的膜阻抗容易变高,但通过设为上述范围,可以降低膜阻抗,另外,通过将氮含量设为上述范围,可以抑制钽的金属键的存在比,从而实现不易附着摩擦痕迹的膜质,降低从静电吸盘台进行拆装时引发的风险。

[0008] 因此,本发明提供以下反射型掩模坯料及反射型掩模的制造方法。

[0009] 【概念1】

[0010] 本发明的反射型掩模坯料,可以包括:

[0011] 基板;

[0012] 多层反射膜,设置在所述基板的一个面上且至少反射EUV光;以及

[0013] 背面导电膜,设置在所述基板的另一个面上,

[0014] 其中,所述背面导电膜具有:膜厚为50nm以上且小于80nm、且含有钽(Ta)、硅(Si)及氮(N)、且氮含量为18原子%以上且小于35原子%、且将硅含量以原子%计为Csi、将钽含量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%的层。

[0015] 【概念2】

[0016] 在概念1的反射型掩模坯料中,

[0017] 所述背面导电膜可以具有:

[0018] 第一层,膜厚为50nm以上且小于80nm,含有钽(Ta)、硅(Si)和氮(N),氮含量为18原子%以上且小于35原子%,将硅含量以原子%计为Csi、将钽含量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%;以及

[0019] 第二层,膜厚为3nm以上且小于10nm,含有钽(Ta)、硅(Si)、氮(N)及氧(O),其中氮和氧的总含量为40原子%以上。

[0020] 【概念3】

[0021] 在概念2的反射型掩模坯料中,

[0022] 可以在所述基板的另一个面上设置所述第一层,

[0023] 在所述第一层的另一个面上设置所述第二层。

[0024] 【概念4】

[0025] 在概念1的反射型掩模坯料中,

[0026] 所述背面导电膜仅含有钽(Ta)、硅(Si)和氮(N)。

[0027] 【概念5】

[0028] 在概念1或4的反射型掩模坯料中,

[0029] 所述背面导电膜可以仅具有:膜厚为50nm以上且小于80nm、且含有钽(Ta)、硅(Si)及氮(N)、且氮含量为18原子%以上且小于35原子%、且将硅含量以原子%计为Csi、将钽含

量以原子%计设为CTa时,CSi/(CTa+CSi)为3%以上且小于50%的层。

[0030] 【概念6】

[0031] 在概念2或3的反射型掩模坯料中,

[0032] 所述第一层可以仅含有钽(Ta)、硅(Si)及氮(N),

[0033] 所述第二层可以仅含有钽(Ta)、硅(Si)、氮(N)及氧(O)。

[0034] 【概念7】

[0035] 在概念2、3或6的反射型掩模坯料中,

[0036] 所述背面导电膜可以仅具有所述第一层和所述第二层。

[0037] 【概念8】

[0038] 在概念1至7中任一个的反射型掩模坯料中,可以是:

[0039] 所述背面导电膜的膜阻抗为500Ω/V以下,膜表面粗糙度(Sq)为0.5nm以下,

[0040] 在以形成有所述背面导电膜的所述基板的另一侧的主表面为基准,相对于形成所述背面导电膜之前的翘曲,将形成所述背面导电膜之后的翘曲的变化量(ΔTIR)按照向凹方向变化时为正(+),向凸方向变化时为负(-)进行表示时,作为在所述基板上形成所述背面导电膜时的膜应力的指标ΔTIR为-0.4~-1.2um。

[0041] 【概念9】

[0042] 本发明的反射型掩模的制造方法,

[0043] 可以使用概念1至8中的任意一个中的反射型掩模来制造。

[0044] 发明效果

[0045] 通过采用上述概念1的背面导电膜,就能够提供具有良好的导电性和表面平滑性,耐摩擦,从静电吸盘台装卸时不易产生缺陷的反射型掩模坯料。

附图说明

[0046] 图1是本发明实施方式的反射型掩模坯料的一例截面图。

[0047] 图2是本发明另一实施方式的反射型掩模坯料的另一例截面图。

[0048] 图3是本发明实施方式的反射型掩模坯料中进一步具有硬掩模膜、反射率降低层、保护膜等的形态的截面图。

[0049] 图4是本发明实施方式的反射型掩模坯料中吸收体膜被图案化后的一例截面图;

[0050] 图5是本发明实施方式的反射型掩模坯料中具备保护膜、抗蚀剂膜等的形态的截面图。

具体实施方式

[0051] 以下,将更详细地描述本发明的实施方式。

[0052] 本实施方式的反射型掩模坯料(EUV掩模坯料)用作以EUV光为曝光光的EUV光刻中使用的反射型掩模(EUV掩模)的原材料。反射型掩模坯料可以通过在带有反射型掩模坯料专用膜的基板上形成吸收体膜,进而根据需要形成其他膜而得到。以EUV光作为曝光光的EUV光刻中使用的EUV光的波长为13~14nm。通常来说使用波长为13.5nm的光。

[0053] 本实施方式的反射型掩模坯料,作为一例,如图1所示,其至少包括:基板10;在基板10的两个主表面中的一个主表面侧(图1中上方侧的面)优选与基板10相接而形成的用于

反射EUV光的多层反射膜20;以及在两个主表面中的另一个主表面(图1中下方侧的面)上优选与基板10相接而形成的背面导电膜30。在多层反射膜20上进一步具备保护膜50(参照图3至图5)或吸收体膜70(参照图1至图5)的方式也包含在本发明的反射型掩模坯料中。此外,也可以具备硬掩模膜110(参照图3)。可以由具有吸收体膜70的反射型掩模坯料,通过对吸收体膜70进行图案化来制造具有吸收体图案(吸收体膜70的图案)的反射型掩模(参照图4)。

[0054] 基板10作为EUV光曝光用,优选具有低热膨胀特性,例如,优选由热膨胀系数在±2×10^{-8}/℃的范围内、尤其是在±5×10^{-9}/℃的范围内的材料形成。作为这种材料,可以例举二氧化钛掺杂石英玻璃(SiO_2-TiO_2系玻璃)等。另外,基板10优选使用表面充分平坦化的基板,基板10的主表面的表面粗糙度以Sq值计优选为0.5nm以下,特别优选为0.2nm以下。这种表面粗糙度可以通过基板10的研磨等得到。在本实施方式中,基板10的尺寸没有特别限定,例如,优选SEMI标准中规定的被称为6英寸见方、厚度为0.25英寸的6025基板,在使用SI单位制的情况下,通常表述为152mm见方、厚度为6.35mm的基板。此外,基板10可以在表面具有平坦化层等的层。

[0055] 背面导电膜30由钽(Ta)、硅(Si)及氮(N)构成,设硅的含量以原子%计为CSi、Ta的含量以原子%计为Cta时,CSi/(CTa+CSi)优选为3%以上且小于50%,更加优选为5%以上且小于20%。通过添加规定量的硅(Si),导电膜的膜质容易变成微晶无定形状,可以获得抑制膜应力和表面粗糙度等增加的效果。在硅(Si)含量过多的情况下,氮化膜时的膜阻抗容易变高。

[0056] 关于氮含量,优选为18原子%以上且小于35原子%,更优选为20原子%以上且小于25原子%。通过将氮含量调整为规定量,抑制Ta金属键的存在比,可以实现不易附着擦痕的膜质,降低装卸吸盘台时的缺陷发生风险,并且当膜厚小于80nm时膜阻抗为500Ω/V以下,能够通过静电吸盘良好地进行吸附。

[0057] 由钽(Ta)、硅(Si)和氮(N)构成的背面导电膜30的氮含量也可以将XPS分析的窄光谱作为指标来使用,在结合能20~24eV附近检测出的Ta 4f的结合峰中,优选峰的顶点位置大于22.5eV且为23.0eV以下,进一步优选大于22.6eV且为22.9eV以下。

[0058] 背面导电膜30除了由钽、硅和氮构成的上述层(第一层)31以外,还可以是具有由钽、硅、氮和氧构成的层(第二层)32的多层结构(参照图2、图4和图5)。由钽、硅、氮及氧构成第二层32的氮氧化度优选比由钽、硅及氮构成的第一层31高。另外,第二层32优选位于与基板10分离的一侧(图2的下方侧)的背面导电膜30的表层。在这种情况下,第一层31可以设置在基板10的另一个面上(下侧的面),而第二层32可以设置在第一层31的另一个面上(下侧的面)。即使在制成多层结构情况下,背面导电膜30的全部膜厚也优选为40~100nm,更优选为60~80nm。另外,第二层32的膜厚优选为20nm以下,进一步优选为10nm以下。

[0059] 在本申请中,背面导电膜30或第一层31只含有钽(Ta)、硅(Si)和氮(N)是指背面导电膜30含有钽(Ta)、硅(Si)和氮(N)以及不可避免杂质。第二层32只含有钽(Ta)、硅(Si)、氮(N)和氧(O)是指第二层32含有钽(Ta)、硅(Si)、氮(N)和氧(O)以及不可避免杂质。

[0060] 背面导电膜30膜应力优选与形成背面导电膜30和多层反射膜20的面的膜应力为相同程度。在形成膜的主面上,相对于形成膜之前,可以将形成膜之后的基板10的表面形状(翘曲)的变化量ΔTIR用作指标。ΔTIR在本申请中,相对于在形成了作为对象的膜的面上

形成膜之前,形成膜之后的基板形状的变化为向凹方向的变化时表示为正(+),向凸方向的变化时表示为负(-)。也就是说,膜具有拉伸应力时为正(+),具有压缩应力时为负(-)。翘曲可以以基板10的主表面的中心为中心的一边为142mm见方的范围内的翘曲。这里的翘曲的变化量(ΔTIR)以形成背面导电膜30的主表面为基准,相对于形成膜前的翘曲,形成膜后的翘曲的变化按照向凹方向变化时为正(+),向凸方向变化时为负(-)进行表述。也就是说,当膜具有拉伸应力时为正(+),具有压缩应力时为负(-)。ΔTIR优选为-0.4um～-1.2um,更优选为-0.4um～-1.0um。

[0061] 除了上述特性之外,还要求背面导电膜30在静电吸盘的装卸时不易发生缺陷。作为表示拆装时容易产生缺陷的指标,可以列举使用金刚石端子的纳米划痕试验、以及将Steel Wool等锉状材料按压在膜表面上观察摩擦表面状态的方法、在Cross-hatch上留下划痕后进行胶带的粘贴剥离并确认剥离后的膜的状态的方法。

[0062] 为了在装卸静电吸盘板时不易产生缺陷,背面导电膜30可以由钽、硅及氮构成,而且硅和氮可以调整为规定量。将硅含量以原子%计设定为CSi、钽含量以原子%计设定为CTa时,CSi/(CTa+CSi)优选设定为3%以上且小于50%,更优选设定为5%以上且小于20%。通过添加规定量的Si,导电膜的膜质容易变成微晶无定形状,可以得到抑制膜应力和表面粗糙度等增加的效果。如果硅的含量过多,氮化膜时的膜阻抗容易变大。

[0063] 反射型掩模坯料的翘曲根据膜的组成和物性而不同,例如,在基板10的尺寸为主表面152mm见方、厚度为6.35mm的情况下(基板10为6025基板的情况下),带反射型掩模坯料专用膜的基板10优选:(1)在基板10上形成多层反射膜20或多层反射膜20及保护膜50、以及背面导电膜30之前的一个主表面(形成多层反射膜20或多层反射膜20及保护膜50的一侧的主表面)的翘曲,与(2)在基板10上形成了多层反射膜20或多层反射膜20及保护膜50、以及背面导电膜30之后的状态下的一个主表面(形成多层反射膜20或多层反射膜20及保护膜50的一侧的主表面)的翘曲之间的翘曲变化量(ΔTIR)在-0.3～+0.3μm范围内。因此,优选在基板10上仅形成多层反射膜20或多层反射膜20及保护膜50前后的基板10的翘曲变化量(ΔTIR)的绝对值与在基板10上仅形成背面导电膜30前后的基板10的翘曲变化量(ΔTIR)的绝对值为相同程度的值。这里的翘曲可以采用以基板10的主表面的中心为中心的一边为142mm见方的范围内的翘曲。另外,这里的翘曲变化量(ΔTIR)表示以形成多层反射膜20或多层反射膜20以及保护膜50的主表面为基准,相对于形成膜前的翘曲,形成膜后的翘曲的变化量向凹方向变化时表示为正(+),向凸方向变化时表示为负(-)。

[0064] 对于反射型掩模坯料,考虑到对反射型掩模的加工工序中的热过程,通常对反射型掩模坯料预先实施热处理。通常,热处理温度越高,多层反射膜20的反射率越低,因此热处理温度优选为150℃以下。因此,带反射型掩模坯料专用膜的基板优选:(1)在基板10上形成多层反射膜20或多层反射膜20及保护膜50、以及背面导电膜30之前的一个主表面(形成多层反射膜20或多层反射膜20及保护膜50的一侧的主表面)的翘曲,与(2)在基板10上形成了多层反射膜20或多层反射膜20及保护膜50、以及背面导电膜30,并且在150℃下进行了10分钟的热处理之后的状态下的一个主表面(形成多层反射膜20或多层反射膜20及保护膜50的一侧的主表面)的翘曲之间的翘曲变化量(ΔTIR)在-0.3～+0.3μm范围内。

[0065] 由于背面导电膜30是用于将反射型掩模静电吸附于曝光装置的膜,因此膜阻抗(RS)如果为500Ω/V以下则可以静电吸附,但更优选为250Ω/V以下,进一步优选为100Ω/V

以下。

[0066] 从抑制静电吸盘的拆装时产生微粒的观点出发,背面导电膜30的表面粗糙度Sq(均方根高度(ISO 25178))优选更小,优选为0.5nm以下,特别优选为0.3nm以下。作为测定方法,例如使用原子力显微镜(AFM)在1μm见方的范围内进行测定即可。如果表面粗糙度大,则产生缺陷的可能性变高,因此不理想。

[0067] 背面导电膜30可以在形成多层反射膜20之前形成,也可以在形成基板10的多层反射膜20侧的所有膜之后形成。此外,也可以在形成基板10的多层反射膜20侧的一部分膜之后,形成背面导电膜30,然后形成基板10的多层反射膜20侧的剩余部分的膜。

[0068] 作为背面导电膜30的形成方法,可以列举向靶材供给电力,用供给的电力等离子化(离子化)气氛气体,进行溅射的溅射法、或是将离子束照射到靶材上的离子束溅射法。作为溅射法,有对靶材施加直流电压的DC溅射法、或是对靶材施加高频电压的RF溅射法。溅射法是在将溅射气体导入腔室的状态下对靶材施加电压,使气体离子化,利用气体离子溅射现象的成膜方法,特别是磁控溅射法在生产率方面有利。DC溅射方法还包括脉冲溅射,用于短时间反转施加到目标的负偏压,以防止目标的电荷。

[0069] 背面导电膜30例如可以使用能够安装一个或两个以上靶材的溅射装置通过溅射法来形成。具体而言,作为靶材,可以使用由硅和钽构成靶材、硅(Si)靶材、钽(Ta)靶材等,作为溅射气体,可以使用氦(He)气、氩(Ar)气、氪(Kr)气、氙(Xe)气等稀有气体和氮气(N_2)等含氮气体,甚至根据需要,还可以使用氧气(O_2)等含氧气体来形成靶材。

[0070] 在背面导电膜30中,通过适当调整对靶材施加的电力(以及使用多种靶材时它们的比率)、反应性气体的流量(以及使用多种反应性气体时它们的比率)等,可以形成所期望的组成。

[0071] 多层反射膜20是在反射型掩模中反射作为曝光光的EUV光的膜。多层反射膜20是交替层叠低折射率材料层和高折射率材料层而成的多层膜。对于曝光波长为13～14nm的EUV光,例如使用交替层叠40周期(各40层)～60周期(各60层)左右的钼(Mo)层22与硅(Si)层21的Mo/Si周期层叠膜。多层反射膜20膜厚通常为280～350nm左右。另外,也可以在Mo层和Si层间形成SiN层。

[0072] 作为多层反射膜20的形成方法,可以列举向靶材供给电力,用供给的电力将气氛气体等离子化(离子化)来进行溅射的溅射法、或是将离子束照射到靶材上的离子束溅射法。作为溅射法,特别是磁控溅射法在生产率方面有利。向目标施加的功率可以是DC或RF,并且DC包括脉冲溅射,其短时间反转向目标施加的负偏置以防止目标充电。

[0073] 多层反射膜20例如可以使用能够安装多个靶材溅射装置通过溅射法形成,具体而言,作为靶材,可以使用用于形成含有钼(Mo)的层的钼(Mo)靶材、用于形成含有硅(Si)的层的硅(Si)靶材,作为溅射气体,可以使用氦(He)气、氩(Ar)气、氪(Kr)气、氙(Xe)气等稀有气体形成。另外,也可以将溅射作为使用反应性气体的反应性溅射,此时,例如在形成含有氮(N)的膜时,将氮气(N2气体)等含氮气体与稀有气体一起使用即可。

[0074] 形成含有多种元素的层时,可以适当调整对靶材施加的电力(以及使用多种靶材时它们的比率)、反应性气体的流量(以及使用多种反应性气体时它们的比率)等,得到所希望的组成、结晶性等物性等。

[0075] 在多层反射膜20上,可以形成吸收体膜70。吸收体膜70是吸收作为曝光光的EUV光

从而降低曝光光的反射率的膜,在反射型掩模中,其通过形成有吸收体膜70的部分与未形成吸收体膜70的部分之间的反射率之差来形成转印图案。吸收体膜70可以与多层反射膜20接触地形成在多层反射膜20上,但是也可以经由稍后描述的保护膜50(参见图3至图5)设置在多层反射膜20上。

[0076] 作为吸收体膜70材料,只要是能吸收EUV光并能进行图案加工的材料即可,没有限制。作为吸收体膜70的材料,例如可以举出含有钽(Ta)或铬(Cr)的材料。另外,含有钽或铬的材料也可以含有氧(O)、氮(N)、碳(C)、硼(B)等。作为含有钽(Ta)材料,可以举出Ta单质、TaO、TaN、TaON、TaC、TaCN、TaCO、TaCON、TaB、TaOB、TaNB、TaONB、TaCB、TaCNB、TaCOB、TaCONB等钽化合物。作为含有Cr材料,具体来说,可以举出Cr单质、CrO、CrN、CrON、CrC、CrCN、CrCO、CrCON、CrB、CrOB、CrNB、CrONB、CrCB、CrCNB、CrCOB、CrCONB等铬化合物。

[0077] 吸收体膜70可以由溅射形成,溅射优选为磁控溅射。具体而言,可以使用铬(Cr)靶材、钽(Ta)靶材等金属靶材、或是铬化合物靶材、钽化合物靶材等金属化合物靶材(含有Cr、Ta等金属、氧(O)、氮(N)、碳(C)、硼(B)等的靶材),作为溅射气体,可以使用氦(He)气、氩(Ar)气、氪(Kr)气、氙(Xe)气等稀有气体进行溅射,另外,可以与稀有气体一起,使用含氧气体、含氮气体、含碳气体等反应性气体溅射来形成吸收体膜70。吸收体膜70的膜厚没有特别限制,通常为30~90nm左右。

[0078] 在多层反射膜20与吸收体膜70之间,优选与多层反射膜20接触着,更优选与多层反射膜20和吸收体膜70两者接触着形成保护膜50(参见图3至图5)。保护膜50也称为盖层,是为了在其上的吸收体膜70上形成图案时、或是对吸收体膜70的图案进行修正时等,保护多层反射膜20而设置的。

[0079] 作为保护膜50的材料,优选含有钌(Ru)的材料。作为含有钌(Ru)的材料,适合使用钌(Ru)单质、以及在钌(Ru)中添加铌(Nb)或锆(Zr)的化合物等。保护膜50的厚度通常优选为5nm以下,特别优选为4nm以下。保护膜50厚度的下限通常为2nm以上。

[0080] 保护膜50与多层反射膜20一样,例如可以通过离子束溅射法或磁控管溅射法等溅射法形成。保护膜50例如可以使用能够安装一个或多个靶材的溅射装置通过溅射法形成,具体而言,可以使用不钌(Ru)靶材、或添加了铌(Nb)、锆(Zr)等的钌靶材、以及根据需要选自铌(Nb)和锆(Zr)中的1种以上的元素的靶材,作为溅射气体,可以使用氦(He)气、氩(Ar)气、氪(Kr)气、氙(Xe)气等稀有气体,通过建设来形成保护膜50。

[0081] 在用含有金属以外其他元素的化合物形成保护膜50的情况下,作为溅射气体,可以通过与稀有气体一起使用含氧气体、含氮气体、含碳气体等反应性气体的反应性溅射来形成。另外,也可以将靶材作为化合物。

[0082] 可以在吸收体膜70上的远离基板10的一侧,优选设置与吸收体膜70相接且蚀刻特性与吸收体膜70不同的硬掩模膜(作为干蚀刻吸收体膜70时的蚀刻掩模发挥作用的吸收体膜70的蚀刻掩模膜)110(参照图3)。该硬掩模膜110是对吸收体膜70进行干式蚀刻时作为蚀刻掩模发挥功能的膜。该硬掩模膜110也可以在形成吸收体图案后,例如作为用于降低在图案检查等检查中使用的光的波长下的反射率的反射率降低层而保留,作为吸收体膜70的一部分,也可以去除而不残留在反射型掩模上。作为硬掩模膜110的材料,可以举出含有铬(Cr)的材料。由不含铬(Cr)的材料形成的硬掩模膜110特别适用于吸收体膜70由含有钽(Ta)且不含铬(Cr)的材料形成的情况。当在吸收体膜70上形成主要承担降低在图案检查等

检查中使用的光的波长的反射率的功能的层(反射率降低层)160时,硬掩模膜110可以形成在吸收体膜70的反射率降低层160上(参照图3)。硬掩模膜110例如可以由磁控溅射法形成。硬掩模膜110膜厚没有特别限制,但通常为5～20nm左右。

[0083] 再有,反射型掩模坯料可以在距离基板10最远的一侧形成抗蚀剂膜170(参照图5)。抗蚀剂膜170优选电子束(EB)抗蚀剂。

[0084] 【实施例】

[0085] 以下,示出实验例、实施例及比较例来具体说明本实施方式,但本发明并不限定于下述实施例。

[0086] 【实施例1】

[0087] 在152mm见方、6.35mm厚的低热膨胀玻璃基板(SiO_2-TiO_2系玻璃基板)的主表面上,使用钽(Ta)靶材和硅(Si)靶材,使这些靶材与基板的主表面相对,一边使基板自转一边通过DC脉冲磁控溅射形成背面导电膜30。

[0088] 具体来说,在可以安装钽(Ta)靶材和硅(Si)靶材,可以使靶材一个个地或两个以上同时放电的溅射装置上,安装各个靶材,并设置了基板。

[0089] 然后,在腔室(Champer)内一边流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:20sccm),一边对钽(Ta)靶材施加1550W、对硅(Si)靶材供给250W电力,形成厚度为70nm的TaSiN的背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-0.70um,膜阻抗值为45Ω/V。这里的ΔTIR是在以基板的主表面的中心为中心的一边为142mm见方的范围内,在形成背面导电膜30的主表面中,相对于形成背面导电膜30之前,膜形成后的表面形状(翘曲)的变化按照向凹方向变化时为正(+),向凸方向变化时为负(-)来表示(后述实施例的背面导电膜形成中也一样)。

[0090] 接着,用AFM(原子力显微镜、牛津仪器科技株式会社生产的JupiterXR)测定该膜的表面粗糙度,结果表面粗糙度Sq为0.22nm。

[0091] 用XPS(X射线光电子分光装置,赛默飞世尔株式会社制K-ALPHA)测定该膜的组成,结果氮含量为22原子%,以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为10%。

[0092] 接着,为了评估该膜在拆装静电吸盘台时的扬尘风险,采用所谓的Magic-Liftoff法形成图案,并进行了擦痕的简易测试。

[0093] 具体而言,预先在石英基板上用油性笔在基板中央部划出宽2mm、长1cm左右的标记线后,将上述石英基板输送到腔室内,在与刚才同样的条件下成膜TaSiN组成的70nm的背面导电膜30。之后,将浸泡在乙醇中的棉签压在标记部,尽量不在膜面上施力,连同记号剥离膜,形成了膜附着处和基板裸露的图案。接着,将同样浸在乙醇中的棉签按在标记上,这次施力,以图案处为中心摩擦棉签30秒左右,然后用单视图摄像机从基板上方放大到倍率3.5倍,观察图案部分是否有划痕。

[0094] 由于在本实施方式的条件下在图案部没有观察到擦伤痕迹,因此可以认为装卸工作台时的灰尘风险较低。

[0095] 【实施例2】

[0096] 在与实施例1同样腔室中,首先,在腔室内一边通入氩气(Ar)(流量:18sccm)和氮气(流量:25sccm),一边向钽(Ta)靶材施加1550W、向硅(Si)靶材施加250W的电力,形成厚度

为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-1.0um,膜阻抗值为64Ω/V。

[0097] 接着,用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为0.45nm。

[0098] 用XPS分析测定该膜的组成时,氮含量为31原子%,在以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为10%。与实施例1相同,通过剥离在石英基板上形成图案,并进行了擦伤的简易测试,在本实施例的条件下,在图案部没有观察到擦伤。因此,可以认为装卸吸盘台时的发尘性风险较低。

[0099] 【实施例3】

[0100] 在与实施例1同样腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:15sccm),同时向钽(Ta)靶材电极供给1550W、向硅(Si)靶材施加250W的电力,形成厚度为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-0.75um,膜阻抗值为37Ω/V。

[0101] 接着,用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为0.21nm。

[0102] 用XPS分析测定该膜的组成时,氮含量为18原子%,以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为10%。与实施例1相同,通过剥离在石英基板上形成图案,进行擦伤的简易测试时,在图案部观察到了少许擦伤,因此可以认为装卸吸盘台时的发尘性风险较低。

[0103] 【实施例4】

[0104] 在与实施例1同样腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:20sccm),同时向钽(Ta)靶材施加1050W、向硅(Si)靶材施加750W的电力,形成厚度为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-0.49um,膜阻抗值为71Ω/V。

[0105] 接着用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为0.22nm。

[0106] 用XPS分析测定该膜的组成,氮含量为25原子%,以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为42%。与实施例1相同,通过剥离在石英基板上形成图案,进行了擦伤的简易测试,在本实施例的条件下,在图案部没有观察到擦伤。因此,可以认为装卸吸盘台时的发尘性风险较低。

[0107] 【实施例5】

[0108] 在与实施例1同样腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:20sccm),同时向钽(Ta)靶材施加1550W、向硅(Si)靶材施加250W的电力,形成厚度为67nm的TaSiN层(第一层31)。

[0109] 接着,在同一腔室内,一边通入氩气(Ar)(流量:18sccm)、氮气(N)(流量:20sccm)和氧(O)气(流量:20sccm),一边向钽(Ta)靶材施加1550W、向硅(Si)靶材施加250W的电力,层叠厚度为3nm的TaSiO层(第二层32)并形成背面导电膜30。

[0110] 接着用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为0.21nm。

[0111] 通过XPS分析测定该膜的组成,结果TaSiN层(第一层31)的氮含量为22原子%,CSi/(CTa+CSi)为10%,TaSiON层(第二层32)的氮和氧的总含量为53原子%。CSi/(CTa+CSi)为15%。

[0112] 与实施例1相同,通过剥离在石英基板上形成图案,进行了擦伤的简易测试,在本

实施例的条件下,在图案部没有观察到擦伤。可以认为,表层的TaSiON层与TaSiN层相比,为更容易形成微结晶化、非晶结构的膜质,装卸吸盘台时的发尘性风险更低。

[0113] 【比较例1】

[0114] 在与实施例1同样的腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:12.5sccm),同时向钽(Ta)靶材施加1550W、向硅(Si)靶材施加250W的电力,形成厚度为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-0.74um,膜阻抗值为36Ω/V。

[0115] 接着用AFM测定了该膜的表面粗糙度,表面粗糙度为0.20nm。

[0116] 用XPS分析测定该膜的组成,氮含量为17原子%,以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为10%。

[0117] 与实施例1相同,通过剥离在石英基板上形成图案,并实施了擦伤的简易测试,在本实施例的条件下在图案部观察到擦伤,发生了擦伤处的膜剥离,可以说装卸静电吸盘台时的尘埃风险高。

[0118] 【比较例2】

[0119] 在与实施例1同样腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:30sccm),同时向钽(Ta)靶材施加1550W、向硅(Si)靶材施加250W的电力,形成厚度为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-0.73um,膜阻抗值为848Ω/V。

[0120] 接着用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为1.1nm。

[0121] 用XPS分析测定该膜的组成,氮含量为37原子%,以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为10%。与实施例1相同,通过剥离在石英基板上形成图案,进行了擦伤的简易测试,在本实施例的条件下,在图案部没有观察到擦伤。但是,如上所述,除了膜阻抗高达848Ω/V之外,表面粗糙度也很粗糙,装卸静电吸盘台时的灰尘风险也很高,不适合作为背面导电膜来使用。

[0122] 【比较例3】

[0123] 在与实施例1同样的腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:25sccm),同时向钽(Ta)靶材施加800W、向硅(Si)靶材施加1000W的电力,形成厚度为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-0.61um,膜阻抗值为520Ω/V。

[0124] 接着用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为0.3nm。用XPS分析测定该膜的组成,氮含量为30原子%,以原子%计硅含量为CSi,以原子%计钽含量为CTa时,CSi/(CTa+CSi)为56%。

[0125] 与实施例1相同,通过剥离在石英基板上形成图案,进行了擦伤的简易测试,在本实施例的条件下,在图案部没有观察到擦伤。但是,膜阻抗值为520Ω/V这样高的值,从利用静电吸盘良好地吸附的观点来看,不是优选的方式。

[0126] 【比较例4】

[0127] 在与实施例1同样的腔室中,首先,在腔室内流通氩气(Ar)(流量:18sccm)和氮气(N)(流量:20sccm),同时仅对钽(Ta)靶材施加1800W电力,形成厚度为70nm的TaSiN背面导电膜30。测定背面导电膜形成后的基板形状,结果ΔTIR为-2.18um,膜阻抗值为37Ω/V。

[0128] 接着用AFM测定了该膜的表面粗糙度,表面粗糙度Sq为0.3nm。

[0129] 用XPS分析测定了该膜的组成,氮含量为28原子%。

[0130] 与实施例1相同,通过剥离在石英基板上形成图案,进行了擦伤的简易测试,在本实施例的条件下在图案部没有观察到擦伤,但膜应力大,不适合作为背面导电膜。

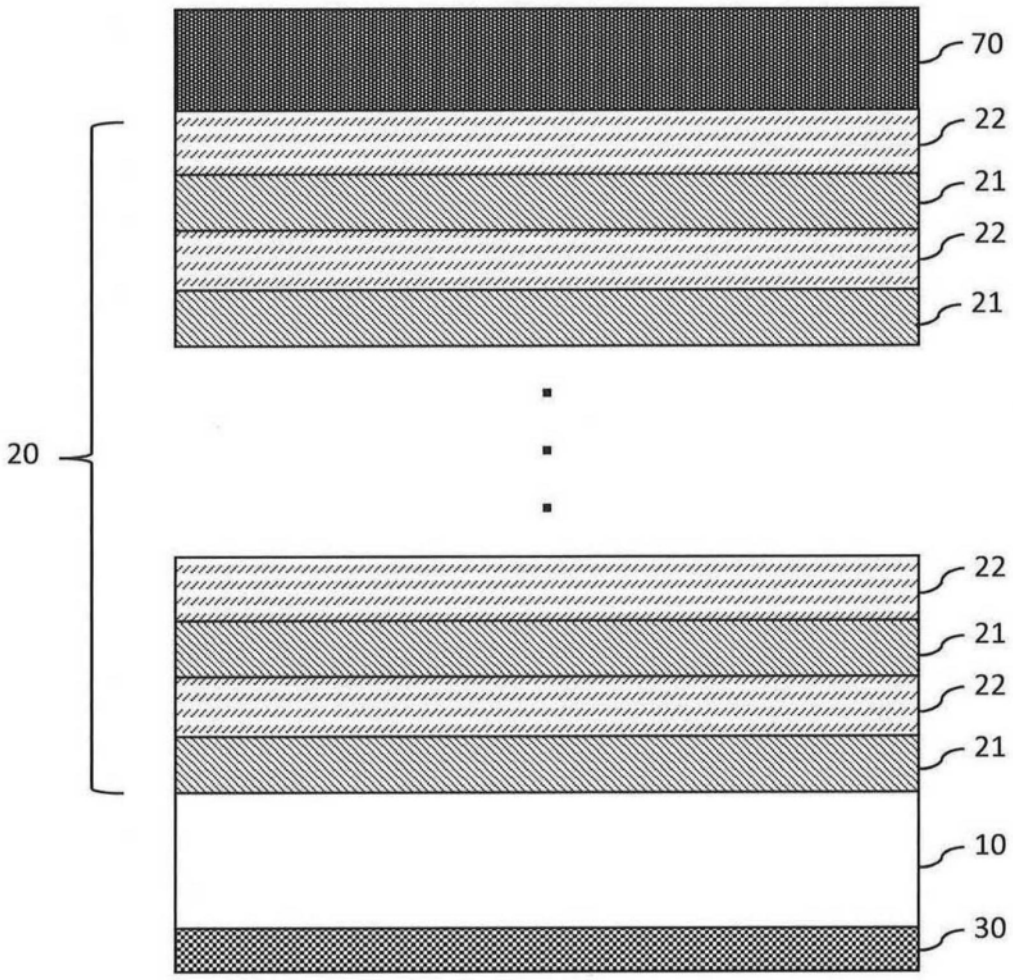


图1

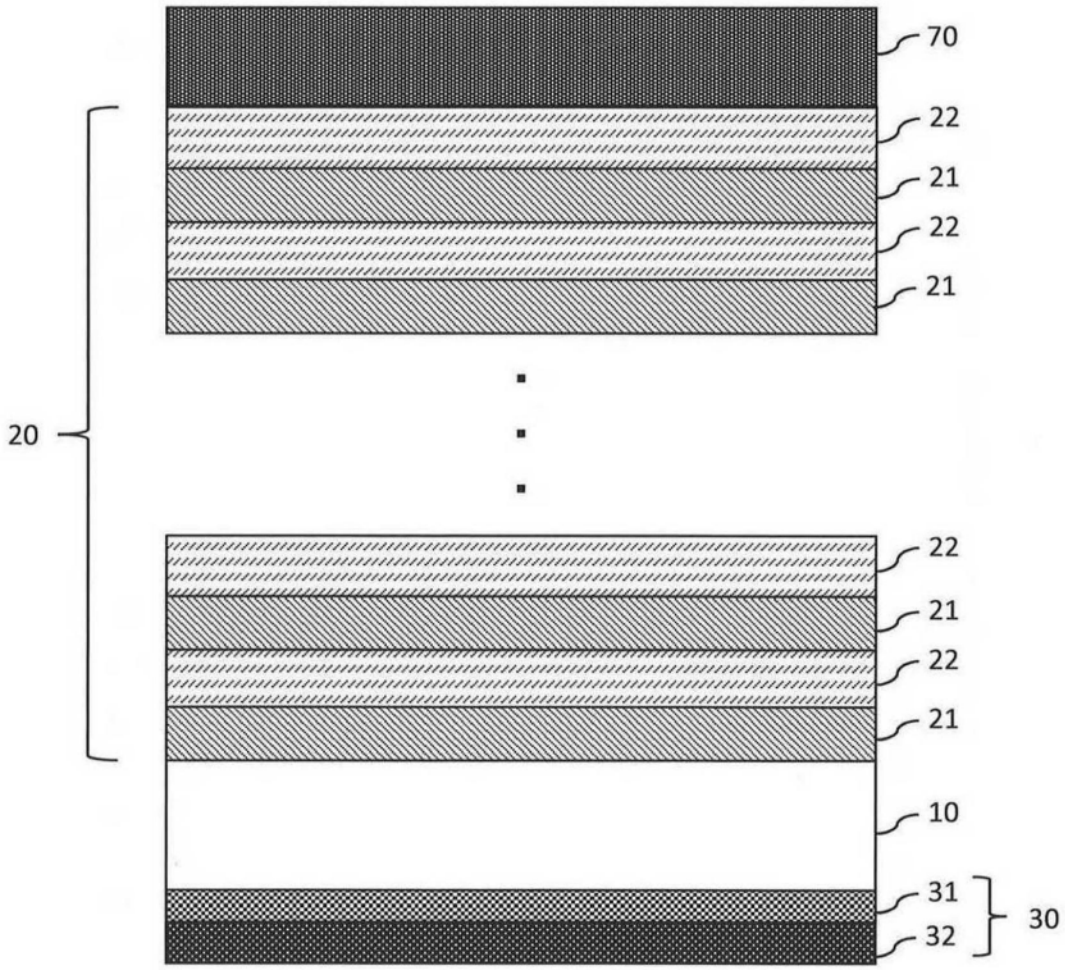


图2

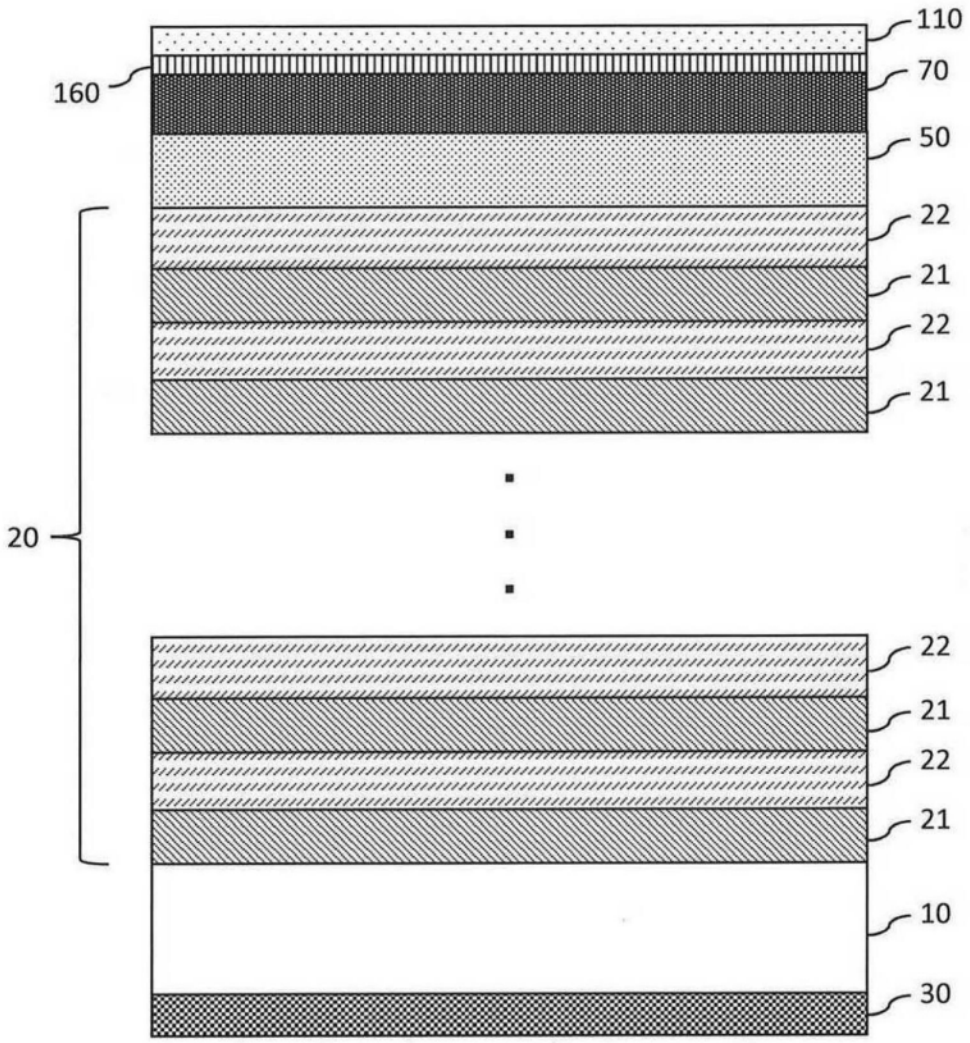


图3

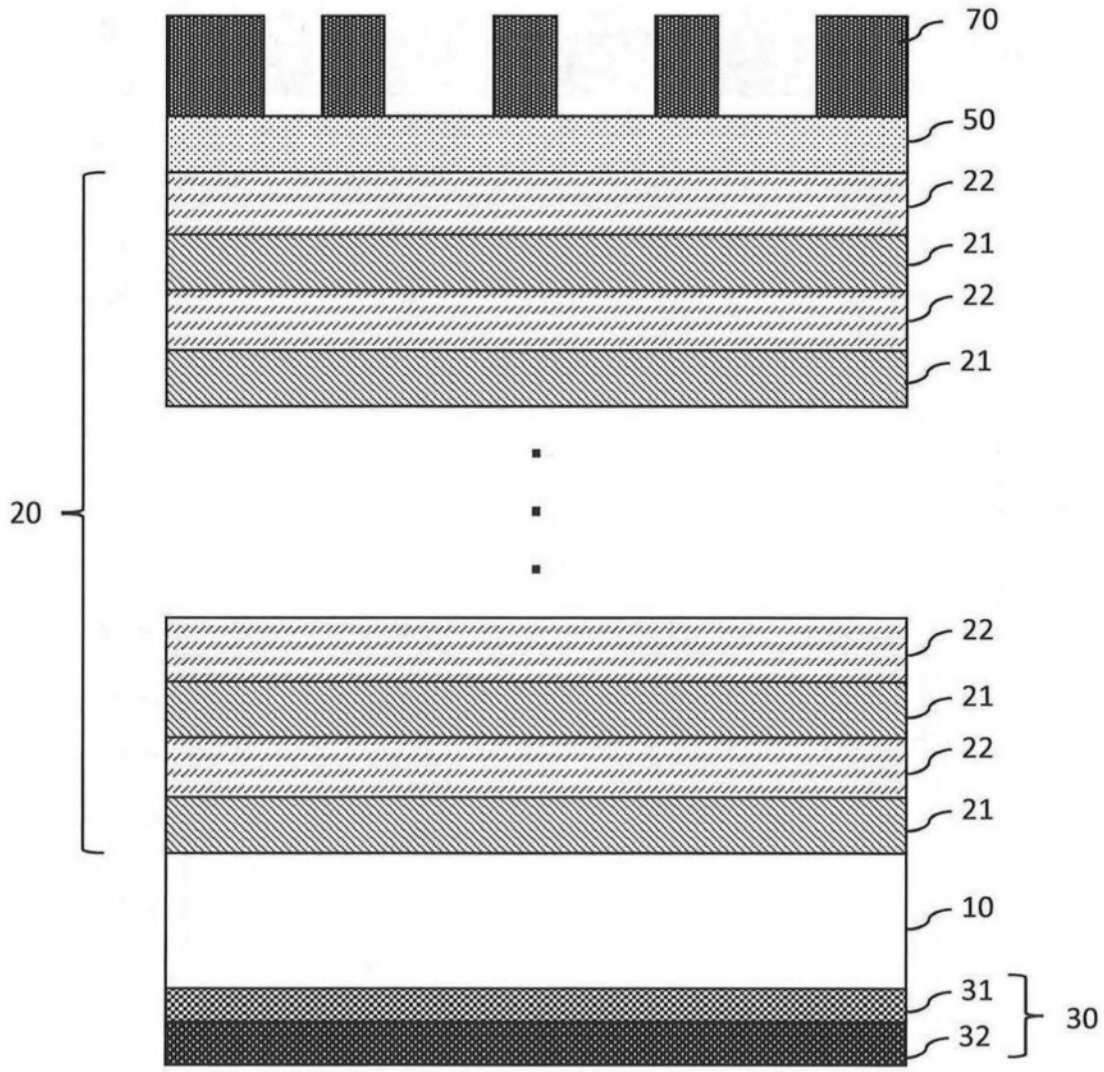


图4

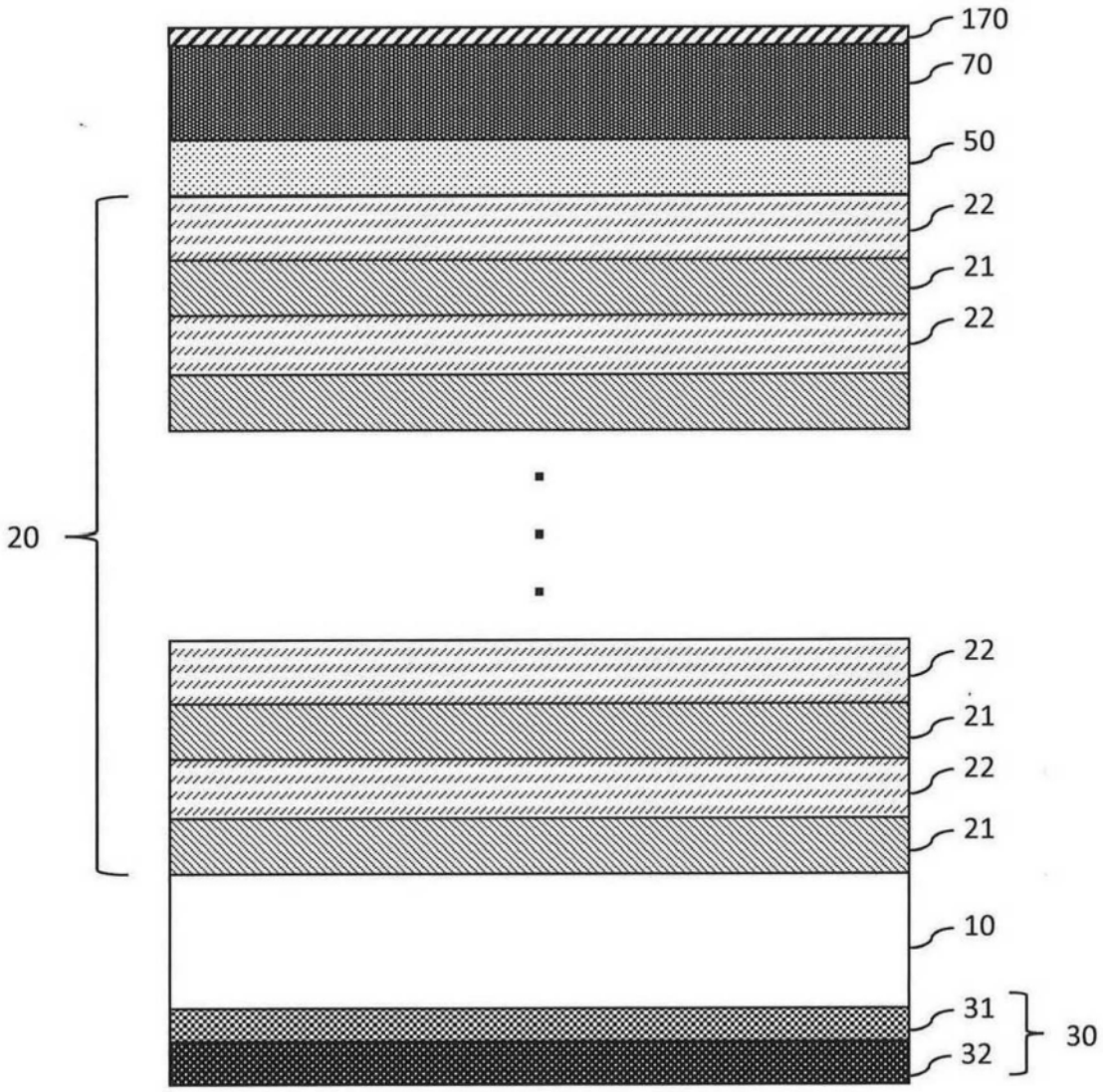


图5