

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年1月14日(14.01.2016)



(10) 国際公開番号

WO 2016/006176 A1

- (51) 国際特許分類:
H02M 1/08 (2006.01)
- (21) 国際出願番号: PCT/JP2015/003134
- (22) 国際出願日: 2015年6月23日(23.06.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-142438 2014年7月10日(10.07.2014) JP
- (71) 出願人: 株式会社デンソー(DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 小宮 健治(KOMIYA, Kenji); 〒4488661 愛知県刈谷市昭和町1丁目1番地株式会社デンソー内 Aichi (JP).
- (74) 代理人: 金 順姫(KIN, Junhi); 〒4600003 愛知県名古屋市中区錦2丁目13番19号 瀧定ビル6階 Aichi (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

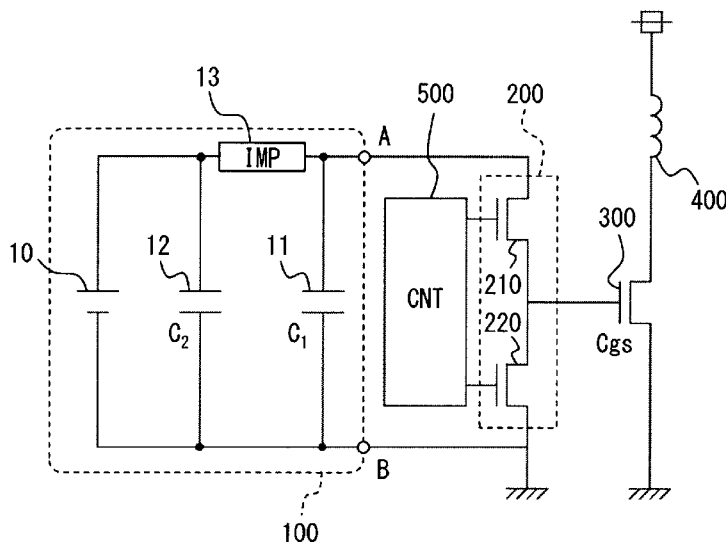
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: DRIVE DEVICE

(54) 発明の名称: 駆動装置

$$\frac{V_{th}}{V_{dr} - V_{th}} C_{gs} < C_1 < 9C_{gs}$$



(57) Abstract: Provided is a drive device that, with a simpler configuration, achieves both increased switching speed and suppression of output current ringing. The drive device supplies voltage to a driver circuit (200) that controls the ON/OFF state of a switching element (300), said drive device comprising: a main power supply (10) connected to the driver circuit; a first capacitor (11) connected parallel to the driver circuit to the main power supply and arranged such that elements other than wiring are not interposed between same and the driver circuit; and an impedance element (13) connected to the main power supply in series with the first capacitor and the driver circuit and arranged such that elements other than wiring are not interposed between same and the first capacitor and driver circuit. The capacitance (C_1) of the first capacitor fulfills a relationship in relation to the gate capacity (C_{gs}) of the switching element and the intermediate potential (V_{dr}) between the driver circuit and the impedance element in a state in which the first capacitor is sufficiently charged.

(57) 要約: より簡素な構成で、スイッチングの高速化と出力電流のリングング抑制を両立する駆動装置を提供する。ス

スイッチング素子(300)のオンオフを制御するドライバ回路(200)に電圧を供給する駆動装置は、ドライバ回路に接続される主電源(10)と、主電源に対して、ドライバ回路に並列に接続され、ドライバ回路との間に配線以外の素子を介することなく配置された第1キャパシタ(11)と、主電源に対して、第1キャパシタおよびドライバ回路と直列に接続され、第1キャパシタおよびドライバ回路との間に配線以外の素子を介することなく配置されたインピーダンス素子(13)と、を備えている。第1キャパシタの静電容量 C_1 は、スイッチング素子のゲート容量 C_{gs} 、および、第1キャパシタが十分充電された状態におけるドライバ回路とインピーダンス素子との間の中間電位 V_{dr} に対して、以下の関係を満たす。

WO 2016/006176 A1

明 細 書

発明の名称： 駆動装置

関連出願の相互参照

[0001] 本出願は、2014年7月10日に出願された日本出願番号2014-142438号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、スイッチング素子を駆動するドライバ回路に電圧を供給する駆動装置に関する。

背景技術

[0003] スwitchング素子を駆動するドライバ回路では、スイッチング損失の低減を目的として、より高速のスイッチングが要求されている。しかしながら、スイッチングを高速化すると、EMI（電磁妨害）ノイズやサージなどの問題が生じる。具体的には、スイッチング素子の出力電流にリングングが発生してしまう。

[0004] これを解消するため、特許文献1では、スイッチング素子の主端子に流れる電流をターンオフする際にゲート電荷を放電するための電流源回路が設けられたゲート駆動回路が提案されている。また、スイッチング素子の主端子の両端電圧の上昇に応じて電流源回路を制御して、ゲート電荷を徐々に放電する電流調整回路が設けられている。これにより、スイッチング素子の製造ばらつきや動作条件などに関わらず、効果的にサージとターンオフ損失の両方を低減できる。

[0005] 一方、特許文献2では、スイッチング素子のオフ直後のゲート電荷の放電経路を2経路にし、その後、ドレイン電圧の低下に伴って自動的に経路を1つに減ずるような駆動回路が提案されている。この駆動回路では、上記機構を構築するために、放電機構を有さない駆動回路に対して2つのMOSFETとひとつのモノステーブルマルチバイブレータ回路を付加している。

先行技術文献

特許文献

[0006] 特許文献1：特開2008-67593号公報

特許文献2：特開2001-45740号公報

発明の概要

[0007] しかしながら、上記2つの特許文献における駆動回路は、放電機構を有さない駆動回路に対して、いずれも比較的大規模な回路を追加している。このため、スイッチング素子の駆動装置全体として回路規模が大きくなるという問題がある。加えて、特別な回路の付加はコストアップにつながってしまう。

[0008] 本開示は、スイッチングの高速化と出力電流のリング抑制を両立する駆動装置を、より簡素な構成で提供することを目的とする。

[0009] 本開示の一態様によれば、駆動装置は、スイッチング素子のオンオフを制御するドライバ回路に電圧を供給するものであって、ドライバ回路に接続される主電源と、主電源に対して、ドライバ回路に並列に接続され、ドライバ回路との間に配線以外の素子を介することなく配置された第1キャパシタと、主電源に対して、第1キャパシタおよびドライバ回路と直列に接続され、第1キャパシタおよびドライバ回路との間に配線以外の素子を介することなく配置されたインピーダンス素子と、を備える。第1キャパシタの静電容量 C_1 は、スイッチング素子のゲート容量 C_{gs} 、および、第1キャパシタが十分充電された状態におけるドライバ回路とインピーダンス素子との間の中間電位 V_{dr} に対して、数式1の関係を満たす。

[0010] [数1]

$$\frac{V_{th}}{V_{dr} - V_{th}} C_{gs} < C_1 < 9C_{gs}$$

スイッチング素子がオフの状態において第1キャパシタに蓄積された電荷は、ドライバ回路がスイッチング素子をオンするための動作を開始すると同時に、スイッチング素子のゲートに注入され始める。一方、ゲートへの電荷注入に伴って減少する第1キャパシタの電荷は、主電源により補填される。

ここで、第1キャパシタと主電源との間には、所定のインピーダンスを有するインピーダンス素子が配置されている。このため、主電源から第1キャパシタへの電荷の移動に遅延が生じる。よって、ドライバ回路とインピーダンス素子との間の中間電位は、ドライバ回路がスイッチング素子をオンするための動作を開始すると同時に減少を開始する。換言すれば、スイッチング素子のゲートに印加される電圧が減少を開始する。

[0011] 以上のように、第1キャパシタおよびインピーダンス素子を有することによって、ドライバ回路がスイッチング素子をオンするための動作を開始すると同時に、ドライバ回路のドライブ能力を低下させるように作用する。したがって、高速スイッチングを必要とするスイッチング素子の駆動回路において、特許文献1および特許文献2のように、電荷の放電に供される比較的大規模な回路を設けることなく、出力電流のリングングを抑制することができる。

[0012] なお、数式1の関係を満たすことにより、スイッチング素子のゲートに印加される電圧について閾値電圧より大きい状態を保つことができる。また、ドライバ回路がスイッチング素子をオンするための動作を開始した直後、ゲート電位がドライバ回路とインピーダンス素子との間の中間電位 V_{dr} に対して、少なくとも10%低下した状態でスイッチング素子を駆動させることができる。したがって、スイッチング素子を駆動できる最低限のゲート電位の印加が可能であって、スイッチング素子のオン時においてドライバ回路におけるドライブ能力の低下させることができる。

図面の簡単な説明

[0013] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。

[図1]第1実施形態に係る駆動装置およびその周辺回路を示す回路図である。

[図2]ドレイン電流およびドライブ電圧の時間変化を示す図である。

発明を実施するための形態

[0014] 以下、本開示の実施の形態を図面に基づいて説明する。なお、以下の各図

相互において、互いに同一もしくは均等である部分に、同一符号を付与する。

[0015] (第1実施形態)

最初に、図1を参照して、本実施形態に係る駆動装置の概略構成について説明する。

[0016] 図1に示すように、この駆動装置100は、ドライバ回路200に電圧を供給し、ひいてはスイッチング素子300のゲートに電圧を印加するための電源装置である。ドライバ回路200は、制御部(CNT)500から入力される制御信号に基づいてスイッチング素子300のオンオフを制御し、負荷400に流れる電流量が制御される。なお、本実施形態におけるスイッチング素子300は、パワーMOSトランジスタを想定している。

[0017] この駆動装置100は、主電源10と、第1キャパシタ11と、第2キャパシタ12と、インピーダンス素子(IMP)13と、を備えている。

[0018] 主電源10は、ドライバ回路200に電圧を供給するものであり、スイッチング素子300のゲートに印加すべき電圧を発生させるための直流電源である。

[0019] 第1キャパシタ11は、主電源10に対してドライバ回路200と並列に接続されている。第1キャパシタ11は、駆動装置100の出力端子である端子Aおよび端子Bの直前に配置されており、第1キャパシタ11の両端とドライバ回路200の両端は配線を除く素子を介することなく接続されている。

[0020] 第2キャパシタ12は、主電源10に対して第1キャパシタ11と並列に接続されている。第2キャパシタ12は、第2キャパシタ12と主電源10との間に介される図示しない素子等に起因する電圧のゆらぎを平滑化するための平滑コンデンサとして作用する。

[0021] インピーダンス素子13は、例えば抵抗器であり、主電源10と第1キャパシタ11との間であって主電源10に対して第1キャパシタ11と直列に接続されている。言い換えれば、インピーダンス素子13に対して、第1キ

ャパシタ 11 とドライバ回路 200 は並列の関係にある。インピーダンス素子 13 は、主電源 10 における正極側に接続されている。なお、上記した第 2 キャパシタ 12 は、主電源 10 に対してインピーダンス素子 13 と並列接続の関係にあり、第 2 キャパシタ 12 とインピーダンス素子 13 との間は配線を除く素子を介していない。

[0022] 本実施形態では、この駆動装置 100 の出力端子のうち、低電位側の端子 B はグランド (GND) とする。また、第 1 キャパシタ 11 が十分に充電された状態における高電位側の端子 A の電位を V_{dr} と示す。 V_{dr} は、主電源 10 の両端の電圧に対して、インピーダンス素子 13 による電圧降下分を差し引いた電位となる。

[0023] ドライバ回路 200 は、オン側スイッチ 210 とオフ側スイッチ 220 とが直列に接続された構成となっており、オン側スイッチ 210 の一端が駆動装置 100 の端子 A に接続され、オフ側スイッチ 220 の一端が端子 B に接続されている。スイッチング素子 300 のゲートは、オン側スイッチ 210 と、オフ側スイッチ 220 の中間点に接続されている。なお、本実施形態におけるオン側スイッチ 210 およびオフ側スイッチ 220 は MOS トランジスタにより構成されている。

[0024] スwitching 素子 300 をオンする場合、制御部 500 がオン側スイッチ 210 をオンし、オフ側スイッチ 220 をオフする旨の制御信号を出力する。これにより、スイッチング素子 300 のゲートには、駆動装置 100 の端子 A と同一の電圧が印加され、スイッチング素子 300 がオンする。一方、スイッチング素子 300 をオフする場合、制御部 500 がオン側スイッチ 210 をオフし、オフ側スイッチ 220 をオンする旨の制御信号を出力する。これにより、スイッチング素子 300 のゲートは、駆動装置 100 の端子 B と同一の GND 電位となり、ゲートに存在する電荷が引きぬかれてスイッチング素子 300 がオフする。

[0025] なお、第 1 キャパシタ 11 の静電容量 C_1 は、スイッチング素子 300 のゲート容量 C_{gs} 、スイッチング素子 300 の閾値電圧 V_{th} 、および、上記

した V_{dr} に対して、数式7の関係を満たしている。

[0026] 次に、図1および図2を参照して、本実施形態に係る駆動装置100の作用効果について説明する。なお、図2は、発明者が回路シミュレーションを実行した結果の概略図である。

[0027] スwitching素子300が、オフの状態が十分長い時間経過した状態から、オンの状態に遷移する場合について説明する。

[0028] スwitching素子300がオフの状態（図2における時刻 t_1 以前）は、上記したように、制御部500によって、オン側スイッチ210がオフの状態とされ、オフ側スイッチ220がオンの状態とされている。この状態では、端子Aの電位（＝ドライブ電圧）は V_{dr} である。すなわち、ドライブ電圧は主電源10の両端の電圧に対して、インピーダンス素子13による電圧降下分を差し引いた電位である。

[0029] 時刻 t_1 において、制御部500はドライバ回路200に対して、switching素子300をオンする旨の制御信号を出力する。これにより、オン側スイッチ210がオンし、オフ側スイッチ220がオフする。従来構成のように、第1キャパシタ11およびインピーダンス素子13が配置されていない構成においては、ドライブ電圧は、図2の点線に示すように、主電源10により規定される一定の電圧となる。このような構成では、switching素子300のゲートに、主電源に規定される電圧が常に印加されるため、ドレイン電流の増加が急峻であり、リングングが発生してしまう。

[0030] 一方、本実施形態では、駆動装置100が第1キャパシタ11およびインピーダンス素子13を有している。時刻 t_1 において、オン側スイッチ210がオンされ、オフ側スイッチ220がオフされると、ゲートにはドライブ電圧として V_{dr} が印加される。その後、第1キャパシタ11に蓄積されていた電荷は、switching素子300のゲートに注入されて減少する。第1キャパシタ11の電荷の減少分は、主電源10あるいは第2キャパシタ12により充填されるが、第1キャパシタ11への電流経路にインピーダンス素子13を介しているため、第1キャパシタ11の放電速度に対して充填速度

を上回る。このため、ドライブ電圧は、時刻 t_1 以降減少していく。そして、時刻 t_2 において、第1キャパシタ11の放電速度が充填速度を下回ると、第1キャパシタ11に電荷が蓄積され始めるため、ドライブ電圧が上昇していく。

[0031] これによれば、時刻 t_1 の時点において、スイッチング素子300のゲートには、主電源10とインピーダンス素子13により規定されるドライブ電圧の最大値を印加することができるので、ドレイン電流の立ち上がり、すなわち di/dt を、従来の構成とほぼ同等にすることができる。換言すれば、高速スイッチングを実現することができる。

[0032] 加えて、上記したように、時刻 t_1 直後からドライブ電圧を低下させることができるので、ドライバ回路200のドライブ能力を一時的に低減させることができ、 di/dt を抑制することができる。したがって、図2の実線に示すように、ドレイン電流のリングングを抑制することができる。

[0033] 次に、第1キャパシタ11の静電容量 C_1 について定量的に説明する。

[0034] ここで、スイッチング素子300のゲート容量を C_{gs} と示し、時刻 t_1 以降のドライブ電圧を $V(t)$ と示す。

[0035] 時刻 t_1 の前後で、電荷の総量は変化しないから、数式4が成り立つ。

[0036] [数4]

$$C_1 V_{dr} = (C_1 + C_{gs}) V(t)$$

そして、 $V(t)$ はスイッチング素子300の閾値電圧 V_{th} よりも常に大きくなくてはならないから、数式4を $V(t)$ について解いて $V(t) > V_{th}$ を適用すると、数式5が成り立つ。

[0037] [数5]

$$C_1 > \frac{V_{th}}{V_{dr} - V_{th}} C_{gs}$$

一方、 $V(t)$ が V_{dr} に対して僅かでも低下すればドライブ能力の低減が見込めるが、例えば、 $V(t)$ が V_{dr} の90%より小さくなるようにするには、数式4を $V(t)$ について解いて $V(t) < 0.9 V_{dr}$ を適用す

ればよく、数式 6 が成り立つ。

[0038] [数6]

$$C_1 < 9C_{gs}$$

以上のことから、第 1 キャパシタ 11 の静電容量 C_1 は、スイッチング素子 300 のゲート容量 C_{gs} 、および、第 1 キャパシタ 11 が十分充電された状態におけるドライバ回路 200 とインピーダンス素子との間の中間電位 V_{dr} に対して、数式 7 の関係を満たすようにすれば、上記した作用効果を奏することができる。

[0039] [数7]

$$\frac{V_{th}}{V_{dr} - V_{th}} C_{gs} < C_1 < 9C_{gs}$$

次に、インピーダンス素子 13 のインピーダンスについて定量的に説明する。

[0040] なお、本実施形態では、インピーダンス素子 13 が抵抗値 R の抵抗器である場合について説明する。なお、以下の説明では、静電容量の単位は F 、抵抗値の単位は Ω 、周波数の単位は Hz である。

[0041] まず、抵抗値 R の下限について検討する。上記した作用効果を発揮するためには、ドレイン電流の立ち上がりの過渡期において、ドライバ回路 200 のドライブ能力を抑制する必要がある。ドライブ能力の低下は第 1 キャパシタ 11 の電荷が静電容量 C_1 に規定される電荷量に達していないことによって実現できる。換言すれば、ドレイン電流の立ち上がり開始から完了までの時間であるスイッチング時間に対して、第 1 キャパシタ 11 の充電時間が長くなければならない。

[0042] 第 1 キャパシタ 11 の充電時間は、充電時定数 ($= C_1 R$) の e 倍程度である。ここで、 e はネイピア数である。よって、スイッチング時間の最小値が $10 ns$ であると仮定すれば、 $e C_1 R > 10 \times 10^{-9}$ であり、これを整理すると数式 8 が成り立つ。

[0043]

[数8]

$$R > \frac{1}{eC_1} \times 10^{-8}$$

次いで、抵抗値Rの上限について検討する。スイッチング素子300は所定の周波数で周期的にオンオフするが、これはドライバ回路200におけるオン側スイッチ210のオンオフと同期している。ドライブ電圧は、オン側スイッチ210がオンからオフに遷移した後V_{d r}に対して低下を開始するが、オン側スイッチ210が再びオンに遷移するまでにV_{d r}まで復帰していなければならない。

[0044] オン側スイッチ210がオンからオフに遷移した後、再びオンに遷移するまでの時間は、スイッチング素子300の駆動周波数であるキャリア周波数fとデューティ比Dとを用いて(1-D)/fと表すことができるから、第1キャパシタ11の充電時間(=eC₁R)との関係は数式9のようになる。

[0045] [数9]

$$R < \frac{1}{eC_1} \frac{1-D}{f}$$

以上のことから、インピーダンス素子13の抵抗値R[Ω]は、第1キャパシタ11の静電容量C₁[F]、キャリア周波数f[Hz]、およびデューティ比Dに対して、数式10の関係を満たすように設定することが好ましい。

[0046] [数10]

$$\frac{1}{eC_1} \times 10^{-8} < R < \frac{1}{eC_1} \frac{1-D}{f}$$

(変形例)

なお、インピーダンス素子13は、抵抗器のほか、例えば自己インダクタンスLのコイルなどを採用してもよい。以下の説明では、静電容量の単位はF、自己インダクタンスの単位はH、周波数の単位はHzである。また、eはネイピア数であり、πは円周率である。

[0047] まず、自己インダクタンス L の下限について検討する。上記した第1実施形態に対して、第1キャパシタ11の充電時定数 $C_1 R$ を、 $2\pi(C_1 L)^{1/2}$ に置換すればよい。すなわち、自己インダクタンス L は、数式11を満たすことが好ましい。

[0048] [数11]

$$L > \frac{1}{(2\pi e)^2 C_1} \times 10^{-16}$$

次いで、自己インダクタンス L の上限について検討する。上限についても、上記した第1実施形態に対して、第1キャパシタ11の充電時定数 $C_1 R$ を、 $2\pi(C_1 L)^{1/2}$ に置換すればよい。すなわち、自己インダクタンス L は、数式11を満たすことが好ましい。

[0049] [数12]

$$L < \frac{1}{(2\pi e)^2 C_1} \left(\frac{1-D}{f} \right)^2$$

以上のことから、インピーダンス素子13の自己インダクタンス $[H]$ は、第1キャパシタ11の静電容量 $C_1 [F]$ 、キャリア周波数 $f [Hz]$ 、およびデューティ比 D に対して、数式13の関係を満たすように設定することが好ましい。

[0050] [数13]

$$\frac{1}{(2\pi e)^2 C_1} \times 10^{-16} < L < \frac{1}{(2\pi e)^2 C_1} \left(\frac{1-D}{f} \right)^2$$

(その他の実施形態)

以上、本開示の一実施形態について説明したが、本開示は上記した実施形態になんら制限されることなく、本開示の主旨を逸脱しない範囲において、種々変形して実施することが可能である。

[0051] 上記した実施形態では、第1キャパシタ11の静電容量 C_1 が数式7を満たすことが好適であることを示した。ここで、ドライブ電圧 $V(t) > V_{th}$ を満たしても、 $V(t)$ が V_{th} 近傍の値をとる場合には、ドレイン電流の

立ち上がり、すなわち $d i / d t$ が小さくなりすぎてスイッチング損失が大幅に悪化する場合がある。また、 $V(t)$ の V_{dr} に対する低下率も、90%よりもさらに小さい50%程度とすると、さらなるリングング抑制効果が期待できる。すなわち、静電容量 C_1 は数式14を満たすことが好ましい。

[0052] [数14]

$$\frac{V_{th} + V_0}{V_{dr} - V_{th}} C_{gs} < C_1 < 5C_{gs}$$

ここで、 V_0 は $1 < V_0 < 20$ を満たす定数である。なお、静電容量 C_1 が $C_1 < 3C_{gs}$ を満たすようにすれば、さらなるリングング抑制効果を期待できる。

[0053] また、上記した実施形態では、抵抗値 R の下限について、抵抗値 R が数式8を満たすことが好適であることを示した。これは、スイッチング時間の最小値を 10 ns と仮定した場合であり、スイッチング時間が 10 ns よりも長いスイッチング素子300に対しては、十分な充電時間を確保できない場合がある。また、抵抗値 R の上限について、抵抗値 R が数式9を満たすことが好適であることを示した。これは、オン側スイッチ210がオンからオフに遷移した後、再びオンに遷移するまでの時間 $(1 - D) / f$ に対して、第1キャパシタ11の充電時間 $(= e C_1 R)$ が小さいことを示すものである。しかしながら、 $(1 - D) / f \div e C_1 R$ の条件では、充電後の第1キャパシタ11の両端電圧が安定しない場合がある。よって、例えば、スイッチング時間が $10\text{ }\mu\text{s}$ よりも長いスイッチング素子300に対しても有効であり、且つ、第1キャパシタ11の両端電圧の十分に安定させるために、数式15を満たすことが好ましい。

[0054] [数15]

$$\frac{1}{eC_1} \times 10^{-6} < R < \frac{1}{eC_1} \frac{1 - D}{f} \times 0.1$$

また、上記した実施形態およびその変形例において、駆動装置100が第2キャパシタ12を有する構成について示したが、第2キャパシタ12が配

置されていない構成であっても上記の作用効果を奏することができる。ただし、第2キャパシタ12は、主電源10と第2キャパシタ12との間に構成される任意の回路において発生する電圧のゆらぎを平滑化するものであるから、第2キャパシタ12を有していることが好ましい。

[0055] また、上記した実施形態およびその変形例において、ドライバ回路200を、MOSトランジスタ2つで構成する例について示したが、駆動装置100はこの例以外のドライバ回路にも適用することができる。

[0056] また、上記した実施形態およびその変形例において、スイッチング素子300の一例としてパワーMOSトランジスタの例について示した。しかしながら、この例に限定されるものではなく、例えば絶縁ゲートバイポーラトランジスタ（IGBT）に対しても、駆動装置100を適用することができる。また、例えば、GaN系の高電子移動度トランジスタ（HEMT）や、SiC系のMOSFETにも適用することができる。

[0057] 本開示は、実施形態に準拠して記述されたが、本開示は当該実施形態や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらに一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本開示の範疇や思想範囲に入るものである。

請求の範囲

- [請求項1] スイッチング素子（300）のオンオフを制御するドライバ回路（200）に電圧を供給する駆動装置であって、
- 前記ドライバ回路に接続される主電源（10）と、
- 前記主電源に対して、前記ドライバ回路に並列に接続され、前記ドライバ回路との間に配線以外の素子を介することなく配置された第1キャパシタ（11）と、
- 前記主電源に対して、前記第1キャパシタおよび前記ドライバ回路と直列に接続され、前記第1キャパシタおよび前記ドライバ回路との間に配線以外の素子を介することなく配置されたインピーダンス素子（13）と、を備え、
- 前記第1キャパシタの静電容量 C_1 は、前記スイッチング素子のゲート容量 C_{gs} 、および、前記第1キャパシタが充分充電された状態における前記ドライバ回路と前記インピーダンス素子との間の中間電位 V_{dr} 、および、前記スイッチング素子の閾値電圧 V_{th} に対して、数式1の関係を満たす駆動装置。

[数1]

$$\frac{V_{th}}{V_{dr} - V_{th}} C_{gs} < C_1 < 9C_{gs}$$

- [請求項2] 前記インピーダンス素子は、抵抗器である請求項1に記載の駆動装置。

- [請求項3] 前記抵抗器の抵抗値 R [Ω] は、前記第1キャパシタの静電容量 C_1 [F]、キャリア周波数 f [Hz]、デューティ比 D 、およびネイピア数 e に対して、数式2の関係を満たす請求項2に記載の駆動装置。

[数2]

$$\frac{1}{eC_1} \times 10^{-8} < R < \frac{1}{eC_1} \frac{1-D}{f}$$

[請求項4] 前記インピーダンス素子は、コイルである請求項1に記載の駆動装置。

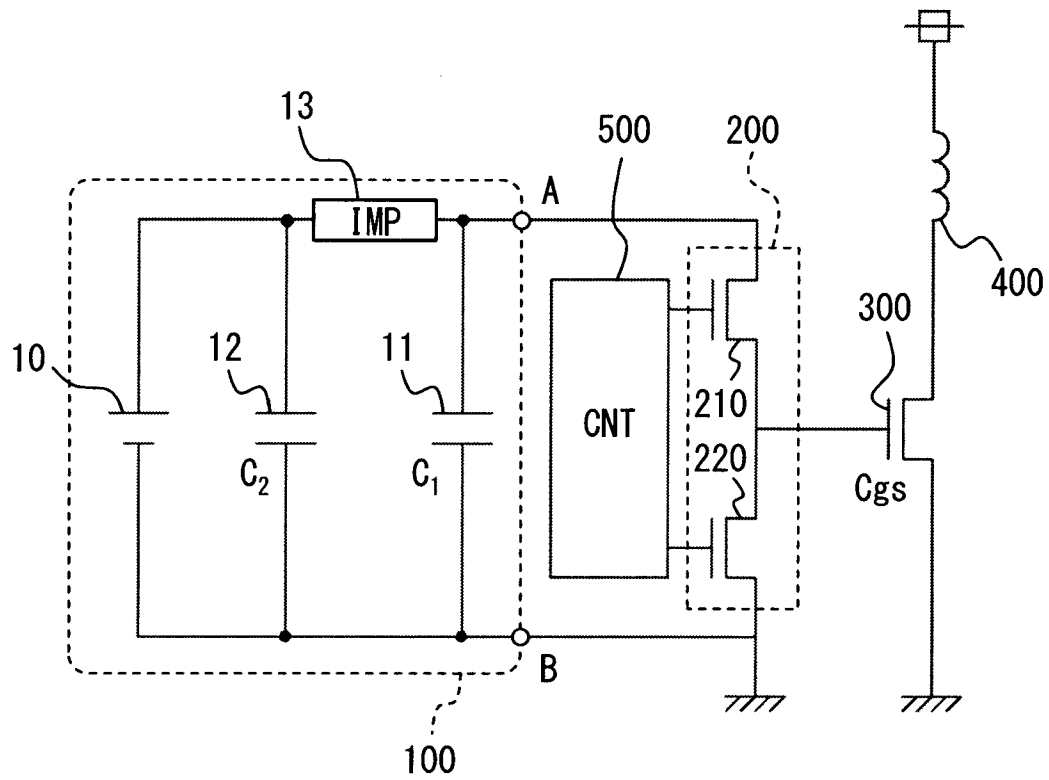
[請求項5] 前記コイルの自己インダクタンス L [H] は、前記第1キャパシタの静電容量 C_1 [F]、キャリア周波数 f [Hz]、およびデューティ比 D に対して、数式3の関係を満たす請求項4に記載の駆動装置。

[数3]

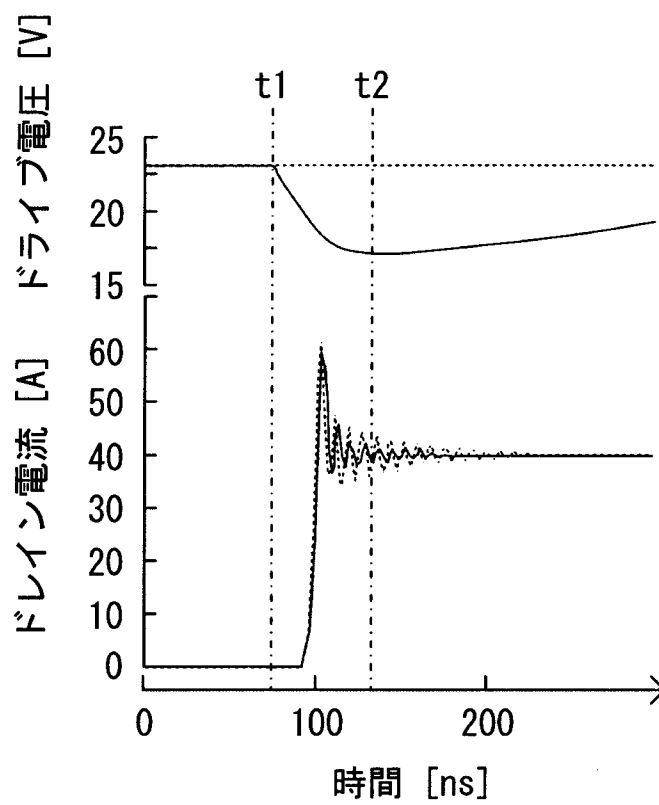
$$\frac{1}{(2\pi e)^2 C_1} \times 10^{-16} < L < \frac{1}{(2\pi e)^2 C_1} \left(\frac{1-D}{f} \right)^2$$

[請求項6] 前記主電源に対して、前記インピーダンス素子と並列に接続され、前記インピーダンス素子との間に配線以外の素子を介することなく配置された第2キャパシタ（12）を有する請求項1～5のいずれか1項に記載の駆動装置。

[図1]



[図2]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/003134

A. CLASSIFICATION OF SUBJECT MATTER

H02M1/08 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2007-174134 A (Toyo Electric Mfg. Co., Ltd.), 05 July 2007 (05.07.2007), paragraphs [0015] to [0019]; fig. 1 (Family: none)	1-2 4, 6 3, 5
Y	JP 2007-505544 A (Koninklijke Philips Electronics N.V.), 08 March 2007 (08.03.2007), paragraphs [0019] to [0022]; fig. 1 & US 2006/0290388 A1 & WO 2005/025065 A1	4, 6
A	JP 2013-62965 A (Sanken Electric Co., Ltd.), 04 April 2013 (04.04.2013), entire text; all drawings (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
01 September 2015 (01.09.15)

Date of mailing of the international search report
08 September 2015 (08.09.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/003134

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-333643 A (Toyota Motor Corp.), 07 December 2006 (07.12.2006), entire text; all drawings (Family: none)	1-6

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02M1/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02M1/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2007-174134 A（東洋電機製造株式会社）2007.07.05, 段落0015-0019、図1（ファミリーなし）	1-2 4,6 3,5
Y	JP 2007-505544 A（コニンクリュケ フィリップス エレクトロニクス エヌ. ブイ.）2007.03.08, 段落0019-0022、図1 & US 2006/0290388 A1 & WO 2005/025065 A1	4,6

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 1 . 0 9 . 2 0 1 5

国際調査報告の発送日

0 8 . 0 9 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

▲桑▼原 恭雄

3 V

4 4 8 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 5 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-62965 A (サンケン電気株式会社) 2013. 04. 04, 全文、全図 (ファミリーなし)	1-6
A	JP 2006-333643 A (トヨタ自動車株式会社) 2006. 12. 07, 全文、全 図 (ファミリーなし)	1-6