Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 802947

(61) Дополнительное к авт. свид-ву –

(22) Заявлено 20.06.77 (21) 2500223/24-07

с присоединением заявки № –

(23) Приоритет –

Опубликовано 07.02.81. Бюллетень № 5

Дата опубликования описания 09.02.81

(51) М. Кл.^{3} G 05 F 1/56

(53) УДК 621.316.722.1 (088.8)

(72) Автор изобретения Л. Н. Федоров

(71) Заявитель –

(54) СТАБИЛИЗАТОР НАПРЯЖЕНИЯ ПОСТОЯННОГО ТОКА

1

Изобретение относится к электротехнике и может быть использовано для питания радиоэлектронной аппаратуры.

Известны стабилизаторы напряжения постоянного тока, содержащие составной регулирующий транзистор, источник опорного напряжения на стабилитроне и стабилизаторе тока [1].

Недостатками известного стабилизатора являются высокое выходное сопротивление, низкие КПД и коэффициенты стабилизации, отсутствие регулировки выходного напряжения.

Известен также стабилизатор напряжения постоянного тока, содержащий выходной согласующий и входной регулирующий транзисторы с разным типом проводимости, датчик тока нагрузки, источник опорного напряжения в виде последовательно соединенных стабилизатора тока и датчика опорного напряжения, точка соединения которых подключена к базе входного транзистора [2].

Недостатками известного стабилизатора являются недостаточно низкое выходное сопротивление, малый КПД, повышенная мощность рассеяния на выходном транзисторе, отсутствие регулировки выходного напряжения.

2

Целью изобретения являются уменьшение выходного сопротивления стабилизатора, повышение его КПД, обеспечение регулировки выходного напряжения.

Это достигается тем, что в стабилизаторе напряжения эмиттеры входного и выходного транзисторов подключены к выходному выводу, коллектор выходного транзистора соединен с входным выводом для подключения основного источника питания и с эмиттером согласующего транзистора другого типа проводимости через датчик тока нагрузки, выход которого соединен с базой согласующего транзистора и коллектором входного транзисторов, база выходного транзистора соединена с коллектором согласующего транзистора непосредственно, а с общим выводом – через дополнительно введенный делитель напряжения, средняя точка которого соединена с другим датчиком опорного напряжения. Кроме того, датчик опорного напряжения выполнен в виде регулирующего резистора, а другой вывод стабилизатора тока подключен к входному

выводу для подключения дополнительного источника питания, а эмиттер транзистора стабилизатора тока через компенсирующий резистор соединен с выходным выводом.

Принципиальная схема стабилизатора представлена на чертеже.

Стабилизатор содержит выходной 1, согласующий 2 и входной 3 регулирующие транзисторы, датчик 4 тока нагрузки, датчик 5 опорного напряжения, стабилизатор 6 тока, делитель 7 напряжения, компенсирующий резистор 8. Транзисторы 1 и 3 одного типа проводимости эмиттерами подключены к выходному выводу, транзистор 1 подключен коллектором к фильтру 9 основного выпрямителя 10 и к эмиттеру транзистора 2 другого типа проводимости через датчик 4 в виде резисторного делителя напряжения, средняя точка которого соединена с базой транзистора 2 и коллектором транзистора 3. Коллектор транзистора 2 соединен с базой транзистора 1 непосредственно, а с общим выводом через делитель 7, средний вывод которого соединен с выводом датчика 5 в виде регулируемого резистора, другой вывод которого соединен с базой транзистора 3 и с коллектором транзистора стабилизатора 6, эмиттер которого через измерительный резистор подключен к дополнительному выпрямителю 11 повышенного напряжения, а через компенсирующий резистор 8 к выходному выводу.

Для обеспечения стабильности выходного напряжения при работе в режиме холостого кода необходимо в стабилизатор ввести внутреннюю подгрузку 12 в виде регулируемого резистора, движок которого спаривается с движком резистора датчика 5, осуществляющим регулировку выходного напряжения.

Резистор 8 используется для устранения изменений выходного напряжения при изменении напряжения питания.

Стабилизатор работает следующим образом.

При уменьшении сопротивления нагрузки увеличиваются соответственно токи коллекторов транзисторов 3, 2 и 1. Увеличение тока коллектора транзистора 1 приводит к увеличению напряжения на датчике 4, и следовательно, на входе транзистора 2, что приводит к дополнительному увеличению тока коллектора транзистора 2, напряжения на делителе 7, и следовательно, на входе транзисторов 1 и 3, вызывая дополнительное увеличение тока коллектора транзистора 1 до величины, при котором выходное напряжение остается неизменным.

Регулировкой коэффициентов передачи делителей 7 и датчика 4 добиваются постоянства выходного напряжения при изменении тока нагрузки. В связи с тем, что напряжение на переходе база-эмиттер транзистора 1 изменяется нелинейно, а на датчике 4 изменяется пропорционально току нагрузки, то регулировкой коэффициента передачи делителя датчика 4 обеспечивается постоянство выходного напряжения при малых токах нагрузки, а делителем 7 - при больших токах нагрузки.

Для устранения бросков напряжения при переключениях питающего напряжения и повышения устойчивости работы целесообразно базы транзисторов 1 и 3 через конденсаторы подключить к общему выводу стабилизатора.

Включение датчика 4 в цепь коллектора транзистора 1 позволяет снизить минимальное значение напряжения на регулирующих транзисторах и мощность потерь на них и тем самым повысить КПД стабилизатора.

Выполнение датчика 5 в виде регулируемого резистора позволяет обеспечить регулировку выходного напряжения практически от нуля.

Применение в стабилизаторе двух положительных обратных связей по току и напряжению позволяет обеспечить низкое выходное сопротивление стабилизатора в широкой области изменения тока нагрузки.

Формула изобретения

1. Стабилизатор напряжения постоянного тока, содержащий выходной, согласующий и входной регулирующие транзисторы с разным типом проводимости, датчик тока нагрузки, источник опорного напряжения в виде последовательно соединенных стабилизатора тока и датчика опорного напряжения, точка соединения которых подключена к базе входного транзистора, о т л и ч а ю щ и й с я тем, что, с целью повышения КПД, уменьшения выходного сопротивления стабилизатора, обеспечения регулировки выходного напряжения, эмиттеры входного и выходного транзисторов подключены к выходному выводу, коллектор выходного транзистора соединен с входным выводом для подключения основного источника питания и с эмиттером согласующего транзистора другого типа проводимости через датчик тока нагрузки, выход которого соединен с базой согласующего и коллектором входного транзисторов, база выходного транзистора соединена с коллектором согласующего транзистора непосредственно, а с общим выводом - через дополнительно введенный делитель напряжения, средняя точка которого соединена с другим выводом датчика опорного напряжения,

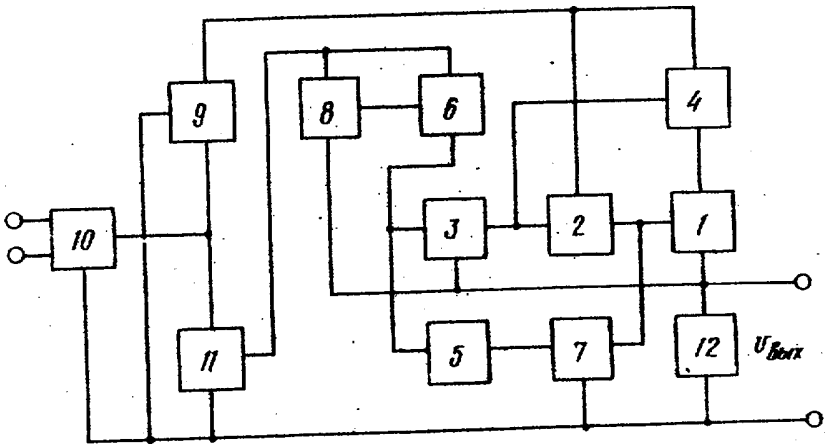
2. Стабилизатор по п. 1, о т л и ч а ю щ и й с я тем, что датчик опорного напряжения выполнен в виде регулируемого резистора.

3. Стабилизатор по пп. 1 и 2, о т л и ч а ю щ и й с я тем, что другой вывод стабилизатора тока подключен к входному выводу для подключения дополнительного источника питания, а эмиттер транзистора стабилизатора тока через компенсирующий резистор соединен с выходным выводом.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 431503, кл. G 05 F 1/56, 1974.

2. Авторское свидетельство СССР № 502378, кл. G 05 F 1/56, 1976.



Составитель В. Есин
Редактор Г. Петрова Техред М.Рейвес Корректор Г.Решетник
Заказ 10619/61 Тираж 951 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4