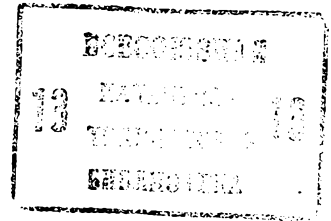




3(5) Н 04 L 7/04

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3307964/18-09

(22) 17.06.81

(46) 23.08.84. Бюл. № 31

(72) В.А. Алеев, А.А. Чудов

и Ю.М. Кондратьев

(53) 621.394.662(088.8)

(56) 1. Авторское свидетельство СССР
№ 537452, кл. Н 04 L 7/04, 1974.

2. Авторское свидетельство СССР
№ 630136, кл. Н 04 L 7/04, 1975

(прототип).

(54) (57) УСТРОЙСТВО ДЛЯ СИНХРОНИЗАЦИИ АСИНХРОННЫХ ИМПУЛЬСОВ ЗАПИСИ И СЧИТЫВАНИЯ ИНФОРМАЦИИ, содержащее генератор опорных импульсов, выход которого подключен к счетному входу двухразрядного регистра, выходы разрядов которого подключены соответственно к первым входам первого и второго элементов И, выходы которых подключены к входам элемента ИЛИ, первый триггер, вход установки "1" которого является входом сигнала считывания, инвертор, выход которого подключен к второму входу первого элемента И, первый блок элементов совпадения, первые входы которого объединены и являются входом информационного сигнала, а выходы первого блока элементов совпадения подключены к соответствующим входам блока элемен-

тов памяти, отличающееся тем, что, с целью повышения точности синхронизации путем исключения возможности совпадения во времени процессов записи и считывания информации, введены второй триггер, дополнительный двухразрядный регистр и второй блок элементов совпадения, при этом выход первого триггера подключен к управляющему входу двухразрядного регистра, выход второго разряда которого подключен к входу установки "0" первого триггера, выход второго триггера подключен к управляющему входу дополнительного двухразрядного регистра, к счетному входу которого подключен выход генератора опорных импульсов, выход первого разряда дополнительного двухразрядного регистра подключен к входу инвертора и к второму входу первого блока элементов совпадения, а выход второго разряда - к второму входу второго элемента И и к входу установки "0" второго триггера, выход установки "1" которого является входом сигнала записи, выходы блока элементов памяти подключены к соответствующим входам второго блока элементов совпадения, к одному из входов которого подключен выход элемента ИЛИ.

Изобретение относится к радиотехнике и вычислительной технике и может быть использовано в системах обмена данными для обеспечения синхронизации асинхронных импульсов записи и считывания информации.

Известно устройство для синхронизации асинхронных импульсов записи и считывания информации, содержащее последовательно соединенные генератор сигналов считывания и триггер, прямой и инверсный выходы которого через первый и второй элементы совпадения подключены соответственно к другим входам элемента ИЛИ и инвертора, последовательно соединенные блок выделения тактовых импульсов, распределитель сигналов записи, блок элементов совпадения и блок элементов памяти, другие входы которого подключены к выходам распределителя сигналов считывания, первый и второй элементы И, первые объединенные входы которых подключены к выходу первого разряда распределителя сигналов считывания, вторые входы первого и второго элементов И - соответственно к прямому и инверсному входам триггера, а третьи входы первого и второго элементов И - соответственно к прямому и инверсному выходам счетчика импульсов, первый и второй управляющие входы которого подключены к выходам первого и второго элементов И, а счетный вход счетчика импульсов - к выходу генератора сигналов считывания, выходы первого, второго и последнего разрядов распределителя сигналов записи подсоединены соответственно к вторым входам второго и первого элементов совпадения и входу установки "0" триггера, а объединенные вторые входы блока элементов совпадения и блока выделения тактовых импульсов являются входом устройства [1].

Недостатком данного устройства является низкая точность синхронизации.

Наиболее близким техническим решением к изобретению является устройство для синхронизации асинхронных импульсов записи и считывания информации, содержащее генератор опорных импульсов, выход которого подключен к счетному входу двухразрядного регистра, выходы разрядов которого подключены соответственно к первым входам первого и второго элементов И,

выходы которых подключены к входам элемента ИЛИ, первый триггер, вход установки "1" которого является входом сигнала считывания, инвертор, выход которого подключен к второму входу первого элемента И, первый блок элементов совпадения, первые входы которого объединены и являются входом информационного сигнала, а выходы первого блока элементов совпадения подключены к соответствующим входам блока элементов памяти, выход генератора одиночных импульсов подсоединен к управляющему входу двухразрядного регистра и входу установки "0" первого триггера, вход инвертора и опорный вход генератора одиночных импульсов подключены к выходу генератора опорных импульсов, выход инвертора подсоединен к второму входу второго элемента И, третьи входы первого и второго элементов И подключены соответственно к инверсному и прямому выходам первого триггера, выход элемента ИЛИ подсоединен к счетному входу распределителя сигналов записи, выходы которого подсоединены к соответствующим вторым входам первого блока элементов совпадения, а выходы распределителя сигналов считывания - к соответствующим вторым входам блока элементов памяти, счетный вход распределителя сигналов считывания подключен к входу установки "1" первого триггера, причем сигнальный вход генератора одиночных импульсов является входом сигнала записи, а выходы блока элементов памяти - выходами устройства [2].

Недостатком известного устройства является низкая точность синхронизации из-за возможности совпадения во времени процессов записи и считывания информации.

Цель изобретения - повышение точности синхронизации путем исключения возможности совпадения во времени процессов записи и считывания информации.

Для достижения цели в устройство для синхронизации асинхронных импульсов записи и считывания информации, содержащее генератор опорных импульсов, выход которого подключен к счетному входу двухразрядного регистра, выходы разрядов которого подключены соответственно к первым входам первого и второго элементов И, выходы которых подключены к входам элемента

ИЛИ, первый триггер, вход установки "1" которого является входом сигнала считывания, инвертор, выход которого подключен к второму входу первого элемента И, первый блок элементов совпадения, первые входы которого объединены и являются входом информационного сигнала, а выходы первого блока элементов совпадения подключены к соответствующим входам блока элементов памяти, введены второй триггер, дополнительный двухразрядный регистр и второй блок элементов совпадения, при этом выход первого триггера подключен к управляющему входу двухразрядного регистра, выход второго разряда которого подключен к входу установки "0" первого триггера, выход второго триггера подключен к управляющему входу дополнительного двухразрядного регистра, к счетному входу которого подключен выход генератора опорных импульсов, выход первого разряда дополнительного двухразрядного регистра подключен к входу инвертора и к второму входу первого блока элементов совпадения, а выход второго разряда - к второму входу второго элемента И и к входу установки "0" второго триггера, вход установки "1" которого является входом сигнала записи, выходы блока элементов памяти подключены к соответствующим входам второго блока элементов совпадения, к одному из входов которого подключен выход элемента ИЛИ.

На чертеже представлена структурная электрическая схема устройства для синхронизации асинхронных импульсов записи и считывания информации.

Устройство содержит генератор 1 опорных импульсов, первый 2 и второй 3 триггеры, двухразрядный регистр 4, дополнительный двухразрядный регистр 5, инвертор 6, первый 7 и второй 8 элементы И, элемент ИЛИ 9, первый блок 10 элементов совпадения, блок 11 элементов памяти и второй блок 12 элементов совпадения.

Устройство для синхронизации асинхронных импульсов записи и считывания информации работает следующим образом.

В начальный момент производится установка первого 2 и второго 3 триггеров в нулевое состояние (цепи установки не показаны). На выходы сиг-

налов записи и считывания поступают соответственно импульсы записи и считывания информации, асинхронные с импульсами опорной частоты. Передними фронтами этих импульсов первый 2 и второй 3 триггеры устанавливаются в единичное состояние и разрешают двухразрядному регистру 4 и дополнительному двухразрядному регистру 5 счет опорных импульсов. Если передние фронты импульсов записи и считывания не совпадают во времени, то запись информации с выходов первого блока 10 элементов совпадения в блок 11 элементов памяти осуществляется после установки второго триггера 3 в единичное состояние в момент прихода в дополнительный двухразрядный регистр 5 первого импульса опорной частоты и установки первого триггера дополнительного двухразрядного регистра 5 в единичное состояние.

Считывание информации с выходов второго блока 12 элементов совпадения осуществляется после установки первого триггера 2 в единичное состояние в момент прихода в двухразрядный регистр 4 первого импульса опорной частоты и установки первого триггера двухразрядного регистра 4 в единичное состояние. При этом первый триггер дополнительного двухразрядного регистра 5 находится в нулевом состоянии.

Установка первого 2 и второго 3 триггеров в нулевое состояние осуществляется после подсчета двухразрядным регистром 4 и дополнительным двухразрядным регистром 5 двух импульсов опорной частоты.

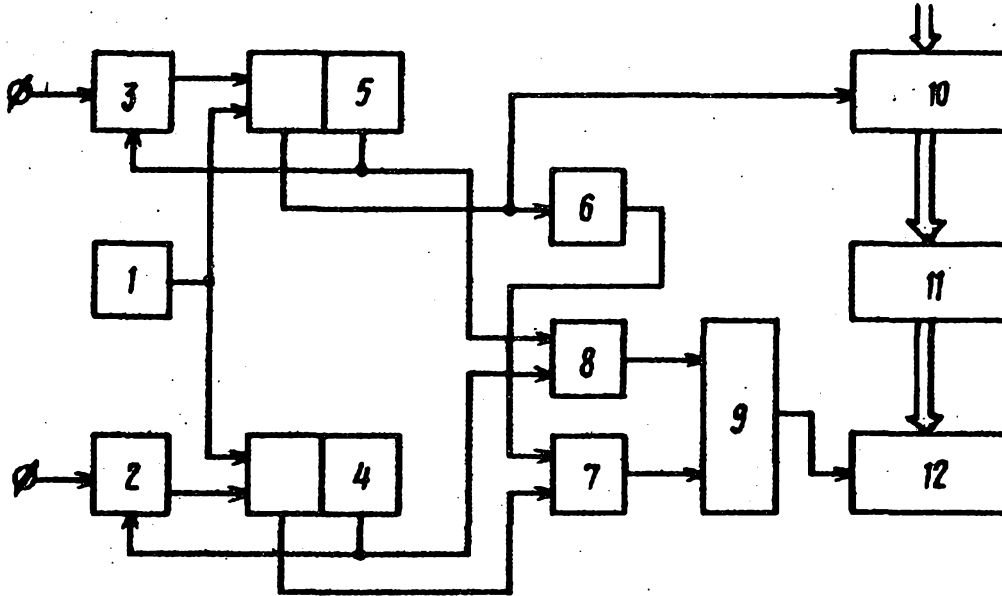
Если передние фронты импульсов записи и считывания совпадают во времени, то двухразрядный регистр 4 и дополнительный двухразрядный регистр 5 начинают считать опорные импульсы одновременно. В этом случае запись информации в блок 11 элементов памяти осуществляется в момент установки первого триггера дополнительного двухразрядного регистра 5 в единичное состояние, а считывание информации на выходы второго блока 12 элементов совпадения осуществляется в момент установки вторых триггеров двухразрядного регистра 4 и дополнительного двухразрядного регистра 5 в единичное состояние, т.е. с приходом второго опорного импульса пос-

ле установки первого 2 и второго 3 триггеров в единичное состояние.

Следовательно, во всех случаях импульсы записи информации в блок 11 элементов памяти и импульсы считывания из него информации, асинхронные с импульсами опорной частоты, сдвинуты друг относительно друга на один

и более периодов следования опорных импульсов.

Таким образом, в предложенном устройстве исключается возможность совпадения во времени процессов записи и считывания информации и тем самым повышается надежность его функционирования.



Составитель В. Орлов

Редактор А. Козориз

Техред Т. Дубинчак

Корректор М. Максимишинец

Заказ 6103/43

Тираж 635

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4