



등록특허 10-2339243



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년12월14일
(11) 등록번호 10-2339243
(24) 등록일자 2021년12월09일

- (51) 국제특허분류(Int. Cl.)
G03F 7/20 (2006.01) *G03F 7/00* (2006.01)
H01L 21/027 (2006.01)
- (52) CPC특허분류
G03F 7/70775 (2013.01)
G03F 7/0002 (2013.01)
- (21) 출원번호 10-2018-0054636
- (22) 출원일자 2018년05월14일
심사청구일자 2019년11월13일
- (65) 공개번호 10-2018-0125398
- (43) 공개일자 2018년11월23일
- (30) 우선권주장
JP-P-2017-096540 2017년05월15일 일본(JP)
- (56) 선행기술조사문헌
JP2003338455 A*
JP2008209971 A*
JP2002353126 A
US20130234019 A1

*는 심사관에 의하여 인용된 문헌

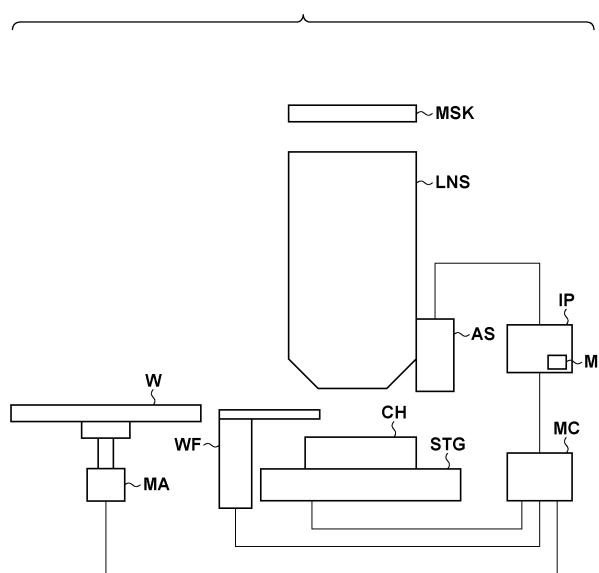
- (73) 특허권자
캐논 가부시끼가이사
일본 도쿄도 오오따꾸 시모마루코 3조메 30방 2고
- (72) 발명자
츠지카와 다쿠로
일본 도쿄도 오오따꾸 시모마루코 3조메 30방 2고
캐논 가부시끼가이사 내
- (74) 대리인
김한수, 장수길, 이중희, 정유원

전체 청구항 수 : 총 9 항

심사관 : 계원호

(54) 발명의 명칭 **리소그래피 장치 및 물품 제조 방법****(57) 요 약**

리소그래피 장치는, 패터닝을 행하기 전에, 제1 템플릿 매칭에 의해 기판 상의 마크의 위치를 취득하는 제1 처리를 행하고, 제1 처리에 의해 취득된 마크의 위치에 기초하여 패터닝을 행하면서 제1 템플릿 매칭과 상이한 제2 템플릿 매칭에 의해 마크의 위치를 취득하는 제2 처리를 행하며, 제2 처리에 의해 취득된 마크의 위치에 기초하여 제1 처리에 의한 제1 템플릿 매칭에 사용된 템플릿의 변경을 행하여 제1 처리에 의한 제1 템플릿 매칭에 사용될 템플릿을 취득하는 제3 처리를 행한다.

대 표 도 - 도1

(52) CPC특허분류

G03F 7/70716 (2013.01)

H01L 21/0274 (2013.01)

명세서

청구범위

청구항 1

기판에 대해 패터닝을 행하도록 동작가능한 리소그래피 장치이며,

마크가 형성된 상기 기판을 보유지지하면서 이동가능하도록 구성된 스테이지;

상기 마크의 화상을 취득하기 위해 상기 스테이지에 의해 보유지지된 상기 기판에 형성된 상기 마크를 촬상하도록 구성된 촬상 디바이스;

상기 화상을 처리하여 상기 마크의 위치를 취득하도록 구성된 프로세서; 및

상기 프로세서에 의해 취득된 상기 마크의 위치에 기초하여 이동되는 상기 스테이지에 의해 보유지지된 상기 기판에 대해 상기 패터닝을 행하도록 구성된 패터닝 디바이스를 포함하고,

상기 프로세서는,

상기 마크의 위치를 취득하기 위한 제1 처리에서 수행되는 제1 템플릿 매칭에 의한 취득 정밀도보다 높은 취득 정밀도의 제2 템플릿 매칭에 의해 상기 마크의 위치를 취득하기 위한 제2 처리를 행하며,

상기 마크와 상기 제1 처리에서의 상기 제1 템플릿 매칭을 위해 사용될 템플릿 간의 상관도가 임계값을 초과하고, 상기 제2 처리에 의해 취득된 상기 마크의 위치로부터의 상기 제1 처리에 의해 취득된 상기 마크의 위치의 어긋남이 허용 범위 내에 들어오도록, 상기 제1 처리에서의 상기 제1 템플릿 매칭에 사용된 템플릿의 변경을 행하여 상기 제1 처리에 의한 상기 제1 템플릿 매칭에 사용될 템플릿을 취득하기 위한 제3 처리를 행하는, 리소그래피 장치.

청구항 2

제1항에 있어서, 상기 프로세서는, 상기 제2 처리에서, 상기 패터닝 디바이스가 상기 패터닝을 행하는 동안에 상기 마크의 위치를 취득하는, 리소그래피 장치.

청구항 3

제1항에 있어서, 상기 프로세서는, 상기 제3 처리에서, 상기 제1 처리에 의해 취득된 마크의 위치가 상기 제2 처리에 의해 취득된 마크의 위치에 근접하도록 상기 변경을 행하는, 리소그래피 장치.

청구항 4

삭제

청구항 5

제1항에 있어서, 상기 프로세서는, 상기 패터닝에 요하는 시간량에 기초하여 상기 제3 처리를 중단하는, 리소그래피 장치.

청구항 6

제5항에 있어서, 상기 프로세서는, 상기 제3 처리를 중단하기 전에, 상기 상관도가 상기 임계값을 초과하지 않거나 또는 상기 어긋남이 상기 허용 범위 내에 들어오지 않는 것에 응답하여, 상기 제1 처리에 관해서 에러를 나타내는 정보를 출력하는, 리소그래피 장치.

청구항 7

제1항에 있어서, 상기 프로세서는, 상기 제3 처리에서, 상기 제1 템플릿 매칭에 사용된 템플릿을 구성하는 특정 점의 수를 변경하는, 리소그래피 장치.

청구항 8

제1항에 있어서, 상기 제2 템플릿 매칭은, 상이한 복수의 템플릿 매칭을 포함하고, 상기 제2 처리는, 상기 복수의 템플릿 매칭에 의해 각각 취득된 복수의 상기 마크의 위치의 평균을 상기 마크의 위치로서 취득하는, 리소그래피 장치.

청구항 9

제8항에 있어서, 상기 프로세서는, 상기 제2 처리에서, 상기 복수의 템플릿 매칭에 의해 각각 취득된 복수의 상기 마크의 위치의 변동이 허용 범위 내에 들어오지 않는 것에 응답하여, 상기 제2 처리에 관해서 에러를 나타내는 정보를 출력하는, 리소그래피 장치.

청구항 10

물품 제조 방법이며,

제1항 내지 제3항 및 제5항 내지 제9항 중 어느 한 항에 따른 리소그래피 장치를 사용하여, 기판에 형성된 마크의 위치에 기초하여 상기 기판을 보유지지하는 스테이지를 이동시키고, 상기 스테이지에 의해 보유지지된 상기 기판에 대해 패터닝을 행하는 단계; 및

패턴이 형성된 상기 기판의 가공을 행하는 단계를 포함하며,

상기 물품은 상기 가공이 행해진 기판으로부터 제조되는, 물품 제조 방법.

발명의 설명

기술 분야

[0001]

본 발명은 리소그래피 장치 및 물품 제조 방법에 관한 것이다.

배경 기술

[0002]

마스크의 패턴을 기판에 전사해서 기판에 패턴을 형성하는 리소그래피 장치에서는, 마스크와 기판 사이의 위치 정렬이 필요하다. 위치정렬은 일반적으로, 기판에 형성된 마크의 위치의 계측을 포함하고, 이 계측은 템플릿을 사용한 패턴 매칭 처리(템플릿 매칭)에 따라 행해 질 수 있다.

[0003]

기판의 처리에 따라서는 마크의 형상의 겉모습이 변화할 수 있기 때문에, 계측 정밀도를 유지하기 위해서는 템플릿의 적절한 조정이 필요하다. 일본 특허 공개 제2012-69003호는, 템플릿 및 서치 테스트 화상을 생성하고, 이들을 사용해서 서치를 행하여 택트 타임 및 정밀도에 관한 기준값을 얻고, 그 기준값에 기초하여 템플릿을 조정하며, 택트 타임 및 정밀도를 최적화하는 방법을 개시하고 있다.

[0004]

일본 특허 공개 제2012-69003호에 개시된 방법은, 기준값을 얻는 경우와 템플릿을 조정하는 경우에 동일한 템플릿 매칭을 행한다. 이로 인해, 당해 템플릿 매칭에 의해 계측 에러가 발생한 화상에 대하여 처리가 이루어지는 경우, 적절한 기준값이 취득되지 않는다. 템플릿 매칭에 대해서는, 일반적으로는, 정밀도가 증가함에 따라 연산량이 증가하기 때문에, 이러한 템플릿 매칭을 사용하면, 처리량 또는 비용에 대한 제약을 만족시키는 것이 어려워진다.

발명의 내용

해결하려는 과제

[0005]

본 발명은, 예를 들어 마크 위치 계측의 정밀도와 처리량 또는 비용의 양립에 유리한 리소그래피 장치를 제공한다.

과제의 해결 수단

[0006]

본 발명은 그 일 양태에서, 기판에 대해 패터닝을 행하도록 동작가능한 리소그래피 장치를 제공하며, 상기 장치는, 마크가 형성된 상기 기판을 보유지지하면서 이동가능하도록 구성되는 스테이지, 상기 마크의 화상을 취득하기 위해 상기 스테이지에 의해 보유지지된 기판에 형성된 마크를 활상하도록 구성되는 활상 디바이스, 상기 마

크의 위치를 취득하기 위해 상기 화상을 처리하도록 구성되는 프로세서, 및 상기 프로세서에 의해 취득된 마크의 위치에 기초하여 이동되는 상기 스테이지에 의해 보유지지된 상기 기판에 대해 패터닝을 행하도록 구성되는 패터닝 디바이스를 포함하고, 상기 프로세서는, 제1 템플릿 매칭에 의해 상기 마크의 위치를 취득하는 제1 처리에 의해 취득된 마크의 위치에 기초하여, 상기 제1 템플릿 매칭에 의한 것보다 마크 위치의 취득 정밀도가 더 높은 제2 템플릿 매칭에 의해 상기 마크의 위치를 취득하는 제2 처리를 행하며, 상기 제2 처리에서 취득된 마크의 위치에 기초하여, 상기 제1 처리에서의 상기 제1 템플릿 매칭에 사용된 템플릿의 변경을 행하여 상기 제1 처리에 의한 상기 제1 템플릿 매칭에서 사용될 템플릿을 취득하는 제3 처리를 행한다.

[0007] 본 발명의 추가적인 특징은 (첨부된 도면을 참조한) 예시적인 실시예에 대한 이하의 설명으로부터 명확해질 것이다.

도면의 간단한 설명

[0008]

도 1은 노광 장치의 구성을 도시하는 도면이다.

도 2는 기판의 구성을 도시하는 도면이다.

도 3은 기판 처리의 제어 플로우를 도시하는 흐름도이다.

도 4는 기준 계측값을 취득하는 처리를 도시하는 흐름도이다.

도 5는 위치정렬 계측 조건을 취득하는 처리를 도시하는 흐름도이다.

도 6은 템플릿의 배치를 결정하는 처리를 도시하는 도면이다.

도 7은 기준 계측값을 취득하는 처리의 변형예를 도시하는 흐름도이다.

도 8은 템플릿의 배치를 결정하는 처리를 도시하는 도면이다.

도 9는 템플릿 매칭에 따른 마크의 탐색 처리를 설명하는 도면이다.

도 10은 위치정렬 계측 조건을 취득하는 처리의 변형예를 도시하는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0009]

본 발명의 다양한 예시적인 실시예, 특징, 및 양태를 도면을 참고하여 이하에서 상세하게 설명한다.

[0010]

이하, 도면을 참조하여 본 발명의 실시예에 대해서 상세하게 설명한다. 이하의 실시예는 단지 본 발명을 구현하는 구체예를 나타내는 것이며, 본 발명을 이하의 실시예로 한정되지 않는다. 또한, 이하의 실시예에 설명되는 특징적인 특징의 조합 모두가 본 발명의 과제를 해결하는데 필수적인 것은 아니다.

[0011]

<제1 실시예>

[0012]

도 1은, 실시예에 따른, 패턴을 기판에 형성하는 리소그래피 장치의 일례인 노광 장치의 구성을 도시하는 도면이다. 도 2는, 도 1의 노광 장치에 의해 처리되는 기판(W)의 구성을 도시하는 도면이다. 도 2에서, 기판(W)에는 S1, S2, S3을 포함하는 복수의 샷 영역이 형성되어 있고, 기판(W)의 미리결정된 위치에 마크(AM1, AM2, AM3, AM4)(위치정렬 마크)가 형성된다. 또한, 기판(W)의 외주부의 일부에는 절결부인 노치(N)가 형성된다. 도 1에서, 기판 반송 유닛(WF)은 기판(W)을 장치 내에 반송한다. 기계적 사전-위치정렬 유닛(MA)은, 기판(W)의 노치(N)를 검출하고, 기판(W)의 위치 및 회전 각 중 적어도 하나를 조정하기 위해 사전-위치정렬을 행한다. 기판 스테이지(STG)는 기판(W)을 보유지지하는 가동 스테이지이다. 기판 스테이지(STG) 상에는 기판(W)을 보유지지하는 척(CH)이 설치되어 있다. 위치정렬 스코프(AS)는, 기판(W)의 마크(AM1 내지 AM4)를 활상해서 마크의 화상을 취득하는 활상 디바이스를 포함한다. 프로세서(IP)는, 위치정렬 스코프(AS)에 의해 취득된 화상을 기초하여, 예를 들어 템플릿 매칭에 따라 마크 위치 계측을 행한다. 프로세서(IP)는, CPU(도시하지 않음) 외에, 각종 데이터 등을 저장하는 메모리(M)를 포함할 수 있다. 제어기(MC)는, 프로세서(IP)에 의해 취득된 마크의 위치에 기초해서 이동되는 기판 스테이지(STG)에 보유지지된 기판(W)에 패턴을 형성하는 패터닝 디바이스로서 동작한다. 구체적으로는, 제어기(MC)는, 프로세서(IP)로부터의 위치 계측 정보에 기초하여 기판 스테이지(STG)를 이동시켜서 기판(W)의 위치정렬을 행하고, 마스크(MSK)의 패턴을 노광 렌즈(LNS)를 통해서 기판(W)에 노광하는 노광 처리를 행함으로써, 기판(W) 위에 패턴을 형성한다.

[0013]

도 3은, 제어기(MC)에 의해 행하여지는 기판 처리의 제어 플로우를 나타낸다. 단계 S302에서, 제어기(MC)는,

기계적 사전-위치정렬 유닛(MA)을 제어하여 기판 반송 유닛(WF)에 의해 장치 내에 반송된 기판(W)에 대해 기계적 사전-위치정렬을 행한다. 단계 S303에서, 제어기(MC)는 기판 반송 유닛(WF)을 제어하여 기판(W)을 척(CH)에 반송한다. 단계 S304에서, 제어기(MC)는, 패터닝 디바이스로서 동작하기 전에, 제1 템플릿 매칭에 따라 마크의 위치를 취득하는 제1 처리를 프로세서(IP)가 행하게 한다. 후속하여, 제어기(MC)는, 제1 처리에 의해 취득된 마크의 위치에 기초하여 기판 스테이지(STG)가 이동하게 함으로써 기판 위치정렬을 행한다. 제1 템플릿 매칭은, 마크의 이상적인 형상을 복수의 이산적인 특징점으로 나타내는 템플릿을 사용하여 위치정렬 스코프(AS)에 의해 취득된 화상 내에서 마크의 위치를 탐색함으로써 마크의 위치를 취득한다.

[0014] 템플릿의 배치 및 템플릿 내의 특징점의 수(템플릿의 점의 수)가 제1 템플릿 매칭에서의 계측 조건(위치정렬 계측 조건)의 예이다. 예를 들어, 도 8의 참조 번호 8a와 같은 마크(AM)의 에지 방향의 정보를 갖는 템플릿을 사용하여, 도 9에 도시하는 바와 같이, 계측을 위해 취득된 화상에서의 마크의 탐색이 행하여진다. 구체적으로는, 최대의 상관도(유사성)를 갖는 위치가 탐색되며, 그 위치가 계측값으로서 결정된다. 처리 대상인 기판이 로트의 선두일 경우에는, 위치정렬 계측 조건은 디폴트 조건 또는 이전 로트에서 설정된 조건을 사용하는 것으로 한다.

[0015] 기판 위치정렬을 행한 후, 제어기(MC)는 각 기판(W) 샷 영역마다 노광을 행한다(단계 S305). 노광의 완료 후, 제어기(MC)는 기판 반송 유닛(WF)을 제어하여 기판(W)을 반출한다(단계 S306).

[0016] 본 실시예에서의 기판 처리는 일반적으로 이상과 같다. 그러나, 기판의 처리에 따라서는 마크의 형상의 겉모습이 변화될 수 있기 때문에, 위치 계측의 정밀도를 유지하기 위해서 템플릿의 적절한 조정이 필요하다. 따라서, 본 실시예에서는, 제어기(MC)는, 단계 S305의 노광 및 단계 S306의 기판의 반출과 병행해서(즉, 패터닝 디바이스가 상기 동작을 행하는 동안), 단계 S308 및 단계 S309의 템플릿 조정 동작을 실행한다. 단계 S308은, 제1 템플릿 매칭과는 상이한 제2 템플릿 매칭에 의해 마크의 위치를 취득하는 제2 처리이다. 단계 S309는, 제2 처리에서 취득된 마크의 위치에 기초하여, 제1 처리에서의 제1 템플릿 매칭에 사용된 템플릿의 변경을 행하여, 제1 처리에 의한 제1 템플릿 매칭에 사용할 템플릿을 취득하는 제3 처리이다.

[0017] 단계 S308의 제2 처리는, 마크의 위치를 나타내는 기준 계측값을 산출하는 처리를 포함할 수 있다. 이 기준 계측값의 산출 플로우를 도 4에 도시한다. 도 4의 플로우는, 제어기(MC)의 제어하에 프로세서(IP)에 의해 실행될 수 있다. 프로세서(IP)는, 위치정렬 스코프(AS)에 의해 취득되는 기판 위치정렬 단계(단계 S304)에 의해 처리된 마크의 화상을 사용하여, 계측 처리(A)에 따라 계측값을 산출한다(단계 S402). 후속하여, 프로세서(IP)는, 산출된 계측값을 기준 계측값으로서 메모리(M)에 저장한다(단계 S403). 계측 처리(A)는, 기판 위치정렬 단계(단계 S304)에서 사용되는 제1 템플릿 매칭보다 연산량은 많지만 고정밀도로 마크의 위치를 취득할 수 있는 제2 템플릿 매칭을 포함한다. 계측 처리(A)에서의 제2 템플릿 매칭의 방법에는, 예를 들어 위상 한정 상관법 또는 Lukas-Kanade 법을 채용할 수 있다. 위상 한정 상관법은, 휴도의 진폭이 아니고 위상의 어긋남량에 착안하여, 저콘트라스트 화상에서도 높은 검출 정밀도가 취득되는 방법이다. 그러나, 원화상 및 계측 화상을 FFT 처리하여 화상의 전체면의 위상 비교를 행하기 때문에, 연산량이 많다. 또한, Lukas-Kanade 법은, 화상의 상호 정보량(Mutual Information)을 특징량으로서 사용한다. Lukas-Kanade 법에서는, 2개의 화상의 각 화소의 이동량을 테일러 전개에 의한 다항식 근사를 사용해서 검출하고, 다항식의 수가 많을수록 근사의 정밀도가 높아져서 고정밀도 검출이 가능해지지만, 역시 많은 연산량을 요한다. 어느 쪽의 방법도, 이산적인 템플릿 정보와의 상관도를 취득하는 템플릿 매칭(제1 템플릿 매칭)보다 계측에 사용하는 정보량이 많기 때문에 로버스트성이 높고, 더 고정밀도로 위치 검출을 행하는 것이 가능하다.

[0018] 단계 S309의 제3 처리는, 위치정렬 계측 조건을 산출하는 처리를 포함할 수 있다. 여기에서는, 디폴트 조건 또는 이전 로트에 대한 기판 처리 시에 결정된 조건을 초기 상태로 하고, 기판 위치정렬 단계(단계 S304)에서 미리 취득된 화상에 대한 위치정렬 계측 조건이 산출된다.

[0019] 제3 처리에서의 위치정렬 계측 조건을 산출하는 처리(단계 S309)의 플로우를 도 5에 도시한다. 이 처리에서 초기 상태에서 유지되는 템플릿 정보는, 마크 설계값(이상적인 마크 형상)에 대응한다(도 8의 템플릿(8a)). 템플릿은 마크의 에지 방향의 정보를 유지하고 있고, 이산적인 마크 형상을 나타내고 있다. 일부 프로세스에서, 예를 들어 마크가 수평 방향으로만 길어져 보이는 것과 같이, 마크가 왜곡되는 경우가 있다(도 8의 템플릿(8b)). 이러한 경우, 템플릿과 마크 사이에 차이가 있고, 산출되는 상관도는 이상적인 상태에서보다 낮아진다. 따라서, 프로세서(IP)는, 제3 처리로서, 이하에 구체적으로 나타내는 바와 같이, 제1 처리(단계 S304)에 의해 취득된 마크의 위치가 제2 처리(단계 S308)에 의해 취득된 마크의 위치에 근접하도록 템플릿의 배치를 결정한다(템플릿을 변경한다).

[0020] 도 5의 단계 S502 내지 단계 S508는, 템플릿의 배치를 변경하면서 제1 템플릿 매칭을 반복하여, 템플릿의 배치를 결정하는 배치 결정 처리이다. 먼저, 프로세서(IP)는, 단계 S502에서, 템플릿의 배치를 초기 상태로부터 랜덤하게 변경하고, 단계 S503에서, 변경된 템플릿에 따라 제1 템플릿 매칭을 행한다(상관도 및 계측값을 산출한다). 이어서, 단계 S504에서, 프로세서(IP)는, 템플릿의 배치를 변경하기 전에 비해 상관도 및 계측값이 향상되었는지 여부를 판정한다. 여기서, "상관도 및 계측값이 향상된다"라는 것은 상관도가 증가하고, 계측값이 기준 계측값에 가까워지는 것을 의미한다. 구체적으로는, "상관도 및 계측값이 향상된다"라는 것은, 마크와 템플릿 사이의 상관도가 미리결정된 임계값을 초과하고, 마크의 위치를 나타내는 계측값이 단계 S308에서 취득된 기준 계측값을 포함하는 미리결정된 임계값 범위 내에 들어오는 것을 의미한다. 예를 들어, 도 8의 템플릿(8c)에서는, 템플릿의 1점이 랜덤하게 선택되고 좌측 방향으로 이동된다. 이 경우, 그 점이 마크로부터 이격되는 방향으로 가기 때문에, 상관도 및 계측값은 향상되지 않는다(단계 S504에서 아니오). 따라서, 프로세서(IP)는, 템플릿 배치를 단계 S502에서 변경이 이루어지기 전의 배치(도 8의 템플릿(8b))로 복귀시킨다(단계 S505).

[0021] 단계 S506에서는, 프로세서(IP)는, 단계 S309의 처리 개시로부터의 경과 시간이 패터닝 동작에 걸리는 시간에 기초하는 미리결정된 중단 시간 내인지의 여부를 판단한다. 경과 시간이 미리결정된 중단 시간 내일 경우(단계 S506에서 예), 다시 템플릿의 1점을 랜덤하게 선택하고 그 배치를 이동시킨다. 일례로서, 도 8의 템플릿(8d)에서는, 도 8의 템플릿(8c)에서 선택된 템플릿의 1점이 다시 선택되고, 우측 방향, 즉 마크에 가까운 방향으로 이동된다. 이 경우, 마크에 대한 상관도가 증가하고 마크 이외의 부분의 상관도가 저하되기 때문에, 템플릿 배치는 도 8의 템플릿(8d)의 상태에 유지된다(단계 S504).

[0022] 단계 S502 내지 단계 S506를 미리결정된 중단 시간 내에서 반복하여 학습 횟수를 증가시킴으로써 도 6의 그래프(6a)에 의해 도시된 바와 같이, 마크에 대한 상관도는 증가하고, 도 6의 그래프(6b)에 의해 도시된 바와 같이, 마크 이외의 부분의 상관도는 저하된다. 또한, 도 6의 그래프(6c)에 의해 도시된 바와 같이, 마크에 대한 계측값은, 기준 계측값에 따라 정해지는 미리결정된 임계값 상한과 임계값 하한 사이에 수렴한다. 경과 시간이 미리결정된 중단 시간을 초과하면(단계 S506에서 아니오), 프로세서(IP)는, 단계 S507에서, 예를 들어 상관도 및 계측값에 관한 이하의 조건이 만족되는지의 여부를 판정한다.

[0023] · 최종적인 템플릿 배치에 따른 마크에 대한 상관도가 미리결정된 임계값 하한을 초과하고 있는 것(도 6의 그래프(6a)).

[0024] · 최종적인 템플릿 배치에 따른 마크 이외의 부분에 대한 상관도가 미리결정된 임계값 상한을 하회하고 있는 것(도 6의 그래프(6b)).

[0025] · 최종적인 템플릿 배치에 따른 계측값이 단계 S308에서 산출된 기준 계측값에 따라 정해지는 미리결정된 임계값 범위 내에 있는 것(도 6의 그래프(6c)).

[0026] 이와 같이, 제3 처리는, 마크와 템플릿의 사이의 상관도가 임계값을 초과하고, 제2 처리에 의해 취득되는 마크의 위치로부터 제1 처리에 의해 취득되는 마크의 위치까지의 어긋남이 허용 범위 내에 들어오도록 템플릿에 대해 변경을 행한다. 또한, 프로세서(IP)는, 패터닝 동작에 요하는 시간에 기초하여 제3 처리를 중단한다.

[0027] 상기 조건이 만족되지 않는 경우에는, 에러 종료가 발생한다(단계 S508). 즉, 프로세서(IP)는, 제3 처리가 중단될 때까지, 상관도가 임계값을 초과하지 않을 경우 또는 어긋남이 허용 범위 내에 들어오지 않을 경우에는, 예를 들어 제1 처리에 관해서 에러를 나타내는 정보를 출력한다. 지금까지의 처리에 의해 템플릿 배치가 결정된다(도 8의 템플릿(8e)). 상기 조건이 만족되는 경우, 단계 S509에서, 단계 S304에서의 제1 계측 처리의 처리 개시로부터 경과된 시간이 미리결정된 임계값 내인지의 여부를 판정한다. 경과된 시간이 미리결정된 임계값 내일 경우, 혹은 처리 시간에 대한 제약이 유지되지 않게 될 경우에는(단계 S509에서 예), 이 시점에서 위치정렬 계측 조건의 산출 처리를 종료한다. 이때의 위치정렬 계측 조건은, 후속 기관에 대한 제1 계측 처리인 기관 위치정렬 처리(단계 S304)에 사용된다. 결과적으로, 장치 처리량에 영향을 주지 않고, 대상으로 되는 기관의 마크에 대하여 계측 정밀도 및 계측 처리 시간이 최적이 되는 템플릿 형상을 찾을 수 있다.

[0028] 단계 S509에서 제1 계측 처리의 계측 처리 시간의 제약이 만족되지 못하는 경우에는(단계 S509에서 아니오), 최적인 템플릿에 대한 점의 수를 결정하기 위한 학습 투프를 돌린다(단계 S510 내지 단계 S512). 이 처리는, 결정된 배치를 갖는 템플릿의 특징점의 수를 저감시키면서 제1 템플릿 매칭을 반복하고, 마크의 상관도가 미리결정된 임계값을 초과하고, 계측값이 미리결정된 임계값 범위 내가 되는 조건하에서 최소의 점의 수를 결정하는 점-수 결정 처리이다. 구체적으로는, 프로세서(IP)는, 단계 S510에서, 템플릿의 점의 수를 1개 저감시키고, 단계 S511에서 이 변경 후의 템플릿에 대해 제1 계측 처리와 동일한 방법으로 상관도 및 계측값을 산출한다. 단

계 S512에서는, 모든 조건이 만족되었는지 여부, 즉 템플릿에 대한 점의 수가 미리결정된 하한값에 도달했는지 여부가 판정된다. 여기서, 템플릿에 대한 점의 수가 미리결정된 하한값에 도달하지 않은 경우, 처리는 단계 S510로 복귀하고, 미리결정된 하한값이 도달된 경우 처리는 단계 S513로 진행한다. 이와 같이, 템플릿에 대한 점의 수를 저감시키고, 상관도 및 계측값에 관한 상기 조건을 만족하기 위한 최소의 템플릿에 대한 점의 수를 위치정렬 계측 조건으로서 결정한다(단계 S513). 취득된 템플릿 계측 조건은, 후속 기판에 대한 제1 계측 처리인 기판 위치정렬(단계 S304)을 위한 계측 조건으로서 사용된다. 결과적으로, 대상으로 되는 기판의 마크에 대하여 계측 정밀도 및 계측 처리 시간이 최적이 되는 템플릿의 형상을 찾을 수 있다.

[0029] 도 5에서는, 제3 처리로서 템플릿의 형상이 최적화되지만, 상이한 파라미터의 최적화가 행해질 수 있다. 예를 들어, 단계 S309에서, 계측 화상에 대해 복수의 화상 필터 조건을 시도하고, 계측값이 최적이 되는 것을 선택하도록 구성을 취할 수 있다. 그러한 단계 S309에 대한 처리 플로우를 도 10에 도시한다. 여기에서는, 예를 들어, 화상 필터 조건의 초기 조건을 가우스 필터의 시그마=0.10로 한다. 프로세서(IP)는, 먼저, 단계 S1002에서, 화상 필터 조건을 초기 조건으로부터 변경한다. 여기에서는, 예를 들어 화상 필터의 시그마를 0.10 으로부터 0.99까지 0.01 증분으로 순서대로 설정한다. 단계 S1003에서는, 프로세서(IP)는, 변경 후의 화상 필터 조건에 의해 제1 계측 처리에 따라 상관도와 계측값을 산출한다. 산출된 상관도와 계측값이 필터 조건 변경 전보다 향상되었을 경우에는(단계 S1004에서 예), 이때의 화상 필터 조건을 메모리(M)에 저장하고(단계 S1005), 후속하여 처리는 단계 S1006로 진행한다. 산출된 상관도와 계측값이 필터 조건 변경 전보다 향상되지 않은 경우(단계 S1004에서 아니오), 처리는 그대로 단계 S1006로 진행한다. 단계 S1006에서는, 프로세서(IP)는, 모든 화상 필터 조건이 행해졌는지 여부, 즉 화상 필터의 시그마에 대해 0.10 내지 0.99의 모든 값에서 계측을 행했는지의 여부를 판정한다. 모든 화상 필터 조건에 의한 계측이 행해지지 않은 경우, 처리는 단계 S1002로 복귀되고, 모든 화상 필터 조건에 의한 계측이 행해진 경우 처리는 단계 S1007로 진행한다.

[0030] 단계 S1007에서는, 프로세서(IP)는, 상관도와 계측값이 가장 증가된 필터 조건을 제1 계측 처리를 위한 화상 필터 조건으로서 설정한다. 결과적으로, 기판의 결모습의 변화가 있는 경우에도, 최적 필터 조건을 항상 선택하는 것이 가능하다. 이 예에서는 가우스 필터의 시그마를 화상 필터 조건으로서 최적화하고 있지만, 다른 화상 필터(미디언 필터(median filter) 또는 가보 필터(Gabor filter) 등)의 파라미터나, 필터를 서로 조합하는 조건을 최적화 해도 된다.

[0031] (제1 변형예)

[0032] 제2 처리인 기준 계측값의 산출 처리(단계 S308)의 변형예를 도 7에 나타낸다. 도 4의 예에서는, 제1 계측 처리보다 많은 연산량에 의해 고정밀도 계측을 행할 수 있는 계측 처리(A)를 사용하지만, 여기에서는 고정밀도 계측을 행하는 계측 처리로서 계측 처리(A) 이외에 계측 처리(B)를 포함하는 복수의 계측 처리를 사용한다. 즉, 제2 템플릿 매칭은 상이한 탐색 방법을 갖는 복수의 템플릿 매칭을 포함할 수 있다. 예를 들어, 계측 처리(A)는 위상 한정 상관법을 사용하는 계측 처리일 수 있으며, 계측 처리(B)는 Lukas-Kanade 법을 사용하는 계측 처리일 수 있다.

[0033] 제어기(MC)는, 단계 S702에서, 계측 처리(A)에 의해 계측값을 산출하고, 단계 S703에서, 계측 처리(B)에 의해 계측값을 산출한다. 후속하여, 제어기(MC)는, 단계 S702에서 취득된 계측값과 단계 S703에서 취득된 계측값 사이의 차분이 미리결정된 임계값 이하인지 여부(단계 S704) 또는 단계 S702에서 취득된 계측값과 단계 S703에서 취득된 계측값 사이의 변동이 미리결정된 범위 이하인지 여부(단계 S705)를 판정한다. 이들 조건이 만족되지 않는 경우에는, 계측에 이상이 발생했다고 판정하고, 에러를 출력한다(단계 S708). 이들 조건이 만족된 경우, 예를 들어 단계 S702에서 취득된 계측값과 단계 S703에서 취득된 계측값의 평균을 기준 계측값으로서 결정한다(단계 S706). 이와 같이, 제2 처리에서는, 복수의 템플릿 매칭에 따라 각각 취득된 복수의 마크의 위치의 변동이 허용 범위 내에 들어오지 않을 경우에는, 제2 처리에 관해서 에러를 나타내는 정보를 출력한다.

[0034] 이상의 처리에 의하면, 계측 처리(A)와 계측 처리(B)는 동일한 화상에 대해서 상이한 특징을 사용하는 계측을 행하기 때문에, 양자의 계측 결과의 조합에 의해 기준값의 신뢰성을 향상시킬 수 있다. 결과적으로, 고정밀도를 갖는 기준 계측값을 산출할 수 있다.

[0035] (제2 변형예)

[0036] 상술한 기판 처리에 의하면, 제2 처리인 기준 계측값의 산출(단계 S308)과 위치정렬 계측 조건의 산출(단계 S309)에서는, 기판 위치정렬 단계(단계 S304)에 의해 취득된 마크 화상이 사용된다. 변형예로서, 제어기(MC)는, 전회까지 처리된 동일 로트 내의 기판의 마크 화상을 메모리에 저장할 수 있다. 그리고, 제어기

(MC)는, 메모리에 저장된 복수의 마크 화상 각각에 대하여 기준 계측값의 산출(단계 S308)과 위치정렬 계측 조건의 산출(단계 S309)을 실시하여, 모든 마크 화상에 대하여 계측 정밀도와 처리 시간이 최적이 되는 계측 조건을 찾는다. 결과적으로, 기판의 로트 내의 프로세스 변동에 대하여 가장 적합한 기판의 위치정렬 계측 조건을 찾을 수 있다.

[0037] <물품 제조 방법의 실시예>

[0038] 본 발명의 실시예에서의 물품 제조 방법은, 예를 들어 반도체 디바이스 등의 마이크로 디바이스나 미세구조를 갖는 소자 등의 물품을 제조하기에 적합하다. 본 실시예의 물품 제조 방법은, 상기의 리소그래피 장치(노광 장치, 임프린트 장치, 묘화 장치 등)를 사용해서 기판에 마스크의 패턴을 전사하는 단계, 및 상기 대응하는 단계에서 패턴이 전사된 기판을 가공하는 단계를 포함한다. 또한, 상기 대응하는 제조 방법은, 다른 주지의 단계(산화, 성막, 증착, 도핑, 평탄화, 애칭, 레지스트 박리, 다이싱, 본딩, 및 패키징 등)를 포함한다. 본 실시예의 물품 제조 방법은, 종래의 방법에 비하여, 물품의 성능, 품질, 생산성, 및 제조 비용 중 적어도 하나에서 유리하다.

[0039] 다른 실시예

[0040] 본 발명의 실시예(들)는, 전술한 실시예(들) 중 하나 이상의 기능을 실행하기 위해 저장 매체(보다 완전하게는 '비'일시적 컴퓨터 판독가능 저장 매체'라 칭할수도 있음)에 기록된 컴퓨터 실행가능 명령어(예를 들어, 하나 이상의 프로그램)를 판독 및 실행하고 그리고/또는 전술한 실시예(들) 중 하나 이상의 기능을 실행하는 하나 이상의 회로(예를 들어, 주문형 집적 회로(ASIC))를 포함하는 시스템 또는 장치의 컴퓨터에 의해, 그리고 예를 들어 전술한 실시예(들) 중 하나 이상의 기능을 실행하기 위해 저장 매체로부터 컴퓨터 실행가능 명령어를 판독 및 실행함으로써 그리고/또는 전술한 실시예(들) 중 하나 이상의 기능을 실행하기 위해 하나 이상의 회로를 제어함으로써 상기 시스템 또는 장치의 컴퓨터에 의해 실행되는 방법에 의해 실현될 수도 있다. 컴퓨터는 하나 이상의 프로세서(예를 들어, 중앙 처리 유닛(CPU), 마이크로 처리 유닛(MPU))를 포함할 수 있고 컴퓨터 실행가능 명령어를 판독 및 실행하기 위한 별도의 컴퓨터 또는 별도의 프로세서의 네트워크를 포함할 수 있다. 컴퓨터 실행가능 명령어는 예를 들어 네트워크 또는 저장 매체로부터 컴퓨터에 제공될 수 있다. 저장 매체는, 예를 들어 하드 디스크, 랜덤 액세스 메모리(RAM), 리드 온리 메모리(ROM), 분산형 컴퓨팅 시스템의 스토리지, 광디스크(예를 들어, 콤팩트 디스크(CD), 디지털 다기능 디스크(DVD) 또는 블루레이 디스크(BD)TM), 플래시 메모리 디바이스, 메모리 카드 등 중 하나 이상을 포함할 수 있다.

[0041] (기타의 실시예)

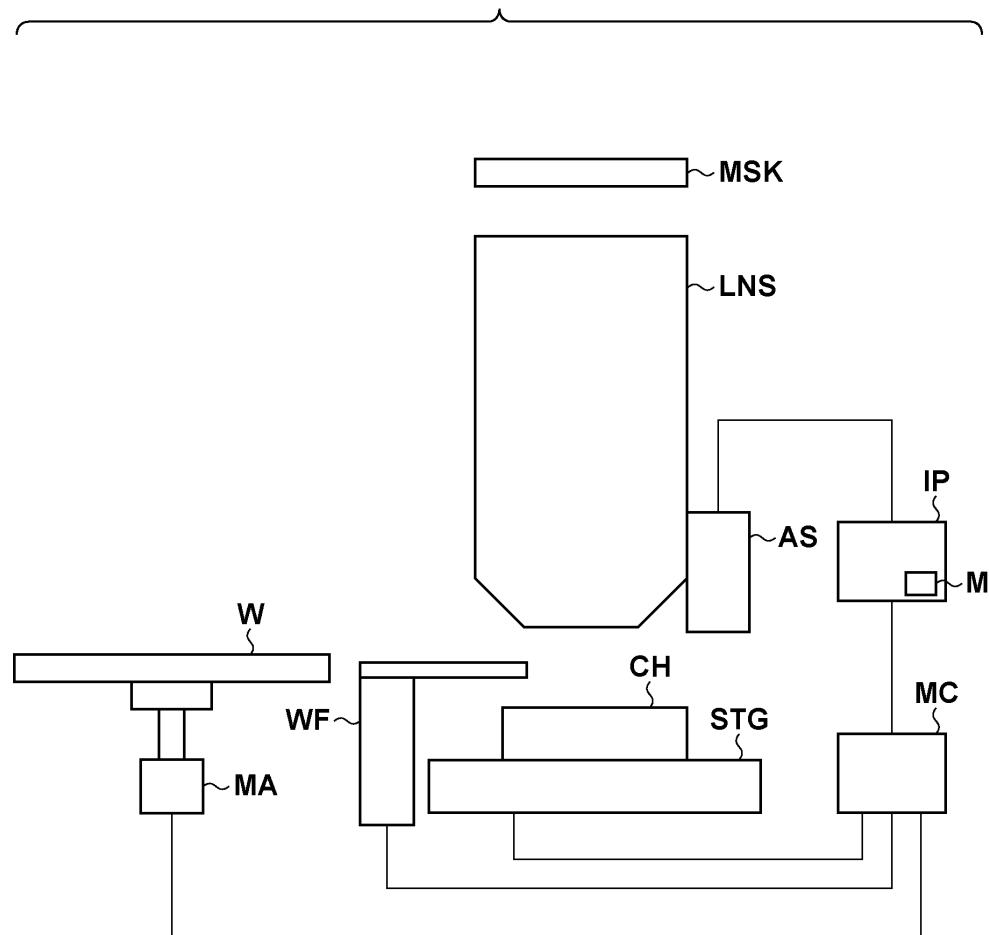
[0042] 본 발명은, 상기의 실시형태의 1개 이상의 기능을 실현하는 프로그램을, 네트워크 또는 기억 매체를 개입하여 시스템 혹은 장치에 공급하고, 그 시스템 혹은 장치의 컴퓨터에 있어서 1개 이상의 프로세서가 프로그램을 읽어 실행하는 처리에서도 실현가능하다.

[0043] 또한, 1개 이상의 기능을 실현하는 회로(예를 들어, ASIC)에 의해서도 실행가능하다.

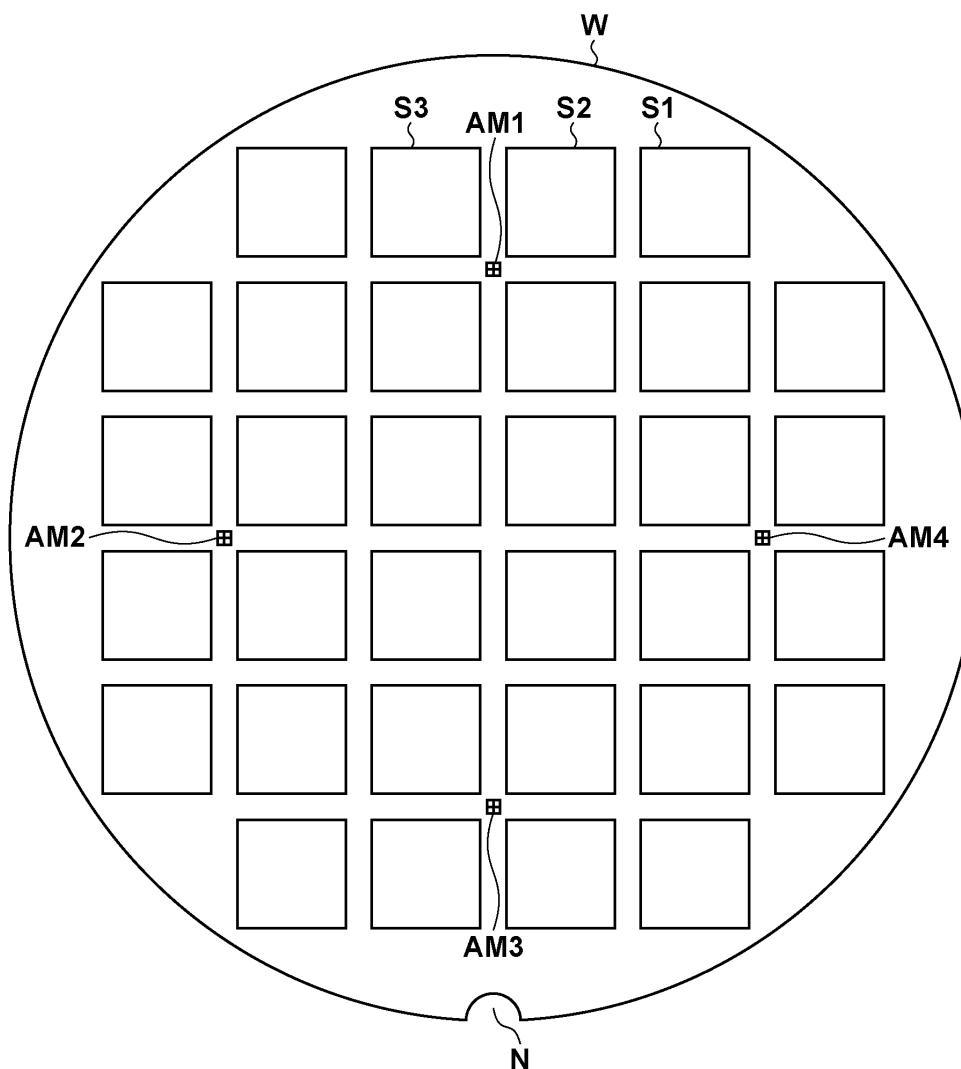
[0044] 본 발명을 예시적인 실시예를 참고하여 설명하였지만, 본 발명은 개시된 예시적인 실시예로 한정되지 않음을 이해해야 한다. 이하의 청구항의 범위는 이러한 모든 변형과 동등한 구조 및 기능을 포함하도록 최광의로 해석되어야 한다.

도면

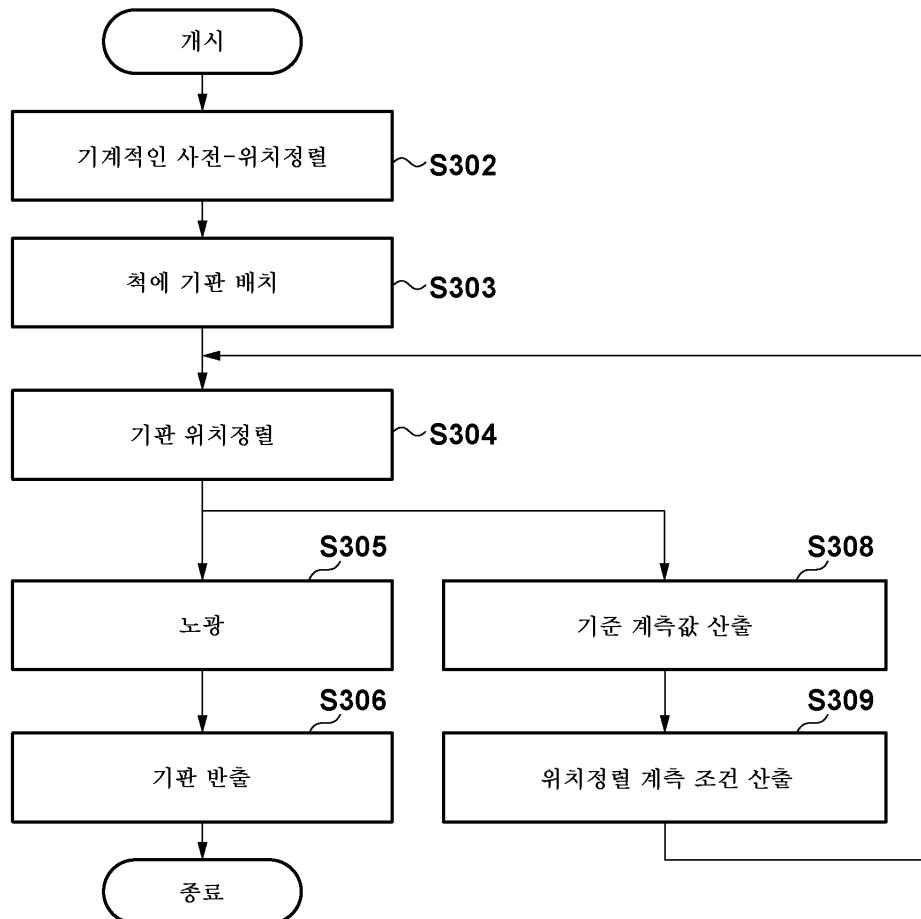
도면1



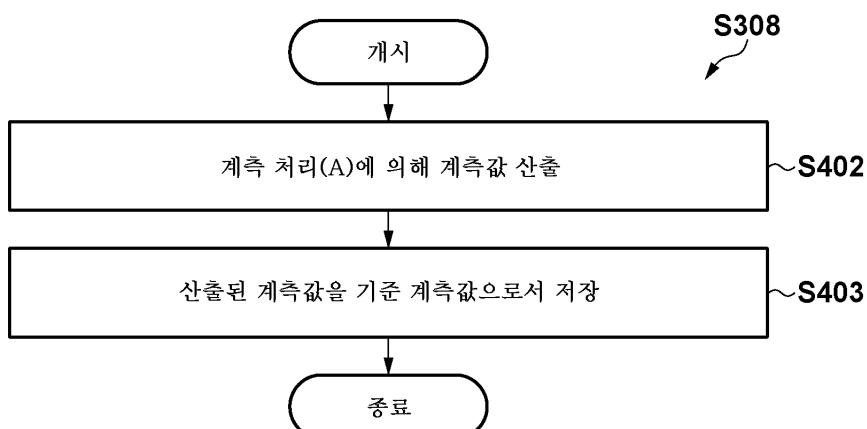
도면2



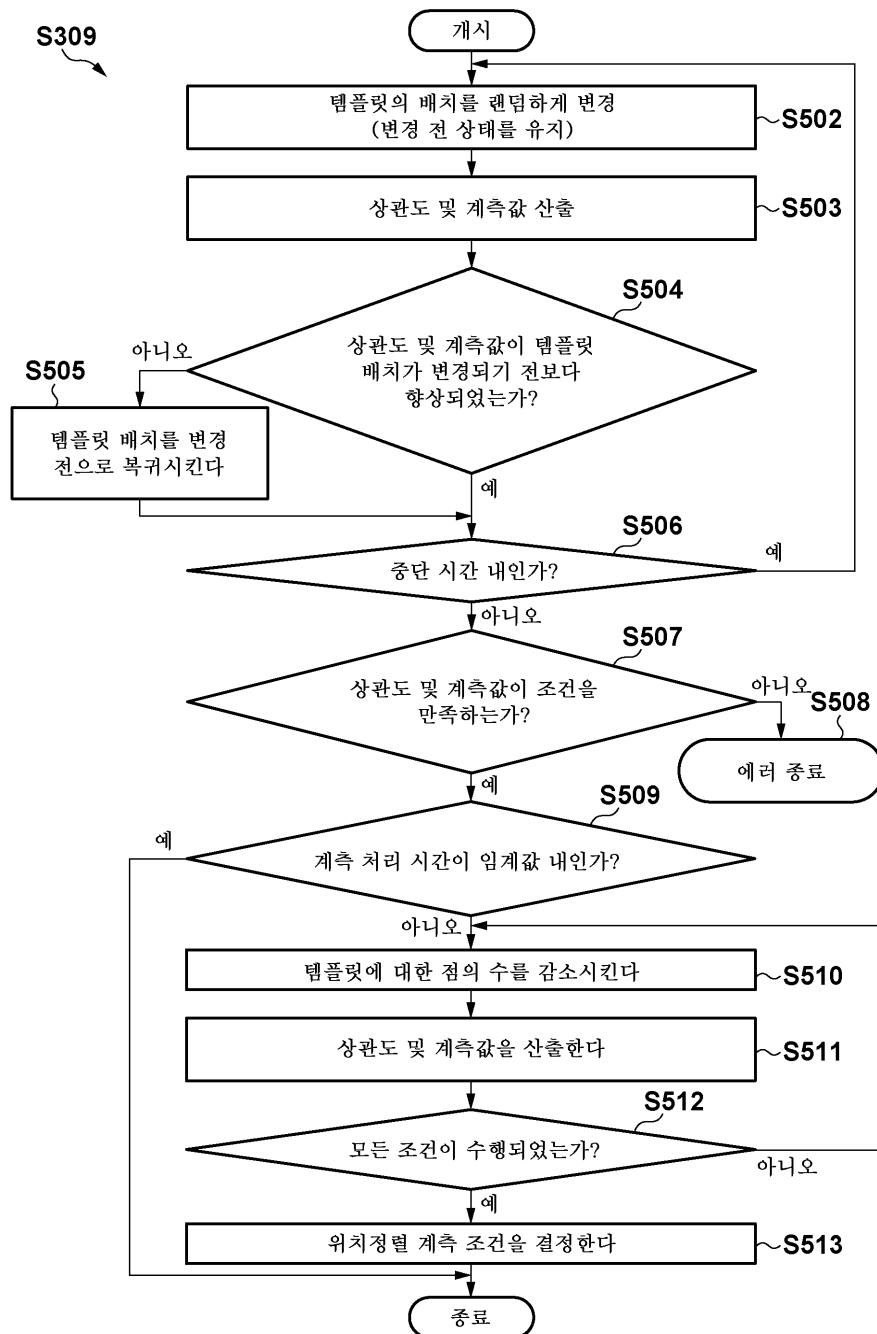
도면3



도면4

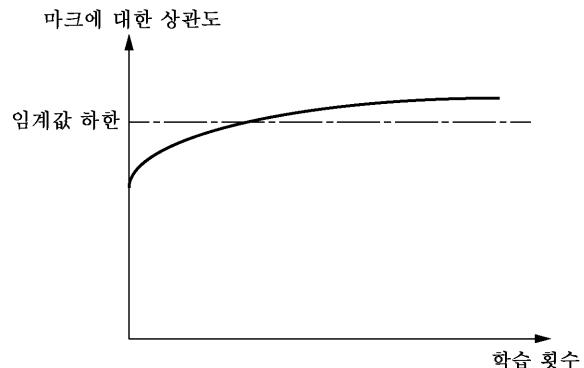


도면5

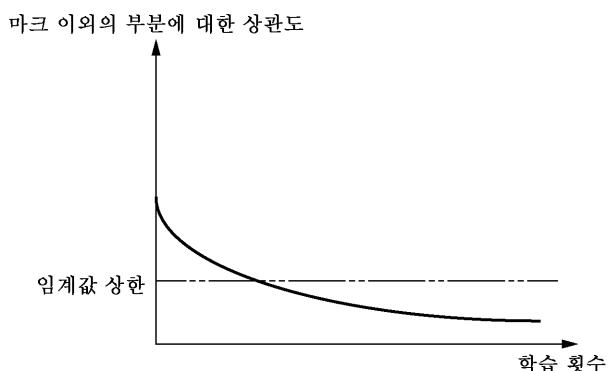


도면6

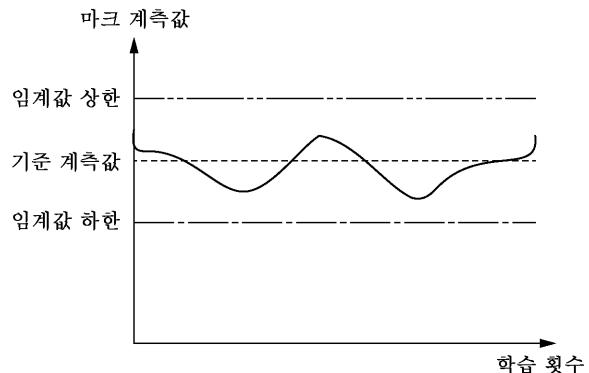
6a



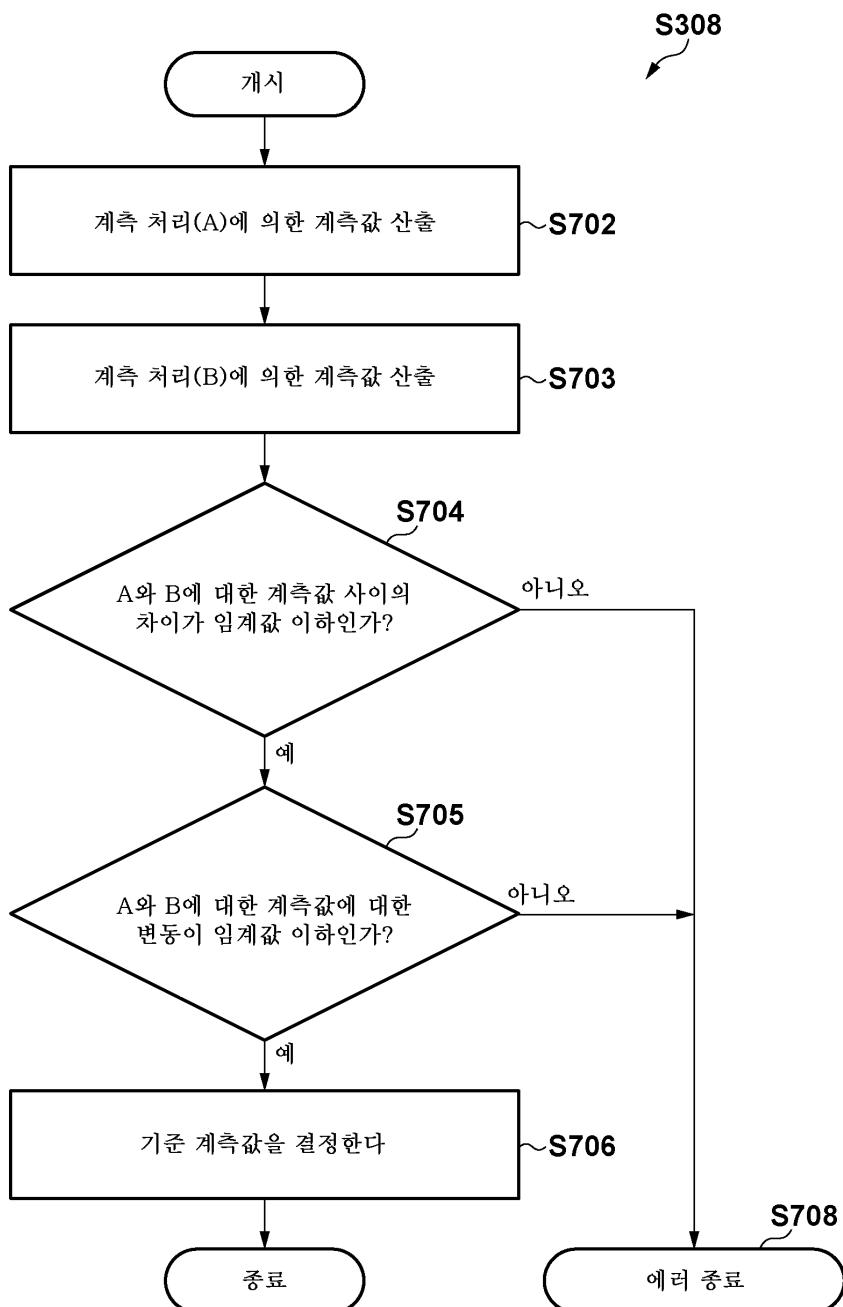
6b



6c

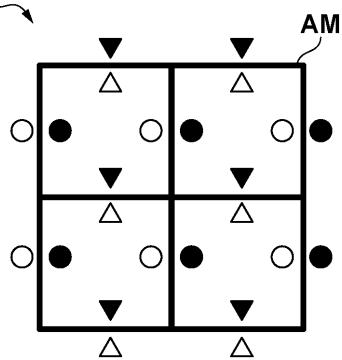


도면7



도면8

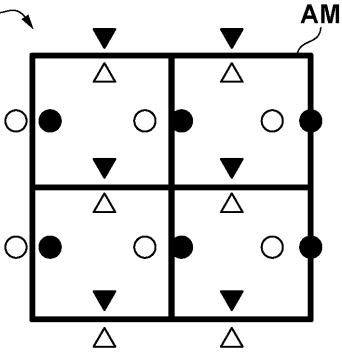
8a



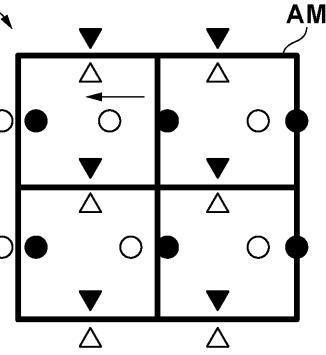
템플릿 정보

- → 방향의 예지
- ← 방향의 예지
- △ ↑ 방향의 예지
- ▼ ↓ 방향의 예지

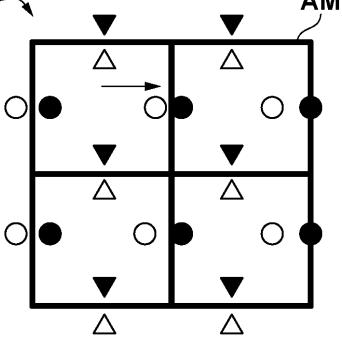
8b



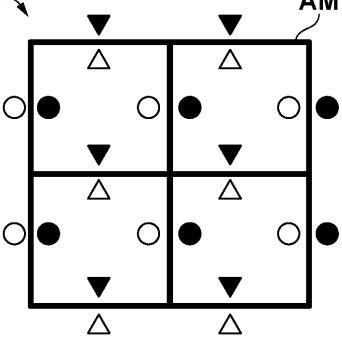
8c



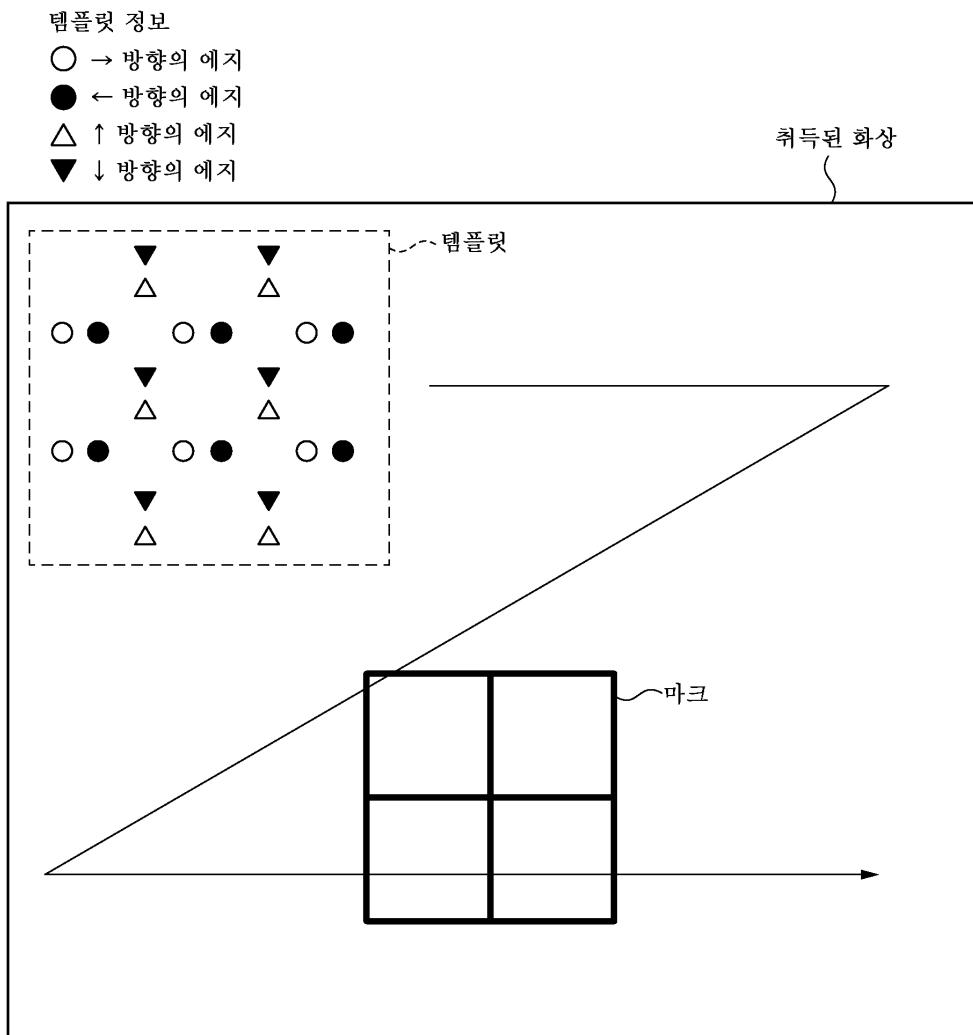
8d



8e



도면9



도면10

