



(12)发明专利申请

(10)申请公布号 CN 109427668 A

(43)申请公布日 2019.03.05

(21)申请号 201710778312.9

(22)申请日 2017.09.01

(71)申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路18号

申请人 中芯国际集成电路制造(北京)有限公司

(72)发明人 张海洋 王彦

(74)专利代理机构 中国国际贸易促进委员会专利商标事务所 11038

代理人 李浩

(51)Int.Cl.

H01L 21/8234(2006.01)

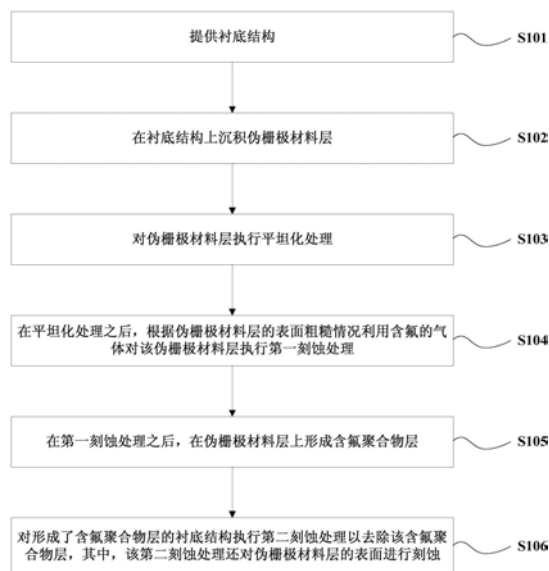
权利要求书2页 说明书6页 附图4页

(54)发明名称

半导体装置的制造方法

(57)摘要

本发明公开了一种半导体装置的制造方法，涉及半导体技术领域。该方法包括：提供衬底结构；在该衬底结构上沉积伪栅极材料层；对该伪栅极材料层执行平坦化处理；在该平坦化处理之后，根据伪栅极材料层的表面粗糙情况利用含氟的气体对该伪栅极材料层执行第一刻蚀处理；在该第一刻蚀处理之后，在伪栅极材料层上形成含氟聚合物层；以及对形成了该含氟聚合物层的衬底结构执行第二刻蚀处理以去除该含氟聚合物层，其中，该第二刻蚀处理还对该伪栅极材料层的表面进行刻蚀。本发明的该方法改善了伪栅极材料层的表面平整程度和厚度均匀性。



1. 一种半导体装置的制造方法,其特征在于,包括:
提供衬底结构;
在所述衬底结构上沉积伪栅极材料层;
对所述伪栅极材料层执行平坦化处理;
在所述平坦化处理之后,根据所述伪栅极材料层的表面粗糙情况利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理;
在所述第一刻蚀处理之后,在所述伪栅极材料层上形成含氟聚合物层;以及
对形成了所述含氟聚合物层的衬底结构执行第二刻蚀处理以去除所述含氟聚合物层,其中,所述第二刻蚀处理还对所述伪栅极材料层的表面进行刻蚀。
2. 根据权利要求1所述的方法,其特征在于,根据所述伪栅极材料层的表面粗糙情况利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理的步骤包括:
检测所述伪栅极材料层表面的凸起部分和凹陷部分,从而获得所述伪栅极材料层的表面粗糙情况;
将所述衬底结构放置在静电吸盘上,根据所述伪栅极材料层的表面粗糙情况设置所述静电吸盘的各个区域的温度;其中,所述静电吸盘中对应于所述凸起部分的区域的温度高于对应于所述凹陷部分的区域的温度;以及
利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理。
3. 根据权利要求2所述的方法,其特征在于,利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理的步骤包括:
在反应腔室中,在5毫托至200毫托的气体压强、100瓦至1000瓦的刻蚀设备运行功率以及0至300伏特的偏压的条件下,利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理。
4. 根据权利要求1至3任意一项所述的方法,其特征在于,
所述含氟的气体包括: CH_4F_6 、 CH_2F_2 或 NF_3 。
5. 根据权利要求1所述的方法,其特征在于,在执行所述第二刻蚀处理的步骤中,
所述第二刻蚀处理对所述含氟聚合物层的刻蚀速率与对所述伪栅极材料层的刻蚀速率基本相等。
6. 根据权利要求1所述的方法,其特征在于,在所述伪栅极材料层上形成含氟聚合物层的步骤包括:
利用包含 CH_3F 和 Cl_2 的混合气体,以惰性气体为载流气体,在零偏压的条件下在所述伪栅极材料层上沉积含氟聚合物层。
7. 根据权利要求6所述的方法,其特征在于,
所述含氟聚合物层的材料包括:碳氢氟聚合物。
8. 根据权利要求1所述的方法,其特征在于,
利用 CF_4 或 CH_2F_2 作为刻蚀气体执行所述第二刻蚀处理。
9. 根据权利要求8所述的方法,其特征在于,
利用 CF_4 作为刻蚀气体执行所述第二刻蚀处理的步骤包括:在反应腔室中,在10毫托至200毫托的气体压强、50瓦至1000瓦的刻蚀设备运行功率以及10sccm至500sccm的 CF_4 的气体流量的条件下,执行第二刻蚀处理;
或者,

利用 CH_2F_2 作为刻蚀气体执行所述第二刻蚀处理的步骤包括：在反应腔室中，在10毫托至200毫托的气体压强、50瓦至1000瓦的刻蚀设备运行功率以及2sccm至100sccm的 CH_2F_2 的气体流量的条件下，执行第二刻蚀处理。

10. 根据权利要求1所述的方法，其特征在于，还包括：

循环多次执行：所述形成含氟聚合物层的步骤和所述第二刻蚀处理的步骤。

11. 根据权利要求1所述的方法，其特征在于，在执行第二刻蚀处理之后，所述方法还包括：执行灰化处理。

12. 根据权利要求1所述的方法，其特征在于，

所述伪栅极材料层的材料包括：多晶硅或非晶硅。

13. 根据权利要求1所述的方法，其特征在于，

在提供所述衬底结构的步骤中，所述衬底结构包括：半导体衬底、在所述半导体衬底上的半导体鳍片、在所述半导体鳍片周围的沟槽隔离部以及在所述半导体鳍片的表面上的伪栅极绝缘物层；

在所述衬底结构上沉积伪栅极材料层的步骤中，所述伪栅极材料层覆盖在所述沟槽隔离部和所述伪栅极绝缘物层上。

半导体装置的制造方法

技术领域

[0001] 本发明涉及半导体技术领域,特别涉及一种半导体装置的制造方法,更具体地,涉及一种改善伪栅极材料层表面平整程度的方法。

背景技术

[0002] 目前,在半导体装置的制造过程中,经常涉及到在半导体鳍片上形成伪栅极材料层,然后对该伪栅极材料层进行CMP (Chemical Mechanical Planarization,化学机械平坦化)的工艺过程。该CMP工艺可以使得伪栅极材料层的表面更加平整,厚度更加均匀。但是,现有的CMP工艺越来越不能满足更加严格的厚度要求,伪栅极的厚度起伏变化的程度较大,伪栅极的表面不太平整,达不到更加严格的平整程度要求,从而导致形成的器件性能较低。

发明内容

[0003] 本发明的发明人发现上述现有技术中存在问题,并因此针对所述问题中的至少一个问题提出了一种新的技术方案。

[0004] 根据本发明的第一方面,提供了一种半导体装置的制造方法,包括:提供衬底结构;在所述衬底结构上沉积伪栅极材料层;对所述伪栅极材料层执行平坦化处理;在所述平坦化处理之后,根据所述伪栅极材料层的表面粗糙情况利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理;在所述第一刻蚀处理之后,在所述伪栅极材料层上形成含氟聚合物层;以及对形成了所述含氟聚合物层的衬底结构执行第二刻蚀处理以去除所述含氟聚合物层,其中,所述第二刻蚀处理还对所述伪栅极材料层的表面进行刻蚀。

[0005] 在一个实施例中,根据所述伪栅极材料层的表面粗糙情况利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理的步骤包括:检测所述伪栅极材料层表面的凸起部分和凹陷部分,从而获得所述伪栅极材料层的表面粗糙情况;将所述衬底结构放置在静电吸盘上,根据所述伪栅极材料层的表面粗糙情况设置所述静电吸盘的各个区域的温度;其中,所述静电吸盘中对应于所述凸起部分的区域的温度高于对应于所述凹陷部分的区域的温度;以及利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理。

[0006] 在一个实施例中,利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理的步骤包括:在反应腔室中,在5毫托至200毫托的气体压强、100瓦至1000瓦的刻蚀设备运行功率以及0至300伏特的偏压的条件下,利用含氟的气体对所述伪栅极材料层执行第一刻蚀处理。

[0007] 在一个实施例中,所述含氟的气体包括: CH_4F_6 、 CH_2F_2 或 NF_3 。

[0008] 在一个实施例中,在执行所述第二刻蚀处理的步骤中,所述第二刻蚀处理对所述含氟聚合物层的刻蚀速率与对所述伪栅极材料层的刻蚀速率基本相等。

[0009] 在一个实施例中,在所述伪栅极材料层上形成含氟聚合物层的步骤包括:利用包含 CH_3F 和 Cl_2 的混合气体,以惰性气体为载流气体,在零偏压的条件下在所述伪栅极材料层上沉积含氟聚合物层。

[0010] 在一个实施例中,所述含氟聚合物层的材料包括:碳氢氟聚合物。

[0011] 在一个实施例中,利用 CF_4 或 CH_2F_2 作为刻蚀气体执行所述第二刻蚀处理。

[0012] 在一个实施例中,利用 CF_4 作为刻蚀气体执行所述第二刻蚀处理的步骤包括:在反应腔室中,在10毫托至200毫托的气体压强、50瓦至1000瓦的刻蚀设备运行功率以及10sccm至500sccm的 CF_4 的气体流量的条件下,执行第二刻蚀处理;或者,利用 CH_2F_2 作为刻蚀气体执行所述第二刻蚀处理的步骤包括:在反应腔室中,在10毫托至200毫托的气体压强、50瓦至1000瓦的刻蚀设备运行功率以及2sccm至100sccm的 CH_2F_2 的气体流量的条件下,执行第二刻蚀处理。

[0013] 在一个实施例中,所述方法还包括:循环多次执行:所述形成含氟聚合物层的步骤和所述第二刻蚀处理的步骤。

[0014] 在一个实施例中,在执行第二刻蚀处理之后,所述方法还包括:执行灰化处理。

[0015] 在一个实施例中,所述伪栅极材料层的材料包括:多晶硅或非晶硅。

[0016] 在一个实施例中,在提供所述衬底结构的步骤中,所述衬底结构包括:半导体衬底、在所述半导体衬底上的半导体鳍片、在所述半导体鳍片周围的沟槽隔离部以及在所述半导体鳍片的表面上的伪栅极绝缘物层;在所述衬底结构上沉积伪栅极材料层的步骤中,所述伪栅极材料层覆盖在所述沟槽隔离部和所述伪栅极绝缘物层上。

[0017] 在本发明的上述方法中,在形成伪栅极材料层之后,先对伪栅极材料层执行平坦化处理,然后根据该伪栅极材料层的表面粗糙情况利用含氟的气体对该伪栅极材料层执行第一刻蚀处理,从而改善该伪栅极材料层整体的表面平整程度和厚度均匀性,然后在伪栅极材料层上形成含氟聚合物层,并对形成了该含氟聚合物层的衬底结构执行第二刻蚀处理以去除该含氟聚合物层,其中,该第二刻蚀处理还对该伪栅极材料层的表面进行刻蚀,从而进一步改善了该伪栅极材料层的表面平整程度和厚度均匀性。

[0018] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得清楚。

附图说明

[0019] 构成说明书的一部分的附图描述了本发明的实施例,并且连同说明书一起用于解释本发明的原理。

[0020] 参照附图,根据下面的详细描述,可以更加清楚地理解本发明,其中:

[0021] 图1是示出根据本发明一个实施例的半导体装置的制造方法的流程图。

[0022] 图2是示意性地示出根据本发明一个实施例的半导体装置的制造过程中一个阶段的结构横截面图。

[0023] 图3是示意性地示出根据本发明一个实施例的半导体装置的制造过程中一个阶段的结构横截面图。

[0024] 图4是示意性地示出根据本发明一个实施例的半导体装置的制造过程中一个阶段的结构横截面图。

[0025] 图5是示意性地示出根据本发明一个实施例的半导体装置的制造过程中一个阶段的结构横截面图。

[0026] 图6是示意性地示出根据本发明一个实施例的半导体装置的制造过程中一个阶段

的结构横截面图。

[0027] 图7是示意性地示出根据本发明一个实施例的半导体装置的制造过程中一个阶段的结构横截面图。

具体实施方式

[0028] 现在将参照附图来详细描述本发明的各种示例性实施例。应注意到：除非另外具体说明，否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

[0029] 同时，应当明白，为了便于描述，附图中所示出的各个部分的尺寸并不是按照实际的比例关系绘制的。

[0030] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的，决不作为对本发明及其应用或使用的任何限制。

[0031] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为授权说明书的一部分。

[0032] 在这里示出和讨论的所有示例中，任何具体值应被解释为仅仅是示例性的，而不是作为限制。因此，示例性实施例的其它示例可以具有不同的值。

[0033] 应注意到：相似的标号和字母在下面的附图中表示类似项，因此，一旦某一项在一个附图中被定义，则在随后的附图中不需要对其进行进一步讨论。

[0034] 图1是示出根据本发明一个实施例的半导体装置的制造方法的流程图。图2至图7是示意性地示出根据本发明一个实施例的半导体装置的制造过程中若干阶段的结构横截面图。下面结合图1以及图2至图7详细描述根据本发明一个实施例的半导体装置的制造过程。

[0035] 如图1所示，在步骤S101，提供衬底结构。

[0036] 图2是示意性地示出根据本发明一个实施例的半导体装置的制造过程中在步骤S101的结构横截面图。如图2所示，提供衬底结构。例如，该衬底结构可以包括：半导体衬底21、在该半导体衬底21上的半导体鳍片22、在该半导体鳍片22周围的沟槽隔离部23以及在该半导体鳍片22的表面上的伪栅极绝缘物层24。例如，该半导体衬底21和该半导体鳍片22的材料可以均包括硅，该伪栅极绝缘物层24的材料可以包括二氧化硅。该沟槽隔离部23可以包括：在半导体鳍片周围的沟槽以及在该沟槽中的沟槽绝缘物层（例如二氧化硅）。例如，该沟槽隔离部可以是STI (Shallow Trench Isolation, 浅沟槽隔离) 结构。在一个实施例中，在晶圆上形成图2所示的衬底结构。

[0037] 回到图1，在步骤S102，在衬底结构上沉积伪栅极材料层。

[0038] 图3是示意性地示出根据本发明一个实施例的半导体装置的制造过程中在步骤S102的结构横截面图。如图3所示，在图2所示的衬底结构上沉积伪栅极材料层25。在该步骤中，该伪栅极材料层25覆盖在沟槽隔离部23和伪栅极绝缘物层24上。例如，该伪栅极材料层的材料可以包括：多晶硅或非晶硅。优选地，该伪栅极材料层的材料采用非晶硅。如图3所示，在该沉积形成伪栅极材料层25的过程中，伪栅极材料层的表面平整程度比较差，例如，在半导体鳍片之上的伪栅极材料层的部分向上凸出较高，而在沟槽隔离部之上的伪栅极材料层的部分却向下凹陷较低。

[0039] 回到图1,在步骤S103,对伪栅极材料层执行平坦化处理。

[0040] 图4是示意性地示出根据本发明一个实施例的半导体装置的制造过程中在步骤S103的结构横截面图。如图3所示,利用通过CMP工艺对伪栅极材料层25执行平坦化处理。相比图3中的伪栅极材料层,经过该平坦化处理后的伪栅极材料层的表面平整程度得到了改善,其厚度均匀性也得到了改善。如图3所示,该伪栅极材料层的表面包括:凸起部分251和凹陷部分252,因此该伪栅极材料层的表面粗糙情况还需要进一步提高。

[0041] 需要说明的是,这里的表面粗糙情况是指伪栅极材料层表面的凸起部分和凹陷部分的高度变化情况以及分布情况,即从凹陷部分的底部到凸起部分的顶部的高度变化以及这些凸起部分和凹陷部分的分布区域等。

[0042] 回到图1,在步骤S104,在平坦化处理之后,根据伪栅极材料层的表面粗糙情况利用含氟的气体对该伪栅极材料层执行第一刻蚀处理。

[0043] 图5是示意性地示出根据本发明一个实施例的半导体装置的制造过程中在步骤S104的结构横截面图。如图5所示,根据伪栅极材料层的表面粗糙情况利用含氟的气体对该伪栅极材料层25执行第一刻蚀处理(例如回蚀刻),从而使得该伪栅极材料层的整体的表面平整程度和厚度均匀性得到改善。

[0044] 可选地,该步骤S104可以包括:检测该伪栅极材料层表面的凸起部分251和凹陷部分252,从而获得该伪栅极材料层25的表面粗糙情况,如图4所示。

[0045] 可选地,该步骤S104还可以包括:将该衬底结构放置在静电吸盘(electro-static chuck,简称为ESC)上,根据该伪栅极材料层25的表面粗糙情况设置该静电吸盘的各个区域的温度。其中,该静电吸盘中对应于凸起部分251的区域的温度高于对应于凹陷部分252的区域的温度。例如,该静电吸盘可以是Hydra(一种静电吸盘的产品名称)类型的静电吸盘。一般情况下,静电吸盘上分为很多区域,例如可以有几十个区域,这些区域的温度可以分别调节。在该实施例中,根据该伪栅极材料层的表面粗糙情况设置该静电吸盘的各个区域的温度,例如,将对应于凸起部分的区域的温度设置的较高一些,将对应于凹陷部分的区域的温度设置的较低一些,从而使得凸起部分的温度较高,而凹陷部分的温度较低。

[0046] 可选地,该步骤S104还可以包括:利用含氟的气体对伪栅极材料层执行第一刻蚀处理。由于在前面的步骤中,静电吸盘中对应于凸起部分的区域的温度高于对应于凹陷部分的区域的温度,使得凸起部分的温度高于凹陷部分的温度,在该第一刻蚀处理的过程中,伪栅极材料层中温度较高的部分将被刻蚀得比较多且比较快,因此,相比凹陷部分,凸起部分将被刻蚀得更多且更快,从而能够使得伪栅极材料层的整体表面更加平整,整体的厚度也可以更均匀,如图5所示。

[0047] 在一个实施例中,该利用含氟的气体对伪栅极材料层执行第一刻蚀处理的步骤可以包括:在反应腔室中,可以在5毫托(mTorr)至200毫托的气体压强(例如该气体压强可以为20毫托、50毫托或100毫托等)、100瓦至1000瓦的刻蚀设备运行功率(例如该刻蚀设备的运行功率可以为200瓦、500瓦或800瓦等)以及0至300伏特的偏压(例如该偏压可以为10伏特、50伏特、100伏特或200伏特等)的条件下,利用含氟的气体对该伪栅极材料层执行第一刻蚀处理。例如,该含氟的气体可以包括:CH₄F₆、CH₂F₂或NF₃等。

[0048] 回到图1,在步骤S105,在第一刻蚀处理之后,在伪栅极材料层上形成含氟聚合物层。

[0049] 图6是示意性地示出根据本发明一个实施例的半导体装置的制造过程中在步骤S105的结构的横截面图。如图6所示,在伪栅极材料层25上形成含氟聚合物层26。在一个实施例中,该步骤S105可以包括:利用包含 CH_3F 和 Cl_2 的混合气体,以惰性气体(例如Ar)为载流气体,在零偏压的条件下在伪栅极材料层25上沉积含氟聚合物层26。本领域技术人员应该理解,也可以不在零偏压的条件下沉积含氟聚合物层,因此本发明的范围并不仅限于此。优选地,在零偏压的条件下沉积含氟聚合物层,可以使得含氟聚合物层在沉积过程中不存在横向方向的偏移,因而沉积得更加均匀。例如,该含氟聚合物层的材料可以包括:碳氢氟聚合物(即 $\text{C}_x\text{H}_y\text{F}_z$)等。

[0050] 在前面第一刻蚀处理的过程中,虽然伪栅极材料层的整体表面平整程度得到改善,但是表面可能还是存在细微的起伏变化,即存在细微的凸起部分和凹陷部分,如图5所示。而在该步骤S105中,该含氟聚合物层可以填充这些起伏变化中的凹陷部分,或者说,在沉积的过程中,该含氟聚合物在凹陷部分处沉积得比较厚,而在凸起部分处沉积得比较薄,从而使得伪栅极材料层的表面比较平坦,如图6所示,这为后续的第二刻蚀处理做好了准备。

[0051] 回到图1,在步骤S106,对形成了含氟聚合物层的衬底结构执行第二刻蚀处理以去除该含氟聚合物层,其中,该第二刻蚀处理还对伪栅极材料层的表面进行刻蚀。

[0052] 图7是示意性地示出根据本发明一个实施例的半导体装置的制造过程中在步骤S106的结构的横截面图。如图7所示,对形成了含氟聚合物层的衬底结构执行第二刻蚀处理(例如回蚀刻)以去除该含氟聚合物层26,其中,该第二刻蚀处理还对伪栅极材料层25的表面进行刻蚀,从而使得伪栅极材料层25的表面更加平整,其厚度也更加均匀。

[0053] 在本发明的实施例中,在执行该第二刻蚀处理的步骤中,该第二刻蚀处理对含氟聚合物层26的刻蚀速率与对伪栅极材料层25的刻蚀速率基本相等。由于在前面所述的沉积含氟聚合物层的过程中,含氟聚合物在伪栅极材料层表面的凹陷部分处沉积得比较厚,而在凸起部分处沉积得比较薄,又由于第二刻蚀处理对含氟聚合物层的刻蚀速率与对伪栅极材料层的刻蚀速率基本相等,因此该第二刻蚀处理能够较多地刻蚀伪栅极材料层表面的凸起部分,而较少地刻蚀凹陷部分,从而可以使得伪栅极材料层的表面更加平整,其厚度也更加均匀,如图7所示。

[0054] 需要说明的是,这里的“基本相等”包括但不限于绝对地相等,而是可以存在一定的误差。其中,

$$[0055] \quad \text{误差} = \frac{\text{对含氟聚合物层的刻蚀速率} - \text{对伪栅极材料层的刻蚀速率}}{\text{对伪栅极材料层的刻蚀速率}} \times 100\%。$$

例如该误差可以在10%以内。当然,本领域技术人员应该明白,该误差的范围并不仅限于此。

[0056] 在本发明的实施例中,可以利用 CF_4 或 CH_2F_2 作为刻蚀气体执行该第二刻蚀处理。

[0057] 在一个实施例中,利用 CF_4 作为刻蚀气体执行第二刻蚀处理的步骤可以包括:在反应腔室中,在10毫托至200毫托的气体压强(例如该气体压强可以为20毫托、50毫托或100毫托等)、50瓦至1000瓦的刻蚀设备运行功率(例如该刻蚀设备的运行功率可以为100瓦、500瓦或800瓦等)以及10sccm至500sccm的 CF_4 的气体流量(例如,该 CF_4 的气体流量可以为50sccm、100sccm或300sccm等)的条件下,执行第二刻蚀处理。

[0058] 在另一个实施例中,利用 CH_2F_2 作为刻蚀气体执行第二刻蚀处理的步骤可以包括:在反应腔室中,在10毫托至200毫托的气体压强(例如该气体压强可以为20毫托、50毫托或100毫托等)、50瓦至1000瓦的刻蚀设备运行功率(例如该刻蚀设备的运行功率可以为100瓦、500瓦或800瓦等)以及2sccm至100sccm的 CH_2F_2 的气体流量(例如,该 CH_2F_2 的气体流量可以为10sccm、50sccm或80sccm等)的条件下,执行第二刻蚀处理。

[0059] 至此,提供了一种半导体装置的制造方法。在该方法中,在形成伪栅极材料层之后,先对伪栅极材料层执行平坦化处理,然后根据该伪栅极材料层的表面粗糙情况利用含氟的气体对该伪栅极材料层执行第一刻蚀处理,从而改善该伪栅极材料层整体的表面平整程度和厚度均匀性,然后在伪栅极材料层上形成含氟聚合物层,并对形成了该含氟聚合物层的衬底结构执行第二刻蚀处理以去除该含氟聚合物层,其中,该第二刻蚀处理还对该伪栅极材料层的表面进行刻蚀,从而进一步改善了该伪栅极材料层的局部的表面平整程度和厚度均匀性。因此,本发明实施例的上述方法能够改善伪栅极材料层的表面平整程度和厚度均匀性,进而改善器件(例如晶体管)的性能。

[0060] 在一个实施例中,上述制造方法还可以包括:循环多次执行:上述形成含氟聚合物层的步骤(即步骤S105)和上述第二刻蚀处理的步骤(即步骤S106)。经过循环多次地执行这两个步骤,可以进一步提高伪栅极材料层的表面平整程度和厚度均匀性。

[0061] 在一个实施例中,在执行第二刻蚀处理(即步骤S106)之后,上述方法还可以包括:执行灰化处理。例如对图7所示的结构执行灰化处理。在前面的第二刻蚀处理的过程中,含氟聚合物层可能没有完全被去除干净,经过该灰化处理,能够去除剩余的含氟聚合物层,从而将含氟聚合物层去除干净。

[0062] 至此,已经详细描述了本发明。为了避免遮蔽本发明的构思,没有描述本领域所公知的一些细节。本领域技术人员根据上面的描述,完全可以明白如何实施这里公开的技术方案。

[0063] 虽然已经通过示例对本发明的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上示例仅是为了进行说明,而不是为了限制本发明的范围。本领域的技术人员应该理解,可在不脱离本发明的范围和精神的情况下,对以上实施例进行修改。本发明的范围由所附权利要求来限定。

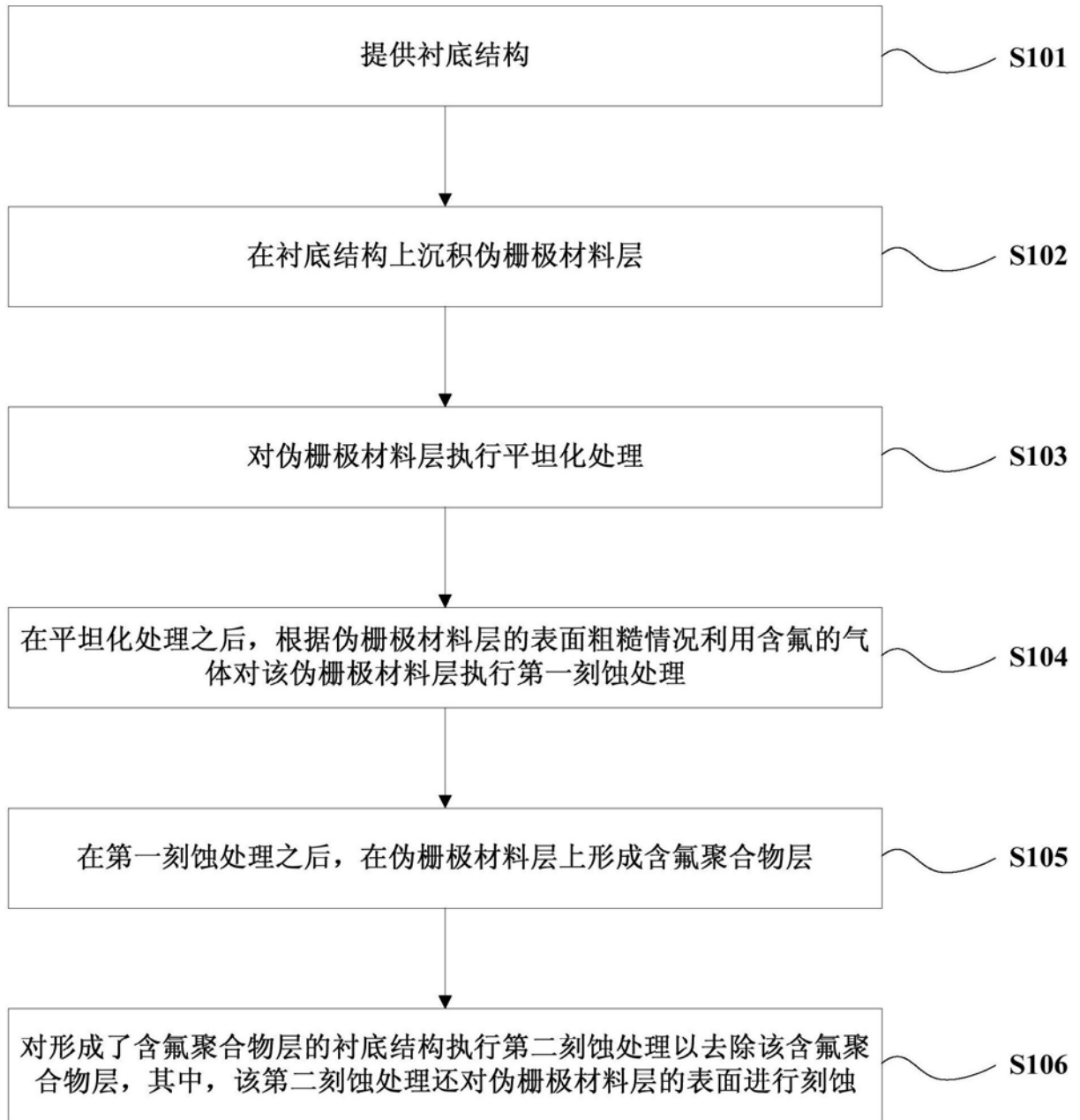


图1

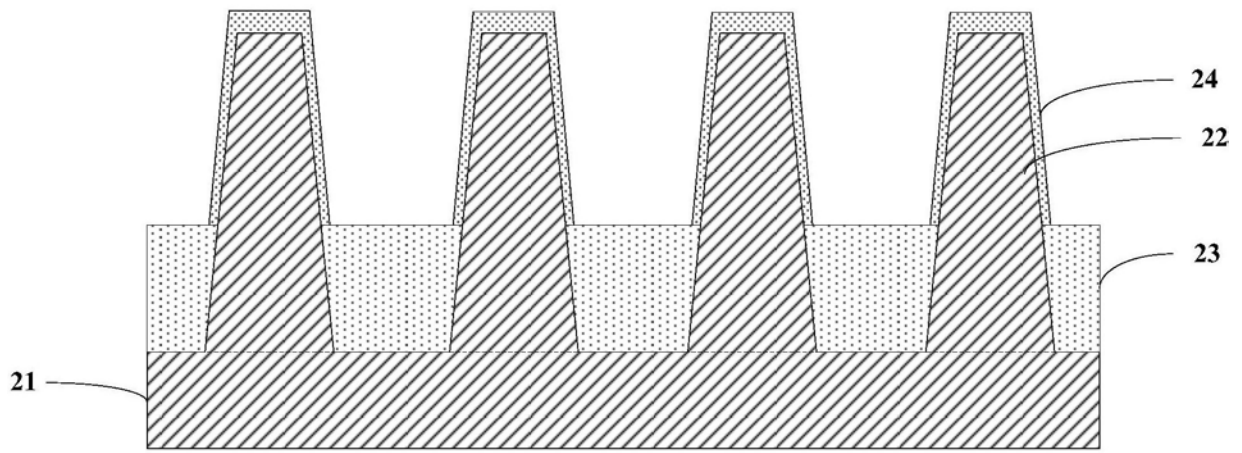


图2

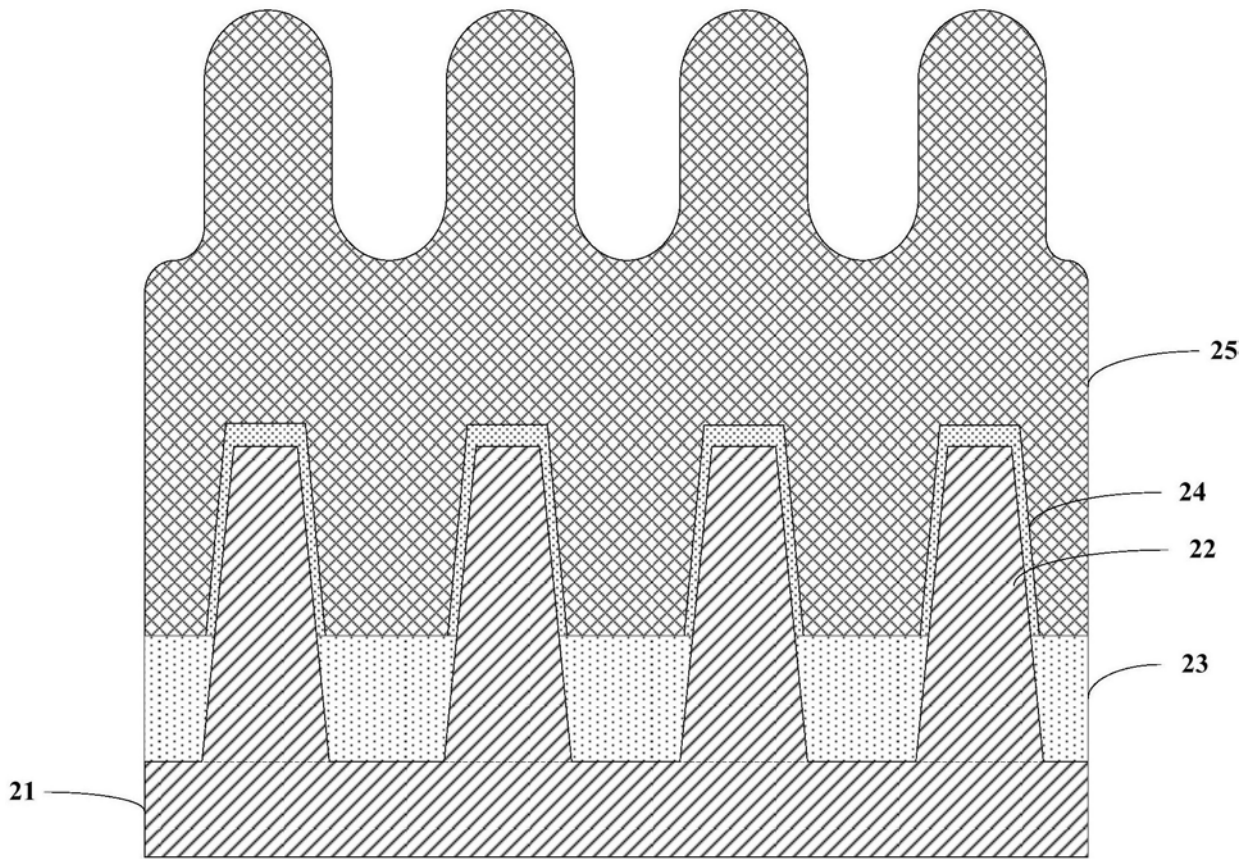


图3

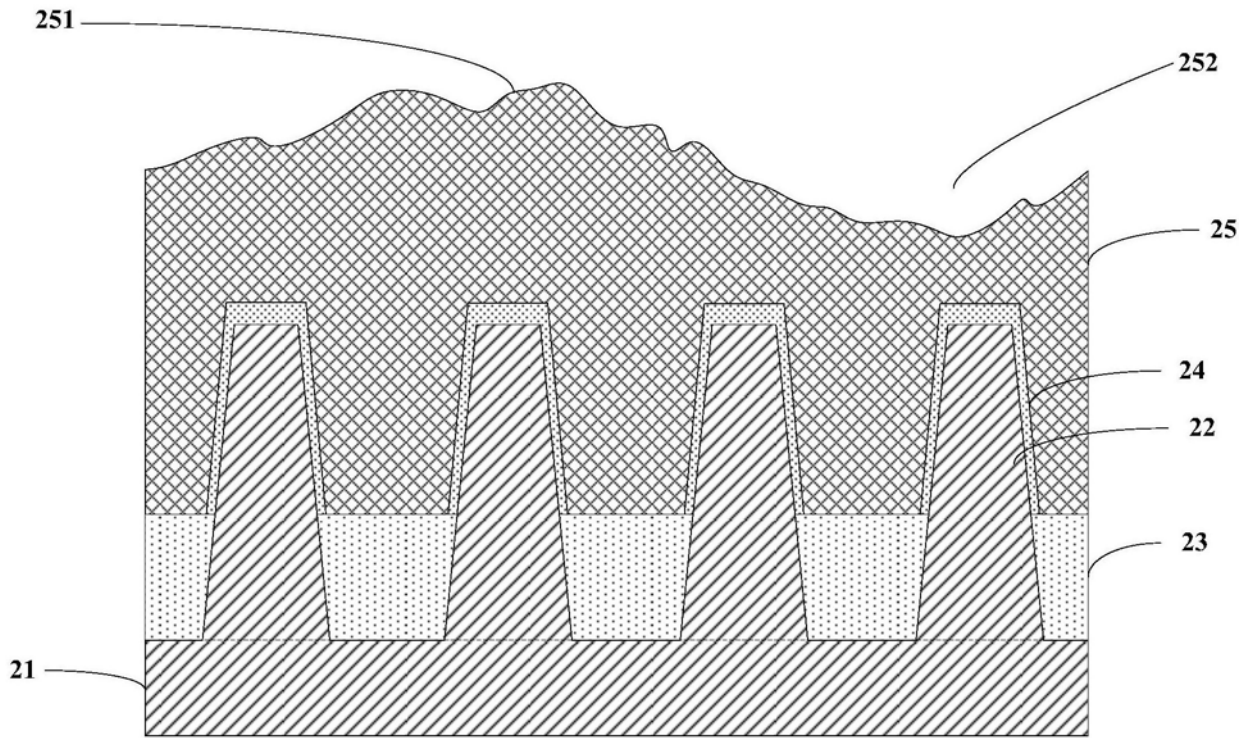


图4

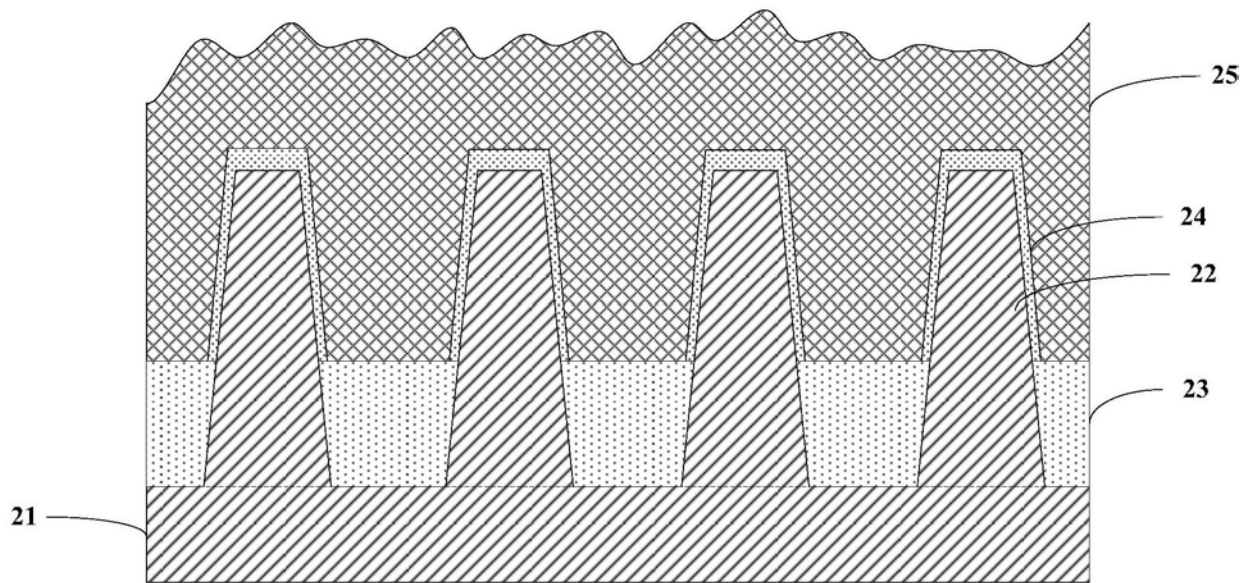


图5

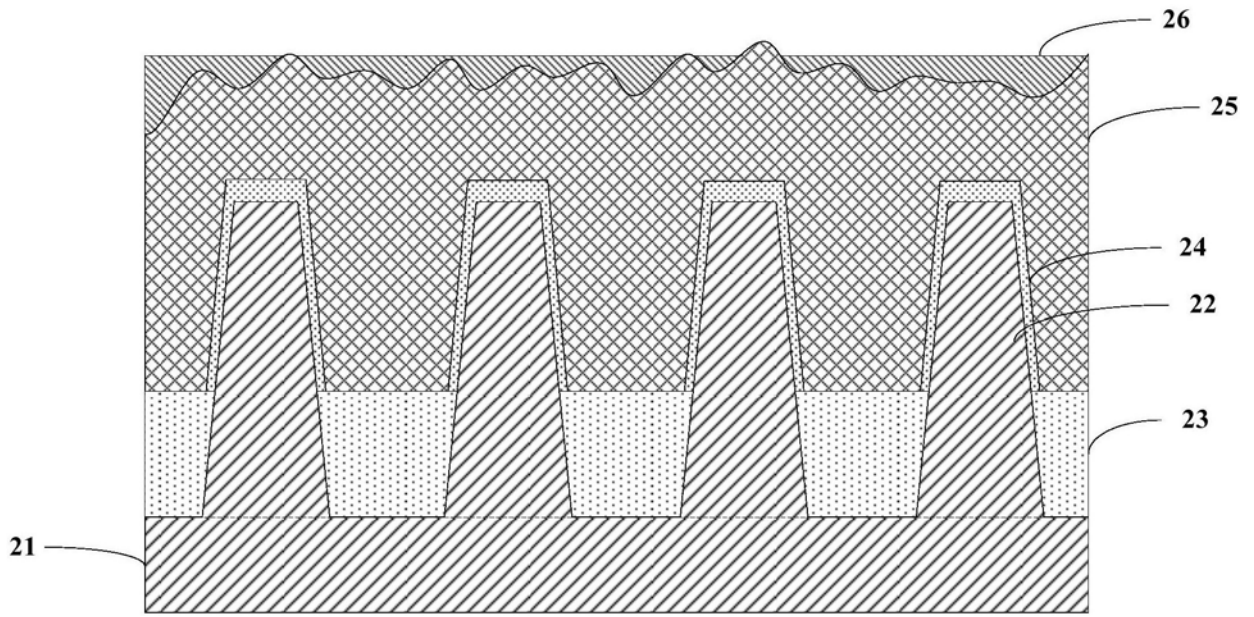


图6

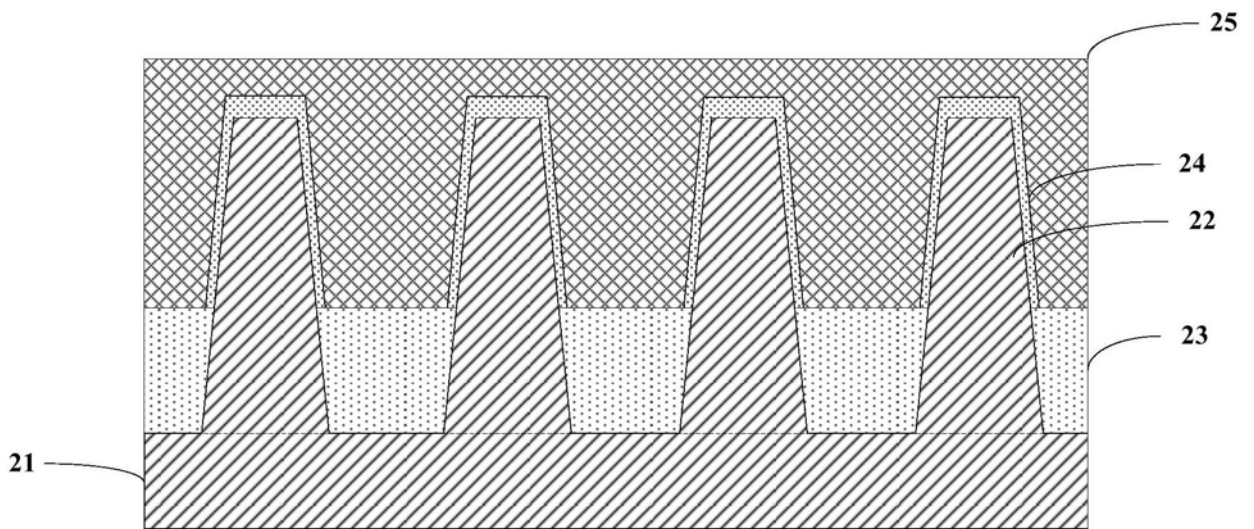


图7