



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

226 218

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 01 10 80
(21) PV 6618-80

(51) Int. Cl.³
H 03 K 13/06

5101

(40) Zveřejněno 29 07 83
(45) Vydáno 01 02 86

(75)
Autor vynálezu

JÍLEK JAROMÍR ing., OLMOUC

(54)

Zapojení digitálního integrátoru

Vynález se týká zapojení digitálního integrátoru vstupního analogového signálu podle času, při němž je na vstup analogového integrátoru připojeno přes analogové spínače vstupní napětí, úměrné signálu, který má být integrován, kdy vstupní napětí se přivádí buď přímo, nebo přes invertor na vstup analogového integrátoru, jehož výstup je připojen na dvojici napěťových komparátorů, jejichž přepínací úrovně jsou vzájemně rozdílné.

V analytické chemii se používá k určování množství látky množství elektřiny, potřebné ke stechiometrické reakci v elektrochemickém článku. Tato metoda se nazývá coulometrie. Při elektrolýze za konstantního potenciálu pracovní elektrody klesá s časem intenzita elektrického proudu, přičemž reakce je ukončena, když proud klesne téměř na nulu. Množství stanovované látky lze vypočítat z množství elektřiny, které prošlo elektrolytickou nádobkou za použití Faradayových zákonů, ze kterých vyplývá, že k elektrolýze jednoho ekvivalentu látky je zapotřebí množství elektřiny, rovnající se 96 493 coulombů. Množství elektřiny Q je funkcí proudové intenzity i :

$$Q = \int_0^t i_t dt$$

Pro měření množství elektřiny, pokud je proud časově proměnný, je nejvýhodnější použít elektronický integrátor, který integruje proud podle času. Pro velkou část aplikací se převádí velikost proudu, který má být integrován, na úměrnou velikost napětí. Základem integrace napětí je analogový integrátor, což je obvod používající operační zesilovač s integrační kapacitou zapojenou v obvodu jeho záporné zpětné vazby. Napětí se přivádí přes vstupní odpor. Toto zapojení vyhovuje pouze pro integrační časy do

desítek sekund. V delších časových úsecích nabývají na významu chyby, způsobené zejména svodovým odporem integračního kondensátoru a vstupním proudem použitého operačního zesilovače. Aby byly tyto chyby omezeny na přípustnou velikost, je nutno doplnit zařízení tak, aby analogový integrátor pracoval za optimálních podmínek. Jednoduché řešení používá na výstupu analogového integrátoru napěťový komparátor, který po dosažení nastavené přepínací úrovně výstupního napětí analogového integrátoru vybijí mechanickým či elektronickým spínačem integrační kondensátor. Přídavný čítač registruje počet vybíjecích cyklů, který je úměrný měřenému množství elektřiny. Nedostatkem tohoto zařízení je, že po čas vybíjení integrační kapacity je přerušena integrace vstupního napěťového signálu.

Další modifikace tohoto principu využívá vybití integrační kapacity konstantním proudem po předem definovaný časový interval. Přesnost této rozšířené modifikace je omezena zejména technickými možnostmi realizace obvodu, přivádějícího konstantní vybíjecí proud.

Nejpřesnější metoda využívá dvojice napěťových komparátorů, jejichž přepínací úrovně jsou vzájemně rozdílné, často shodné co do absolutní hodnoty ale opačné polarity, které prostřednictvím RS klopného obvodu ovládají dvojici analogových spínačů. Analogové spínače přepínají vstup analogového integrátoru střídavě přímo ke vstupnímu napětí a k jeho negativní hodnotě získané nejčastěji analogovým invertorem s využitím dalšího operačního zesilovače. Nevýhodou této metody je nutnost přepnutí vstupů integrátoru při změně polarity vstupního napětí, což je nutné provést během integračního intervalu, a tím se do měření zavádí značná nepřesnost.

Uvedené nedostatky odstraňuje podle vynálezu zapojení digitálního integrátoru vstupního analogového signálu podle času, při němž je na vstup analogového integrátoru připojeno přes analogové spínače vstupní napětí, úměrné signálu, který má být integrován, kdy vstupní napětí se přivádí buď přímo, nebo přes inverter na vstup analogového integrátoru, jehož výstup je připojen

na dvojici napěťových komparátorů, jejichž přepínací úrovně jsou vzájemně rozdílné. Jeho podstata spočívá v tom, že výstupy obou napěťových komparátorů, případně zapojené přes tvarovací obvody, jsou připojeny ke vstupům logického obvodu, jehož výstup je připojen ke klopnému obvodu, jehož výstupy jsou napojeny na ovládací vstupy analogových spínačů, přičemž výstupy obou napěťových komparátorů jsou případně přes zpožďovací obvody napojeny na vstupy čítače.

Podle dalšího význaku vynálezu jsou výstupy klopného obvodu připojeny na výstup ovládání směru počítání čítače.

Konečně je možno, aby výstupy klopného obvodu byly připojeny na vstupy adresování multiplexeru, přičemž mezi napěťové komparátory a případně vřazené zpožďovací obvody a čítač, je připojen multiplexer. Základní účinek způsobu podle vynálezu spočívá v tom, že digitální integrátor umožňuje s vysokou přesností digitální integraci vstupního napěťového signálu podle času, přičemž přesnost není zhoršena v krátkých ani dlouhých integračních časech a současně samočinně přepíná režim činnosti podle polaritý vstupního signálu bez zhoršení přesnosti.

Způsob digitální integrace podle vynálezu je dále blíže vysvětlen na příkladu provedení a podle připojených výkresů, na nichž obr. 1 znázorňuje princip způsobu digitální integrace podle vynálezu, obr. 2 představuje konkrétní provedení digitálního integrátoru a obr. 3 znázorňuje časové průběhy signálů v nejdůležitějších bodech zapojení, znázorněného na obr. 2.

Jak je patrné z obr. 1 je na vstup analogového integrátoru 4 připojeno přes analogové spínače 2, 3 vstupní napětí. Podle stavu analogových spínačů 2, 3, které jsou ovládány z výstupů klopného obvodu 10, se vstupní signál přivádí na analogový integrátor 4 buď přímo, nebo přes invertor 1 v opačné polaritě. Výstup analogového integrátoru 4 je připojen na dvojici napěťových komparátorů 5, 6, jejichž přepínací úrovně jsou vzájemně rozdílné. Výstupy obou napěťových komparátorů 5, 6, případně zapojené přes tvarovací obvody 7, 8, jsou připojeny ke vstupům

logického obvodu 9, jehož výstup je připojen ke klopnému obvodu 10, jehož výstupy jsou napojeny na ovládací vstupy analogových spínačů 2, 3, přičemž výstupy obou napěťových komparátorů 5, 6 jsou případně přes zpožďovací obvody 11, 12 napojeny na vstupy čítače 14, jehož stav je zobrazen indikačním nebo jiným vhodným zařízením 15.

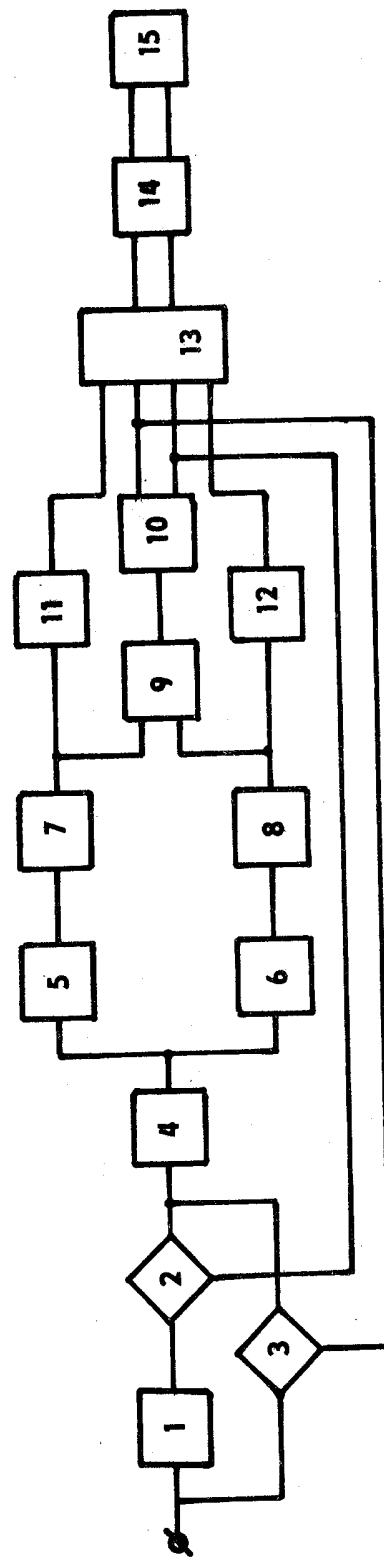
Příklad konkrétního provedení digitálního integrátoru podle vynálezu je znázorněn na obr. 2. Na obr. 3 jsou znázorněny průběhy napěťových signálů na výstupech jednotlivých obvodů, znázorněných v zapojení podle obr. 2. Vstupní napětí, které má být integrováno podle času, je přiváděno na analogový integrátor 1, tvořený operačním zesilovačem integrátoru 16, integrační kapacitou 17 a dvěma stejnými vstupními odpory 21, 22. Na vstupní odpory 21, 22 je přiváděno vstupní napětí buď přímo nebo přes invertor 1, tvořený operačním zesilovačem 18 invertoru 1 a shodnými odpory 19, 20. Analogové spínače 2, 3 přepínají vstupní napětí do vstupních odporů 21, 22 ve střídavě se měnící polaritě. Jsou ovládány z výstupů klopného obvodu 10. Aby klopný obvod 10 bylo možno ovládat signály z výstupů obou napěťových komparátorů 5, 6, jsou výstupy obou napěťových komparátorů 5, 6 vedeny do vstupů logického obvodu 9, z jehož výstupu je pomocí synchronizačního vstupu ovládán klopný obvod 10. Výstupy klopného obvodu 10 současně ovládají adresování multiplexeru 13, který na výstupech vzájemně přepíná signály z obou napěťových komparátorů 5, 6. Aby byl zaručen správný časový přesah adresových a datových signálů multiplexeru 13, jsou signály z obou napěťových komparátorů 5, 6 přivedeny na datové vstupy multiplexeru 13 s vhodným zpožděním, které se dosahuje ve zpožďovacích obvodech 11, 12. Pro spolehlivou činnost jednotlivých obvodů je účelné za napěťové komparátory 5, 6 zařadit tvarovací obvody 7, 8, které tvarují průběh signálů, přiváděných do dalších obvodů. Na výstupech multiplexeru 13 jsou tak zaručené impulsy definované k průběhu. Impulsy vystupují z jednotlivých výstupů multiplexeru 13 v závislosti na polaritě napětí, přiváděného na vstup digitálního integrátoru. Je tedy

možno použít výstupní impulsy z jednoho výstupu multiplexeru 13 ke zvyšování obsahu čítače 14 a výstupní impulsy z druhého výstupu ke snižování obsahu čítače 14.

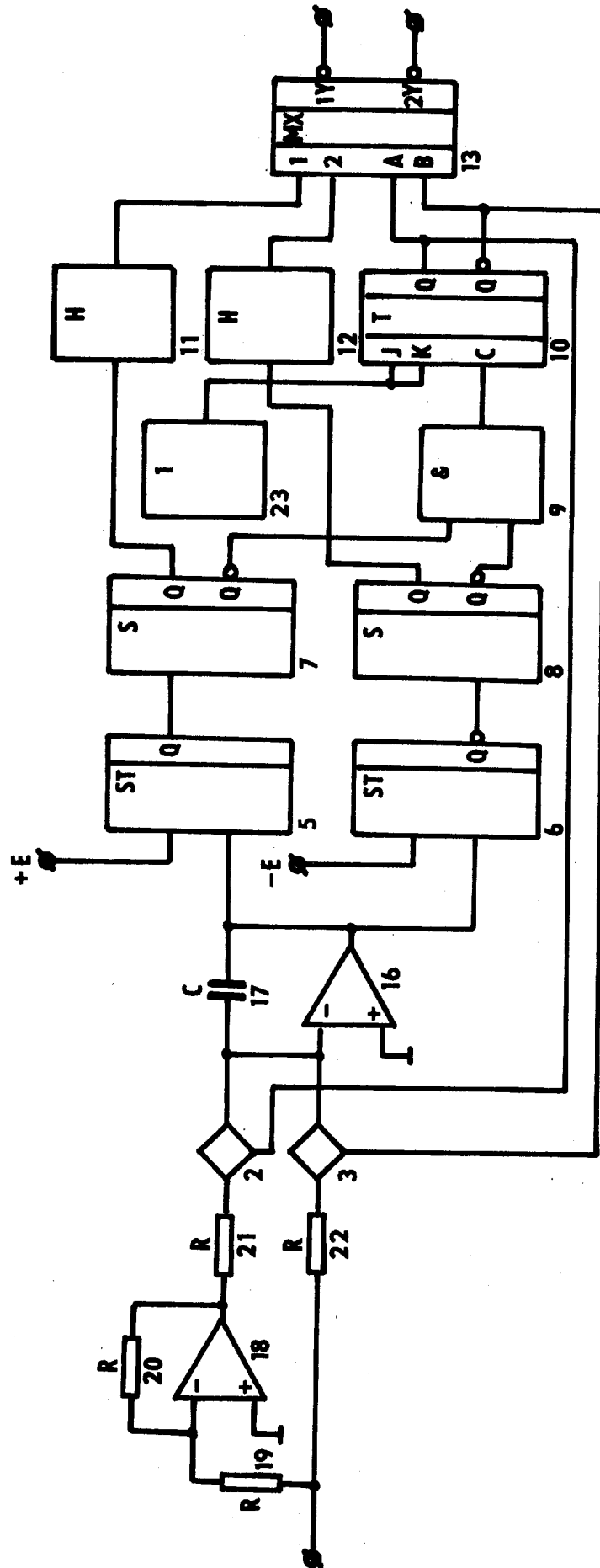
Nového účinku popsaného způsobu digitální integrace se dosahuje použitím klopného obvodu 10, který po příchodu každého vstupního impulsu invertuje signály na svých výstupech a jeho ovládním z výstupu logického obvodu 9, který slučuje výstupní signály z obou napěťových komparátorů 5, 6. Dosáhne se činnosti digitálního integrátoru nezávisle na polaritě vstupního signálu. Tato přednost je důsledkem skutečnosti, že jakmile výstupní napětí analogového integrátoru 4 dosáhne přepínací úrovně kteréhokoli z napěťových komparátorů 5, 6, překloupí se klopný obvod 10 a změní se polarita napětí, přiváděného do analogového integrátoru 4. V důsledku změny polaritě tohoto napětí se výstupní napětí analogového integrátoru 4 bude přibližovat přepínací úrovni druhého z dvojice napěťových komparátorů 5, 6 a děj se bude opakovat. Změní-li se mezi jednotlivými přepínacími úrovněmi polarita přiváděného vstupního napětí, dosáhne se přepínací úrovně opakovaně u téhož z dvojice napěťových komparátorů 5, 6, důsledkem čehož bude změna směru počítání čítače 14. Provede-li se časové porovnání signálů z výstupů dvojice napěťových komparátorů 5, 6 se stavem výstupů klopného obvodu 10, což realizuje multiplexer 13, jehož adresování ovládá výstup klopného obvodu 10 a na jehož datové vstupy se přivádějí impulsy z výstupů dvojice napěťových komparátorů 5, 6, získají se impulsy na jednotlivých výstupech multiplexeru 13 v závislosti na polaritě vstupního napětí. Tyto signály lze vyhodnocovat v čítači 14, který může být výhodně proveden jako vratný čítač, neboť se dosáhne narůstání obsahu čítače při jedné polaritě vstupního napětí a snižování jeho obsahu při změně polaritě vstupního napětí.

Zapojení digitálního integrátoru vstupního analogového signálu podle vynálezu je výhodné zejména pro stanovení elektrického množství při elektrochemické reakci. Jeho použití je však účelné i v dalších oblastech chemické instrumentace a v jiných oborech měřicí techniky, kde je proměnnou veličinou napětí nebo lze proměnnou, která má být v čase integrována na napětí převést.

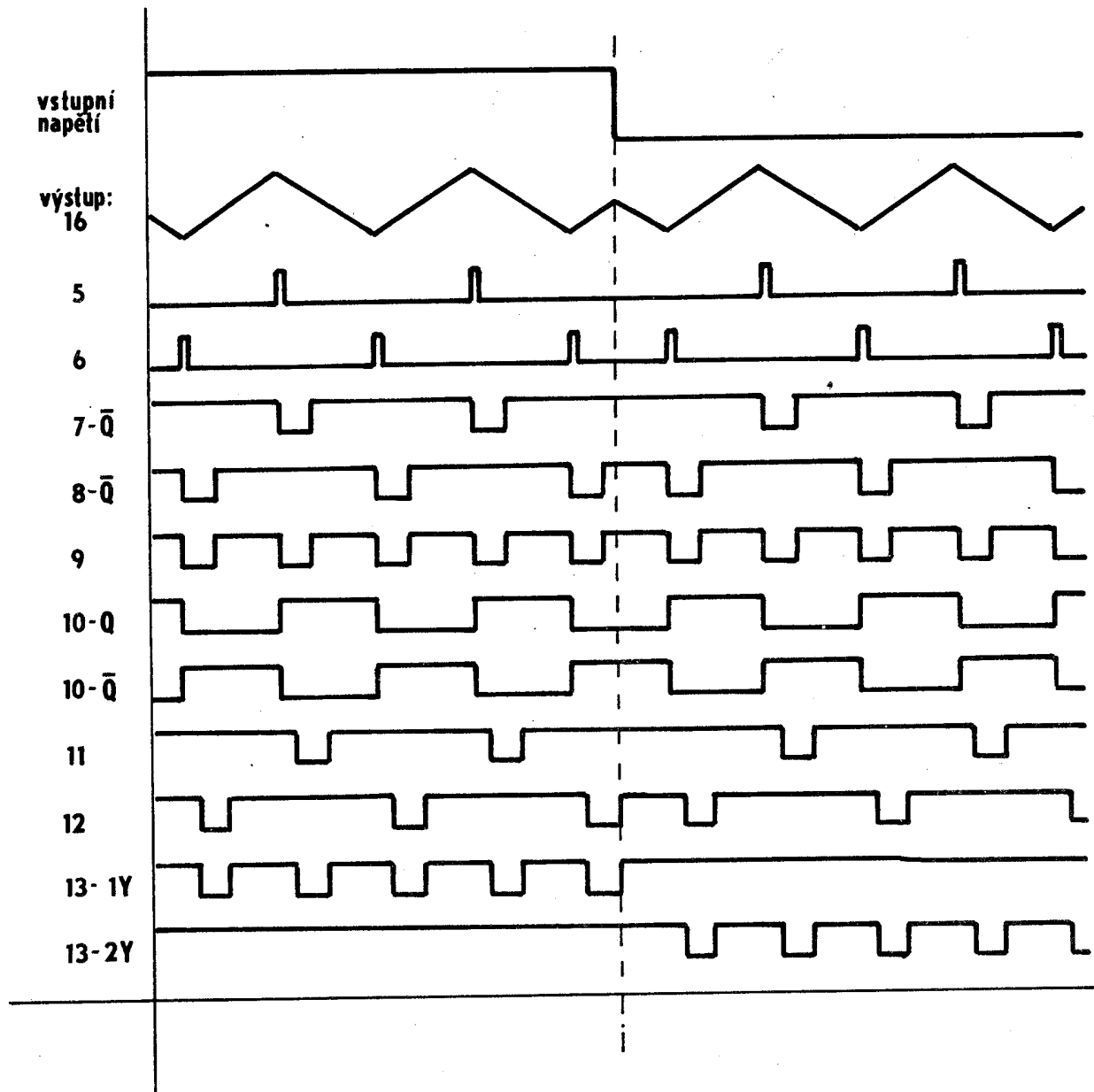
1. Zapojení digitálního integrátoru vstupního analogového signálu podle času, při němž je na vstup analogového integrátoru připojeno přes analogové spínače vstupní napětí, úměrné signálu, který má být integrován, kdy vstupní napětí je připojeno buď přímo, nebo přes invertor na vstup analogového integrátoru, jehož výstup je připojen na dvojici napěťových komparátorů, jejichž přepínací úrovně jsou vzájemně rozdílné, vyznačující se tím, že výstupy obou napěťových komparátorů /5, 6/, případně zapojené přes tvarovací obvody /7, 8/, jsou připojeny ke vstupům logického obvodu /9/, jehož výstup je připojen ke klopnému obvodu /10/, jehož výstupy jsou napojeny na ovládací vstupy analogových spínačů /2, 3/, přičemž výstupy obou napěťových komparátorů /5, 6/ jsou případně přes zpožďovací obvody /11, 12/ napojeny na vstupy čítače /14/.
2. Zapojení podle bodu 1, vyznačující se tím, že výstupy klopného obvodu /10/ jsou připojeny na výstup ovládání směru počítání čítače /14/.
3. Zapojení podle bodů 1 a 2, vyznačující se tím, že výstupy klopného obvodu /10/ jsou připojeny na vstupy adresování multiplexeru /13/, přičemž mezi napěťové komparátory /5, 6/ a případně vřazené zpožďovací obvody /11, 12/ a čítač /14/, je připojen multiplexer /13/.



Obr. 1.



0br. 2.



Obr. 3.