

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-197120

(P2016-197120A)

(43) 公開日 平成28年11月24日(2016.11.24)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 R 31/26 (2014.01)	GO 1 R 31/26 J	
HO 1 R 33/76 (2006.01)	HO 1 R 33/76 5 O 1 Z	
HO 1 R 12/71 (2011.01)	HO 1 R 12/71	
HO 1 R 13/46 (2006.01)	HO 1 R 13/46 3 O 1 B	

審査請求 有 請求項の数 11 O L 外国語出願 (全 13 頁)

(21) 出願番号	特願2016-143056 (P2016-143056)	(71) 出願人	506198090 クウォリタウ・インコーポレーテッド QUALITAU INCORPORATED アメリカ合衆国 カリフォルニア州940 43 マウンテン・ビュー, ダブリュ・ モード・アベニュー, 830
(22) 出願日	平成28年7月21日 (2016.7.21)	(74) 代理人	110000028 特許業務法人明成国際特許事務所
(62) 分割の表示	特願2015-1448 (P2015-1448) の分割	(72) 発明者	イサグイーレ・ジョセ アメリカ合衆国 カリフォルニア州950 73 ソクエル, ティンバー・ビュー・ド ライブ, 216
原出願日	平成20年5月16日 (2008.5.16)		
(31) 優先権主張番号	11/766, 938		
(32) 優先日	平成19年6月22日 (2007.6.22)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 パッケージ化された半導体デバイスを試験するよう構成された高温セラミックソケット

(57) 【要約】 (修正有)

【課題】 高温に耐え、ソケット材料のはがれが原因の短絡を抑えた試験ソケットアセンブリを提供する。

【解決手段】 一体成形ソケット46が、実質的に絶縁性材料から形成され、複数の導電性バネ36を受け入れるよう構成された複数の孔32を内部に形成される。一体成形ソケット46の各孔32は、導電性バネ36の内の別個のバネ36を収容する。試験ソケット46は、集積回路50のリード48を受け入れるよう構成された複数のピン10を備え、試験ソケット46のピン10は、各ピン10がバネ36に接触する状態で一体成形ソケット46の複数の孔32の中に延び、一体成形ソケット46は、複数のバネ36が回路基板40上の電気接点34および複数のピン10と電気的に相互接続するように複数の孔32を接点34に整列させるよう、回路基板40上に配置される。一体成形ソケット46は、実質的に、高温絶縁材料（セラミックなど）から形成される。

【選択図】 図3

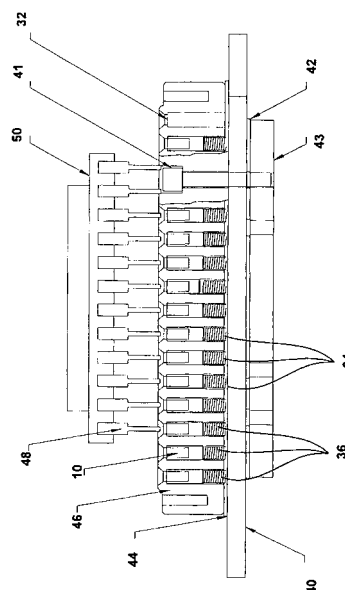


Fig. 3

【特許請求の範囲】**【請求項 1】**

集積回路を試験する際に用いる試験ソケットアッセンブリであって、
実質的に絶縁材料から形成され、複数の導電性バネを受け入れるよう構成された複数の孔を形成された一体成形ソケットと、

前記複数の導電性バネであって、各孔が、前記複数の導電性バネの個別のバネを収容する、前記複数の導電性バネと、

集積回路のリードを受け入れるよう構成された複数のピンを備えた試験ソケットと、
を備え、

前記試験ソケットの前記ピンは、各ピンがバネに接触する状態で前記一体成形ソケットの前記複数の孔の中に延び、

前記一体成形ソケットは、前記複数のバネが回路基板上の電気接点および前記複数のピンと電氣的に相互接続するように前記複数の孔を前記接点に対して配置させるよう、前記回路基板上に配置される、試験ソケットアッセンブリ。

【請求項 2】

請求項 1 に記載の試験ソケットアッセンブリであって、さらに、前記試験ソケットアッセンブリを前記回路基板に固定する留め具を備える、試験ソケットアッセンブリ。

【請求項 3】

請求項 1 または 2 に記載の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、高温絶縁材料から形成される、試験ソケットアッセンブリ。

【請求項 4】

請求項 1 または 2 に記載の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、セラミックから形成される、試験ソケットアッセンブリ。

【請求項 5】

集積回路を試験する際に用いる試験アッセンブリであって、

a) 試験装置に接続可能な複数のパッドを有する回路基板と、

b) 試験ソケットアッセンブリと、

を備え、

前記試験ソケットアッセンブリは、

実質的に絶縁材料から形成され、複数の導電性バネを受け入れるよう構成された複数の孔を形成された一体成形ソケットであって、

前記複数の導電性バネであって、各孔が、前記複数の導電性バネの個別のバネを収容する、前記複数の導電性バネと、

集積回路のリードを受け入れるよう構成された複数のピンを備えた試験ソケットと、
を備え、

前記試験ソケットの前記ピンは、各ピンがバネに接触する状態で前記一体成形ソケットの前記複数の孔の中に延び、

前記一体成形ソケットは、前記複数のバネが回路基板上的電気接点および前記複数のピンと電氣的に相互接続するように前記複数の孔を前記接点に対して配置させるよう、前記回路基板上に配置される、試験アッセンブリ。

【請求項 6】

請求項 5 に記載の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、高温絶縁材料から形成される、試験ソケットアッセンブリ。

【請求項 7】

請求項 5 に記載の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、セラミックから形成される、試験ソケットアッセンブリ。

【請求項 8】

試験ソケットアッセンブリを形成するための方法であって、

実質的に絶縁材料から形成され、それぞれ導電性バネを収容する複数の孔を形成された一体成形ソケットを準備する工程と、

10

20

30

40

50

集積回路のリードを受け入れるよう構成された複数のピンを備えた試験ソケットを準備する工程と、

前記試験ソケットの前記ピンが前記一体成形ソケットの前記複数の孔内に延びて、各ピンがバネに接触するように、前記試験ソケットを前記一体成形ソケットに接合させる工程と、

前記複数のバネが回路基板上の電気接点および前記複数のピンと電氣的に相互接続するように前記複数の孔を前記接点に対して配置させるよう、前記一体成形ソケットを前記回路基板上に配置する工程と、

を備える、方法。

【請求項 9】

10

請求項 8 に記載の方法であって、

前記一体成形ソケットを前記回路基板上に配置する工程は、留め具を用いて前記一体成形ソケットを前記回路基板上に固定する工程を含む、方法。

【請求項 10】

請求項 8 または 9 に記載の方法であって、前記一体成形ソケットは、実質的に、高温絶縁材料から形成される、方法。

【請求項 11】

請求項 8 または 9 に記載の方法であって、前記一体成形ソケットは、実質的に、セラミックスから形成される、方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、一般に、パッケージ化された集積回路を試験するために受け入れるためのソケットに関し、特に、デュアル・インライン半導体パッケージすなわち DIP などの半導体パッケージのリードを受け入れるための試験ソケットに関する。

【背景技術】

【0002】

集積半導体回路（IC）の製造では、最終的にパッケージ化された IC は、一般に、厳しい環境条件下でパラメトリック試験および信頼性試験を受ける。試験の際に IC のリードを受け入れて保護するために、ソケットが準備される。通例、試験ソケットは、プリント回路基板（PCB）上に取り付けられ、PCB は、IC と試験装置との間の相互接続を提供する。

30

【0003】

従来の試験ソケットを図 1 の分解図に示す。IC のリードを受けるための孔を有するピン 10 が、底部プレート 12 と上部プレート 14 との間に収容されている。各ピン 10 の直径は、底部プレート 12 を貫通する孔 16 内に収まるように下部で小さくしており、孔 16 は、各ピン 10 の上端にあるフランジを受けるよう構成された直径の大きい凹部を備えている。ピンを底部プレート 12 に取り付け後に、ネジ（図示せず）などの適切な留め具によって、底部プレート 12 に上部プレート 14 を取り付け、底部プレート 12 内にピンを保持する。上部プレート 14 には、ピン 10 の延長線上に延びる孔 18 が貫通しており、それらの孔 18 は、IC パッケージのリードを受け入れるよう構成されている。ただし、孔 18 は、ピン 10 のフランジよりも直径が小さく、それにより、ピン 10 は、上部プレート 14 と底部プレート 12 との間に保持される。

40

【0004】

図 2 は、プリント回路基板（PCB）40 に取り付けられたソケット（図 1 のソケットなど）を示す図である。PCB 上に試験ソケットを組み込むために、ソケットのピン 10 は、PCB 上の導電性パッド 34 に揃えて配列される。PCB 40 を貫通しホルダプレート 30 を介して底部プレート 12 および上部プレート 14 内に、いくつかのネジ 38 が通される。孔 18 内に IC 50 のリード 48 を挿入することで、ピン 10 およびバネ 36 を介してパッド 34 に電気接続することができる。

50

【0005】

ソケットは、非導電性材料で被覆された導電性材料で形成されている。非導電性材料の被覆は、ICリード48が、他のICリード48と短絡することを防止する。

【発明の概要】

【0006】

集積回路を試験する際に用いる試験ソケットアセンブリが開示されている。一体成形(one-piece)ソケットが、実質的に絶縁性材料から形成され、複数の導電性バネを受け入れるよう構成された複数の孔を内部に形成される。一体成形ソケットの各孔は、導電性バネの内の別個のバネを収容する。試験ソケットは、集積回路のリードを受け入れるよう構成された複数のピンを備え、試験ソケットのピンは、各ピンがバネに接触する状態で一体成形ソケットの複数の孔の中に延び、一体成形ソケットは、複数のバネが回路基板上の電気接点および複数のピンと電氣的に相互接続するように複数の孔を接点に整列させるよう、回路基板上に配置される。一体成形ソケットは、実質的に、高温絶縁材料(セラミックなど)から形成される。

10

【図面の簡単な説明】

【0007】

【図1】従来の試験ソケットの分解図。

【0008】

【図2】集積回路を試験するためにプリント回路基板に取り付けられた構成の図1の従来の試験ソケットを示す断面図。

20

【0009】

【図3】改良されたソケットアセンブリの断面図。

【0010】

【図4】図3のソケットアセンブリの斜視図。

【発明を実施するための形態】

【0011】

発明者は、ソケットの過度の利用、また、製造上の制限により、上述したような試験ソケットの非導電性材料が剥がれ、ICリード間に意図しない短絡を引き起こすと認識していた。発明者は、また、ピンおよびバネを保持する3プレート構造の組み立てには時間が掛かることを認識していた。一態様によると、本発明のソケットは、セラミックなどの非導電性材料から形成される。別の態様によると、一体成形ソケットが提供されており、ソケットアセンブリの製造性を高める(部品のコストおよび労力を低減する)と共に、信頼性および性能を改善する。

30

【0012】

ここで、図3を参照して、改良されたソケットアセンブリの一例について説明する。図3によると、高温に耐えうる絶縁材料(セラミックなど)から形成されたソケット46が、PCB40上に配置されている。ソケット46は、PCB上の接点パッド34に整列された孔32を有する。孔32内には、ピン10と、例えば、非常に細く、金メッキされた、高温バネ線で形成されたつる巻きバネ36とが配置されている。バネ36は、ピン10と同等の直径を有するが、ソケットピンと確実に接触するようにピンの基部よりもやや小さい直径となっており、ソケットの孔32は、バネ36と接触するようにピンを受け入れるよう、ソケットピンよりもやや大きくなっている。ピン10およびバネ36は両方とも、ソケット46の本体の孔32内の所定の位置に保持される。

40

【0013】

ソケット46は、ソケット30およびPCB40内を通過して鋼鉄のナットプレート43にねじ込まれたいくつかのネジ41またはその他の適切な留め具によってPCB40に固定されている。ナットプレートがPCB40と電氣的に短絡したりPCB40を機械的に摩耗させたりする可能性を最小限に抑えるために、PCB40とナットプレート43との間には、薄い絶縁材料42が設けられている。

【0014】

50

このソケットアッセンブリを使用する際には、ソケットアッセンブリの孔 3 2 の中に、集積回路 5 0（一部だけ図示）のリード 4 8 が受け入れられ、圧縮されたバネ 3 6 を介してパッド 3 4 と電氣的に接続されたピン 1 0 に対して物理的に接触する。これらのソケットは、「非 Z I F」であり、非 Z I F とは、パッケージ化された被試験デバイスをソケットに挿入および／または取り外しする際に必要な挿入力がゼロではないこと（non-zero insertion force）を意味し、例えば、市販の道具を用いて、ある程度の物理的な力を掛けて、パッケージ化された被試験デバイスを着脱する。

【0015】

ソケットアッセンブリには、例えば、300 または 600 ミル幅のピンを最大で 28 ピン備えた単一のパッケージ化されたデバイスを挿入してもよいし、300 または 600 ミル幅のピンを最大で 14 ピン備えた 2 つのより小さいパッケージを同じ向きまたは逆向きに直列に並べて挿入してもよい。また、600 ミルのパッケージについて、直列に並べた 2 つの 14 ピン集積回路パッケージを並列に配置するものとしてもよい。これらは例示に過ぎず、多くの他の構成も可能である。

【0016】

図 4 は、図 3 のソケットアッセンブリの斜視図であり、集積回路 5 0 のリード 4 8 が、ソケットアッセンブリの孔 3 2 内に受け入れられている。この斜視図から、3 列の孔 3 2 が設けられていることがわかる。さらに、図 4 の斜視図によると、ソケットの両端部に段差が設けられている。両端の段差と、段差に設けられためくら穴とによって、例えば、より長いパッケージについても、ユーザがパッケージピンを切り取る必要なしに試験を行うことが可能である。さらに、従来の IC 除去ツール（マイナスドライバなど）を段差の表面に当てることによって、被試験パッケージを取り除くことができる。

【0017】

上述の 3 プレート構造と対照的に、本発明のソケットアッセンブリのソケットは、単一片から一体的に形成されるため、製造性が高くなる。さらに、実質的に絶縁材料から形成され、かつ、好ましくは高温に耐えうる材料から形成されるため、ソケットが原因となる短絡の可能性を最小限に抑えられる（例えば、絶縁材料の薄い被覆が剥がれた結果として起こる短絡など）。

10

20

【図 1】

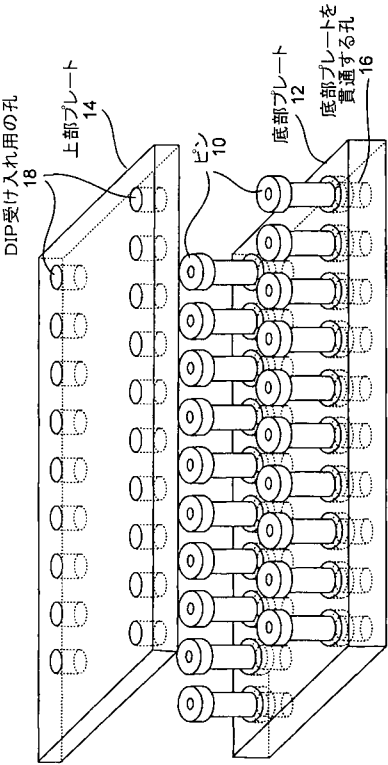


FIG. 1

(本発明を開示するものではない)

【図 2】

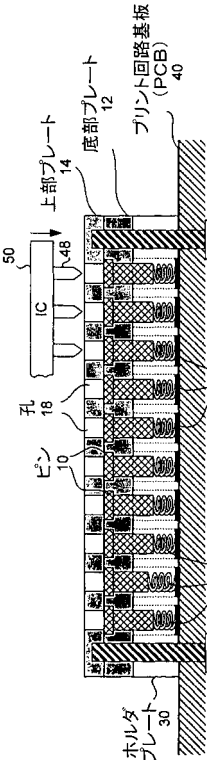


FIG. 2

(本発明を開示するものではない)

【図 3】

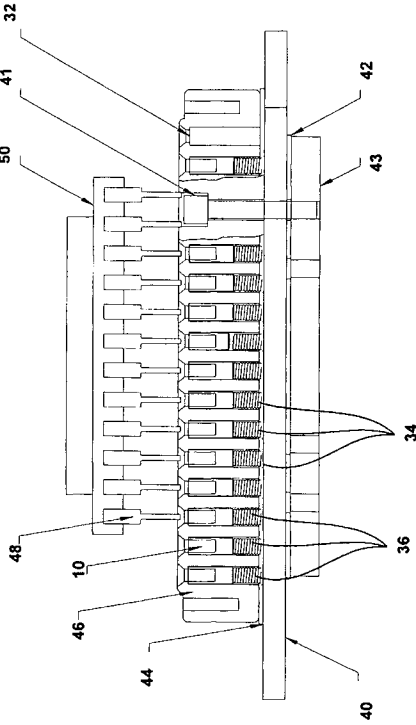


Fig. 3

【図 4】

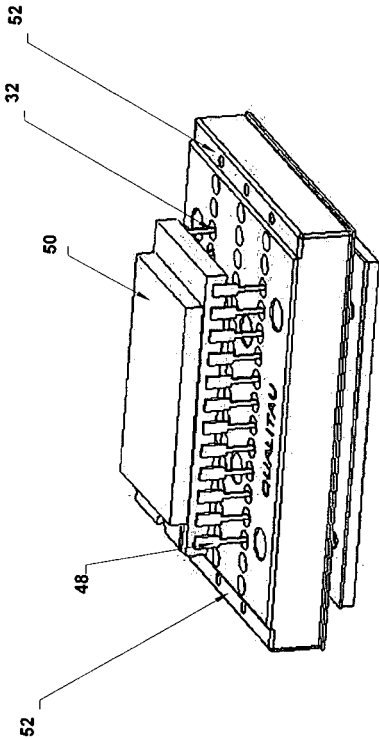


Fig. 4

【手続補正書】

【提出日】平成28年7月22日(2016.7.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

集積回路を試験する際に用いる試験ソケットアッセンブリであって、

実質的に絶縁材料から一体的に形成されたソケットであって、上面および底面を有し、複数の孔を形成された一体成形ソケットと、

前記一体成形ソケットの前記複数の孔の各孔内にそれぞれ配置される複数のピンであって、試験すべき前記集積回路のリードを、前記一体成形ソケットの前記上面から前記複数の孔内への前記集積回路の前記リードの非ゼロ挿入力で、それぞれ受けるよう構成された複数のピンと、

複数の導電性バネであって、各導電性バネは、前記一体成形ソケットの前記複数の孔のうちの一つの中にある前記複数のピンのうちの一つの下方に、配されている、前記複数の導電性バネと、を備え、

前記一体成形ソケットは、前記複数のバネが回路基板上の電気接点および前記複数のピンと電気的に相互接続するように、前記複数の孔を前記接点に対して配置させるよう、前記回路基板上に配置可能である、試験ソケットアッセンブリ。

【請求項2】

請求項1に記載の試験ソケットアッセンブリであって、さらに、前記試験ソケットアッセンブリを前記回路基板に固定する留め具を備える、試験ソケットアッセンブリ。

【請求項3】

請求項1に記載の試験ソケットアッセンブリであって、

前記一体成形ソケットは、両端部に、中央部よりも低く設けられた段差を有し、

前記両端部は、前記集積回路のリードを受け入れるためのめくら穴を備える、試験ソケットアッセンブリ。

【請求項4】

請求項1に記載の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、セラミックから形成される、試験ソケットアッセンブリ。

【請求項5】

集積回路を試験する際に用いる試験アッセンブリであって、

a) 試験装置に接続可能な複数のパッドを有する回路基板と、

b) 試験ソケットアッセンブリと、を備え、

前記試験ソケットアッセンブリは、

実質的に絶縁材料から一体的に形成されたソケットであって、前記一体成形ソケットの底部から複数の導電性バネを受け入れるよう構成された複数の孔を形成された一体成形ソケットと、

前記一体成形ソケットの前記複数の孔の各孔内にそれぞれ配置される複数のピンであって、試験すべき前記集積回路のリードを、前記一体成形ソケットの上部からの前記孔内の前記集積回路の前記リードの非ゼロ挿入力で、それぞれ受け入れるよう構成された複数のピンと、

前記複数の導電性バネであって、各孔が、前記複数の導電性バネの個別のバネを収容する、前記複数の導電性バネと、を備え、

前記一体成形ソケットは、前記複数のバネが回路基板上の電気接点および前記複数のピンと電気的に相互接続するように前記複数の孔を前記接点に対して配置させるよう、前記回路基板上に配置可能である、試験アッセンブリ。

【請求項 6】

請求項 5 に記載の試験アッセンブリであって、
前記一体成形ソケットは、両端部に、中央部よりも低く設けられた段差を有し、
前記両端部は、前記集積回路のリードを受け入れるためのめくら穴を備える、試験アッセンブリ。

【請求項 7】

請求項 5 に記載の試験アッセンブリであって、前記一体成形ソケットは、実質的に、セラミックから形成される、試験アッセンブリ。

【請求項 8】

試験ソケットアッセンブリを形成するための方法であって、
実質的に絶縁材料から一体的に形成されたソケットであって、上部および底部を有し、
前記一体成形ソケットの前記底部から複数の導電性バネを受け入れるよう構成された複数の
の孔を形成された一体成形ソケットを準備する工程と、
前記一体成形ソケットの前記複数の孔の各孔内にそれぞれ配置され、試験すべき集積回路の
リードを前記孔内においてそれぞれ受け入れるよう構成された複数のピンであって、
前記リードは、前記一体成形ソケットの前記上部から非ゼロ挿入力で前記孔内に挿入される、
複数のピンを準備する工程と、
前記複数のバネが回路基板上の電気接点および前記複数のピンと電氣的に相互接続するように、
前記複数の孔を前記接点に対して配置させるよう、前記一体成形ソケットを前記回路基板上に配置する工程と、
を備える、方法。

【請求項 9】

請求項 8 に記載の方法であって、
前記一体成形ソケットを前記回路基板上に配置する工程は、留め具を用いて前記一体成形ソケットを前記回路基板上に固定する工程を含む、方法。

【請求項 10】

請求項 8 に記載の方法であって、
前記一体成形ソケットは、両端部に、中央部よりも低く設けられた段差を有し、
前記両端部は、前記集積回路のリードを受け入れるためのめくら穴を備え、
前記方法は、さらに、
前記段差と前記集積回路との間に器具を挿入して、前記試験ソケットアッセンブリから
前記集積回路を取り除く工程を備える、方法。

【請求項 11】

請求項 8 に記載の方法であって、前記一体成形ソケットは、実質的に、セラミックから形成される、方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

ソケット 46 は、ソケット 46 および PCB 40 内を通して鋼鉄のナットプレート 43 にねじ込まれたいくつかのネジ 41 またはその他の適切な留め具によって PCB 40 に固定されている。ナットプレートが PCB 40 と電氣的に短絡したり PCB 40 を機械的に摩耗させたりする可能性を最小限に抑えるために、PCB 40 とナットプレート 43 との間には、薄い絶縁材料 42 が設けられている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

図4は、図3のソケットアセンブリの斜視図であり、集積回路50のリード48が、ソケットアセンブリの孔32内に受け入れられている。この斜視図から、3列の孔32が設けられていることがわかる。さらに、図4の斜視図によると、ソケットの両端部に段差52が設けられている。両端の段差52と、段差に設けられためくら穴とによって、例えば、より長いパッケージについても、ユーザがパッケージピンを切り取る必要なしに試験を行うことが可能である。さらに、従来のIC除去ツール（マイナスドライバなど）を段差の表面に当てることによって、被試験パッケージを取り除くことができる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

上述の3プレート構造と対照的に、本発明のソケットアセンブリのソケットは、単一片から一体的に形成されるため、製造性が高くなる。さらに、実質的に絶縁材料から形成され、かつ、好ましくは高温に耐えうる材料から形成されるため、ソケットが原因となる短絡の可能性を最小限に抑えられる（例えば、絶縁材料の薄い被覆が剥がれた結果として起こる短絡など）。

なお、本発明は以下のような態様で実現することもできる。

適用例1

集積回路を試験する際に用いる試験ソケットアセンブリであって、

実質的に絶縁材料から形成され、複数の導電性バネを受け入れるよう構成された複数の孔を形成された一体成形ソケットと、

前記複数の導電性バネであって、各孔が、前記複数の導電性バネの個別のバネを収容する、前記複数の導電性バネと、

集積回路のリードを受け入れるよう構成された複数のピンを備えた試験ソケットと、を備え、

前記試験ソケットの前記ピンは、各ピンがバネに接触する状態で前記一体成形ソケットの前記複数の孔の中に延び、

前記一体成形ソケットは、前記複数のバネが回路基板上の電気接点および前記複数のピンと電氣的に相互接続するように前記複数の孔を前記接点に対して配置させるよう、前記回路基板上に配置される、試験ソケットアセンブリ。

適用例2

適用例1の試験ソケットアセンブリであって、さらに、前記試験ソケットアセンブリを前記回路基板に固定する留め具を備える、試験ソケットアセンブリ。

適用例3

適用例1または2の試験ソケットアセンブリであって、前記一体成形ソケットは、実質的に、高温絶縁材料から形成される、試験ソケットアセンブリ。

適用例4

適用例1または2の試験ソケットアセンブリであって、前記一体成形ソケットは、実質的に、セラミックから形成される、試験ソケットアセンブリ。

適用例5

集積回路を試験する際に用いる試験アセンブリであって、

a) 試験装置に接続可能な複数のパッドを有する回路基板と、
b) 試験ソケットアッセンブリと、
を備え、
前記試験ソケットアッセンブリは、
実質的に絶縁材料から形成され、複数の導電性バネを受け入れるよう構成された複数の
の孔を形成された一体成形ソケットであって、
前記複数の導電性バネであって、各孔が、前記複数の導電性バネの個別のバネを収容
する、前記複数の導電性バネと、
集積回路のリードを受け入れるよう構成された複数のピンを備えた試験ソケットと、
を備え、
前記試験ソケットの前記ピンは、各ピンがバネに接触する状態で前記一体成形ソケット
の前記複数の孔の中に延び、
前記一体成形ソケットは、前記複数のバネが回路基板上の電気接点および前記複数のピ
ンと電氣的に相互接続するように前記複数の孔を前記接点に対して配置させるよう、前記
回路基板上に配置される、試験アッセンブリ。

適用例 6

適用例 5 の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、
高温絶縁材料から形成される、試験ソケットアッセンブリ。

適用例 7

適用例 5 の試験ソケットアッセンブリであって、前記一体成形ソケットは、実質的に、
セラミックから形成される、試験ソケットアッセンブリ。

適用例 8

試験ソケットアッセンブリを形成するための方法であって、
実質的に絶縁材料から形成され、それぞれ導電性バネを収容する複数の孔を形成された
一体成形ソケットを準備する工程と、
集積回路のリードを受け入れるよう構成された複数のピンを備えた試験ソケットを準備
する工程と、
前記試験ソケットの前記ピンが前記一体成形ソケットの前記複数の孔内に延びて、各ピ
ンがバネに接触するように、前記試験ソケットを前記一体成形ソケットに接合させる工程
と、
前記複数のバネが回路基板上の電気接点および前記複数のピンと電氣的に相互接続する
ように前記複数の孔を前記接点に対して配置させるよう、前記一体成形ソケットを前記回
路基板上に配置する工程と、
を備える、方法。

適用例 9

適用例 8 の方法であって、
前記一体成形ソケットを前記回路基板上に配置する工程は、留め具を用いて前記一体成
形ソケットを前記回路基板上に固定する工程を含む、方法。

適用例 10

適用例 8 または 9 の方法であって、前記一体成形ソケットは、実質的に、高温絶縁材料
から形成される、方法。

適用例 11

適用例 8 または 9 の方法であって、前記一体成形ソケットは、実質的に、セラミックか
ら形成される、方法。

【手続補正 5】

【補正対象書類名】図面

【補正対象項目名】図 3

【補正方法】変更

【補正の内容】

【図 3】

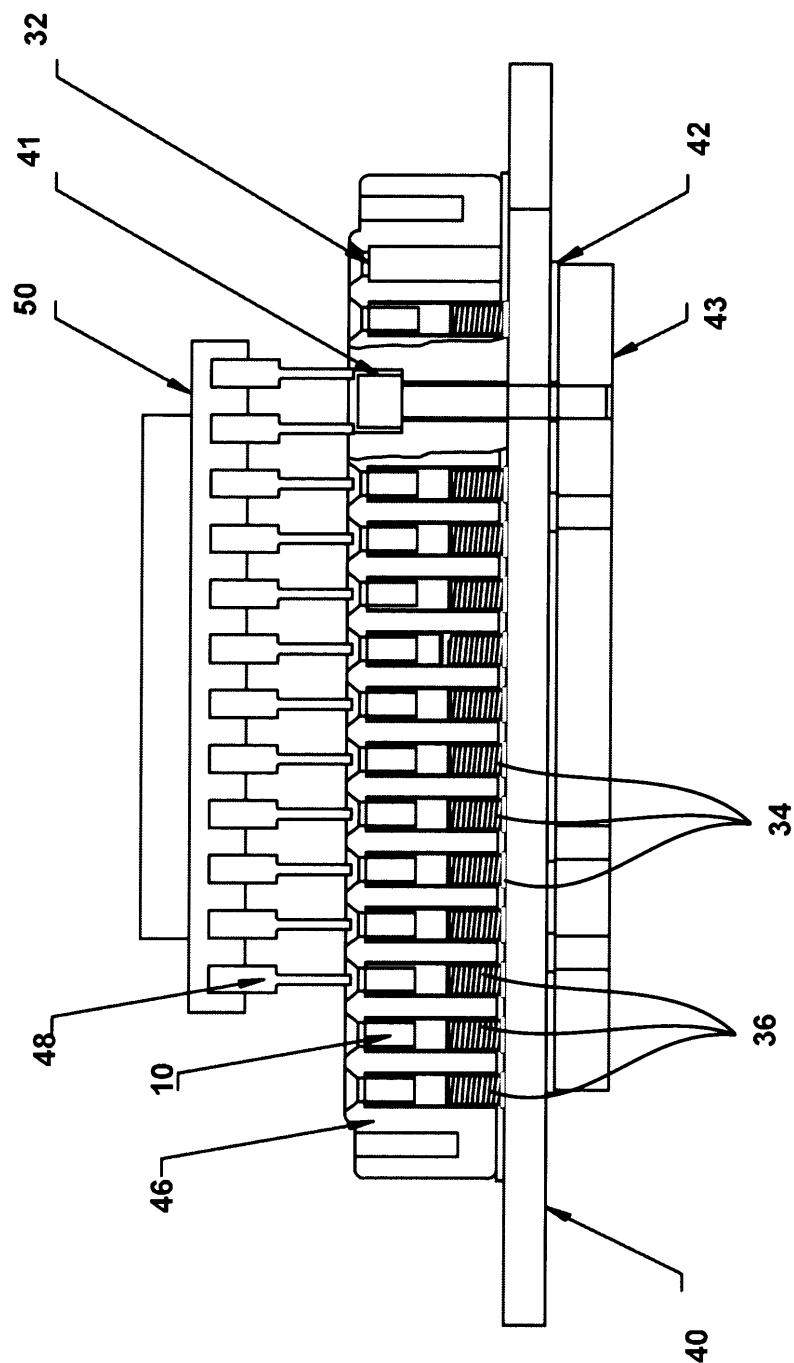


Fig. 3

フロントページの続き

- (72)発明者 ウルマン・ジェンス
アメリカ合衆国 カリフォルニア州 95110 サン・ホセ, サン・ペドロ・サークル, 208
- (72)発明者 ラミレス・アダルベルト・エム.
アメリカ合衆国 カリフォルニア州 94545 ハイワード, ヨシダ・ドライブ, 24968
- (72)発明者 シルビア・ロバート・ジェイ.
アメリカ合衆国 カリフォルニア州 95054 サンタ・クララ, セカンド・ストリート, 2049

【外国語明細書】

2016197120000001.pdf

2016197120000002.pdf

2016197120000003.pdf

2016197120000004.pdf