

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年6月23日(2011.6.23)

【公開番号】特開2010-239009(P2010-239009A)

【公開日】平成22年10月21日(2010.10.21)

【年通号数】公開・登録公報2010-042

【出願番号】特願2009-86917(P2009-86917)

【国際特許分類】

H 01 L 21/027 (2006.01)

B 29 C 59/02 (2006.01)

【F I】

H 01 L 21/30 502D

H 01 L 21/30 502V

B 29 C 59/02 Z N M B

【手続補正書】

【提出日】平成23年5月2日(2011.5.2)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

加工対象上に第1のマスク層を形成し、

閉ループ構造の第1のパターンを有するテンプレートを、インプリント材を介して前記第1のマスク層上に押し付けて、前記インプリント材を固化させてインプリントを行い、

固化した前記インプリント材をマスクとして、前記第1のマスク層をエッチングして、閉ループ構造を有する第2のパターンを含む第1のマスクを形成し、

第1の加工パターンを前記第1のマスク上に形成し、

前記第1の加工パターンを用いて、前記第1のマスクの前記第2のパターンの一部を除去する閉ループ構造の除去を行って第2のマスクを形成し、

前記一部が除去された前記第2のパターンを含む前記第2のマスクを用いて、前記加工対象をエッチングすることを特徴とする半導体装置の製造方法。

【請求項2】

前記テンプレートは、閉ループ構造の前記第1のパターンと、閉ループ構造を有さない第3のパターンと、を有することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

前記閉ループ構造の除去は、他の処理と同時に行われることを特徴とする請求項1または2に記載の半導体装置の製造方法。

【請求項4】

前記第1のパターンは、フローティングゲート構造を有するメモリセルからなるNAN D型フラッシュメモリのワード線形成用のパターンであり、

前記閉ループ構造の除去は、前記メモリセルのフローティングゲート電極に、所定形状の開口を形成して抵抗素子またはキャパシタス素子を形成する処理と同時にを行うことを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項5】

前記第1のマスク層を形成する前に、前記加工対象上に、第2のマスク層を形成し、

前記インプリントでは、閉ループ構造の前記第1のパターンのみが形成された前記テン

プレートを使用し、

前記第1のマスク形成後で前記加工対象のエッティングの前に、前記第1のマスクが形成された前記第2のマスク層上に第2の加工パターンを形成し、前記第1のマスクと前記第2の加工パターンを用いて前記第2のマスク層をエッティングして前記第2のマスクを形成することを特徴とする請求項1～4のいずれか1つに記載の半導体装置の製造方法。

【請求項6】

前記第2の加工パターンは、フォトリソグラフィ技術によって形成されることを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項7】

前記第1のパターンは、隣接する一対のライン部を形成するパターンの端部間が接続された閉ループ構造であり、

前記閉ループ構造の除去は、前記第1のパターンによって形成された前記第2のパターンのラインの端部を除去することを特徴とする請求項1～3のいずれか1つに記載の半導体装置の製造方法。

【請求項8】

インプリントリソグラフィで使用されるテンプレートにおいて、
デバイスパターン形成用の閉ループ構造の第1のパターンを有することを特徴とするテンプレート。

【請求項9】

デバイスパターン形成用パターンとして閉ループ構造の前記第1のパターンのみが形成されていることを特徴とする請求項8に記載のテンプレート。

【請求項10】

閉ループ構造の前記第1のパターンは、当該テンプレート上の所定の領域に形成され、他の領域に閉ループ構造を有さないパターンをさらに有することを特徴とする請求項8に記載のテンプレート。

【請求項11】

テンプレート基板上にマスク層を形成し、
前記マスク層上の芯材となる位置に加工パターンを形成し、
前記加工パターンをマスクとして、前記マスク層をエッティングして芯材を形成し、
前記芯材に側壁パターンを形成し、
少なくとも閉ループ構造の前記第1のパターンを形成する領域の前記芯材を除去し、
前記第1のパターンを用いて前記テンプレート基板をエッティングすることによって得られたテンプレートであるか、または、前記形成されたテンプレートを親テンプレートとして用いたインプリントリソグラフィによって作製されたテンプレートであることを特徴とする請求項8～10のいずれか1つに記載のテンプレート。

【請求項12】

テンプレート基板上に第1のマスク層と第2のマスク層を順に形成し、
前記第2のマスク層上の芯材となる位置に第1の加工パターンを形成し、
前記第1の加工パターンを用いて、前記第2のマスク層をエッティングして芯材を形成し、
前記芯材に側壁パターンを形成し、
少なくとも閉ループ構造の前記第1のパターンを形成する領域の前記芯材を除去し、
前記第1のパターンを用いて前記第1のマスク層をエッティングしてマスクを形成し、
前記マスクを用いて、前記テンプレート基板をエッティングすることによって得られたテンプレートであるか、または、前記形成されたテンプレートを親テンプレートとして用いたインプリントリソグラフィにより作製されたテンプレートであることを特徴とする請求項8～10のいずれか1つに記載のテンプレート。

【請求項13】

前記芯材の除去では、前記テンプレート基板上のすべての芯材を除去することを特徴とする請求項11または12に記載のテンプレート。

【手続補正2】**【補正対象書類名】**明細書**【補正対象項目名】**発明の名称**【補正方法】**変更**【補正の内容】****【発明の名称】**半導体装置の製造方法およびテンプレート**【手続補正3】****【補正対象書類名】**明細書**【補正対象項目名】**0007**【補正方法】**変更**【補正の内容】****【0007】**

本願発明の一態様によれば、加工対象上に第1のマスク層を形成し、閉ループ構造の第1のパターンを有するテンプレートを、インプリント材を介して前記第1のマスク層上に押し付けて、前記インプリント材を固化させてインプリントを行い、固化した前記インプリント材をマスクとして、前記第1のマスク層をエッチングして、閉ループ構造を有する第2のパターンを含む第1のマスクを形成し、第1の加工パターンを前記第1のマスク上に形成し、前記第1の加工パターンを用いて、前記第1のマスクの前記第2のパターンの一部を除去する閉ループ構造の除去を行って第2のマスクを形成し、前記一部が除去された前記第2のパターンを含む前記第2のマスクを用いて、前記加工対象をエッチングすることを特徴とする半導体装置の製造方法が提供される。

【手続補正4】**【補正対象書類名】**明細書**【補正対象項目名】**0008**【補正方法】**変更**【補正の内容】****【0008】**

また、本願発明の一態様によれば、インプリントリソグラフィで使用されるテンプレートにおいて、デバイスパターン形成用の閉ループ構造の第1のパターンを有することを特徴とするテンプレートが提供される。

【手続補正5】**【補正対象書類名】**明細書**【補正対象項目名】**0009**【補正方法】**削除**【補正の内容】**