[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
G11B 20/10
H03M 7/00

[12] 发明专利说明书

[21] ZL 专利号 00121719.4

[45] 授权公告日 2005 年 5 月 11 日

[11] 授权公告号 CN 1201323C

[22] 申请日 1995.7.7 [21] 申请号 00121719.4
分案原申请号 95190776.X
[30] 优先权
[32] 1994. 7. 8 [33] JP [31] 157175/1994
[71] 专利权人 索尼公司
地址 日本东京都
[72] 发明人 冈崎透 吉村俊司
审查员 王永真

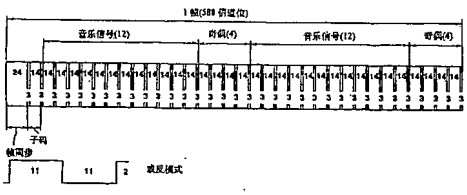
[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 叶恺东

权利要求书 2 页 说明书 26 页 附图 14 页

[54] 发明名称 盘型记录媒体

[57] 摘要

在本发明中，一个部分双重化的变换表被用于将 M 位单位的数据串直接变换为 N 位单位的代码串的变换表。 该变换表由分别包含多个代码组的第 1 和第 2 子表构成。 该多个代码组包括用于相同输入的不同代码。 上述第 2 子表是通过对于从第 1 子表的第 1 输入数据到第 2 输入数据的数据分配不同的代码而得到的，是将第 1 子表的一部分双重化表，上述第 1 和第 2 子表构成为双重化的部分的代码的组取相互正负相反的数字总和变化的变化量。



ISSN1008-4274

1.一种生产光盘的方法，包括以下步骤：

产生由M位数据串变换过来的N位代码串组成的信号，其中M和N为整数，M＜N；以及

提供所述光盘，其中存储了在所述产生步骤产生的信号；

所述M位数据按变换表变换成N位代码；其特征在于：

所述变换表由多个主副码字表组成，各所述主副码字表成多个表组配置，所述主副码字表的表组各个分别含有二进制值，所述二进制值全部具有与各个表组相关的二进制数字的模式；

所述主码字表含有与多个现有的数据字一一对应的码字，所述码字按其数字总和值从与最小数据字相关的最大数字总和值至与最大数据字相关的最小数字总和值的数列排列；

所述副码字表含有多个只与现有数据字的一部分有关的码字，所述副表的各码字按其数字总和值从最小的数字总和值至最大的数字总和值的数列排列，且各副表中的各码字对应于数据字的一部分。

2.如权利要求1所述的方法，其特征在于，各码字的最小波长为3T，最大波长为11T，其中T为一个通道时钟的周期。

3.如权利要求1所述的方法，其特征在于，多个主副码字表由四组主副码字表组成。

4.如权利要求3所述的方法，其特征在于，四组主副码字表的第1组由以至少两个“0”开头的码字组成。

5.如权利要求4所述的方法，其特征在于，四组主副码字表的第2组由以最多5个“0”开头的码字组成，代码的最高有效位的第一位和代码的最低有效位的第四位为“0”。

6.如权利要求5所述的方法，其特征在于，四组主副码字表的第3组由以最多5个“0”开头的码字组成，码字最高有效位的第一位或/和码字最低有效位的第四位为“1”。

7.如权利要求3所述的方法，其特征在于，四组主副码字表的第4组由以“1”或“01”开头的码字组成。

8.如权利要求 1 所述的方法，其特征在于，记录媒体为光盘。

9.如权利要求 1 所述的方法，其特征在于，记录媒体是个磁盘。

盘形记录媒体

技术领域

本发明涉及将数字声音信号、数字图像信号和数据等数字信号对例如记录媒体进行记录或再生时使用的信号调制方法、信号调制装置、信号解调方法和信号解调装置，例如，涉及可以应用于再生专用的光盘的光盘装置或追记式及改写式的光盘的记录再生装置等的信号调制方法、信号调制装置、信号解调方法和信号解调装置.

背景技术

在将数字声音信号、数字图像信号和数据等数字信号向记录媒体上记录时，数字信号附加上错误检测修正码后变换为适合于供给调制电路的记录再生系统的特性的代码（所谓的信道编码）.

例如，所谓的小型盘（ＣＤ）等光盘作为计算机的存储装置、图像信息的封装媒体是通用性非常高的记录媒体. 光盘系统通过具有约１．２ｍｍ厚度的透明基板再生记录在反射面上的信号. 在光盘上记录数字化的声音信号、图像信号、数据等的信息，这时，数字信号附加上错误检测修正码后供给调制电路，变换即信道编码为适合于记录再生系统的特性的代码.

这里，上述小型盘（ＣＤ）方式的信号格式的简要情况如下所示，即

采样频率 ４４．１ｋＨｚ

量化位数	16位（直线）
调制方法	EFM
信道位速率	4．3218Mb／s
错误修正方法	CIRC
数据传输速率	2．034Mb／s

作为调制方法，可以使用8－14变换（EFM）．

EFM是将输人的8位的信号（以后，简称为符号）变换为14信道位的代码并附加上24信道位的帧同步信号和14信道位的子码后，在这些代码间用3信道位的边界位连接，进行NRZI记录的调制方法。

图1是上述CD方式的帧结构的图．

如图1所示，在1帧（6标本值区间、L和R信道各6采样，1采样为16位的数据）期间从CIRC（交叉里德－所罗门代码）编码器输人调制电路的24个代码的数据（例如，音乐信号）和8个代码的奇偶码分别变换为14信道位的代码，用3信道位的边界位连接，如图所示，每一帧定为588信道位，以4．3218Mbps的信道位速率向盘上进行NRZI记录．

输人调制电路的各代码，例如参照由ROM构成的一览表将“1”与“1”之间的“0”的个数分别变换为大于2个小于10个的信道位模式（代码）．帧同步信号Sf的信道位模式按2进制为“10000000000010000000000010”，边界位模式可以从“000”、“001”、“010”和“100”中选择1个．1子编码帧由98帧构成，作为第0和第1帧的子码，附加子码同步信号S0（=“00100000000001”）、S1（=“00000000

０１００１０”）（参见图２）.

图３是对输人信号的采样值的1例示出进行ＥＦＭ后的信道位模式和ＤＳＶ（数字总和变化或数字总和值）的图.

１６位的1个采样分割为高位８位和低位８位，通过ＣＩＲＣ编码器输人调制电路，进行８－１４变换后分别成为１４信道位的信息位.如前所述，在信息位的“1”和“1”之间插人大于２个而小于１０个的“0”.作为边界位，选择“０００”、“００１”、“０１０”和“１００”中的一种，使该规则对于信息位之间的连接的位置也总是成立，以１７信道位（但是，在帧同步信号 Sf 时为２７信道位）为单位的进行过ＥＦＭ调制的信号从调制电路以４．３２１８Ｍｂｓ输出.

这样，由于在任意的信道位“1”与下一个信道位“1”之间插人大于２个小于１０个的信道位“0”，所以，ＮＲＺＩ记录波形的高电平或低电平的继续期间（记录波长）必然大于３Ｔ而小于１１Ｔ（参见图３）.

这时，最短记录波长为３Ｔ，最长记录波长为１１Ｔ．Ｔ是信道时钟４．３２１８ＭＨｚ的1周期，以后，将其简称为ＥＦＭ的调制规则的３Ｔ～１１Ｔ规则.

作为ＮＲＺＩ记录波形的直流平衡的指标，考虑ＤＳＶ．ＤＳＶ以记录波形的时间积分给出.即，将记录波形的高电平只在单位时间Ｔ内继续时的ＤＳＶ的变化量取为＋１，将记录波形的低电平只在单位时间Ｔ内继续时的ＤＳＶ的变化量取为－１.

关于将时刻ｔ０时的ＤＳＶ的初始值假定为0时的ＤＳＶ随时间的变化示于图3的最下边.其中，期间ｔ１～ｔ２的调制信号不是由１７信道位模式“０１００００１００００１００１”唯一地确定

的，取决于时刻ｔ１的调制信号的电平即期间ｔ０～ｔ１的调制信号波形的最终电平（以后，称为ＣＷＬＬ）．

因此，图示的调制信号波形在时刻ｔ０是ＣＷＬＬ为低电平（ＣＷＬＬ＝“０”）的情况，在时刻ｔ０，ＣＷＬＬ＝“１”（高电平）时的调制信号波形成为将高电平与低电平置换后的反模式．

同样，ＤＳＶ的增减也与上述ＣＷＬＬ有关，在时刻ｔ０，ＣＷＬＬ＝“０”时，如图３所示，信息位模式“０１０００１００１０００１０”引起的ＤＳＶ的变化量（以后，称为１４ＮＷＤ）即期间ｔ０～ｔ０＋１４的ＤＳＶ的变化量为＋２．与图相反，在时刻ｔ０，如果ＣＷＬＬ＝“１”，则１４ＮＷＤ＝－２．另外，将期间ｔ０＋１４～ｔ１＋１４的ＤＳＶ的变化量称为１７ＮＷＤ．

下面，说明插在期间ｔ０＋１４～ｔ１中的边界位．在４种边界位“０００”、“００１”、“０１０”和“１００”中，根据上述调制规则的３Ｔ～１１Ｔ规则，不能插入“００１”和“１００”，可以插入“０１０”或“０００”．即，设在边界位之前输出的前次的信息位模式的终端的“０”的个数为Ｂ，后输出的本次的信息位模式的前端的“０”的个数为Ａ，由于Ｂ＝１并且Ａ＝１，所以，边界位的前端必须为“０”并且终端也必须为“０”，可插入的边界位模式成为“０Ｘ０”．这里，Ｘ表示任意值（无关紧要）．

在图３的最下边，用实线表示作为边界位插入了“０１０”时的ＤＳＶ，用虚线表示插入了“０００”时的ＤＳＶ．

通常，当在某一连接点插入边界位时，必须选择满足上述调制规则的３Ｔ～１１Ｔ规则的边界位．另外，必须禁止通过插入边界位而产生与帧同步信号用的同步模式相同的反复２次１１Ｔ的模式．

对于满足这些规则的边界位，将它们插入时除了此前的累积ＤＳＶ外，还要求出边界位和到下一个信息位模式的终端的累积ＤＳＶ，选择其绝对值最小的作为最佳边界位。

在图3的例中，由于作为边界位插入“０１０”时的时刻ｔ１＋１４的ＤＳＶ为＋３，插入“０００”时在相同时刻的ＤＳＶ为－１，所以，这时就选择“０００”。

利用这样的算法语言求出的边界位，即使在2个１４信道位的信息位的连接位置上述调制规则的３Ｔ～１１Ｔ规则也成立，并且可以防止帧同步信号的误发生，同时，可以使进行过ＥＦＭ调制的信号的累积ＤＳＶ尽可能接近于０。

然而，先有的ＥＦＭ的调制方法的最短行程限制为２，所以，如果只是为了满足行程等的限制，边界位只要有2位就足够了。如果可以将边界位减少为2位，不改变记录波长等物理大小就可以将数据的记录密度提高为（１７／１６）倍。

但是，2位的边界位只存在3种，另外，根据行程等的限制，往往能插入的边界位就限制为只有1种了。因此，在先有的ＤＳＶ控制方法中，存在很多不能进行ＤＳＶ控制的区间，结果，不能充分抑制调制信号的低频成分，从而将会对伺服系统的稳定性和数据解调时的误码率等产生不良影响。

本发明就是鉴于上述问题而提出的，目的旨在提供可以不使用信号调制时的上述边界位而将输入的Ｍ位例如8位的数据直接变换为Ｎ信道位例如１６信道位的代码、减小对ＤＳＶ控制的不良影响从而可以充分抑制低频成分的信号调制方法、信号调制装置、信号解调方法和信号解调装置。

发明的公开

为了解决上述问题，本发明的信号调制方法是将M位单位的数据串变换为N位单位的代码串（这里，M，N为整数，M＜N）、并将N位的代码与下一个N位的代码结合的信号调制方法，具有接收输入信号值即M位单位的数据串的第1步骤、根据变换表将M位的数据变换为N位的代码的第2步骤和将N位单位的代码串作为调制结果输出的第3步骤。

另外，本发明的信号调制装置是将M位单位的数据串变换为N位单位的代码串（这里，M，N为整数，M＜N）、并将N位的代码与下一个N位的代码结合的信号调制装置，具有接收输入信号值即M位单位的数据串的接收装置、根据变换表将M位的数据变换为N位的代码的变换装置、和将N位单位的代码串作为调制结果输出的输出装置。

另外，本发明的信号解调方法是将N位单位的代码串进行反变换、生成M位单位的数据串（这里，M，N为整数，M＜N）的信号解调方法，具有接收N位单位的输入代码串的第1步骤、根据反变换表将N位的输入代码反变换为M位的数据的第2步骤、和将M位单位的数据串作为解调结果而输出的第3步骤。

另外，本发明的信号解调装置是将N位单位的代码串进行反变换、生成M位单位的数据串（这里，M，N为整数，M＜N）的信号解调装置，具有接收N位单位的输入代码串的接收装置、根据反变换表将N位的输入代码反变换为M位的数据的反变换装置和将M位单位的数据串作为解调结果而输出的输出装置。并且，反变换表由分别包含多个代码组的第1和第2子表构成，多个代码表对于相互不同的输入代码具有相同的输出数据。第2子表是通过对从第1子表的第1输出数据到第2输出数据的数据分配不同的输入代码而得到的，是将第1子表的一部分双

重化的表，第1和第2子表构成为双重化的部分的代码的组取相互正负相反的数字总和变化的变化量．另外，在第1和第2子表的双重化的部分的所有代码组中，从数字总和变化的变化量的绝对值大的代码开始顺序对输出数据分配代码．

另外，本发明的信号调制方法是参照指定的变换表将M位单位的数据串变换为N位单位的代码串（这里，M，N为整数，M＜N）、并将N位的代码与下一个N位的代码结合的信号调制方法．这里，变换表通过下述第1步骤、第2步骤、第3步骤、第4步骤、第5步骤和第6步骤而作成．第1步骤从作为N位单位的代码而得到的全部模式中选择满足指定的调制规则的代码；第2步骤将选择的代码根据不同的多个代码条件分类为多个代码组；第3步骤对多个代码组的各代码组计算各代码的数字总和变化的变化量；第4步骤对多个代码组的各代码组按照各代码的数字总和变化的变化量的大小顺序排列代码；第5步骤对各代码组将排列的代码按照数字总和变化的变化量的大小顺序分配M位的数据，生成第1子表；第6步骤在满足指定的调制规则的代码中把包含在第1子表内的代码以外的代码按照数字总和变化的变化量的绝对值的大小顺序对全部数据中从第1数据到第2数据进行分配，生成具有与第1子表双重化部分的第2子表．

并且，在本发明中，由于变换表的双重化的部分与对应的代码组的数字总和变化（ＤＳＶ）的变化量正负相反并且绝对值相近，所以，不论选择哪一方，不使用在先有的调制中使用的边界位就可以进行ＤＳＶ的控制，另外，由于使用在双重化的部分按照数字总和变化的变化量的绝对值的大小顺序排列代码的结构的变换表，所以，可以充分抑制调制信号的低频成分．

本发明还提供了一种用于由处理器控制的装置的盘形记录媒体，所述光盘形记录媒体上记录了编码信号，所述编码信号由 M 位数据串变换过来的 N 位代码串组成，其中 M 和 N 为整数，M < N；所述 M 位数据按变换表变换成 N 位代码；其特征在于：所述变换表由多个主副码字表组成，各所述主副码字表成多个表组配置，所述主副码字表的表组各个分别含有二进制值，所述二进制值全部具有与各个表组相关的二进制数字的模式；所述主码字表含有与多个现有的数据字一一对应的码字，所述码字按其数字总和值从与最小数据字相关的最大数字总和值至与最大数据字相关的最小数字总和值的数列排列；所述副码字表含有多个只与现有数据字的一部分有关的码字，所述副表的各码字按其数字总和值从最小的数字总和值至最大的数字总和值的数列排列，且各副表中的各码字对应于数据字的一部分。

其中，各码字的最小波长为 3T，最大波长为 11T，其中 T 为一个通道时钟的周期。

其中，多个主副码字表由四组主副码字表组成。四组主副码字表的第 1 组可以由以至少两个“0”开头的码字组成。优选地，四组主副码字表的第 2 组由以最多 5 个“0”开头的码字组成，代码的最高有效位（MSB）的第一位和代码的最低有效位的第四位为“0”。四组主副码字表的第 3 组由以最多 5 个“0”开状的码字组成，码字最高有效位（MSB）的第一位或/和码字最低有效位的第四位为“1”。

其中，四组主副码字表的第 4 组可以由以“1”或“01”开头的码字组成。

所述记录媒体可以为光盘。所述记录媒体也可以是个磁盘。

附图说明

图 1 是现有的调制输出信号的帧结构图。

图 2 是现有的调制输出信号的子编码帧结构图。

图 3 是表示先有的采样值和ＥＦＭ调制波形的图.

图 4 是本发明的一个实施例使用的变换表的一例的图.

图 5 是表示作成变换表的算法的一例的流程图.

图 6 是表示状态值为 1 时的单元表的一例的图.

图 7 是表示状态值为 2 时的单元表的一例的图.

图 8 是表示状态值为 3 时的单元表的一例的图.

图 9 是表示状态值为 4 时的单元表的一例的图.

图１０是表示作为本发明的实施例的信号调制方法的算法的一例的流程图.

图１１是表示作为本发明的实施例的信号调制装置的结构例的框图.

图１２是通过与先有例的比较表示本发明实施例的调制信号的低频成分减小到何种程度的曲线图.

图１３是表示作为本发明的实施例的信号解调方法的算法的一例的流程图.

图１４是表示作为本发明的实施例的信号解调装置的结构例的框图.

实施发明的最佳形态

下面，参照附图说明本发明的信号调制方法、信号调制装置、信号解调方法和信号解调装置的实施例.

本发明的信号调制方法和信号调制装置是以将输入的M位单位的数据串分别变换为N位单位的代码串（但是，M、N为整数，M＜N）并将N位的代码与下一个N位的代码结合为前提的．从上述M位单位的数据串变换为上述N位单位的代码串的变换表，一部分是双重化的，该

双重化的部分采用对应的代码组的数字总和变化（数字总和值）的变化量正负相互相反并且绝对值相近的结构。

这样的变换表的一例示于图4。

如图4所示，变换表由多个种类例如4种单元表T1、T2、T3、T4构成，各单元表分别具有双重化的部分。即，设对1个单元表的所有的输入信号值（数据）的1组代码（以后，称为信道位模式）的表为Ta时，其一部分双重化成为表Tb，在图4的具体例中，输入信号值为0～87的88个代码是双重化的。这里，在本说明书中也将表Ta称为正表，将表Tb称为反表。

因此，在图4的具体例中，变换表由与8位的输入信号值0～255对应的256个16位的代码或16信道位模式的4种表（正表）T1a、T2a、T3a、T4a和对各表T1a、T2a、T3a、T4a的输入信号值为0～87的各88个16信道位模式分别双重化的16信道位模式的表（反表）T1b、T2b、T3b、T4b构成。并且，在本发明的实施例中，对于该变换表的双重化部分即表T1a、T2a、T3a、T4a的输入信号值为0～87的部分的16位的代码和表T1b、T2b、T3b、T4b的16位的代码，采用对应的代码组的数字总和变化的变化量的正负相互相反并且绝对值相近的结构。

下面，说明使用图4所示的变换表的具体的信号调制方法。

在图4所示的具体例中，将输入的8位的信号（数据）变换为16位的代码。这和在先有的EFM的调制方法中将输入的8位的信号变换为14位的信息位后通过3位的边界位进行结合的情况不相同，在本具体例中是将边界位排除，将输入的8位的信号直接变换为16位的代码。以后，将该调制方法称为8－16调制方法。该8－16调制方法

也满足“1”和“1”之间的“0”的个数大于2个小于10个的所谓EFM的条件（3T～11T规则）.

在EFM中，将输人的8位的信号变换为14位的代码的表是1种，但是，在8－16调制方法中，将输人的8位的信号变换为16位的代码的表设置多种．在上述图4的具体例中，使用4种单元表T1、T2、T3、T4．

下面，说明按单元表的种类使用的「状态值」.

该状态值在将输人的8位的信号（数据）变换为16位的代码时具有作为决定使用哪个变换表好的指针的作用．因此，状态值的数只存在和变换表的上述单元表的种类数相等的数．即，在本实施例中，与4种单元表T1、T2、T3、T4分别对应地存在4个状态值（「1」～「4」）.

每当将1个8位的数据（以后，也称为符号）变换为16位的代码时，状态值都发生变化．当16位的代码以“1”结束或以“10”结束时，状态值就变化为「1」．当16位的代码以大于2个而小于5个连续的“0”结束时，状态值就变化为「2」或「3」．当16位的代码以大于6个而小于9个连续的“0”结束时，状态值就变化为「4」．另外，如果变化为状态值「2」的代码和变化为状态值「3」的代码完全可以作为别的代码处理，则作成表时便可任意地决定是「2」或「3」.

用于将输人的8位的数据变换为16位的代码的变换表具有如下特征.

由于状态值为「1」时使用的单元表T1满足“1”和“1”之间的“0”的个数大于2个而小于10个的条件（3T～11T规则），所以，只由最低以2个“0”开始的16位的代码构成．这是因为在状

态值变化为「1」之前调制的16位的代码是以“1”或“10”结束的缘故.

根据同样的理由，状态值为「2」或「3」时使用的单元表T2或T3只由从0个到5个连续的“0”开始的16位的代码构成，但是，状态值为「2」时使用的单元表T2由以MSB为第1位时的第1位和第13位（即从LSB开始数的第4位）都为“0”的代码构成，状态值为「3」时使用的单元表T3由从MSB开始数的第1位和第13位（从LSB开始数的第4位）中的某一位或两者都为“1”的代码构成.

状态值为「4」时使用的单元表T4只由以“1”或“01”开始的16位的代码构成.

这里，存在不同的2个状态值可以共同使用的16位的代码．例如，以连续3个“0”开始的、第1位和第13位为“0”的16位的代码等既可以在状态值为「1」时使用，又可以在状态值为「2」时使用．考虑到进行译码时的情况，这样的代码必须构成使得输入的8位的信号值（数据）一定相同的表.

另外，状态值是下一个变化为「2」或「3」这一类型时的16位的代码可以对输入的8位的信号的完全不同的2种值进行分配．这时，仅根据该代码不能唯一地进行译码，但是，通过预先使下一个变化的状态值的值一定是一方为「2」，另一方为「3」，便可将其正确地进行译码．关于这一方法，后面介绍.

另外，对于所有的单元表的各个代码，设置的另一个表来表示当输入的8位的信号变换为该代码时下一个状态值变化为「1」~「4」中的哪个值．16位的代码以大于2个小于5个连续的“0”结束时，仅根据代码的特征不能决定状态值下一个变化为「2」还是变化为「3」，

但是，通过参照该表，可以唯一地决定下一个状态值．另外，采用帧同步信号用的同步模式之后状态值一定为「１」．

在图４的例中，用Ｓ表示下一个状态值，分别构成由这些变化方向的状态值Ｓ所构成的表．

信号调制装置使用这些表将输人的８位的符号调制（变换）为１６位的代码．将当前的状态值存储到内部的存储器内，根据该状态得到应参照的表，利用该表将输人的８位的信号变换为１６位的代码，进行调制．另外，与此同时，为了可以得到进行下次的变换应参照的表，根据表求出下一个状态值，并预先进行存储．对于实际的硬件的结构例，后面介绍。

下面，说明ＤＳＶ（数字总和变化或数字总和值）的控制。

考虑对于每个上述各状态值存在多少种满足行程宽度的限制（３Ｔ～１１Ｔ规则）、可以毫无问题地使用的１６位的代码．这时，由于禁止产生与帧同步信号用的同步模式相同的反复２次１１Ｔ的模式，所以，预先除去了排列着１０个“０”并以在其后的“１”之后排列着５个“０”而结束的１６位的代码．因为，在该代码之后连结以５个“０”连续开始的１６位的代码时，将产生反复２次１１Ｔ的模式．另外，变换为１６位的代码之后，状态值变化为「２」或「.３」时，由于该代码可以作为２种代码进行使用，所以，这些代码作为２倍可以使用的代码进行计数．

通过计算便可知道，状态值为「１」时可以使用的１６位的符号为３４４种，状态值为「２」时可以使用的１６位的代码为３４５种，状态值为「３」时可以使用的１６位的代码为３４４种，状态值为「４」时可以使用的１６位的代码为４１１种．由于输人的信号为８位，所

以，有２５６种代码就够了，对于各状态值，至少多余８８种代码。因此，将该８８种多余的代码用于ＤＳＶ的控制。即，使用多余的代码另外设置入口数８８的表即反表。在本实施例中，采用对０～８７号的输入的8位的信号构成该反表。

这里，在该ＤＳＶ控制方法中，为了进行效率最好的ＤＳＶ控制，按以下方针构成正、反各表。

如前所述，存在可以对2个不同的状态值共同使用的１６位的代码。由于这些代码必须构成使输入的8位的信号值（数据）一定相同的表，所以，若考虑到该限制，表的构成方法实际上是很复杂的。这里，由于目的旨在给出用于高效率地控制ＤＳＶ的表的构成方法，所以，为了简单起见，独立地考虑各状态值，把对各状态值可以使用的１６位的代码作为对输入的8位的信号的各值可以自由地分配的代码进行说明。

图5是上述变换表的构成方法，更具体地说，是用于说明变换表的4种单元表中的任意1个的构成方法的流程图。

在图5中，在Ｓ１０１，求１６位的代码的全部模式，在Ｓ１０２选择满足上述行程宽度的限制（３Ｔ～１１Ｔ）的条件的位模式或代码。在Ｓ１０３对符合上述每个状态值的条件的代码进行分类。如上所述，对该每个状态值可以使用的１６位的代码有３４４～４１１种。例如，状态值为「１」时可以使用的１６位的代码有３４４种。

然后，在Ｓ１０４对上述各状态值的所有的代码计算这之前的电平（＝ＣＷＬＬ）为低电平时的ＤＳＶ的变化量。代码的长度为１６位，若考虑有行程宽度的限制（３Ｔ～１１Ｔ），则每1代码的ＤＳＶ的变化量最小为－１０，最大为＋１０。当上述状态值例如为「１」时，则

为最小－１０～最大＋６．

在Ｓ１０５，将例如上述状态值为「１」时的３４４种１６位的代码按照ＤＳＶ的变化量从正方向大的数值到负方向大的数值顺序排列．即，进行排序．

然后，在Ｓ１０６从ＤＳＶ的变化量大的数值开始向正方向顺序选出８８个１６位的代码，例如在上述状态值为「１」时的图６所示的正表Ｔ 1a 中，顺序分配给输人的８位信号的０～８７．这时，在选出的８８个１６位的代码中，ＤＳＶ的变化量的绝对值越大的代码分配输人的８位信号越小的值．另外，从ＤＳＶ的变化量大的数值开始向负方向顺序选出８８个１６位的代码，例如在图６的反表Ｔ 1a 中分配给输人的８位信号的０～８７．这时，在选出的８８个１６位的代码中，ＤＳＶ的变化量的绝对值越大的代码分配输人的８位信号越小的值。最后，从ＤＳＶ的变化量的绝对值小的代码开始顺序选出１６８个１６位的代码，例如在图６的正表Ｔ 1a 中分配给输人的８位信号的８８－２５５．

实际上，当状态值为「１」时，如图６所示，由于可以使用的１６位的代码有３４４种，所以，可以选择在该阶段可以使用的所有的代码．

另外，向状态值为「２」、「３」和「４」时使用的变换表的各单元表中的输人信号值分配代码的例子分别示于图７、图８和图９．

在图６～图９中，使进行上述排序时ＤＳＶ的变化量相同的１６位的代码的顺序与上述图４的例子不同，但是，不论使用哪个表都没有任何问题．

通过按照这样的构成方针构成正表Ｔａ和反表Ｔｂ，当输人的８位

的信号为0～87之间的值时，由于DSV的变化量的绝对值比较大并且可以选择极性相反的2个16位的代码中的任何一个，所以，可以进行高效率的DSV控制．另外，当输人的8位的信号为88～255之间的值时，16位的代码不能唯一地确定从而不能进行DSV控制，但是，由于这些16位的代码只选择DSV的变化量的绝对值比较小的，所以，可以使累积DSV的绝对值总是保持为比较小的值．

这里定义的人口数88的反表Tb除了人口数少外，具有和人口数为256的正表Ta完全相同的特征．

与正表Ta一起使用反表Tb，进行DSV控制．当输人的8位的信号是在0～87之间时，将输人的8位的信号变换为16位的代码时可以适当地选择使用正表Ta和反表Tb中的某一个．因此，在本发明的实施例中，如先有的EFM的DSV控制时那样，一直在计算累积DSV，并且分别求出使用正表Ta进行变换时的累积DSV和使用反表Tb进行变换时的累积DSV，一边选择累积DSV的绝对值更接近于0的值一边进行变换．

下面，参照图10说明使用这样构成的变换表的本实施例的信号调制方法的算法．

在S1输人8位的信号（数据），在S2获得当前的状态值后，在S3判断8位的输人信号的值是否小于87．

当在S3判定为是、即输人信号值小于87时，就进人S4，参照与当前的状态值对应的上述正表Ta获得与输人信号值对应的16位的代码，计算累积DSV值xa．另外，在S5参照与当前的状态值对应的上述反表Tb获得与输人信号值对应的16位的代码，计算累积DSV值xb．在S6判断累积DSV值xa、xb的各绝对值的大小关系，即是否

| xa |≤| xb |.

当在上述 S3 判定与否、即输人信号值大于 87 时，就进人 S7，参照与当前的状态值对应的上述正表 Ta 获得与输人信号值对应的 16 位的代码，并进人 S10．当在上述 S6 判断为是、即 | xa |≤| xb | 时，参照与当前的状态值对应的上述正表 Ta 获得与输人信号值对应的 16 位的代码，并进人 S10．当在上述 S6 判断为否、即反表 Tb 的代码的累积 DSV 值 xb 的绝对值小时，参照与当前的状态值对应的上述反表 T b 获得与输人信号值对应的 1 6 位的代码，并进人 S 1 0．

在 S 1 0 计算和更新累积 D S V 后，在 S 1 1 参照下次的状态值用表、即汇集了上述图 4 的下次状态值 S 的表，更新状态值．在 S 1 2，输出获得的 1 6 位的代码．

图 1 1 是实现本发明的信号调制方法的一个实施例的信号调制装置的结构例的框图．

在图 1 1 中，8 位的输人信号（数据）输人比较电路 1 0、选择器 1 1 和地址发生电路 2 1．

比较电路 1 0 将输人的 8 位的信号的值与 8 8 的值进行比较．当输人的 8 位的信号的值不到 8 8 时，由于可以进行上述那样的 D S V 控制，所以，比较电路 1 0 就指示向选择器 1 1、1 2 输人进行 D S V 控制的模式．

选择器 1 1 从比较电路 1 0 接收到输人进行 D S V 控制的模式的指令时，就将输人的 8 位的信号供给地址发生电路 1 4 和地址发生电路 1 7．当输人的 8 位的信号的值大于 8 8 时，就不进行 D S V 控制，从比较电路 1 0 输出不进行 D S V 控制的指令，所以，不供给输人的 8 位的信号．

状态值存储用存储器１３是用于预先存储当前的状态值是「１」～「４」之间的哪个值的存储器。

累积ＤＳＶ存储用存储器２５是用于预先存储当前的累积ＤＳＶ的值的存储器。

预先存储１６位代码用的变换表的ＲＯＭ（以后，称为１６位代码用变换表ＲＯＭ）２３是预先存储８位的输入信号值（数据）应变换的１６位的代码的ＲＯＭ。如前所述，各状态值有４个单元表Ｔ１、Ｔ２、Ｔ３、Ｔ４，另外，对于输入信号值０～８７，１６位的代码被双重化，存在上述正表Ｔａ包含的代码和反表Ｔｂ的代码。因此，共计存在８种表Ｔ１ａ～Ｔ４ｂ。这些表Ｔ１ａ～Ｔ４ｂ接收由８位的输入信号值、状态值和表示使用正表Ｔａ和反表Ｔｂ中的哪一个的值这３个参量所决定的地址，可以返回与其对应的１６位的代码。

下次状态值决定用表ＲＯＭ２７是预先存储８位的输入信号值变换为１６位的代码后状态值变化为几的表ＲＯＭ。各状态值有４个表，对于输入信号值０～８７发生双重化，除了正表外，还存在反表。即，与上述代码用表Ｔ１ａ、Ｔ１ｂ、Ｔ２ａ、Ｔ２ｂ、Ｔ３ａ、Ｔ３ｂ、Ｔ４ａ、Ｔ４ｂ分别对应地设置下次状态值决定用表Ｔ１ａ-ｓ、Ｔ１ｂ-ｓ、Ｔ２ａ-ｓ、Ｔ２ｂ-ｓ、Ｔ３ａ-ｓ、Ｔ３ｂ-ｓ、Ｔ４ａ-ｓ、Ｔ４ｂ-ｓ。这些表Ｔ１ａ-ｓ～Ｔ４ｂ-ｓ接收由８位的输入信号值、当前的状态值和表示使用正表Ｔａ和反表Ｔｂ中的哪一个的值这３个参量所决定的地址，返回与其对应的下次的状态值。

地址发生电路１４获得８位的输入信号和从状态值存储用存储器１３供给的当前的状态值，发生用于从１６位代码用表ＲＯＭ２３获得使用正表Ｔａ（以后，称为第１表）时的１６位的代码的地址，并供给

读出电路１５．

读出电路１５接收地址发生电路１４的地址信号，使用该地址信号从１６位代码用表ＲＯＭ２３得到１６位的代码．该代码供给累积ＤＳＶ计算电路１６．

累积ＤＳＶ计算电路１６根据从读出电路１５接收的１６位的代码和从累积ＤＳＶ存储用存储器２５接收的当前的累积ＤＳＶ的值计算使用该代码时累积ＤＳＶ变成了多少，并供给比较电路２０．

地址发生电路１７获得８位的输人信号和从状态值存储用存储器１３供给的当前的状态值，发生用于从１６位代码用表ＲＯＭ２３获得使用反表Ｔｂ（以后，称为第２表）时的１６位的代码的地址，并供给读出电路１８．

读出电路１８接收地址发生电路１７的地址信号，使用该地址信号从１６位代码用表ＲＯＭ２３得到１６位的代码．该代码供给累积ＤＳＶ计算电路１９．

累积ＤＳＶ计算电路１９根据从读出电路１８接收的１６位的代码和从累积ＤＳＶ存储用存储器２５接收的当前的累积ＤＳＶ的值计算使用该代码时累积ＤＳＶ变成了多少，并供给比较电路２０．

比较电路２０从累积ＤＳＶ计算电路１６、１９分别获得使用第１表进行变换时的累积ＤＳＶ的值和使用第２表进行变换时的累积ＤＳＶ的值，并对它们的绝对值进行比较．判断供给绝对值较小的累积ＤＳＶ的表是哪个表，并将应使用的该表的信号供给选择器１２．

当选择器１２从比较电路１０接收到输人进行ＤＳＶ控制的模式的指令时，将从比较电路２０输出的表示使用第１表和第２表中的哪个表的信号供给地址发生电路２１．当从比较电路１０接收到不进行ＤＳ

V控制的指令时，选择器１２就将指示一定使用第1表的信号供给地址发生电路２１。

地址发生电路２１使用8位的输人信号值、从状态值存储用存储器１３接收的当前的状态值和从选择器１２接收的表示使用第1表和第2表中的哪个表的信号，发生用于从１６位代码用表ＲＯＭ２３获得１６位的代码的地址和用于从下次状态值决定用表ＲＯＭ２７获得下次的状态值的地址，并供给读出电路２２、２６。

读出电路2.2接收地址发生电路２１的地址信号，使用该地址信号从１６位代码用表ＲＯＭ２３获得１６位的代码。该代码成为１６位的代码输出，并从该信号调制装置输出。另外，读出电路２２将该１６位的代码供给累积ＤＳＶ计算电路２４。

累积ＤＳＶ计算电路２４根据从读出电路２２接收的１６位的代码、从累积ＤＳＶ存储用存储器２５接收的累积ＤＳＶ计算使用该１６位的代码后累积ＤＳＶ变化为多少，并用该计算值更新累积ＤＳＶ存储用存储器２５的内容。

读出电路2６接收地址发生电路２１的地址信号，使用该地址信号从下次状态值决定用表ＲＯＭ２７获得下次的状态值。另外，读出电路２６将该下次的状态值向状态值存储用存储器１３输出，更新状态值存储用存储器１３的内容。

图１２的曲线Ａ是使用上述本发明的实施例的信号调制方法及装置对输人的8位的采样信号（数据）进行调制、利用富里叶变换求出的生成的记录波形的低频成分的曲线。

图1.2的曲线Ｂ是使用先有的ＥＦＭ的调制方法对相同的采样信号进行调制、利用富里叶变换求出的生成的记录波形的低频成分的曲

线．图１２的曲线Ｃ是在先有的ＥＦＭ的调制方法中使用取边界位为２位的方法对相同的采样信号进行调制、利用富里叶变换求出的生成的记录波形的低频成分的曲线．

由图１２的各曲线Ａ、Ｂ、Ｃ可知，按照本发明的实施例，调制效率和在先有的ＥＦＭ的调制方法中取边界位为２位的方法相同（即，先有的ＥＦＭ的调制方法的（１７／１６）倍），同时可以将低频成分的电平降低到和使用先有的ＥＦＭ的调制方法时几乎相同的电平．

下面，说明接收到利用本发明的调制方法调制的代码后解调（反变换）为原来的８位的信号（数据）的方法．

在先有的ＥＦＭ的调制方法中，１４位的信息位与８位的输入信号完全是一一对应的，所以，从１４位的信息位向８位的信号的反变换，可以没有特别问题地进行．

在本发明的实施例中，对于不同的８位的输入信号，有时分配相同的１６位的代码，所以，信号解调装置不能仅靠接收１６位的代码进行反变换．因此，本发明的实施例的信号解调装置在接收１６位的代码的阶段不能唯一地进行反变换时，就接收另一个１个符号的１６位的代码，与该代码一起进行反变换．本实施例的信号解调方法的算法示于图１３．

下面，说明图１３所示的解调算法的要点．

如前所述，对于输人的８位的信号的完全不同的２种值可以共同分配的１６位的代码，状态值限于下次变化为「２」或「３」的类型．另外，这样的１６位的代码下次变化的状态值一定是一方为「２」，另一方为「３」．状态值为「２」时使用的反变换表由以ＭＳＢ为第１位时的第１位和第１３位（即，从ＬＳＢ开始数起的第４位）都为“０”的

代码构成，状态值为「3」时使用的反变换表由从MSB开始数起的第1位和第13位（从LSB开始数起的第4位）中的某一个或两者都为“1”的代码构成。

根据这些条件，按照要进行反变换的16位的代码，如果状态值变化为「2」，则下次到来的16位的代码就是第1位和第13位都为“0”的代码，按照要进行反变换的16位的代码，如果状态值变化为「3」，则下次到来的16位的代码就是第1位和第13位中的某一个或两者都为“1”的代码。因此，信号解调装置在接收16位的代码的阶段不能唯一地进行反变换时，就接收另一个1符号的16位的代码（参见图13的S25），检查该代码的第1位和第13位（S26）。在S27判断两者是否都为“0”，由于知道当两者都为“0”时，要进行反变换的16位的代码就是下次状态值变化为「2」的代码，当其中某一个或两者都为“1”时，要进行反变换的16位的代码就是状态值下次变化为「3」的代码，所以，可以唯一地进行反变换（S28、29）。

下面，参照上述图4的变换表举例说明该操作。

在上述图4的变换表的状态值为1的单元表T1的正表T1a的情况下，与8位的输人信号为5和6对应的16位的代码都是“0010000000100100”。因此，信号解调装置即使接收到“0010000000100100”的代码也不能进行反变换。因此，这时，信号解调装置读人另一个1符号的代码。并且，读人的16位的代码例如假定为“0010000000001001”，由于该代码的第13位为“1”，所以，就是状态值为「3」时变换的代码。即使是相同的“0010000000100100”代码，由于输人信号值

为5时状态值下次变化为「2」，输入信号值为6时状态值下次变化为「3」，所以，信号解调装置可以判断输入信号的值是使状态值下次变化为「3」的值即6，从而可以进行无错误的译码.

在图13的流程图中，在S21输入16位的代码，在S22如果参照反变换表判定在S23可以唯一地进行译码；就进入S24，当然，就可以输出进行过译码的8位的信号.

图14是作为本发明的实施例的信号解调装置的结构例的框图.

在图14中，16位的输入代码输入1符号延迟电路31和“与”电路34.

1符号延迟电路31使输入的16位的代码延迟1个符号.延迟了1个符号的16位的代码供给与上述图4的变换表对应的反变换表即写入了译码用的第1表ITa的译码用第1表ROM32和写入了译码用的第2表ITb的译码用第2表ROM33.

写入了译码用的第1表ITa的译码用第1表ROM32接收16位的代码，进行反变换，输出8位的信号.对于即使接收到16位的代码而仅靠该代码还不能唯一地进行反变换的16位的代码，在信号调制装置一侧，输出该代码后还输出状态值变化为「2」的8位的信号值.输出的8位的信号值供给判断电路35.

写入了译码用的第2表ITb的译码用第2表ROM33和译码用第1表ROM32一样，接收16位的代码，进行反变换，输出8位的信号，但是，不是在所有的情况下都可以进行反变换.译码用第2表ROM33对于能根据16位的代码唯一地进行反变换的情况，什么也不输出或者输出特别的数据.对于即使接收到16位的代码而仅靠该代

码还不能唯一地进行反变换的１６位的符号，在信号调制装置一侧，输出该代码后还输出状态值变化为「３」的8位的信号值．输出的8位的信号值供给判断电路３５．

“与”电路３４通过求输人的１６位的代码与比较值发生电路３６的１６进制数为“８００８”的１６位的代码“１０００　０００　０００　１０００”的逻辑积（“与”），检查输人１６位代码的第1位和第１３位，当得到的１６位的“与”输出的数值的全部位为“０”时就输出“０”，否则就输出“１”．“８００８”在以ＭＳＢ为第1位时只有第1位和第１３位为“１”，除此之外，都是为“０”的代码，所以，“与”电路３４的输出在输人的１６位的代码第1位和第１３位都为“０”时是“０”，当第1位和第１３位中的某一个或两者都为“１”时是“１”．

判断电路３５接收从译码用第1表ＲＯＭ３２和译码用第2表ＲＯＭ３３供给的8位的信号值和从“与”电路３４供给的信号．首先，当未从译码用第2表ＲＯＭ３３传送来8位的信号值时或传送来特别的数据时，由于输人的１６位的代码就是唯一地向8位的信号值译码的代码，所以，判断电路３５就将从译码用第1表ＲＯＭ３２传送来的8位的信号值直接作为输出信号输出．其次，当从译码用第2表ＲＯＭ３３传送来8位的信号值时，输人的１６位的代码就是不能唯一地向8位的信号值译码的代码．由于从译码用第1表ＲＯＭ３２和从译码用第2表ＲＯＭ３３传送来的数据都通过1符号延迟电路３１，所以，输人“与”电路３４的１６位的代码就是1符号之前读的代码．因此，当输人“与”电路３４的１６位的代码是状态值「２」时变换的代码时，即“与”电路３４的输出信号为“０”时，判断电路３５就将从译码用第

1表ROM32接收的8位的信号作为输出信号而输出。当输入“与”电路34的16位的代码是状态值「3」时变换的代码时，即“与”电路3.4的输出信号为“1”时，判断电路35就将从译码用第2表ROM33接收的8位的信号作为输出信号而输出。

以上说明的本发明的实施例，特别是应用于对高密度光盘记录数字声音信号、数字图像信号、数据等信号时的调制及解调是最理想的。作为该高密度光盘的信号格式的简要情况，例如，可以采用如下格式。即，

调制方法	8－16变换的一种
信道位速率	24.4314Mbps
错误修正方法	CIRC
数据传输速率	12.216Mbps

另外，本发明不限于上述那样的实施例，例如，输入信号（数据）的N位及变换输出信号（代码）的M位不限定N＝8、M＝16的各值，可以设定为任意的数值。

产业上利用的可能性

如上所述，在本发明中，采用使变换表的双重化的部分与对应的代码组的数字总和变化的变化量正负相互相反并且绝对值相近的结构，另外，采用按数字总和变化的变化量的绝对值大小的顺序排列代码的结构，所以，可以适当地抑制调制信号的低频成分。

另外，在本发明中，使用分别包含多个代码组的第1和第2子表构成变换表，通过利用这之前的代码切换在下次的变换中使用的代码组，可以不使用边界位而将各N位的代码结合。

另外，在本发明中，使变换表由对累积DSV提供正负相反作用的2种子表构成，通过适当地切换这2种子表进行调制，由此，可以充分

抑制调制信号的低频成分.

这里，若与以往在ＣＤ中采用的８－１４变换、即ＥＦＭ进行比较，由于可以不使用边界位而将８位的输人数据变换为１６位的代码，所以，与将８位变换为１４位的信息位并与３位的边界位组合共计变换为１７位的先有的方法进行比较，既可以实现抑制低频成分，又可以将数据记录密度提高（１７／１６）倍，变换效率提高约６％.

另外，为了提高记录密度，提出了将８位的代码变换为１４位的信息位、取边界位为２位共计变换为１６位的方法，但是，与该方法相比，在本发明中，由于作成对累积ＤＳＶ提供正负相反作用的２种子表，可以适当地切换这２种子表进行调制，所以，可以充分抑制调制信号的低频成分.

另外，在本发明中，对调制信号进行解调时通过预先读取多余１个符号的代码与该信息一致地进行译码，便可对用该方法调制的信号进行译码.

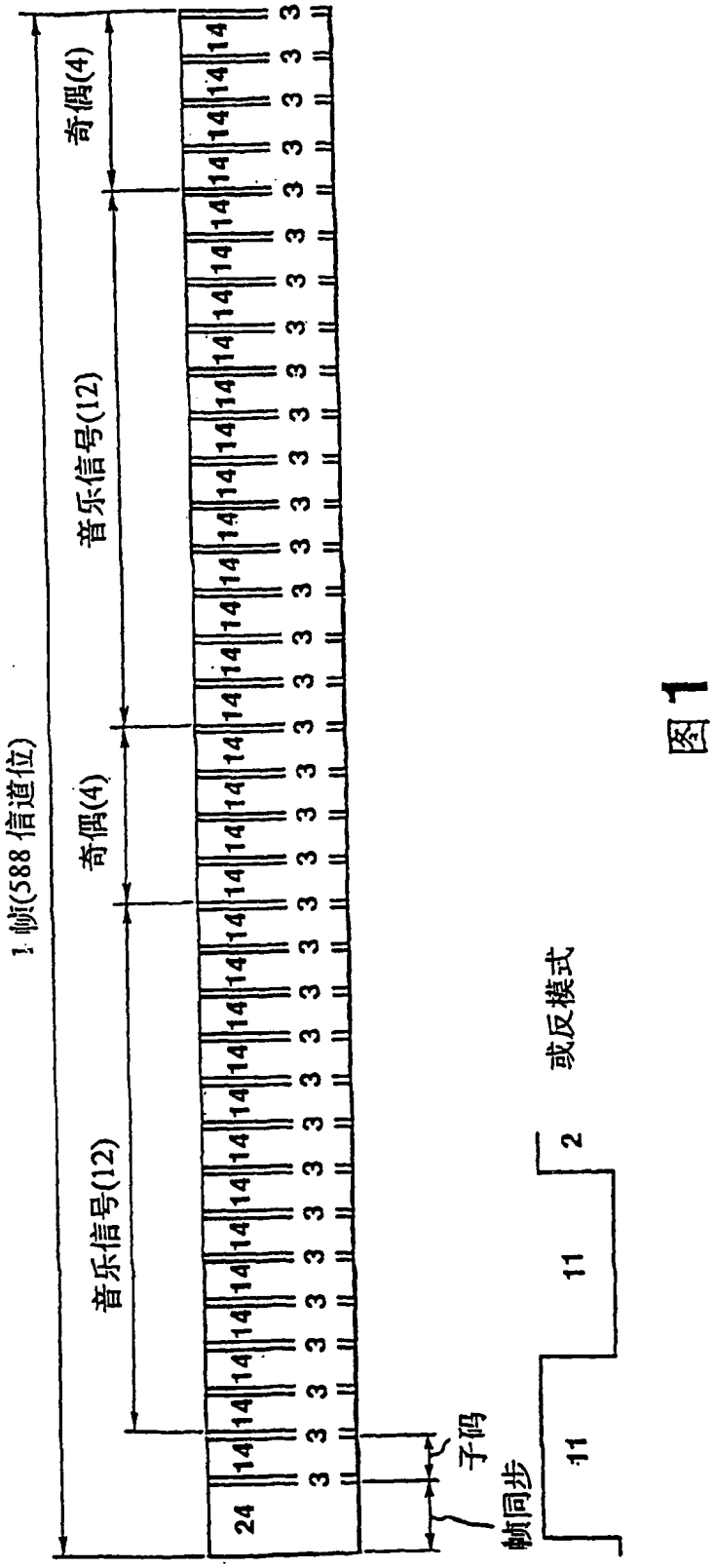


图 1

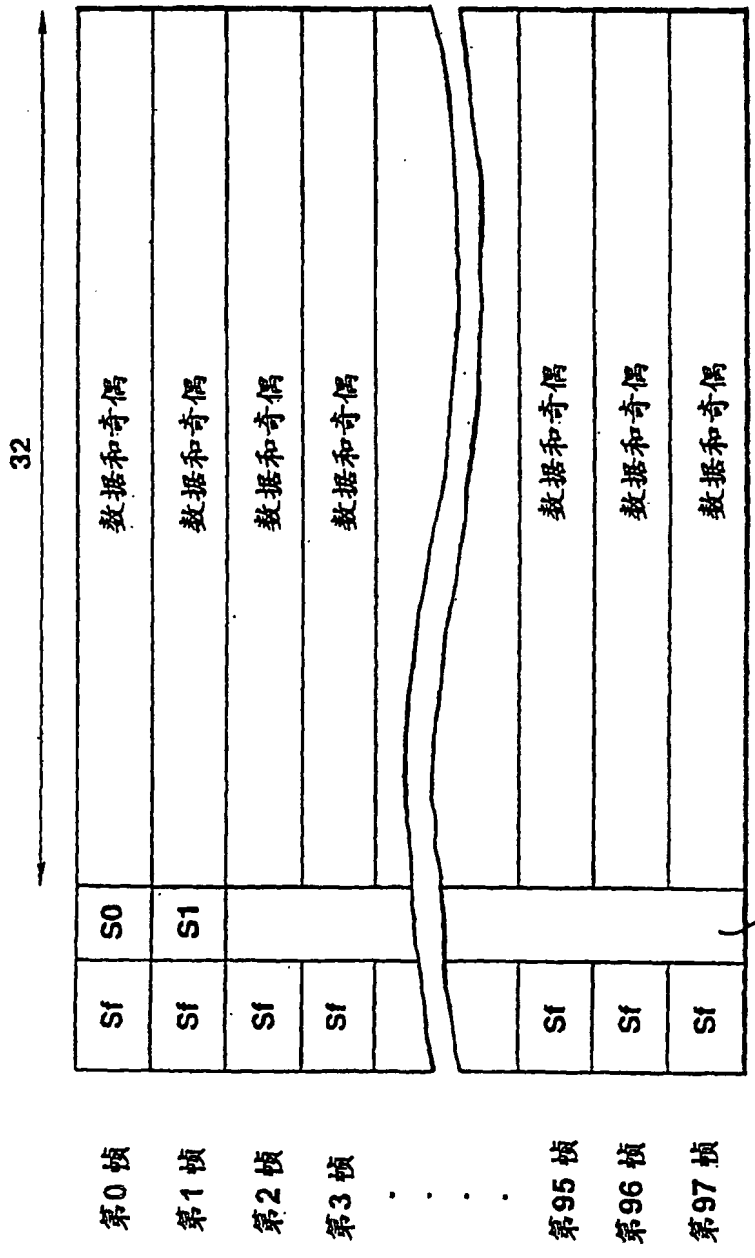


图2

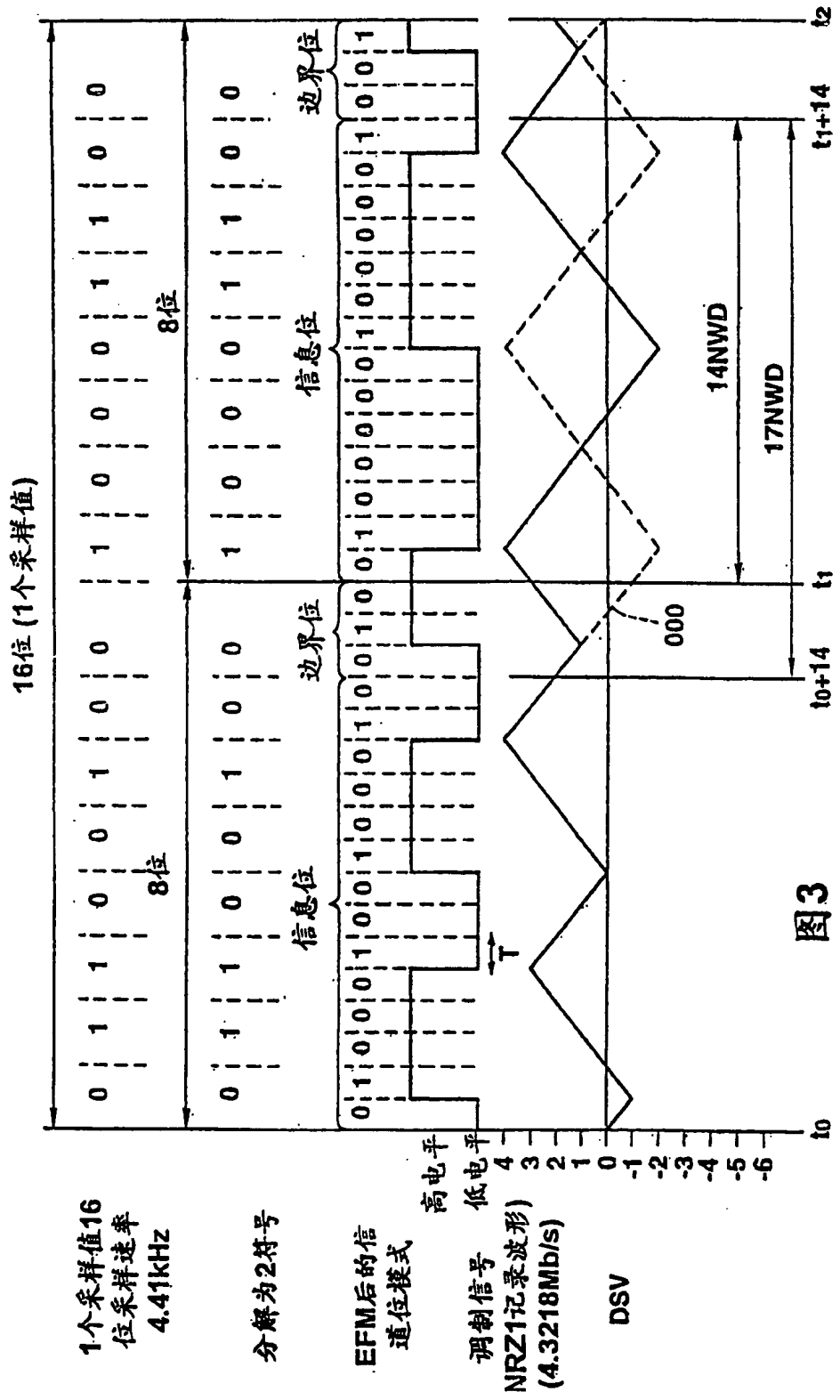

16位 (1个采样值)
8位
8位
信息位
信息位
边界位
边界位
1个采样值16位采样速率4.41kHz
分解为2符号
EFM后的信道位模式
高电平
低电平
T
调制信号NRZ1记录波形)(4.3218Mb/s)
DSV
14NWD
17NWD
000
t0
t0+14
t1
t1+14
t2

图3

输入信号值

↓	表T1a	S	表T2a	S	表T3a	S	表T4a	S
0	0010000000001001	1	0100000100100000	2	0010000000001001	1	0100000100100000	2
1	0010000000010010	1	0010000000010010	1	1000000100100000	3	1000000100100000	3
2	0010000100100000	2	0010000100100000	2	1000000000010010	1	1000000000010010	1
3	0010000001001000	2	0100010010000000	4	0010000001001000	2	0100010010000000	4
4	0010000010010000	2	0010000010010000	2	1000000100100000	2	1000000100100000	2
5	0010000000100100	2	0010000000100100	2	1001001000000000	4	1001001000000000	4
6	0010000000100100	3	0010000000100100	3	1000100100000000	4	1000100100000000	4
7	0010000001001000	3	0100000000010010	1	0010000001001000	3	0100000000010010	1
8	0010000010010000	3	0010000010010000	3	1000010010000000	4	1000010010000000	4
9	0010000100100000	3	0010000100100000	3	1001001000000001	1	1001001000000001	1
10	0010010010000000	4	0010010010000000	4	1000100100000001	1	1000100100000001	1
11	0010001001000000	4	0010001001000000	4	1000000010010000	3	1000000010010000	3
12	0010010010000001	1	0010010010000001	1	1000000010010000	2	1000000010010000	2
13	0010001001000001	1	0010001001000001	1	1000010010000001	1	1000010010000001	1
14	0010000001001001	1	0100000000100100	3	0010000001001001	1	0100000000100100	3
15	0010000100100001	1	0010000100100001	1	1000001001000001	1	1000001001000001	1
16	0010000010010001	1	0010000010010001	1	1000000100100001	1	1000000100100001	1
17	0010000000100010	1	0010000000100010	1	1000001001000000	4	1000001001000000	4
18	0001000000001001	1	0100000010010000	2	0001000000001001	1	0100000010010000	2
19	0010000000010001	1	0010000000010001	1	1001000100000000	4	1001100010000000	4
20	0001000000010010	1	0001000000010010	1	1000100010000000	4	1000100010000000	4
:	:		:		:		:	
248	0000100100001001	1	0100010010010001	1	0000100100001001	1	0100010010010001	1
249	0000100001000001	1	0000100001000001	1	1000010000001001	1	1000010000001001	1
250	0000010010010010	1	0000010010010010	1	1000001000000010	1	1000001000000010	1
251	0000010001000010	1	0000010001000010	1	1000000100000001	1	1000000100000001	1
252	0000010010001001	1	0100010000100010	1	0000010010001001	1	0100010000100010	1
253	0000010000100001	1	0000010000100001	1	0100100010001001	1	0100100010001001	1
254	0000001001000100	2	0100010000010001	1	1001000000010000	2	0100010000010001	1
255	0000001000001000	2	0100001000010010	1	1000100100010000	2	0100001000010010	1

输入信号值

↓	表T1b	S	表T2b	S	表T3b	S	表T4b	S
0	0000010010000000	4	0000010010000000	4	0100100001001000	2	0100100001001000	2
1	0000100100000000	4	0000100100000000	4	0100100001001000	3	0100100001001000	3
2	0001001000000000	4	0001001000000000	4	0100100000001001	1	0100100000001001	1
3	0000001001000000	4	0100010000000001	1	1000001000000000	4	0100010000000001	1
4	0000000100100000	3	0100100000000010	1	1001000000000100	3	0100100000000010	1
5	0000000010010000	3	0100001000000000	4	1001000000100100	3	0100001000000000	4
6	0000000001001000	3	0100100000000100	2	1001000001001000	3	0100100000000100	2
7	0000000001001000	2	0100000100000000	4	1001000000000100	2	0100000100000000	4
8	0000000010010000	2	0100100010010000	3	1001000000100100	2	0100100010010000	3
9	0000000100100000	2	0100100000100100	2	1001000001001000	2	0100100000100100	2
10	0000010001000000	4	0000010001000000	4	1001001001000000	4	1001001001000000	4
:	:		:		:		:	
84	0010010000100100	2	0010010000100100	2	1000100000001000	2	1000100000001000	2
85	0010010010010000	2	0010010010010000	2	0100010001001001	1	0100010001001001	1
86	0000000100000100	2	0100001000100100	2	1000100001000100	2	0100001000100100	2
87	0000000100100100	2	0100010001000100	2	1000100010001000	2	0100010001000100	2

图4

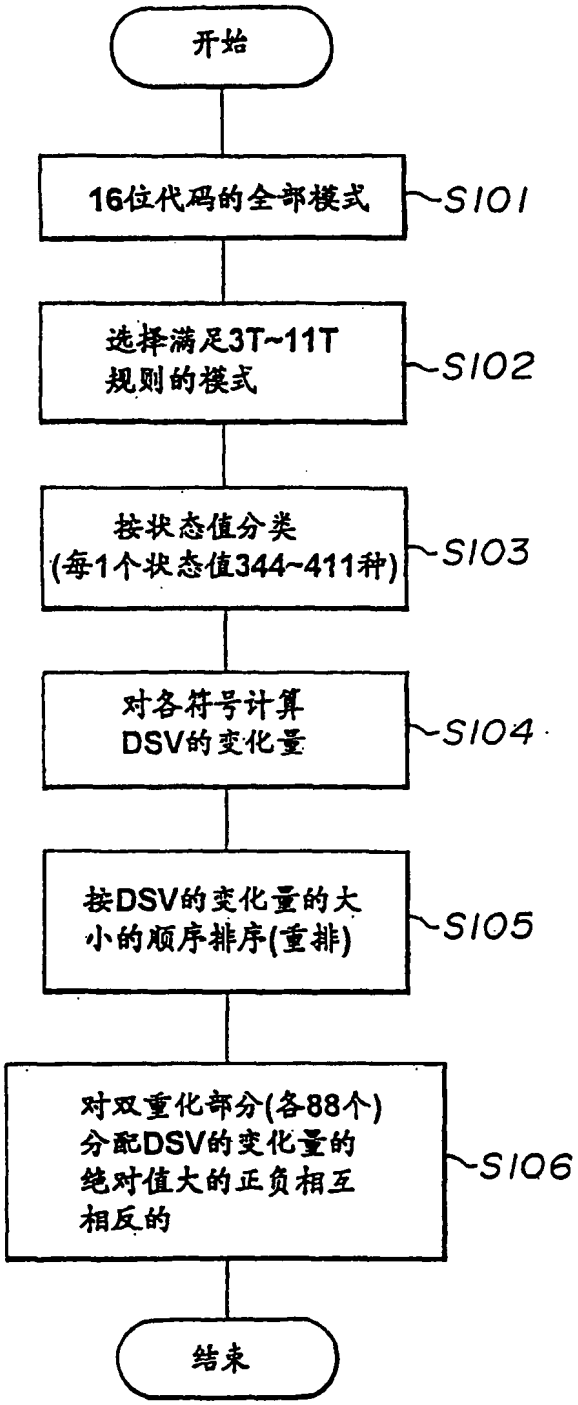

开始
16位代码的全部模式
S101
选择满足3T~11T规则的模式
S102
按状态值分类(每1个状态值344~411种)
S103
对各符号计算DSV的变化量
S104
按DSV的变化量的大小的顺序排序(重排)
S105
对双重化部分(各88个)分配DSV的变化量的绝对值大的正负相互相反的
S106
结束

图5

代码	CWLL=L时的DSV的变化量	分配的输入信号值		
00100100100000000	+6	0		
00100001001000000	+6	1		
00100000100100000	+6	2		
00100000010010000	+6	3	88个	
:	:	:		
:	:	:		
00001000000100100	+2	87		表T1a
00001000000000100	+2	88		
00001000000010010	+2	89		
00100100100100010	0	90	168个	
:	:	:		
:	:	:		
00000100100100001	-2	255		
00001000000100000	-2	87		
00000100000010001	-2	86		
00100100100100000	-4	85		
:	:	:	88个	表T1b
:	:	:		
00001001000000000	-10	1		
00000100100000000	-10	0		

图6

代码	CWLL=L时的DSV的变化量	分配的输入信号值		
0100100100000000	+8	0	88个	表T2a
0100010010000000	+8	1		
0100001001000000	+8	2		
0100000100100000	+8	3		
:	:	:		
:	:	:		
0100000100000100	+2	87		
0100000100000100	+2	未使用		
0100000001000001	+2	88	168个	
0100000000100000	+2	89		
0010010010000010	+2	90		
:	:	:		
:	:	:		
0000010000100010	-2	255		
0000010000010001	-2	未使用		
0100100100100000	-4	87	88个	表T2b
0100100010010000	-4	86		
0100100000100100	-4	85		
:	:	:		
:	:	:		
0000100100000000	-10	1		
0000010010000000	-10	0		

图7

代码	CWLL=L时的DSV的变化量	分配的输入信号值		
1001001000000000	+10	0	88个	表T3a
1000100100000000	+10	1		
1000010010000000	+10	2		
1000001001000000	+10	3		
:	:	:		
:	:	:		
1000000000100000	+4	87		
0100000100001000	+4	88	168个	
0100000010001001	+4	89		
0010000010001000	+4	90		
:	:	:		
:	:	:		
1001000000010001	-2	255		
1001000000001000	-2	87	88个	表T3b
1000100100100000	-2	86		
1000100010010000	-2	85		
:	:	:		
:	:	:		
0000100100001001	-4	1		
0000010010001001	-4	0		

图8

代码	CWLL=L时的DSV的变化量	分配的输入信号值		
1001001000000000	+10	0	88个	表T4a
1000100100000000	+10	1		
1000010010000000	+10	2		
1000001001000000	+10	3		
:	:	:		
:	:	:		
1000010010010010	+4	87		
1000010010001001	+4	未使用		
1000010010000100	+4	88	168个	
1000010001000010	+4	89		
1000010000100001	+4	90		
:	:	:		
:	:	:		
0100000001000000	0	255		
1001001001000001	-2	未使用		
1001001000100000	-2	87	88个	表T4b
1001000100100001	-2	86		
1001000100010000	-2	85		
:	:	:		
:	:	:		
0100010000000001	-6	1		
0100001000000000	-6	0		

图9

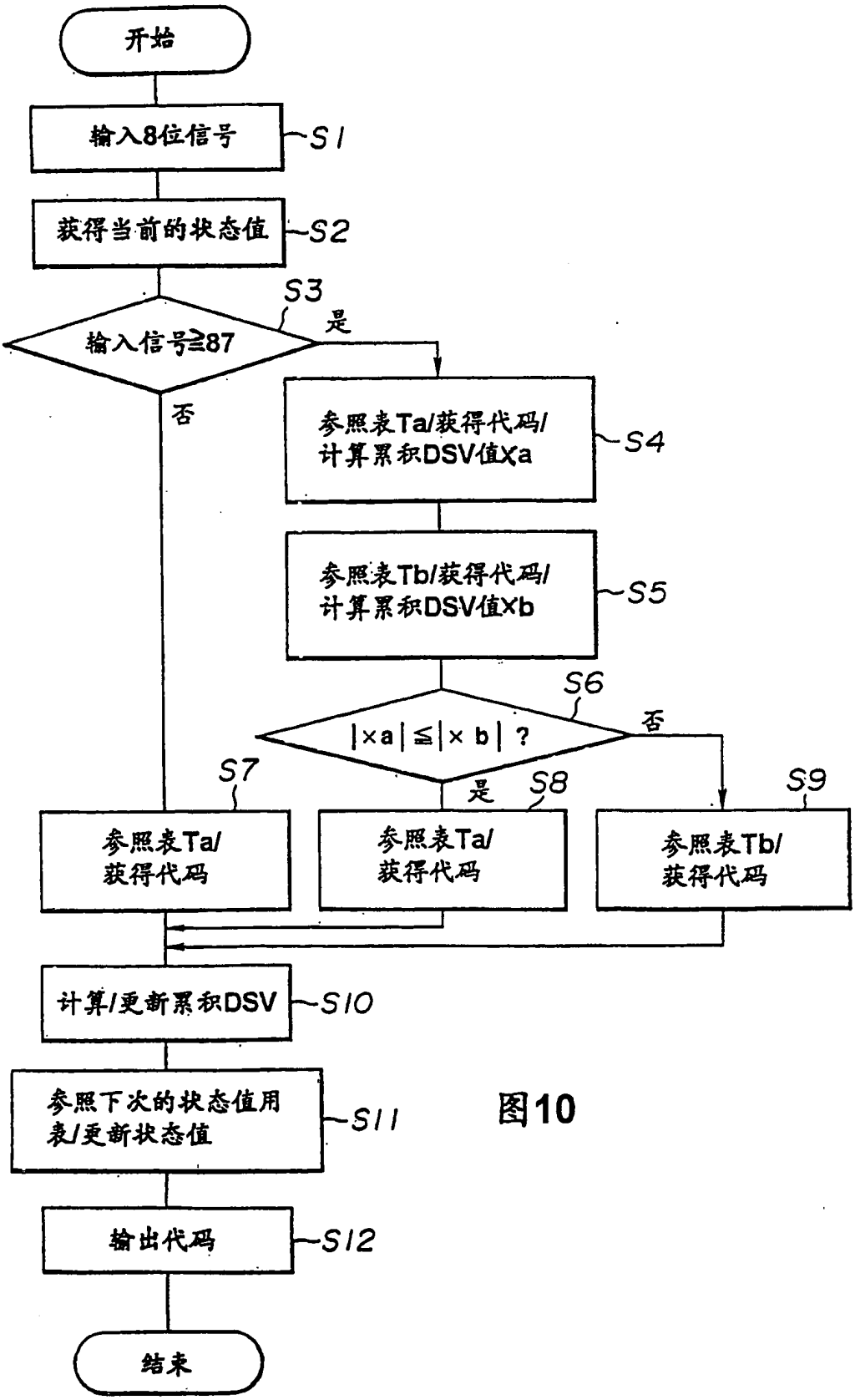

开始
输入8位信号
S1
获得当前的状态值
S2
S3
输入信号≧87
是
否
参照表Ta/获得代码/
计算累积DSV值Xa
S4
参照表Tb/获得代码/
计算累积DSV值Xb
S5
S6
|×a|≦|× b| ?
否
是
S7
S8
S9
参照表Ta/
获得代码
参照表Ta/
获得代码
参照表Tb/
获得代码
计算/更新累积DSV
S10
参照下次的状态值用
表/更新状态值
S11
输出代码
S12
结束

图10

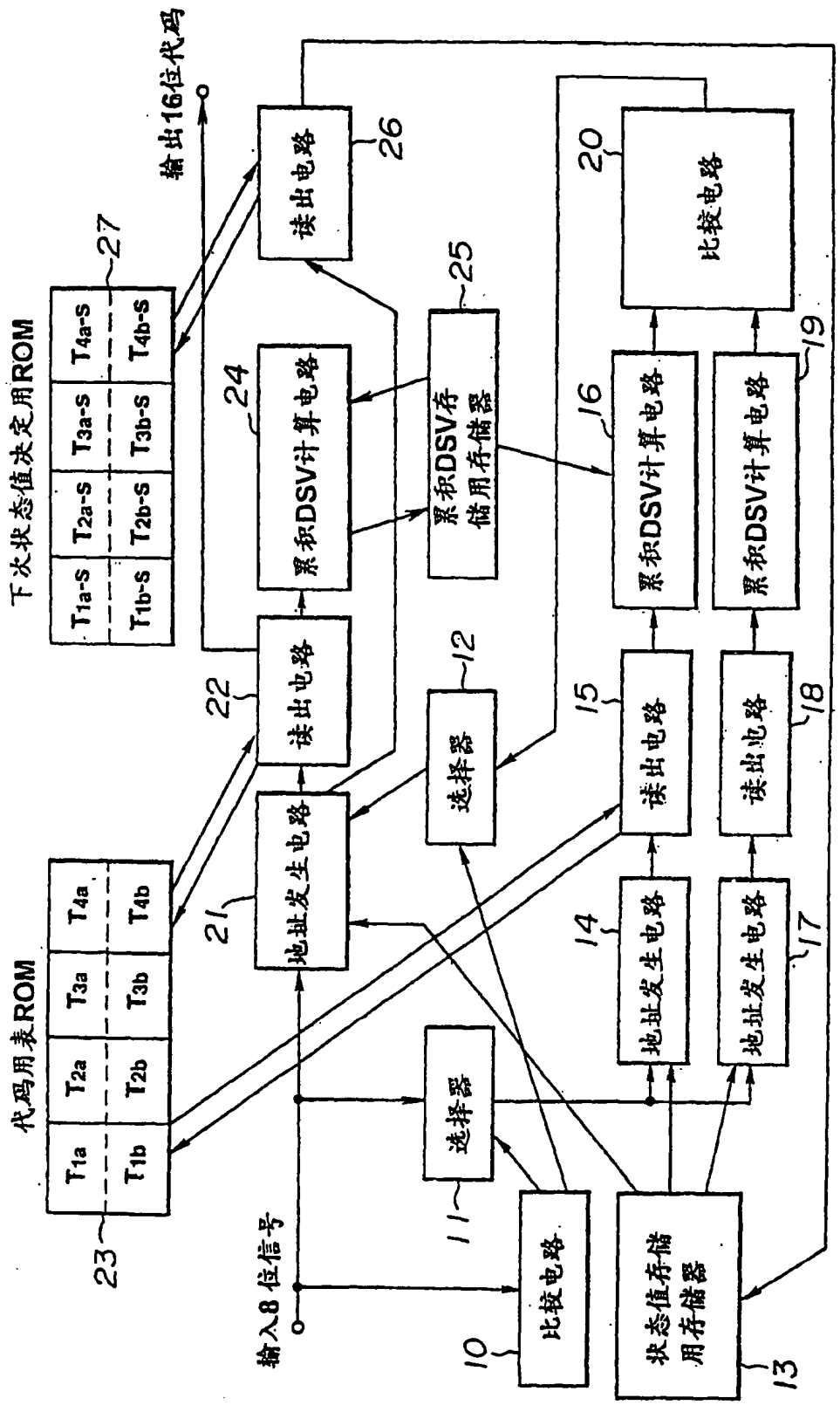

输出16位代码
下次状态值决定用ROM
T1a-S
T1b-S
T2a-S
T2b-S
T3a-S
T3b-S
T4a-S
T4b-S
27
读出电路
26
累积DSV计算电路
24
累积DSV存储用存储器
25
读出电路
22
地址发生电路
21
选择器
12
代码用表ROM
T1a
T1b
T2a
T2b
T3a
T3b
T4a
T4b
23
输入8位信号
选择器
11
比较电路
10
状态值存储用存储器
13
地址发生电路
14
读出电路
15
累积DSV计算电路
16
地址发生电路
17
读出电路
18
累积DSV计算电路
19
比较电路
20

图11

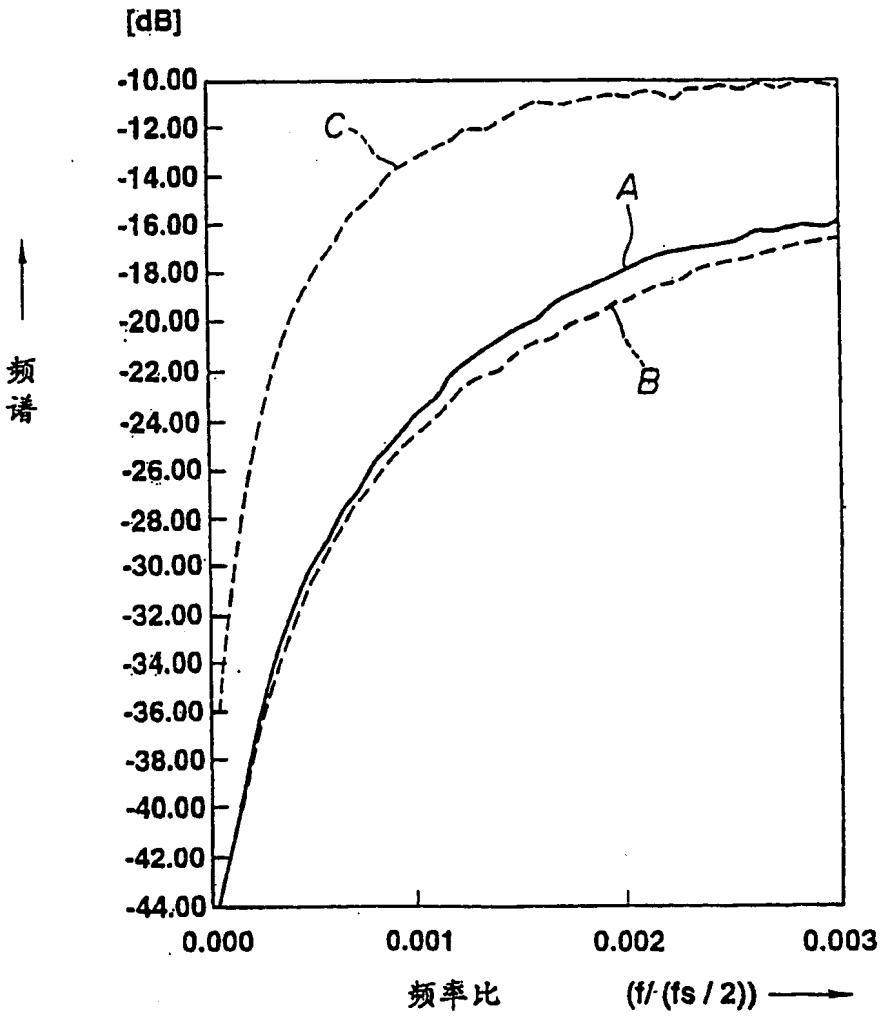

[dB]
-10.00
-12.00
-14.00
-16.00
-18.00
-20.00
-22.00
-24.00
-26.00
-28.00
-30.00
-32.00
-34.00
-36.00
-38.00
-40.00
-42.00
-44.00
C
A
B
频谱
0.000
0.001
0.002
0.003
频率比
(f/(fs/2))

图12

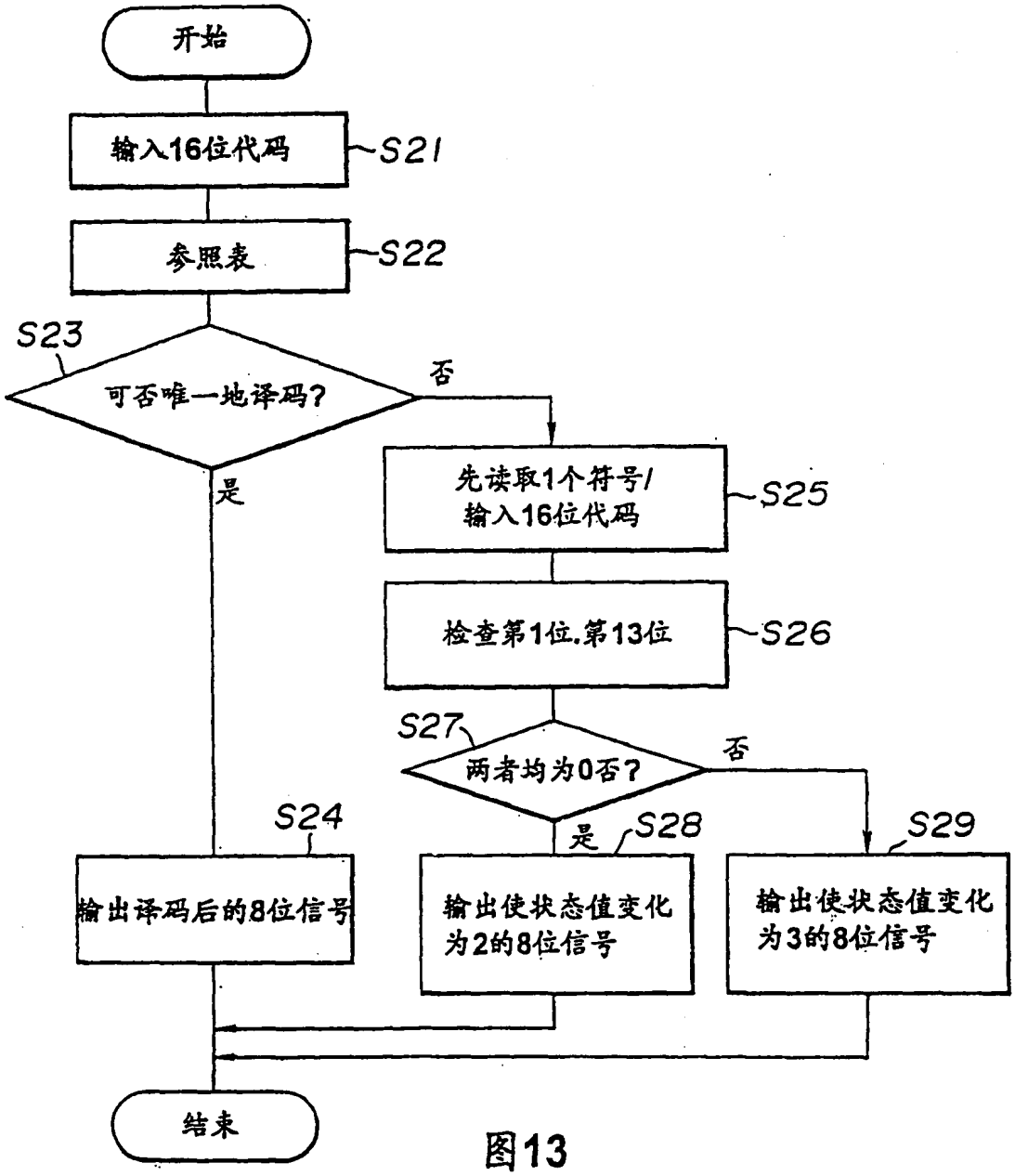

开始
输入16位代码
S21
参照表
S22
S23
可否唯一地译码?
否
是
先读取1个符号/
输入16位代码
S25
检查第1位.第13位
S26
S27
两者均为0否?
否
是
S24
S28
S29
输出译码后的8位信号
输出使状态值变化
为2的8位信号
输出使状态值变化
为3的8位信号
结束

图13

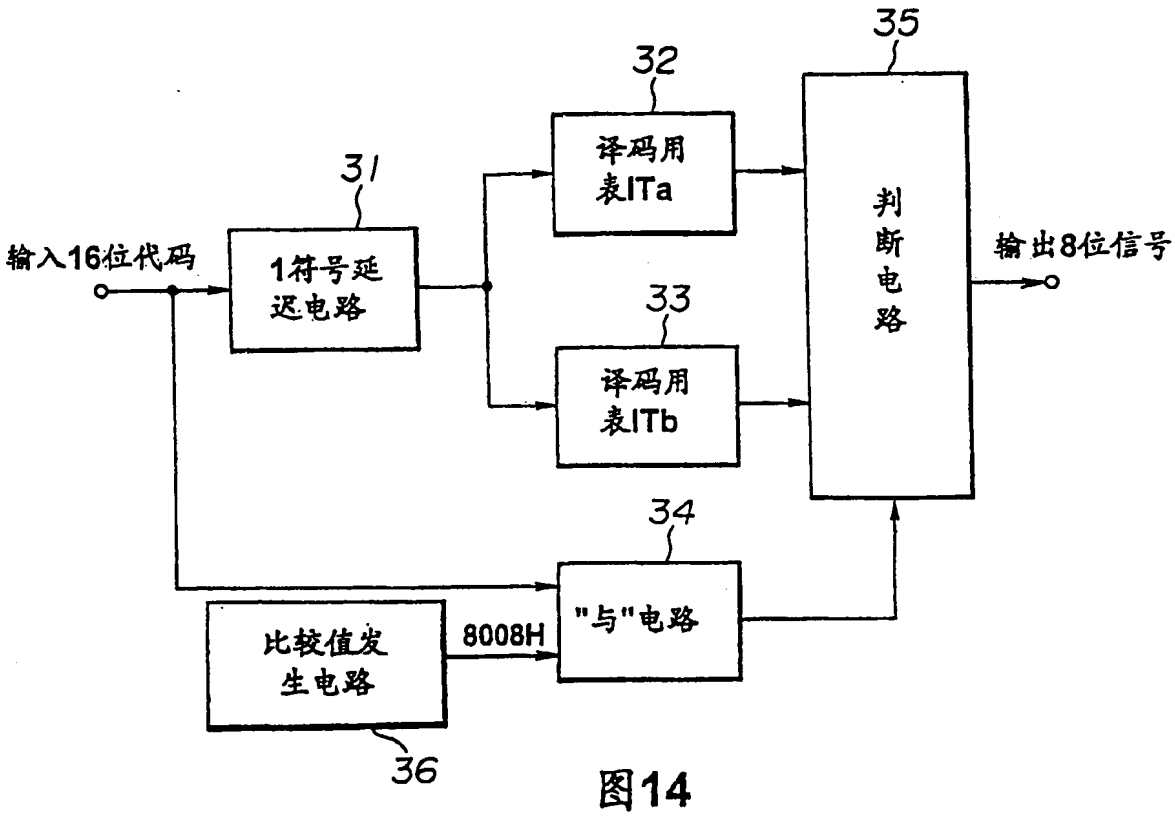

35
32
译码用表ITa
31
判断电路
输入16位代码
1符号延迟电路
输出8位信号
33
译码用表ITb
34
"与"电路
比较值发生电路
8008H
36

图14