

# 發明專利說明書

200306516

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※ 申請案號：92107637 ※IPC分類：G09G3/28

※ 申請日期：92 4 3

## 壹、發明名稱

(中文) 前置驅動電路、驅動電路及顯示器裝置

(英文) PREDRIVE CIRCUIT, DRIVE CIRCUIT AND DISPLAY DEVICE

## 貳、發明人 (共 5 人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 小野澤誠

(英文) Makoto ONOZAWA

住居所地址：(中文) 日本國神奈川縣川崎市高津區坂戶 3 丁目 2 番 1 號

(英文) 2-1, Sakado 3-chome, Takatsu-ku,

Kawasaki-shi, Kanagawa 213-0012 Japan

國籍：(中文) 日本 (英文) JAPAN

## 參、申請人 (共 1 人)

申請人 1 (如申請人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 日商·富士通日立等離子顯示器股份有限公司

(英文) FUJITSU HITACHI PLASMA DISPLAY LIMITED

住居所或營業所地址：(中文) 日本國神奈川縣川崎市高津區坂戶 3 丁目 2 番 1 號

(英文) 2-1, Sakado 3-chome, Takatsu-ku,

Kawasaki-shi, Kanagawa 213-0012 Japan

國籍：(中文) 日本 (英文) JAPAN

代表人：(中文) 森本洋一

(英文) Yoichi MORIMOTO

續發明人或申請人續頁 (發明人或申請人欄位不敷使用時，請註記並使用續頁)

發明人   2  姓名：(中文) 岸智勝  
(英文) Tomokatsu KISHI住居所地址：(中文) 日本國神奈川縣川崎市高津區坂戶3丁目2番1號  
(英文) 2-1, Sakado 3-chome, Takatsu-ku,  
Kawasaki-shi, Kanagawa 213-0012 Japan

國籍：(中文) 日本 (英文) JAPAN

發明人   3  姓名：(中文) 富尾重壽  
(英文) Shigetoshi TOMIO住居所地址：(中文) 日本國神奈川縣川崎市高津區坂戶3丁目2番1號  
(英文) 2-1, Sakado 3-chome, Takatsu-ku,  
Kawasaki-shi, Kanagawa 213-0012 Japan

國籍：(中文) 日本 (英文) JAPAN

發明人   4  姓名：(中文) 坂本哲也  
(英文) Tetsuya SAKAMOTO住居所地址：(中文) 日本國神奈川縣川崎市高津區坂戶3丁目2番1號  
(英文) 2-1, Sakado 3-chome, Takatsu-ku,  
Kawasaki-shi, Kanagawa 213-0012 Japan

國籍：(中文) 日本 (英文) JAPAN

發明人   5  姓名：(中文) 小泉治男  
(英文) Haruo KOIZUMI住居所地址：(中文) 日本國神奈川縣川崎市高津區坂戶3丁目2番1號  
(英文) 2-1, Sakado 3-chome, Takatsu-ku,  
Kawasaki-shi, Kanagawa 213-0012 Japan

國籍：(中文) 日本 (英文) JAPAN

### 捌、聲明事項

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為：\_\_\_\_\_

本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. \_\_\_\_\_
2. \_\_\_\_\_
3. \_\_\_\_\_

主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. 日本； 2002.4.19； 特願 2002-117953
2. 日本； 2002.7.29； 特願 2002-220010
3. \_\_\_\_\_
4. \_\_\_\_\_
5. \_\_\_\_\_
6. \_\_\_\_\_
7. \_\_\_\_\_
8. \_\_\_\_\_
9. \_\_\_\_\_
10. \_\_\_\_\_

主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. \_\_\_\_\_
2. \_\_\_\_\_
3. \_\_\_\_\_

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. \_\_\_\_\_
2. \_\_\_\_\_
3. \_\_\_\_\_

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. \_\_\_\_\_
2. \_\_\_\_\_
3. \_\_\_\_\_

熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

### 【發明所屬之技術領域】

相關申請的對照參考資料

此申請案係基於並請求從 2002 年 7 月 29 日習知日本  
5 專利申請案第 2002-117953 號之一優先權的優點，其整個  
內容在此被併入作參考。

發明背景

[發明領域]

本發明有關一種前置驅動電路其驅動輸出元件，諸如  
10 功率 MOS(金屬氧化物半導體)FET 與 IGBT(絕緣閘極雙極  
性電晶體)、以及一種利用該前置驅動電路的顯示器裝置  
。

### 【先前技術】

[有關技藝說明]

15 傳統上，”一種用於具有有效成本維持電路之 PDP 的  
新驅動技術”已被揭露於”SID 01 DIGEST”，第 1236-1239  
頁，作為一種降低電漿顯示器裝置，其是一種平板顯示器  
裝置，之電路成本的方法。如同一相似參考，日本專利申  
請案早期公開第 2002-062844 號(專利第 3201603 號)已大致  
20 揭露相同內容。

此外，例如，一種電漿顯示器裝置，AC-電漿顯示器  
板(AC-PDP)被分類成一 2-電極類型其藉由兩個電極執行選  
擇(位址)放電與維持放電、及一 3-電極類型其利用一第  
三電極執行位址放電。通常，已有兩種結構類型用於上述



## 玖、發明說明

之 3-電極類型。該一種類型具有該第三電及被形成在包含一第一電極與一執行維持放電之第二電極的基材之一相同側上，另一類型具有該第三電極被形成在該基材的另一側上。

5 因為上述兩個 DPD 裝置係根據一相同的操作原則，以下將說明具有該第一電極與該第二電極形成在一第一基材上與具有該第三電極形成在一第二基材上的 3-電極類型之結構。

第 22 圖是一顯示一 AC-PDP 裝置的整個結構圖，第  
10 22 圖中的 AC-PDP 裝置 1 包含複數個晶胞，每個晶胞代表一顯示影像的一個像素並且被安排於一矩陣形式。該等各個晶胞被安排於一具有  $m$  行及  $n$  列的矩陣，如同能被見以圖式中的晶胞  $C_{mn}$ 。此外，在該 AC-PDP 裝置 1 中，掃描電極  $Y_1$  至  $Y_n$  與共同電極  $X$  係彼此平行地設在該第一基  
15 材上，並且位址電極  $A_1$  至  $A_m$  係正交於這些電極  $Y_1$  至  $Y_n$  與電極  $X$  設在相對該第一基材的第二基材上。該等共同電極  $X$  係安排相鄰於該等各個掃描電極  $Y_1$  至  $Y_n$ ，並且他們的一個端係彼此連接。

該共同電極  $X$  的一共同端係連接至一  $X$ -側電路 2 的一  
20 個輸出端，並且該等掃描電極  $Y_1$  至  $Y_n$  被分別連接至一  $Y$ -側電路 3 的輸出端。該位址電極  $A_1$  至  $A_m$  係連接至一位址-側電路 4 的輸出端。該  $X$ -側電路 2 包含一電路其連續地傳導放電，該  $Y$ -側電路 3 包含一電路其傳導連續線掃描以及一電路其連續放電，該位址-側電路 4 包含一電路其

## 玖、發明說明

選擇顯示哪一行。

這些 X-側電路 2、Y-側電路 3、及位址-側電路 4 是被自一驅動控制電路 5 所提供的控制信號所控制。即，該位址-側電路 4 與傳導在該 Y-側電路中的連續線掃描之電路 5 決定點亮哪一個晶胞。然後該 X-側電路 2 與該 Y-側電路 3 連續傳導放電以便執行該 PDP 裝置的顯示操作。

該驅動控制電路 5 根據一顯示資料 D、一指示讀取該顯示資料 D 之時序的時脈 CLK、一水平同步信號 HS、及一垂直同步信號 VS，所有係外部提供，產生該等控制信號 10。然後這些控制信號將被提供至該 X-側電路 2、該 Y-側電路 3、及該位址-側電路 4。

第 23A 圖是一顯示在第 i 行與第 j 列作為一個像素之晶胞的橫截面結構圖。在第 23A 圖中，一共同電極 X 與一掃描電極 Yi 係形成在一前玻璃基材 11 上。在他們的上面 15，一介電層 12 被沉積作為對一放電空間 17 的隔離。另外，一 MgO(氧化鎂)保護薄膜 13 被沉積在該介電層 12 的上面。

另一方面，一位址電極 Aj 被形成在一被相對該前玻璃基材 11 所放置的後玻璃基材 14 上。在該電極 Aj 上面，沉積有一介電層 15。另外，一磷 18 被沉積在該介電層 15 上面。氖+氙潘寧(Ne + Xe penning)氣體或類似者係圍在該 MgO 保護薄膜 13 與該介電層 15 之間。

第 23B 圖是一用以說明該 AC-PDP 裝置的一電容 Cp 之圖。如第 23B 圖所示，分別於該放電空間 17 中、在該

## 玖、發明說明

共電極 X 與該掃描電極 Yi 之間、及在該前玻璃基材 11 上有電容性元件 Ca、Cb 及 Cc。藉由增加這些電容性元件，一晶包的一電容 Cpcell 將被定義( $C_{pcell} = C_a + C_b + C_c$ )，每個晶胞之電容 Cpcell 的和定義一板電容 Cp。

- 5           第 23C 圖是一用以說明該 AC-PDP 裝置之螢光放射圖。如第 23C 圖所示，紅色、藍色、及綠色磷 18 被安排成一條紋圖案並被圖在肋 16 之間。該磷 18 當它被在該共同電極 X 與該掃描電極 Y 之間的放電所激發時放射螢光。

          如同一種驅動此 AC-PDP 裝置的方法，建議利用第  
10   24 圖所示的一驅動系統。此裝置，利用一藉由將一正電壓加至一個電極且將一負電壓加至另一電極所產生的一電位差，傳導在電極間的放電。

          第 24 圖是一顯示該 AC-PDP 裝置的驅動系統之電路範例圖。

- 15           在第 24 圖中，一電容性負載 20(之後，被認為一“負載 20”)是每個被形成在一個共同電極 X 與一個掃描電極 Y 之間的晶胞之電容的和，該共同電極 X 與該掃描電極 Y 被形成在該負載 20 上。此處，掃描電極是該等掃描電極 Y1 至 Yn 的任一個電極。

- 20           首先，在該共電極 X 側上，開關 SW1 及 SW2 被串聯連接在自一未示於圖中的電源供應器所提供之電壓( $V_s/2$ )的一電源供應線與接地(GND)之間。在該兩個開關 SW1 與 SW2 之間的一接合點被連接至一電容器 C1 的一端，並且一開關 SW3 被連接在該電容器 C1 的另一端與 GND 之間

## 玖、發明說明

。

開關 SW4 及 SW5 被串聯連接至該電容器 C1 的兩個端  
。然後，在該兩個開關 SW4 與 SW5 之間的一接合點經由  
自它的中間的一輸出線 OUTC 被連接至該負載 20 的共同  
5 電極 X 並且更連接至一電源恢復電路 21。一具有一電阻器  
R1 之開關 SW6 被連接在一第二信號線 OUTB 與一產生一  
寫入電壓  $V_w$  的電源供應線之間。

該電源恢復電路 21 包含兩個線圈 L1 及 L2 其兩個被  
連接至該負載 20、一二極體 D2 與一電晶體 Tr1 其二者被  
10 串聯連接至一個線圈 L1、及一二極體 D3 與一電晶體 Tr2  
其二者被串聯連接至該另一線圈 L2。此外，該電源恢復電  
路 21 包含一電容器 C2 其被連接在該兩個電晶體 Tr1 與  
Tr2 的一接合點與該第二信號線 OUTB 之間。

然後建構有兩個連續共振電路系統藉由該電容性負載  
15 20 與該等線圈 L1 及 L2 其兩個被連接至此負載 20。換言  
之，此電源恢復電路 21 具有兩個藉由在該線圈 L1 與該負  
載 20 之間的共振提供一電荷給該板、並藉由在該線圈 L2  
與該負載 20 之間的共振恢復該電荷的 L-C 共振電路系統  
。

20 另一方面，在該掃描電極 Y 側上，開關 SW1' 及 SW2'  
被串聯連接在自一未示於圖中的電源供應器所提供之電壓  
( $V_s/2$ ) 的一電源供應線與 GND 之間。在這兩個開關 SW1'  
與 SW2' 之間的一接合點被連接至一電容器 C4 的一端，並  
且一開關 SW3' 被連接在該電容器 C4 的另一端與 GND 之

## 玖、發明說明

間。

被連接至該電容器 C4 的一端的一開關 SW4' 被連接至一二極體 D7 的陰極，該二極體 D7 的陽極被連接至該電容器 C4 的另一端。被連接至該電容器 C4 的另一端的一開關 SW5' 被連接至一二極體 D6 的陽極，該二極體 D6 的陰極被連接至該電容器 C4 的一端。

然後，被連接至該二極體 D7 陰極的開關 SW4' 的一端與被連接至該二極體 D6 陽極的開關 SW5' 的一端二者經由一掃描驅動器 22 被連接至該負載 20、並且更連接至一電源恢復電路 21'。一具有一電阻器 R1' 之開關 SW6' 被連接在一第四信號線 OUTB' 與一產生一寫入電壓  $V_w$  的電源供應線之間。

該電源恢復電路 21' 包含兩個線圈 L3 及 L4 其自該負載 20 經由該掃描驅動器 22 兩個被連接、一二極體 D4 與一電晶體 Tr3 其二者被串聯連接至一個線圈 L3、及一二極體 D5 與一電晶體 Tr4 其二者被串聯連接至該另一線圈 L4。此外，該電源恢復電路 21' 包含一電容器 C3 其被連接在該兩個電晶體 Tr3 與 Tr4 的一共同端與該第四信號線 OUTB' 之間。

此電源恢復電路 21' 亦具有兩個藉由在該線圈 L4 與該負載 20 之間的共振提供一電荷、並藉由在該線圈 L3 與該負載 20 之間的共振恢復此電荷的 L-C 共振電路系統。

除了上述結構外，該掃描電極 Y 側亦包含三個電晶體 Tr5、Tr6、與 Tr7、以及兩個二極體 D6 與 D7。當該電晶

## 玖、發明說明

體 Tr5 被打開時，一連接至此電晶體的電阻器 R2 的影響使被加至該掃描電極 Y 的一脈衝電壓之波形平緩。該電晶體 Tr5 與電阻器 R2 被並聯連接至該開關 SW5'。

該等電晶體 Tr6 與 Tr7 同樣具有在一稍後將被說明的定址期間將 ( $V_s/2$ ) 的一電位差加至該掃描驅動器 22 的兩個端之目的。當該開關 SW2' 與該電晶體 Tr6 二者被打開時，該掃描驅動器 22 一頂側的一電壓變成接地準位。當該電晶體 Tr7 被打開時，根據被儲存於該電容器 C4 之一電荷被輸出至該第四信號線 OUTB' 的一負電壓 ( $-V_s/2$ ) 將被加至該掃描驅動器 22 的一下側。當一掃描脈衝被輸出時，那使該掃描驅動器 22 能夠將該負電壓 ( $-V_s/2$ ) 加至該掃描電極 Y。

該等上述開關 SW1 至 SW6、SW1' 至 SW6' 及電晶體 Tr1 至 Tr7 被分別自一驅動控制電路 31 所提供之控制信號所控制。該驅動控制電路 31 被建構利用一邏輯電路等，並且它根據一顯示資料 D、一時脈 CLK、一水平同步信號 HS、及一垂直同步信號 VS，所有係外部提供，產生該等控制信號。然後這些控制信號將被提供至該等開關 SW1 至 SW6、SW1' 至 SW6' 及電晶體 Tr1 至 Tr7。

第 24 圖僅顯示自被連接至該等開關 SW，SW4，SW4'，SW5'、及電晶體 Tr1 至 Tr4 之該驅動控制電路 31 的控制線。然而，其它的開關 SW1 至 SW6、SW1' 至 SW6'、及電晶體 Tr1 至 Tr7 同樣地藉由控制線被連接至該驅動控制電路 31。

第 25 圖是一顯示如同第 24 圖中所建構之該 AC-PDP

## 玖、發明說明

裝置的驅動系統之驅動波形的時間圖並且它顯示在構成一個畫面的複數個次要領域之中的一個次要領域。一個次要領域被分成一重置期間其包含一總寫入期間與一總抹除期間、一定址期間、及一維持放電期間。

5            在第 25 圖中，在該重置期間，在該共同電極 X 側上，該等開關 SW2 及 SW5 被打開，而該等開關 SW1、SW3、SW4 及 SW6 被關閉。於是，該信號線 OUTB 的一電壓根據儲存在該電容器 C1 中的一電荷減少至該電壓(-Vs/2)。  
 10            然後該電壓(-Vs/2)經由該開關 SW5 被輸出至該輸出信號傳送電路 OUTC 並被加至該共同電極 X。

             另一方面，在該掃描電極 Y 側上，該等開關 SW1'、SW4'及 SW6'被打開，而該等開關 SW2'、SW3'及 SW5'被關閉。然後該電壓 Vw 與一儲存在該電容器 C4 中的電壓(Vs/2)之和被加至該輸出線 OUTC'。於是，此電壓(Vs/2 +  
 15            Vw)被加至該負載 20 的掃描電極 Y。在此時，藉由該開關 SW6'中電阻器 R1'之影響，該電壓在時間上面逐漸增加。

             因此，在該共同電極 X 與該掃描電極 Y 之間的一電位差變成(Vs + Vw)，導致在所有顯示線的所有晶胞上之放電不管之前的顯示狀況，並且形成有壁電荷(總寫入)。

20            接著，該共同電極 X 與該掃描電極 Y 之電壓係回歸到接地準位，藉由適當地控制每個開關，以便顛倒該掃描電極 Y 側與該共同電極 X 側之狀態。即，在該共同電極 X 側上，該等開關 SW1、SW4 及 SW6 被打開，而該等開關 SW2、SW3 及 SW5 被關閉、並且在該掃描電極 Y 側上，

## 玖、發明說明

該等開關 SW2'及 SW5'被打開，而該等開關 SW1'、SW3'、SW4'及 SW6'被關閉。

然後該共同電極 X 的應用電壓在時間上面從接地準位逐漸增加至該電壓( $V_s/2 + V_w$ )，而該掃描電極 Y 的應用電壓減少至該電壓( $-V_s/2$ )。於是，所有晶胞之它們的壁電荷之電壓達到且超過該發射電位以便藉此開始放電。在此時，藉由如同上述在時間上面逐漸增加該應用電壓至該共同電極 X，弱放電被傳導以便抹除除了一些部分的壁電荷(總抹除)。

10 接著，在該地址期間，連續線位址放電被傳導為了根據該顯示資料打開及/或關閉每個晶胞。在此時，在該共同電極 X 側上，該等開關 SW1、SW3 及 SW4 被打開，並且該等開關 SW2、SW5 及 SW6 被關閉，藉此將一第一信號線 OUTA 的電壓增加至一電壓( $V_s/2$ )其經由該開關 SW1 被  
15 提供。此電壓( $V_s/2$ )經由該開關 SW4 被輸出至該輸出線 OUTC 並被加至該負載 20 上的共同電極 X。

當將一電壓加至一對應一個顯示線的掃描電極 Y 時，該開關 SW2'與該電晶體 Tr6 被打開，以至於該掃描驅動器 22 頂側之電壓變成接地準位。然後該電晶體 Tr7 被打開以便應用該負電壓( $-V_s/2$ )，其根據被儲存在該電容器 C4 中之電荷被輸出至該第四信號線 OUTB'，將被加至該掃描驅動器 22 的下側。結果，該負電壓( $-V_s/2$ )被加至該負載 20 上被連續線地選擇的該等掃描電極 Y，並且該接地準位電壓被加至該負載 20 上未被連續線地選擇的該等掃描電極 Y



## 玖、發明說明

。

在此時，電壓  $V_a$  之位址脈衝被選擇地加至在位址電極  $A_1$  至  $A_m$  之間的位址電極  $A_j$ ，對應傳導維持放電之晶胞，即，要被點亮之晶胞。然後放電發生在要被點亮之該等晶胞的該等位址電極  $A_j$  與該等連續線選擇的掃描電極  $Y$  之間。利用這些放電作為點火，其它放電立刻發生在該等共同電極  $X$  與該等掃描電極  $Y$  之間。因此，對於下一個維持放電所需之壁放電被儲存在該等選擇晶胞的該等共同電極  $X$  與該等掃描電極  $Y$  之上的  $MgO$  保護薄膜中。

10 接著，在該維持放電期間，在該共同電極  $X$  側上，該等開關  $SW_1$  及  $SW_3$  首先被打開，而其他開關  $SW_2$  及  $SW_4$  至  $SW_6$  被關閉。該第一信號線  $OUTA$  之電壓變成  $(+V_s/2)$ ，並且該第二信號線  $OUTB$  之電壓變成接地準位。該電源恢復電路 21 中的電晶體  $Tr_1$  被打開以傳導在該線圈  $L_1$  與  
15 該負載 20 之間的  $L-C$  共振，並且然後儲存在該電容器  $C_2$  中的電荷經由該電晶體  $Tr_1$ 、該二極體  $D_2$  極該線圈  $L_1$  被提供至該負載 20。

一經由該共同電極  $X$  側上之開關  $SW_3$  從該電容器  $C_2$  被提供至該共同電極  $X$  的電流更藉由打開該開關  $SW_2'$  經  
20 由該掃描驅動器 22 中的一二極體、該二極體  $D_6$ 、一第三信號線  $OUTA'$ 、及該開關  $SW_2$  被提供至該掃描電極  $Y$  側之  $GND$ ，此電流流動導致該共同電極  $X$  之電壓如第 25 圖所示逐漸增加。在此共振期間發生的一峰點電壓附近，該開關  $SW_4$  被打開以便將該共同電極  $X$  的電壓箝制在該電

## 玖、發明說明

壓( $V_s/2$ )。

在該掃描電極 Y 側上，該電源恢復電路 21' 中的電晶體 Tr3 被打開。然後 L-C 共振發生在該線圈 L3 與該負載 20 之間，以至於一電流，其經由該第一信號線 OUTA 與在該共電極 X 側上的開關 SW4 從該開關 SW3 與該電容器 C1 被提供至該電極 X，經由該掃描驅動器 22' 中的二極體、該電源恢復電路 21' 中二極體 D4、並且更經由該電晶體 Tr3、該電容器 C3、該電容器 C4、及該開關 SW2' 被提供至該掃描電極 Y 側之 GND，此電流流動導致該掃描電極 Y 之電壓如第 25 圖所示逐漸減少。在此共振期間發生的一峰點電壓附近，該開關 SW5' 被打開以便將該掃描電極 Y 的電壓箝制在該電壓( $-V_s/2$ )。

同樣地，當該共同電極 X 與該掃描電極 Y 的應用電壓( $-V_s/2$ ) 被增加至接地準位(0(零) V) 時，該應用電壓藉由提供該電源恢復電路 21 及 21' 中該電容器 C2 及 C3 中所恢復之電荷而逐漸被增加。

另一方面，當該共同電極 X 與該掃描電極 Y 的應用電壓( $V_s/2$ ) 被減少至接地準位(0(零) V) 時，該應用電壓藉由將儲存於該負載 20 中的電荷提供至 GND 而逐漸被減少，並且一部份電荷被恢復至該電源恢復電路 21 及 21' 中的每個電容器 C2, C3。

如以上所述，於該維持放電期間，為了顯示一圖像的一個次要領域，該維持放電藉由二擇一將具有不同極性之電壓( $+V_s/2$ ,  $-V_s/2$ ) 加至每條顯示線的共同電極 X 與掃描

## 玖、發明說明

電極 Y 而被傳導。

此外，在該 AC-PDP 裝置的驅動電路中，被建構以邏輯電路等的驅動控制電路 31 具有 GND 準位的一參考電位。該驅動控制電路 31 將控制信號提供至輸出元件，換言之，該等開關 SW4，SW5，SW4'，SW5'、及該電源恢復電路 21 及 21' 中的電晶體 Tr1 至 Tr4，以至於他們將該等電壓加至該共同電極 X 與該掃描電極 Y。然而，這些輸出元件的參考電位將根據該驅動操作而改變。於是，已有一問題，諸如例如，當該驅動控制電路 31 產生該等控制信號並將它們提供至該等輸出元件時，有一自該等輸出元件至該驅動控制電路 31 的電壓變化之返回流動的可能性，藉此傳遞一高電壓。

作為解決此問題的解決方法，該等參考電位的轉換藉由利用一準位轉移電路將自該控制電路所輸出之該等控制信號準位轉移是可理解的。例如，一種利用在該驅動控制電路 31 與該等輸出元件之間的一前置驅動電路的方法將被說明。此前置驅動電路將具有轉換的參考電位輸出至應用電壓的該等輸出元件。特別是，此前置驅動電路根據該等輸出元件的參考電位 ( $-V_s/2$  至  $V_s/2$ ) 將該等控制信號的參考電位準位轉移，藉此將這些準位轉移的控制信號輸出至該等輸出元件。

第 26 圖是一顯示對應該等輸出元件側的參考電位之變化的前置驅動電路之範例圖，第 26 圖所示之此前置驅動電路 P1 是一積體電路(半導體記憶體裝置導體電路)其將被插

## 玖、發明說明

入在該驅動控制電路 31 與該開關 SW4 作為第 24 圖所示的一輸出元件。在第 26 圖中，一放大/準位轉移電路 P10 將一自該驅動控制電路 31 被輸出的一控制信號 CTL1 之參考電位(GND)準位轉移並放大至該等輸出元件側的參考電位(-Vs/2 至 Vs/2)。該輸出電路 P11 根據來自該放大/準位轉移電路 P10 所輸出的信號驅動該開關 SW4。

該放大/準位轉移電路 P10 的一輸出端被連接至該前置驅動電路 P1 的一輸入端 VIN，其中該控制信號 CTL1 輸入。一 p-型基材 P13 是被增加一 p-型雜質的一半導體基材，該基材 P13 被連接至該前置驅動電路 P1 的一參考電位端 K1，其中該控制信號 CTL1 之參考電位(GND)被輸入。

該輸出電路 P11 亦被建構以 n-通道 MOSFET Tr11 與 Tr12、及一如第 26 圖所示之反相器電路 INV13。該 Tr11 是一電晶體其被自該放大/準位轉移電路 P10 所輸出的控制信號而打開或關閉，其控制是否將自一電源供應端 V1 所提供的一電壓 Vcc 輸出至該輸出端 Vo。該 Tr12 是一電晶體其被自該放大/準位轉移電路 P10 所輸出並被該 INV13 反相的該等控制信號而打開或關閉，其控制是否輸出自一參考電位端 K2 所提供的一參考電位(-Vs/2 至 Vs/2)。

一寄生二極體 12 表面上代表一被產生在一由該基材 P13 的一部份與該 Tr12 的一部份所形成的 pn 接面點的寄生二極體。經過該寄生二極體 12，該基材 P13 被連接至自該前置驅動電路 P1 所輸出之控制信號的參考電位(-Vs/2)被加至的參考電位端 K2。該寄生二極體的一陽極端被連接至

## 玖、發明說明

該基材 P13。

然而，在該 AC-PDP 裝置的驅動電路中，被建構以邏輯電路等之驅動控制電路 31 具有該 GND 準位的一參考電位，此驅動控制電路 31 將控制信號提供至輸出元件，換言之，該等開關 SW4，SW5，SW4'，SW5'、及該電源恢復電路 21 及 21' 中的電晶體 Tr1 至 Tr4，以至於他們將該等電壓加至該共同電極 X 與該掃描電極 Y。然而，這些輸出元件的參考電位將根據該驅動操作而改變。於是，例如，當該驅動控制電路 31 產生該等控制信號並將它們提供至該等輸出元件時，有一自該等輸出元件至該驅動控制電路 31 的電壓變化之返回流動的可能性，藉此傳遞一高電壓。

作為解決此問題的解決方法，該等參考電位的轉換藉由利用一準位轉移電路將自該控制電路所輸出之該等控制信號準位轉移是可理解的。然而，已有利用一般可用準位轉移電路的問題。藉由利用這些電路，有一可能性係當在該等輸出元件上所產生之該等參考電位轉變成高電壓時，該等控制信號可能未被適當地傳送。

此外，如以上所述，當將由該驅動控制電路 31 所產生之該等控制信號提供至該等輸出元件時，有一可能性係由於該等輸出元件的電壓變化，一高電壓被傳遞至該驅動控制電路 31，以至於該等控制信號可能不穩定地被傳送至該等輸出元件。

為了防止對該驅動控制電路 31 之該高電壓影響，該上述前置驅動電路 P1 能產生控制信號，根據具有 0(零) V 之

## 玖、發明說明

參考電位之該等控制信號，為了驅動其參考電位從 $-V_s/2$ 改變至 $V_s/2$ 的開關 SW4。然而，已有一問題係當 GND 被加至該參考電位端 K1、並且該負電壓 $-V_s/2$ 被加至該參考電位端 K2 時，由於該寄生二極體 12，一不正常電流  $I_p$  發生並且妨礙該前置驅動電路 P1 的正常操作是可能的。

本發明已做到考慮上述問題，並且它的目的是提供一種前置驅動電路、一種驅動電路、及一種顯示器裝置其能夠驅動該等輸出元件以便穩定地傳送該等控制信號甚至當在該等輸出元件上所產生之該等參考電位轉變成高電壓時。

本發明已做到考慮上述問題，並且它的目的是提供一種前置驅動電路及一種顯示器裝置其能夠驅動該等輸出元件以便穩定地傳送該等控制信號甚至當在該等輸出元件上所產生之該等參考電位轉變成高電壓時。

本發明的另一目的是提供一種前置驅動電路及一種顯示器裝置其二者適合一積體電路其能夠正常操作甚至當在該等輸出元件上所產生之該等參考電位轉變成負電壓時。

### 【發明內容】

#### 發明概要

本發明係達到解決上述問題，並且根據本發明的一種前置驅動電路被描繪成驅動一具有一不同於一輸入信號之第一參考電位的第二參考電位的輸出元件。該前置驅動電路包含一信號傳送電路用以將具有該第一參考電位之輸入信號轉換成一對應該第二參考電位的信號並將該信號輸出

## 玖、發明說明

至該輸出元件。

藉由採取如上述所建構之本發明的前置驅動電路，當該輸入信號的參考電位是不同於作為要被驅動的一物件之輸出元件之參考電位時，該前置驅動電路能輸出一根據該  
5 輸入信號並具有對應該第二參考電位之參考電位的信號，其是該輸出元件的參考電位，藉由經過該信號傳送電路的處理。

此外，根據本發明之前置驅動電路被描繪成一具有一不同於該輸入信號之第一參考電位的第二參考電位的輸出  
10 元件。該前置驅動電路包含一比較電路用以比較具有該輸入信號與一作為比較參考之參考電壓信號、一輸入準位轉移電路用以根據一比較結果將具有該第一參考電位之該輸入信號轉換成一對應該基材電位的第二信號並輸出該第二  
15 信號、一輸出準位轉移電路用以將自該輸入準位轉移電路所輸出之該第二信號轉換成一對應該輸出電源供應電壓的第三信號並輸出此第三信號、及一信號放大電路用以放大自該輸出準位轉移電路所輸出的第三信號到一用以驅動該輸出元件的驅動信號。

### 圖式簡單說明

20 第 1 圖是一顯示根據一第一實施例的一 AC-PDP 之驅動系統的結構範例圖；

第 2 圖是一概念圖用以說明第 1 圖所示之該 AC-PDP 之驅動系統的操作；

第 3A 圖是一顯示一前置驅動電路之概要結構的方塊

## 玖、發明說明

圖並且第 3B 圖是一顯示本發明該第一實施例中一前置驅動電路之輸入信號的範例圖；

第 4 圖是一顯示第 3A 圖所示的一信號傳送電路 41 之概要結構的方塊圖；

5 第 5 圖是一顯示第 4 圖所示的該信號傳送電路 41 之電路的方塊圖；

第 6 圖是一顯示一前置驅動電路 32-2 的輸入信號與輸出信號之範例圖；

10 第 7 圖是一顯示該前置驅動電路 32-2 的另一結構範例的方塊圖；

第 8A 至 8C 圖是顯示一相位控制電路 49 的一結構範例圖；

第 9 圖是一顯示根據該第一實施例該 AC-PDP 之驅動系統的另一結構範例圖；

15 第 10 圖是一顯示根據一第二實施例的一 AC-PDP 之驅動系統的一結構範例圖；

第 11 圖是一顯示根據該第二實施例該 AC-PDP 之驅動系統的另一結構範例圖；

20 第 12 圖是一顯示第 1 圖所示之前置驅動電路 32-2 的一概要結構之方塊圖；

第 13 圖是一第 12 圖所示的一信號傳送電路 61 的一概要結構之方塊圖；

第 14 圖是一顯示第 13 圖所示之前置驅動電路 32-2 的一電路圖；



## 玖、發明說明

第 15 圖是一顯示第 14 圖所示之前置驅動電路 32-2 的輸入信號與輸出信號的一範例圖；

第 16 圖是一顯示該前置驅動電路 32-2 的另一結構範例之方塊圖；

5 第 17A 圖是一顯示一結構範例圖其中一斜波產生電路 53 被設置，代替第 16 圖所示的一時間常數電路 51、並且第 17B 圖是一顯示第 17A 圖所示之一斜波產生電路 53 的輸入/輸出信號的波形圖；

10 第 18 圖是一顯示作為一第四實施例的一前置驅動電路 32a 之概要結構圖；

第 19 圖是一顯示一顯示一同時打開制止電路 64 操作的輸入/輸出信號的範例圖；

第 20 圖是一顯示一建構有一 IC 結構的前置驅動電路 32a 的驅動系統之概要結構圖；

15 第 21 圖是一顯示用以說明在一維持放電期間第 20 圖所示之該驅動系統操作的操作波形圖；

第 22 圖是一顯示一傳統 AC-PDP 裝置的整個結構圖；

20 第 23A 圖是一顯示在第  $i$  行與第  $j$  列作為該傳統 AC-PDP 裝置中的一個像素之晶胞的橫截面結構圖、第 23B 圖是一用以說明該傳統 AC-PDP 裝置的一電容之圖、並且第 23C 圖是一用以說明該 AC-PDP 裝置之螢光放射圖；

第 24 圖是一顯示該傳統 AC-PDP 裝置的一驅動系統之電路範例圖；

第 25 圖是一顯示如同第 24 圖中所建構之該 AC-PDP

## 玖、發明說明

裝置的驅動系統之驅動波形的時間圖；及

第 26 圖是一顯示對應輸出元件側的一參考電位之變化的一前置驅動電路之範例圖。

### 【實施方式】

#### 5 較佳實施例之詳細說明

作為一具有代表本發明一個實施例之前置驅動電路之顯示器裝置的範例，一電將顯示板的實施例將參考該等圖是而被說明。

#### -第一實施例-

- 10 第 1 圖是一顯示根據一第一實施例的一 AC-PDP 之驅動系統的結構範例圖。另外，例如，第 1 圖所示之第一實施例的驅動系統能被應用至具有第 22 圖所示的整個結構、及一建構第 23A 圖至第 23C 圖所示的一個像素之結構的 AC-PDP 裝置。此外，在此第 1 圖中，被指定如第 24 圖中
- 15 之相同參考數字之元件表示相同功能。

在第 1 圖中，一負載 20 是每個被形成在一個共同電極 X 與一個掃描電極 Y 之間的晶胞之容量和。該共同電極 X 與該掃描電極 Y 被形成在該負載 20 上。

- 20 在該共同電極 X 側上，開關 SW1 與 SW2 被串聯連接在自一未示於圖式中的電源供應器所提供之電壓( $V_s/2$ )的一電源供應線與一接地(GND)之間。在該兩個開關 SW1 與 SW2 之間的一接合點被連接至一電容器 C1 的一端、並且一開關 SW3 被連接在該電容器 C1 的另一端與該 GND 之間。

## 玖、發明說明

開關 SW4 與 SW5 被串聯連接至該電容器 C1 的兩個端  
，該開關 SW4 經由一第一信號線 OUTA 被連接至該電容器  
C1 的該一端、並且該開關 SW5 經由一第二信號線 OUTB  
被連接至該電容器 C1 的該另一端，在該兩個開關 SW4 與  
5 SW5 之間的一接合點經由一輸出線 OUTC 被連接至該負載  
20 的共同電極 X。

另一方面，在該掃描電極 Y 側上，開關 SW1' 與 SW2'  
被串聯連接在自一未示於圖式中的電源供應器所提供之電  
壓 ( $V_s/2$ ) 的一電源供應線與該 GND 之間。在該兩個開關  
10 SW1' 與 SW2' 之間的一接合點被連接至一電容器 C4 的一端  
、並且一開關 SW3' 被連接在該電容器 C4 的另一端與該  
GND 之間。

一經由一第三信號線 OUTA' 被連接至該電容器 C4 的  
一端之開關 SW4' 被連接至一二極體 D14 的一陰極，該二  
15 極體 D14 的一陽極被連接至該電容器 C4 的另一端。一經  
由一第四信號線 OUTB' 被連接至該電容器 C4 的該另一端  
之開關 SW5' 被連接至一二極體 D15 的一陽極，該二極體  
D15 的一陰極被連接至該電容器 C4 的該一端。然後被連  
接至該二極體 D14 的陰極之開關 SW4' 的一端與被連接至  
20 該二極體 D15 的陽極之開關 SW5' 兩個經由一掃描驅動器  
22 被連接至該負載 20 的共同電極 X。

附帶地，當僅該掃描驅動器 22 被顯示於第 1 圖時，有  
複數個掃描驅動器自然地設置用於實際 PDP 中複數顯示線  
的每一條。其它電路是設置用於所有複數顯示線的共同電

## 玖、發明說明

路。

一驅動控制電路 31 係建構以邏輯電路等、並且它的目的是控制建構此驅動系統的該等開關 SW1 至 SW5 及 SW1' 至 SW5'。換言之，該驅動控制電路 31 產生控制信號以便  
5 控制這些開關 SW1 至 SW5 及 SW1' 至 SW5' 根據一顯示資料、一時脈、一水平同步信號、及一垂直同步信號，全部被外部提供。然後該驅動控制電路 31 將這些控制信號提供至該等開關 SW1 至 SW5 及 SW1' 至 SW5' 的每一個。

第 1 圖減顯示控制線 CTL1 至 CTL4 其將來自該驅動  
10 控制電路 31 的該等控制信號提供至前置驅動電路 32-1，32-2，32-3 及 32-4，每個前置驅動電路分別被連接至該等開關 SW4，SW5，SW4' 及 SW5'。然而，有其他控制線，其提供來自該驅動控制電路 31 的該等控制信號，連接至該等開關 SW1 至 SW3 及 SW1' 至 SW3' 的每一個。

15 該等前置驅動電路 32-1 至 32-4 將該等控制信號的電壓準位，其經由該控制線 CTL1 至 CTL4 並且根據該驅動控制電路 31 的該等參考電位(例如接地準位)自該驅動控制電路 31 被提供，轉換至該等開關 SW1 至 SW3 及 SW1' 至 SW3' 的該等參考準位的電壓準位、並且然後將這些控制信  
20 號提供至該等開關的每一個。該等前置驅動電路 32-1 至 32-4 的進一步細節稍後將被說明。

接著，該驅動系統的操作將參考第 2 圖而被說明。

第 2 圖是一概念圖用以說明第 1 圖所示之該 AC-PDP 之驅動系統的操作。在第 2 圖中，被指定如第 1 圖中之相

## 玖、發明說明

同參考數字之元件表示相同功能，以至於重複的說明將被省略。

在第 2 圖中，在該共同電極 X 側上的該兩個開關 SW1 及 SW3 被打開，並且其它開關 SW2，SW4 及 SW5 被關閉，以至於該第一信號線 OUTA 的電壓將達到電壓準位轉移電路位(+Vs/2)其自一未示於圖式中的電源供應器經由該開關 SW1 被提供。在那之後，該開關 SW4 被打開，並且在該掃描電極 Y 側上的該等開關 SW4'及 SW2'亦被打開，為了經由該輸出線 OUTC 將該第一信號線 OUTA 的電壓 (+Vs/2)加至該負載 20 上的共同電極 X，藉此該電壓(Vs/2)被加在該共同電極 X 與該掃描電極 Y 之間。

在此階段，因為該等開關 SW1 及 SW3 被打開，該電容器 C1 被連接至未示於圖式中的電源供應器，以至於經由該等開關 SW1 及 SW3 自未示於圖式中的電源供應器所提供之該電壓(Vs/2)將被儲存於該電容器 C1 中。

接著，該開關 SW4 被關閉以便中斷應用該電壓的電流路徑。該開關 SW5 以脈衝形式被暫時打開以至於該輸出線 OUTC 的電壓被減少至該接地準位。在該開關 SW2 被打開而其他四個開關 SW1，SW3，SW4 及 SW5 被關閉之後，該開關 SW4 以脈衝形式被暫時打開。被打開之開關 SW4 呈現對於該共同電極 X(接地)之電流路徑以便將該電壓加至該掃描電極 Y。

當該開關 SW2 被保持打開時，該開關 SW5 被打開被打開。在此時，因為該電源供應電壓將不經由該 SW1 自未

## 玖、發明說明

示於該圖式之該電源供應器被提供，該第一信號線 OUTA 的電壓是該接地準位。同時，在該第二信號線 OUTB 上，因該開關 SW2 被打開，該第一信號線 OUTA 被接地。然後該第二信號線 OUTB 之電壓藉由儲存於該電容器 C1 中的電荷 ( $V_s/2$ ) 從該接地準位被減少至電位 ( $-V_s/2$ )。

在此時，因該開關 SW5 被打開，該第二信號線 OUTB 的電壓 ( $-V_s/2$ ) 經由該輸出線 OUTC 被加至該負載 20。同時，在該掃描電極 Y 側上之該等開關 SW3' 及 SW4' 被打開，以至於該共同電極 X 側之電位 ( $-V_s/2$ ) 被加至該掃描電極 Y ( $V_s/2$ ) 側。

接著，該等開關 SW2 及 SW4 被打開，而該其它開關 SW1, SW3 及 SW5 被關閉。於是，該輸出線 OUTC 之電壓被增加至該接地準位轉移電路位。在那之後，相似於該第一階段，該三個開關 SW1, SW3 及 SW4 被打開而其他開關 SW2 及 SW5 被關閉，並且然後相同程序將被重複。

如以上所述，該正電壓 ( $+V_s/2$ ) 與該負電壓 ( $-V_s/2$ ) 被二擇一地加至該負載 20 上的共同電極 X。另一方面，藉由傳導如同該共同電極 X 側的相同切換控制，該正電壓 ( $+V_s/2$ ) 與該負電壓 ( $-V_s/2$ ) 被二擇一地加至該負載 20 上的掃描電極 Y。

被分別加至該共同電極 X 與該掃描電極 Y 之該電壓 ( $+V_s/2$ ) 與 ( $-V_s/2$ ) 在該電壓之相位彼此被相反的方式下被應用。即，當該正電壓 ( $+V_s/2$ ) 被加至該共同電極 X 時，該負電壓 ( $-V_s/2$ ) 將被加至該掃描電極 Y。因此，在該共同電極

## 玖、發明說明

X 與該掃描電極 Y 之間的電位差被維持在一維持放電能在該共同電極 X 與該掃描電極 Y 之間被傳導的準位。

接著，被顯示於第 1 圖的前置驅動電路 32-2 的概要結構將參考該等圖式而被說明。

5           第 3A 圖與第 3B 圖是顯示該前置驅動電路 32-2 之概要結構與第 1 圖所示之輸入/輸出信號的範例之方塊圖。第 3A 圖所示之該前置驅動電路 32-2 接收具有其參考電位是 GND 的一控制信號的 CTL2，其從第 1 圖所示之驅動控制電路 31 被輸出。然後，該前置驅動電路 32-2 輸出一驅動  
10 信號  $V_g$  以便驅動該開關 SW5(輸出元件)它的參考電位  $V_{ss}$ (第二參考電位)是不同於該驅動控制電路 31 的參考電位 GND。前置驅動電路 32-2 的概要結構將被說明如下。

首先，該上述 SW5 將被說明。作為輸出元件之該 SW5 是一 n-通道功率 MOSFET 其將一電壓加至該負載 20  
15 。此 n-通道功率 MOSFET 的閘極端被連接至一信號放大電路 42 的一輸出線、並輸出自該信號放大電路 42 所輸出之該驅動信號  $V_g$ 。該 SW5 的一汲極端被連接至被加至該負載 20 之電壓被輸出至其的一輸出端 C，該 SW5 的一源極端被連接至一輸入端 D，其輸入該參考電壓  $V_{ss}$ 。

20           在第 3A 圖中，來自該驅動控制電路 31 之控制信號 CTL2 被輸入至一輸入端 A，該控制信號 CTL2 的參考電位 GND(第一參考電位)將被輸入至一輸入端 B，該開關 SW5 的參考準位  $V_{ss}$  從該第二信號線 OUTB 被輸入至一輸入端 D，該輸出端 C 輸出該電壓其將被加至第 1 圖所示之負載

## 玖、發明說明

20。一信號傳送電路 41 包含一連接至該輸入端 A 的輸入端，該控制信號 CTL2 將被輸入至其。該信號傳送電路 41 亦包含一參考端其被連接至該輸入端 B，其輸入該參考電位 GND(0(零) V)作為該控制信號 CTL2 之參考電位。另外  
5 該信號傳送電路 41 包含一 Vss 輸入端連接至該輸入端 D 及 SW5 的源極端，其輸入該 SW5 的參考電位 Vss。藉由上述結構，該信號傳送電路 41 輸出一流動信號 VCT2 其是根據自該輸入端 A 所輸入的控制信號 CTL2、並，經由一輸出線，被準位轉移至從該輸入端 D 所輸入之該 SW5 的  
10 參考電位 Vss 之電壓。

接著，該信號放大電路 42 包含一輸入端其被連接至該信號傳送電路 41 的輸出線，其輸入自該信號放大電路 42 所輸出的流動信號 VCT2。該信號放大電路 42 包含一參考端其被連接至該輸入端 D，其輸入該 SW5 之參考電位 Vss  
15 該信號放大電路 42 的輸出線被連接至該 SW5 的閘極端。藉由上述結構，該信號放大電路 42 放大自該信號傳送電路 41 所輸出的流動信號 VCT2，藉此驅動信號 Vg 輸出至該 n-通道功率 MOSFET(SW5)的閘極端。

此外，若該流動信號 VCT2 具有驅動該 SW5 的適當大  
20 小時，該信號放大電路 42 能被省略。

接著，第 3B 圖所示之前置驅動電路 32-2 的輸入信號與輸出信號的範例將被說明。如第 3B 圖所示，將被輸入至該輸入端 A 之控制信號 CTL2 是一根據該參考電位 GND(0(零) V)的信號(大小是 3 V - 5 V)，其將被輸入至該



## 玖、發明說明

輸入端 B。該參考電位  $V_{ss}$  將是三個值 GND(0(零) V)、電壓  $-V_1$ (負電壓)或電壓  $V_2$ (正電壓)中的一個。該參考電位  $V_{ss}$  週期性地改變至該等上述值中的一個，如第 3B 圖所示，係它使得第 1 圖所示之該等輸出元件之輸出形成諸如第 25 圖所示之波形。換言之，被加至第 1 圖所示之信號線 OUTB 的參考電位從  $(-V_s/2) = -V_1$  改變至  $(V_s/2) = V_2$ 。

如以上所述，該前置驅動電路 32-2 輸出該驅動信號  $V_g$ ，其參考電位根據該輸入控制信號 CTL2 而不同，如第 3B 圖所示。即，當該 CTL2 = 0(零) V 被輸入至該輸入端 A 時，該驅動信號  $V_g$  輸出如同該參考電位  $V_{ss}$  的相同電位。當 CTL2 被輸入至該梳端 A 作為一具有指定電位、時序及脈衝寬度的脈衝時，該驅動信號  $V_g$  以該指定電位、及如同該 CTL2 的相同脈衝寬度呈現高於該參考電位  $V_{ss}$  之電位的電位。

15 接著，被建構於上述前置驅動電路 32-2 的信號傳送電路 41 之概要結構將被說明。

第 4 圖是一顯示第 3A 圖中的信號傳送電路 41 之概要結構的方塊圖。如該圖中所示，一準位轉移電源供應電路 41a 係建構有一二極體 DA(準位轉移開關)及一電容器 CA(準位轉移電容器)。該二極體 DA 一陽極端(第一端)被連接至一定電壓源 40，其輸入自該定電壓源 40 所輸出之指定電位  $V_{cc}$ ，該電容器 CA 的一端被連接至該二極體 DA 的陰極端(第二端)，該電容器 CA 的另一端被連接至該輸入端 D，其輸入該參考電位  $V_{ss}$ 。此外，該準位轉移電源供應電

## 玖、發明說明

路 41a 自在該二極體 DA 與該電容器 CA 之間的一接合點輸出準位轉移電位 VA1。

一第一準位轉移電位 41b 的一電源供應端被連接至一在建構於該準位轉移電源供應電路 41a 的該二極體 DA 的陰極端與該電容器 CA 的一端之間的接合點，其輸入該準位轉移電位 VA1。該第一準位轉移電位 41b 的輸入端被連接至該輸入端 A，其輸入該控制信號 CTL2。該第一準位轉移電位 41b 的一參考電位端被連接至該輸入端 B，其輸入該控制信號 CTL2 的參考電位 GND。經過該上述結構，該第一準位轉移電位 41b 輸出該流動信號 VCT1(第一流動信號)其根據自該準位轉移電源供應電路 41a 所輸出之準位轉移電位 VA1 自該控制信號 CTL2 被準位轉移。

一第二準位轉移電路 41c 的一電源供應端被連接至一在建構於該準位轉移電源供應電路 41a 的該二極體 DA 的陰極端與該電容器 CA 的一端之間的接合點，其輸入該準位轉移電位 VA1。該第二準位轉移電位 41c 的一參考電位端被連接至該輸入端 D，其輸入該參考電位 Vss。該第二準位轉移電位 41c 的一輸入端被連接至該第一準位轉移電位 41b 的輸出端，其輸入該流動信號 VCT1(第一流動信號)。經過該上述結構，該第二準位轉移電位 41c 輸出該流動信號 VCT2(第二流動信號)其係根據自該第一準位轉移電位 41b 所輸出之流動信號 VCT1 並根據該參考電位 Vss 被準位轉移。

如以上所述，該信號傳送電路 41，包含該第一準位轉

## 玖、發明說明

移電位 41b 及該第二準位轉移電路 41c，能夠產生該流動  
信號 VCT2 其參考電位是 VSS，根據參考電位是 GND 的控  
制信號 CTL2 的改變。該信號放大電路 42 的結構與作為一  
輸出元件的開關 SW5 被顯示於第 3A 圖中。於是，該信號  
5 放大電路 42 輸出該驅動信號 Vg，其被放大到適當大小以  
便驅動該開關 SW5，根據該輸入流動信號 VCT2。然後，  
SW5 輸出一電壓其經由該輸出端 C 將被加至該負載 20。

第 5 圖是一顯示第 4 圖所示的該信號傳送電路 41 之電  
路的方塊圖。首先，該第一準位轉移電位 41b 的一電路將  
10 被說明。一 npn 電晶體 QA1 的一基極端經由一電阻器 RA1  
被連接至該輸入端 A，其輸入該控制信號 CTL2。該 npn 電  
晶體 QA1 的一射極端被連接至該輸入端 B，其輸入該參考  
電位 GND。該 npn 電晶體 QA1 的一集極端極經由串聯連  
接的電阻器 RA2 與 RA3 被連接至該準位轉移電源供應電  
15 路 41a 的輸出線，其輸出該準位轉移電位。該電阻器 RA2  
與該第一 npn 電晶體 QA1 的集極端被串聯連接、並輸入該  
電阻器 RA3 側的準位轉移電位 VA1。此外，該第一準位轉  
移電位 41b 自一在該電阻器 RA2 與該電阻器 RA3 之間的  
接合點輸出該流動信號 VCT1。

20 接著，該第二準位轉移電路 41c 的電路圖將被說明。  
一 pnp 電晶體 QA2 的基極端被連接至在該電阻器 RA2 與  
RA3 之間的接合點，其輸入該流動信號 VCT1。該 pnp 電  
晶體 QA2 的射極端被連接至該準位轉移電源供應電路 41a  
之輸出端，其輸入該準位轉移電位 VA1。該 pnp 電晶體

## 玖、發明說明

QA2 的集極端經由一串聯連接的電阻器 RA4 與 RA5 被連接至該輸入端 D，該電阻器 RA4 係與該 pnp 電晶體 QA2 的集極端串聯連接，該電阻器 RA5 被連接至該輸入端 D，其輸入該參考電位  $V_{ss}$ 。該第二準位轉移電路 41c 自一在  
 5 該電阻器 RA4 與 RA5 之間的接合點輸出該流動信號 VCT2。此外，如第 5 圖所示，在該 pnp 電晶體 QA2 的基極端與射極端的一電位差被稱為 VQA。

接著，上述所說明的前置驅動電路 32-2 的一操作將被說明。

10 第 6 圖是一顯示該前置驅動電路 32-2 的輸入信號與輸出信號之範例圖。如該圖中所示，作為該控制信號 CTL2 其參考電位是 GND，一脈衝 VA 與一脈衝 VB(大小為 3 V 至 5 V)被提供至該前置驅動電路 32-2。該參考電位  $V_{ss}$ ，具有從 GND(0(零) V)至  $-V1(-80 V)$  或  $V2(80 V)$  的變化，同  
 15 樣地被提供至該前置驅動電路 32-2。

此處，第 6 圖所示該參考電位  $V_{ss}$  的變化目的將被說明。在第 1 圖所示的顯示器裝置中，在該維持放電期間，該維持放電係需要藉由將不同極性之該等電壓( $+V_s/2$ ， $-V_s/2$ )二擇一地加至用於每條顯示線之共同電極 X 與掃描電  
 20 極 Y 而被傳導。於是，該正電壓( $+V_s/2$ ) =  $V2$  與該負電壓( $-V_s/2$ ) =  $-V2$  被二擇一地加至該負載 20 上的共同電極 X。換言之，作為一輸出元件之開關 SW5 的參考電位  $V_{ss}$  從  $-V1$  被改變至  $V2$ 。另一方面，該輸出元件 SW5' 與該掃描驅動器 22 的參考電位從  $-V1$  被改變至  $V2$ ，以至於他們將該

## 玖、發明說明

正電壓(+Vs/2)與該負電壓(-Vs/2)二擇一地加至該負載 20  
的掃描電極 Y。

在此時，該等參考電位  $V_{ss}(-V1, V2)$ ，其分別被加至  
該 SW5 與 SW5'，以該電壓的相位彼此被相反的方式下被  
5 應用。即，當該正電壓(V2)被加至該開關 SW5 時，該負電  
壓(-V1)被加至該開關 SW5'。因此，該等開關 SW5 及  
SW5'的該等輸出將在該共同電極 X 與該掃描電極 Y 之間  
的電位差維持在該維持放電能在該共同電極 X 與該掃描電  
極 Y 之間被傳導的一準位。對於上述之目的，該參考電位  
10  $V_{ss}$  將被第 6 圖所示之時序所改變。

在第 6 圖中，該 VA1，VCT1，VQA，VCT2 及 Vg 的  
變化將以時間 t1 到 t7 的一連串順序被說明如在該參考電  
位  $V_{ss}$  下所示。

首先，在時間 t1 與  $V_{ss} = 0$ (零) V 時，對該電容器 CA  
15 之電壓 Vcc 的變化在該準位轉移電源供應電路 41a 中被完  
成。於是，從該準位轉移電源供應電路 41a 被輸出之準位  
轉移電位將是接近 Vcc。因為該控制信號  $CVL2 = 0$ (零) V  
，該 npn 電晶體 QA1 保持關閉。因此，該第一準位轉移電  
路 41b 連續輸出接近 Vcc 的流動信號 VCT1，該流動信號  
20 VCT1 將被輸入至該 pnp 電晶體 QA2 的基極端。

在此時，在該 pnp 電晶體 QA2 的基極端與射極端的一  
電位差 VQA 保持近 0(零) V，以至於該 pnp 電晶體 QA2 保  
持關閉。被輸入至該輸入端 D，其經由該等電阻器 RA4 與  
RA5 被連接至該 pnp 電晶體 QA2 的集極端，之該參考電位

## 玖、發明說明

$V_{ss}$  亦接近 0(零) V。結果，一從該第二準位轉移電路 41c 被輸出的流動信號 VCT2 為 0(零) V。然後，在該信號放大電路 42 中，0(零) V 的參考電位  $V_{ss}$  被輸入至該參考端，並且 0(零) V 的輸入信號 VCT2 被輸入至該輸入端。於是

5     ，該信號放大電路 42 輸出 0(零) V 作為該驅動信號  $V_g$ 。

接著，在時間  $t_2$  與  $V_{ss} = -V_1$  時，電壓  $V_{cc} + V_1$  被充電至該電容器 CA。在該準位轉移電源供應電路 41a 中，該準位轉移電位  $V_{A1}$  是仍然接近  $V_{cc}$ 。因為該控制信號 CVL2 是 0(零) V，該 npn 電晶體 QA1 被關閉。因此，該

10    第一準位轉移電路 41b 連續輸出接近  $V_{cc}$  的流動信號 VCT1，並且該流動信號 VCT1 將被輸入至該 pnp 電晶體 QA2 的基極端。

在此時，在該 pnp 電晶體 QA2 的基極端與射極端的一電位差  $V_{QA}$  保持近 0(零) V，以至於該 pnp 電晶體 QA2 保持關閉。被輸入至該輸入端 D，其經由該等電阻器 RA4 與 RA5 被連接至該 pnp 電晶體 QA2 的集極端，之該參考電位  $V_{ss}$  被改變至  $-V_1$ 。結果，一從該第二準位轉移電路 41c 被輸出的流動信號 VCT2 根據該參考電位  $V_{ss}$  被減少至  $-V_1$ 。

15    然後，在該信號放大電路 42 中，該參考電位  $V_{ss} = -V_1$  被

20    輸入至該參考端、並且該輸入信號  $V_{CT} = -V_1$  被輸入至該輸入端，其二者被輸入以相同電位。於是，該信號放大電路 42 輸出  $-V_1$  作為該驅動信號  $V_g$ 。

接著，在時間  $t_3$  時，該 CTL2 突然以該脈衝 VB 出現。然後，在該第一準位轉移電路 41b 中，該 pnp 電晶體

## 玖、發明說明

QA1 在該脈衝 VA 經由該電阻器 RA1 被輸入至該 pnp 電晶體 QA1 的基極端的期間被打開。於是，在該準位轉移電位 VA1 與該 GND 之間的一電位差(接近 Vcc)被除以在串聯連接之該等電阻器 RA2 與 RA3 之間的電阻值比。換言之，

5 該流動信號 VCT1，其自該第一準位轉移電路 41b 被輸出，係藉由該被除之電位而減少並且藉此形成第 6 圖所示的一脈衝 VA-1。當該脈衝 VA 下降(CTL2 返回至 0(零) V)時，該 pnp 電晶體 QA1 將被關閉。因此，該流動信號 VCT1，其自該第一準位轉移電路 41b 被輸出，返回至 Vcc，以

10 至於該脈衝 VA-1 將下降。

然後，在該第二準位轉移電路 41c 中，於上述該脈衝 VA-1 期間，藉由在該 pnp 電晶體 QA2 的基極端與射極端的流動信號 VCT1 之減少的電壓，形成有該電位差 VQA，藉此形成一脈衝 VA-2。由於此電位差 VQA，該 npn 電晶體 QA2 於該脈衝 VA-2 期間將被打開。於是，在該參考電位 Vcc，其是自該電阻器 RA4 側被該準位轉移電位 VA1 所提供，與該電位 -V1，其是自該電阻器 RA5 側被該參考電位 Vss 所提供，之間的電位差( $V_{cc} + V1$ ) 被除以在串聯連接之該等電阻器 RA4 與 RA5 之間的電阻值比。該流動信號

15 20 號 VCT2，其自該第二準位轉移電路 41c 被輸出，係增加藉由該電阻器 RA5 之電位其是從該參考電位  $V_{ss} = -V1$  所除得並且藉此形成一脈衝 VA-3。結果，該信號放大電路 42 輸出第 6 圖所示的一脈衝 VA' 作為該驅動信號 Vg，其自在該流動信號 VCT2 之脈衝 VA-3 的電位與該參考電位

## 玖、發明說明

$V_{ss}$ ，其被輸入至該參考端，的電位  $-V_1$  之間的電位差而被放大。

接著，在時間  $t_4$  時，當該參考電位  $V_{ss}$  係返回至 0(零) V 時，該準位轉移電源供應電路 41a 輸出於該電容器 CA 5 中被充電之電位  $V_{cc} + V_1$  作為該準位轉移電位  $VA_1$ 。因為該控制信號  $CVL_2$  是 0(零) V，該 npn 電晶體 QA1 保持關閉。因此，該流動信號  $VCT_1$ ，其自該第一準位轉移電路 41b 被輸出，係增加至如該  $VA_1$  的相同電位，其為  $V_{cc} + V_1$ 。此流動信號  $VCT_1$ ，其自該第一準位轉移電路 41b 被 10 輸出，將被輸入至該 pnp 電晶體 QA2 的基極端。

在此時，在該 pnp 電晶體的基極端與射極端的一電位差  $V_{QA}$  保持近 0(零) V，以至於該 pnp 電晶體 QA2 保持關閉。被輸入至該輸入端 D，其經由該等電阻器 RA4 與 RA5 被連接至該 pnp 電晶體 QA2 的集極端，之該參考電位  $V_{ss}$  15 被改變至 0(零) V。結果，一從該第二準位轉移電路 41c 被輸出的流動信號  $VCT_2$  根據該參考電位  $V_{ss}$  將被減少至 0(零) V。然後，該驅動信號  $V_g$ ，其自該信號放大電路 42 被輸出，亦將被增加到 0(零) V。

接著，在時間  $t_5$  時，當該參考電位  $V_{ss}$  係增加至  $V_2$  20 時，電壓  $V_{cc} + V_1 + V_2$  被充電至該準位轉移電源供應電路 41a 中之電容器 CA，藉此輸出接近  $V_{cc} + V_1 + V_2$  的準位轉移電位  $VA_1$ 。因為該控制信號  $CVL_2$  是 0(零) V，該 npn 電晶體 QA1 保持關閉。因此，該流動信號  $VCT_1$ ，其自該第一準位轉移電路 41b 被輸出，係增加至如該  $VA_1$  的



## 玖、發明說明

相同電位，其為  $V_{cc} + V1 + V2$ 。此流動信號 VCT1，其自該第一準位轉移電路 41b 被輸出，將被輸入至該 pnp 電晶體 QA2 的基極端。

在此時，在該 pnp 電晶體的基極端與射極端的電位差 VQA 保持近 0(零) V，以至於該 pnp 電晶體 QA2 保持關閉。被輸入至該輸入端 D，其經由該等電阻器 RA4 與 RA5 被連接至該 pnp 電晶體 QA2 的集極端，之該參考電位 Vss 係增加至 V2。結果，從該第二準位轉移電路 41c 被輸出的流動信號 VCT2 根據該參考電位 Vss 被增加至 V2。然後，在該信號放大電路 42 中，該參考電位  $V_{ss} = V2$  被輸入至該參考端、並且該輸入信號  $VCT = V2$  被輸入至該輸入端，其二者被輸入以相同電位。因此，該信號放大電路 42 輸出 V2 作為該驅動信號 Vg。

接著，在時間 t6 時，該 CVL2 突然以該脈衝 VA 出現。然後，在該第一準位轉移電路 41b 中，該 pnp 電晶體 QA1 在該脈衝 VB 經由該電阻器 RA1 被輸入至該 pnp 電晶體 QA1 的期間被打開。於是，在該準位轉移電位 VA1 與該 GND 之間的一電位差(接近  $V_{cc} + V1 + V2$ )被除以在串聯連接之該等電阻器 RA2 與 RA3 之間的電阻值比。換言之，該流動信號 VCT1，其自該第一準位轉移電路 41b 被輸出，係藉由該被除得電位而減少並且藉此形成第 6 圖所示的一脈衝 VB-1。當該脈衝 VB 下降(CTL2 返回至 0(零) V)時，該 pnp 電晶體 QA1 將被關閉。因此，該流動信號 VCT1，其自該第一準位轉移電路 41b 被輸出，返回至  $V_{cc}$

## 玖、發明說明

+  $V_1 + V_2$ ，以至於該脈衝  $VA-1$  將下降。

然後，在該第二準位轉移電路 41c 中，於上述該脈衝  $VB-1$  期間，藉由在該 pnp 電晶體  $QA_2$  的基極端與射極端的減少的流動信號  $VCT_1$ ，形成有該電位差  $VQA$ ，藉此形成一脈衝  $VB-2$ 。由於此電位差  $VQA$ ，該 npn 電晶體  $QA_2$  於該脈衝  $VB-2$  期間將被打開。於是，在該參考電位  $V_{cc} + V_1 + V_2$ ，其是自該電阻器  $RA_4$  側被該準位轉移電位  $VA_1$  所提供，與該電位  $V_2$ ，其是自該電阻器  $RA_5$  側被該參考電位  $V_{ss}$  所提供，之間的電位差  $(V_{cc} + V_1)$  被除以在串聯連接之該等電阻器  $RA_4$  與  $RA_5$  之間的電阻值比。該流動信號  $VCT_2$ ，其自該第二準位轉移電路 41c 被輸出，係增加藉由該電阻器  $RA_5$  之電位其是從該參考電位  $V_{ss} = V_2$  所除得並且藉此形成一脈衝  $VB-3$ 。結果，該信號放大電路 42 輸出第 6 圖所示的一脈衝  $VB'$  作為該驅動信號  $V_g$ ，其自在該流動信號  $VCT_2$  之脈衝  $VB-3$  的電位與該參考電位  $V_{ss}$ ，其被輸入至該參考端，的電位  $V_2$  之間的電位差而被放大。

接著，在時間  $t_7$  時，當該參考電位  $V_{ss}$  係返回至 0(零) V 時，在該準位轉移電源供應電路 41a 中於該電容器  $CA$  中被充電之電壓的電位將為  $V_{cc} + V_1$ 。於是，該準位轉移電源供應電路 41a 輸出該電位  $V_{cc} + V_1$  作為該準位轉移電位  $VA_1$ 。因為該控制信號  $CVL_2$  是 0(零) V，該 npn 電晶體  $QA_1$  保持關閉。因此，該流動信號  $VCT_1$ ，其自該第一準位轉移電路 41b 被輸出，係減少至該電位  $V_{cc} + V_1$ 。此

## 玖、發明說明

流動信號 VCT1，其自該第一準位轉移電路 41b 被輸出，將被輸入至該 pnp 電晶體 QA2 的基極端。

在此時，在該 pnp 電晶體的基極端與射極端的電位差 VQA 保持近 0(零) V，以至於該 pnp 電晶體 QA2 保持關閉。  
5 被輸入至該輸入端 D，其經由該等電阻器 RA4 與 RA5 被連接至該 pnp 電晶體 QA2 的集極端，之該參考電位 Vss 被改變至 0(零) V。結果，一從該第二準位轉移電路 41c 被輸出的流動信號 VCT2 根據該參考電位 Vss 將被減少至 0(零) V。然後，該驅動信號 Vg，其自該信號放大電路 42 被  
10 輸出，亦將被減少至 0(零) V。

該上述準位轉移電源供應電路 41a 係建構有被用來作為一準位轉移開關之二極體 DA 及被用來作為一準位轉移電容器之電容器 CA。然而，該準位轉移電源供應電路 41a 不限於此結構，以至於任何電路只要它能夠根據如第 6 圖  
15 所示之參考電位 Vss 之變化輸出該準位轉移電位 VA1 就能被使用。

如以上所述，第 1 圖所示之顯示器裝置能藉由利用如本發明實施例之前置驅動電路而被穩定地驅動，甚至當自該驅動控制電路 31 輸入的輸入信號 CTL1，CTL2，CTL3  
20 及 CTL4 之該等參考電位是不同於用於驅動該等輸出元件 SW4，SW5，SW4' 及 SW5' 之信號線 OUTB 及 OUTB' 的該等參考電位時。例如，如果用於驅動該等輸出元件 SW4，SW5，SW4' 及 SW5' 之信號線 OUTB 及 OUTB' 於該重置期間轉變成高電壓時，該 SW4 與 SW4' 係仍保持在一主動狀

## 玖、發明說明

態，藉此仍能夠穩定地提供適當的重置電壓給該顯示器裝置(PDP 裝置)。

第 7 圖是一顯示該前置驅動電路 32-2 的另一結構範例的方塊圖。

5 第 7 圖所示之前置驅動電路 32-2 是第 3A 圖所示更設置一相位控制電路 49 的一前置驅動電路。

在第 7 圖中，該相位控制電路 49 係用以調整一當經由該前置驅動電路 32-2 自該驅動控制電路 31 提供並且更被提供至在該等前置驅動電路 32-1 至 32-4 之間的該等輸出  
10 元件的該等控制信號時發生的相位延遲。

即，當自該驅動控制電路 31 提供的該等控制信號被該信號傳送電路 41 轉換其參考電位或被該信號放大電路 42 放大時，對於這些自該前置驅動電路被輸出之控制信號發生相位延遲，由於建構該信號傳送電路 41 與該信號放大電  
15 路 42 之元件的分散。

該相位控制電路 49 調整由該信號傳送電路 41 與該信號放大電路 42 所引發的相位延遲，使在該前置驅動電路 32-1 與 32-4 之間的相位同步、並將該等控制信號提供至該等輸出元件的每一個。

20 該相位控制電路 49 例如能被一包含電容器與電阻器之時間常數控制電路所建構，該相位延遲能經由調整這些電容器與電阻器之電容與電阻值而被調整。此外，該相位控制電路 49 的一參考電位是自該輸入端 B 所提供之 GND 0(零) V。

## 玖、發明說明

第 8A 圖至第 8C 圖是顯示該相位控制電路 49 的一結構範例圖。

在第 8A 圖至第 8C 圖中， $I_{in}$  是該相位控制電路 49 的一輸入端，並且  $I_{out}$  是該相位控制電路 49 的一輸出端。

5 第 8A 圖所示之該相位控制電路 49 係建構有一可變電阻器 R11 其被連接在該輸入端  $I_{in}$  與該輸出端  $I_{out}$  之間、及一電容器 C11 其被連接至一在該輸出端  $I_{out}$  與該可變電阻器 R11 之間的接合點並且至 GND，該相位延遲係藉由改變該可變電阻器 R11 的一電阻值而調整。

10 第 8B 圖所示之該相位控制電路 49 係建構有一電阻器 R12 其被連接在該輸入端  $I_{in}$  與該輸出端  $I_{out}$  之間、及一可變電容器 C12 其被連接至一在該輸出端  $I_{out}$  與該電阻器 R12 之間的接合點並且至 GND，該相位延遲係藉由改變該可變電容器 C12 的一電容而調整。

15 第 8C 圖所示之該相位控制電路 49 係建構有一電容積 R13，它的電阻值能被電性改變，其被連接在該輸入端  $I_{in}$  與該輸出端  $I_{out}$  之間、及一電容器 C13 其被連接至一在該輸出端  $I_{out}$  與該電容積 R13 之間的接合點並且至 GND。一變阻控制信號將被外部輸入並被提供至該電容積 R13 用  
20 來調整該電容積 R13，該相位延遲將經由改變該電容積 R13 的電阻值被該變阻控制信號所調整。

因此，由於建構該信號傳送電路 41 與該信號放大電路 42 之元件的分散之相位延遲能藉由在該前置驅動電路中設置該相位控制電路 49 而被調整，於是使該等輸出元件之操

## 玖、發明說明

作穩定。

在第 7 圖所示之前置驅動電路 32-2 中，該相位控制電路 49 係設於該信號傳送電路 41 的前面。然而，該相位控制電路 49 能被設在該信號傳送電路 41 的下游。

5           第 9 圖是一顯示根據該第一實施例該 AC-PDP 之驅動系統的另一結構範例圖。第 9 圖所示之驅動系統係根據第 24 圖所示該等前置驅動電路如同此實施例被設至的一驅動系統。在第 9 圖中，完全相同於第 24 圖中之元件被指定相同參考數字，以至於重複的說明將被省略。

10           在第 9 圖中，32-1 至 32-8 是前置驅動電路其將分別自該驅動控制電路 31 所提供的控制信號之電壓準位轉換至開關 SW4，SW5，SW4' 及 SW5'、以及該等電晶體 Tr1 至 Tr4 的參考電位於是並且提供該等控制信號。換言之，相似於第 1 圖所示之該等前置驅動電路，該前置驅動電路 32-1 至  
15 32-8 將分別自該驅動控制電路 31' 所提供的該等控制信號之參考電位從該驅動控制電路 31 的參考電位 GND 轉換成該等輸出元件的參考電位 Vss，藉此將該等控制信號提供至這些輸出元件。

          在此第 9 圖所示之驅動系統中，該等開關 SW4，SW5  
20   ，SW4' 及 SW5'、以及該等電晶體 Tr1 至 Tr4 是具有根據驅動操作而改變之參考電位者，以至於該等前置驅動電路 32-1 至 32-8 係分別設置用於它們的每一個。

          如以上所述，藉由將該等前置驅動電路 32-1 至 32-8 設至該等開關 SW4，SW5，SW4' 及 SW5'、以及該等電晶

## 玖、發明說明

體 Tr1 至 Tr4 的每一個，具有適當參考電位之該等控制信號被分別提供至該等開關 SW4，SW5，SW4'及 SW5'、以及該等電晶體 Tr1 至 Tr4，以至於該每個輸出元件將被穩定地操作。

5           此外，該等上述前置驅動電路的任一個能被用來作為第 9 圖中的該等前置驅動電路 32-1 至 32-8。

          如以上詳細說明，根據此實施例，於該前置驅動電路之該信號傳送電路 41 將自該驅動控制電路 31'所提供的該等控制信號之參考電位 GND 轉換成該等輸出元件(開關  
10 SW4，SW5，SW4'及 SW5'、以及電晶體 Tr1 至 Tr4)的參考電位 Vss。然後，該信號放大電路 42 放大這些控制信號並將它們提供至該等輸出元件。

          於是，即使該驅動控制電路 31'之該等參考電位與該等控制信號係不同於該等輸出元件之該等參考電位，隔離  
15 該等參考電位與提供該等控制信號給該等輸出元件是有可能的。如果該等輸出元件的電壓變化發生時，能防止產生對該驅動控制電路 31'的影響。因此，該電漿顯示器裝置能被穩定地驅動，並且該電漿顯示器裝置的可靠度將被增進。

20           此外，例如，在將該相位控制電路 49 設於該前置驅動電路中的情況下，當該等控制信號被該信號傳送電路 41 與該信號放大電路 42 轉換至該等輸出元件之該等參考電位時發生的相位延遲能被調整，以至於每個輸出元件的一操作時序能被同步，並且該電漿顯示器裝置能被穩定地驅動。

## 玖、發明說明

### -第二實施例-

接著，本發明的一第二實施例將被說明。

第 10 圖是一顯示根據一第二實施例的一 AC-PDP 之驅動系統的一結構範例圖。另外，第 10 圖所示之此實施例的  
5 驅動系統能被應用至，例如，具有第 22 圖所示之整個結構、及建構第 23A 圖至第 23C 圖所示的一個像素之一個晶胞結構的 AC-PDP 裝置。此外，在此第 10 圖中，相同於第 1 圖所示之元件被指定相同參考數字，以至於重複的說明將被省略。

10 在該第二實施例的驅動系統中，當該前置驅動電路被設至該第一實施例驅動系統中每一個輸出元件時，一個前置驅動電路被分別設置該共同電極 X 側與該掃描電極 Y 側。在者些前置驅動電路中，用於每個輸出元件之控制信號被轉換、被產生並被提供至每個輸出元件。

15 在第 10 圖中，51 是該驅動控制電路，並且 52 及 52' 是前置驅動電路。一個控制信號從該驅動控制電路 51 被分別提供至前置驅動電路 52 及 52'，此控制信號是用以控制連接在該等前置驅動電路 52 及 52' 下游的所有輸出元件(開關 SW4，SW5，SW4' 及 SW5')。

20 該前置驅動電路 52 被建構有一個信號傳送電路 53、一個信號轉換電路 54、及信號放大電路 55-1 與 55-2 用於每個輸出元件(在第 10 圖中，兩個用於該共同電極 X 側)。

該信號傳送電路 53 是一電路其將自該驅動控制電路 51 所提供之該等控制信號的參考電位轉換至該等輸出元件



## 玖、發明說明

之該等參考電位並且輸出這些被轉換的控制信號。即，該信號傳送電路 53 將自該驅動控制電路 51 所提供並根據該驅動控制電路 51 的參考電位(GND)之該等控制信號的電壓準位轉換成連接在該前置驅動電路 52 下游的該等輸出元件的參考電位  $V_{SS}$ 。該信號傳送電路 53 能利用第 4 及 5 圖所示之該等電路而被建構。

該信號轉換電路 54 產生用於連接在該前置驅動電路 52 下游的該等輸出元件之控制信號，根據該等控制信號其電壓準位被該信號傳送電路 53 轉換至該等輸出元件的該等參考電位、並藉由適當時序將它們提供至該等信號放大電路 55-1 及 55-2。換言之，該信號轉換電路 54 產生兩個控制信號用於連接至其下游的該等開關 SW4 及 SW5，其係根據該等控制信號它們的電壓準位被該信號傳送電路 53 轉換至該等輸出元件的該等參考電位、並將它們分別提供至該等信號放大電路 55-1 及 55-2。

該等信號放大電路 55-1 及 55-2 放大該等控制信號，其被該信號轉換電路 54 分開並提供，至該等輸出元件的驅動準位、並將這些控制信號提供至該等開關 SW4 及 SW5 的每一個。

因為在該掃描電極 Y 側上的前置驅動電路 52' 具有一與該共同電極 X 側之前置驅動電路 52 完全相同的電路結構，其說明被省略。

第 11 圖是一顯示根據該第二實施例該 AC-PDP 之驅動系統的另一結構範例圖。此外，在此第 11 圖中，相同於第

## 玖、發明說明

9 及 24 圖所示之元件被指定相同參考數字，以至於重複的說明將被省略。

第 11 圖所示之驅動系統是一包含該電源恢復電路 21 及 21' 的驅動系統，對其，相似於第 10 圖所示之驅動系統，一個前置驅動電路被分別設至該共同電極 X 側與該掃描電極 Y 側。在這些前置驅動電路中，用於每個輸出元件的該等控制信號被轉換、產生並且更被提供至該等輸出於件的每一個。

在第 11 圖中，56 是該驅動控制電路，並且 57 及 57' 是該等前置驅動電路，並且其每一個具有相同如第 10 圖所示之該驅動控制電路 51 與該等前置驅動電路 52 及 52' 的功效。

該前置驅動電路 57 被建構有一個信號傳送電路 58、一個信號轉換電路 59、及信號放大電路 60-1, 60-2, 60-3 及 60-4 用於每個輸出元件(在第 11 圖中，四個用於該共同電極 X 側)。

該信號傳送電路 58 是一電路，相似於第 10 圖所示之信號傳送電路 53，將自該驅動控制電路 56 所提供之該等控制信號的參考電位轉換至該等輸出元件之該等參考電位並且將這些被轉換的控制信號輸出至該信號轉換電路 59。

該信號轉換電路 54，相似於第 10 圖所示之信號轉換電路 54，產生用於連接在該前置驅動電路 57 下游的該等輸出元件之控制信號，根據該等控制信號其電壓準位被該信號傳送電路 58 轉換至該等輸出元件的該等參考電位、並

## 玖、發明說明

藉由適當時序將它們提供至該等信號放大電路 60-1 至 60-4  
。換言之，該信號轉換電路 59 產生四個控制信號，根據該  
等控制信號它們的電壓準位被該信號傳送電路 58 轉換至該  
等輸出元件的該等參考電位，用於連接至該前置驅動電路  
5 57 下游的該等開關 SW4 及 SW5 與電晶體 Tr1，Tr2、並將  
它們分別提供至該等信號放大電路 60-1 至 60-4 的每一個  
。

該等信號放大電路 60-1 至 60-4 放大該等控制信號，  
其被該信號轉換電路 59 分開並提供，至該等輸出元件的驅  
10 動準位、並將這些控制信號提供至該等開關 SW4 及 SW5  
與電晶體 Tr1，Tr2 的每一個。

此外，在該掃描電極 Y 側上的前置驅動電路 57' 具有  
一與該上述共同電極 X 側之前置驅動電路 57 完全相同的  
電路結構。

15 如同上述已說明的，根據該第二實施例，一個前置驅  
動電路被設至該共同電極 X 側與該掃描電極 Y 側的每一個  
，並且該信號轉換電路，設在該前置驅動電路內部該信號  
傳送電路下游，將用於每個連接至該前置驅動電路的輸出  
元件的該等控制信號自提供的控制信號分開並將它們提供  
20 至該等輸出元件的每一個。

因此，藉由小於設至用於該等輸出元件的每一個的前  
置驅動電路之信號傳送電路的數量，該等控制信號的該等  
參考電位能被隔離於該等輸出元件之該等參考電位，並且  
然後該等控制信號被提供至該等輸出元件的每一個。因此

## 玖、發明說明

，藉由只增加少許電路，該電漿顯示器裝置能被穩定地驅動，並且該電漿顯示器裝置的可靠度將被增進。

### -第三實施例-

接著，第 1 圖所示之前置驅動電路 32-2 的另一概要結構參考該等圖式將被說明。

第 12 圖是一顯示第 1 圖所示之前置驅動電路 32-2 的一概要結構之方塊圖。第 12 圖所示之前置驅動電路 32-2 輸入 CTL2，作為一控制信號它的參考電位是 GND(第一參考電位)，其自第 1 圖所示之驅動控制電路 31 被輸出。然後該前置驅動電路 32-2 輸出一驅動信號  $V_g$  以驅動一開關 SW5(輸出元件)它的參考電位  $V_{ss}$ (第二參考電位)是不同於 CTL2 的參考電位 GND。

首先，被該前置驅動電路 32-2 所驅動的開關 SW5 將被說明。作為一輸出元件之開關 SW5 是一 n-通道功率 MOSFET 其將一電壓加至該負載 20。此 n-通道功率 MOSFET 的閘極端被連接至一以後提到的信號放大電路 62 的一輸出線(經由該前置驅動電路的一輸出端"Vo")、並輸入自該信號放大電路 62 所輸出的驅動信號  $V_g$ 。該開關 SW5 的一汲極端被連接至第 1 圖所示被加至該負載 20 的電壓被輸出至其的一輸出線 OUTC，該開關 SW5 的一源及被連接至提供該參考電位  $V_{ss}$  的一  $V_{ss}$  供應線，一電容器  $C_o$  的一端被連接至一  $V_{cc}$  供應線、並且該電容器  $C_o$  的另一端被連接至該  $V_{ss}$  供應線，該電壓  $V_{cc}$  被提供至電容器  $C_o$ 。於是，一電壓  $V_{cc}$ (輸出電源供應電壓)，其等於  $V_{cc} +$

## 玖、發明說明

$V_{ss}$ ，發生在該電容器  $C_o$  的一端側。

接著，被包含在該前置驅動電路 32-2 中的端將被說明。在第 12 圖中，該前置驅動電路 32-2 包含輸入端 "VIN+" 及 "VIN-"、一輸出端 "Vo"、電源供應端 "Vd" 及 "Vc"、及參考端 "Vsub" 及 "Vs"。該輸入端 "VIN+" 輸入來自該驅動控制電路 31 的控制信號 CTL2，該輸入端 "VIN-" 輸入一參考電壓  $V_{cnt}$  (例如，2.5 V) 其將是與該控制信號 CTL2 比較的參考。在此實施例中，該 CTL2 的大小是 GND 至 5 V。

用於該控制信號 CTL2 的電源供應電壓  $V_{dd}$  (例如，5 V) 將被提供至該電源供應端 "Vd"，用於該關 SW5 的參考電位  $V_{ss}$  將從第 1 圖所示之該第二輸出線 OUTB 被提供至該參考電位端 "Vs"，一參考電位  $V_{sub}$  將被提供至該參考電位端 "Vsub"。該  $V_{sub}$  是一整流參考電位  $V_{ss}$ ，其經由之後所提的一整流電路(基材電壓產生電路)63 而被整流。該輸出端 "Vo" 被連接至該開關 SW5 的閘極端並輸出該信號  $V_g$  用以驅動該開關 SW5，該電源供應電壓  $V_{cc1}$  被提供至該電源供應端 "Vc"，該電源供應電壓  $V_{cc1}$  係根據該開關 SW5 的參考電位  $V_{ss}$ ，該電源供應電壓  $V_{cc}$  (+15 至 20 V) 被加至其。

接著，該前置驅動電路 32-2 的一內部結構將被說明。如第 12 圖所示，該前置驅動電路 32-2 係建構有一信號傳送電路 61，其比較該控制信號 CTL2 與該參考電壓  $V_{cnt}$  並且輸出一流動信號 VLS2，其根據該電源供應電壓  $V_{cc1}$  即該基材電位  $V_{sub}$  基於該比較結果而被準位轉移、及一信

## 玖、發明說明

號放大電路 62，其放大該流動信號 VLS2。

接著，該信號傳送電路 61 將被說明。該信號傳送電路 61 包含一第一輸入線其被連接至該輸入端"VIN+"，該控制信號 CTL2 將被輸入至此第一輸入線。該信號傳送電路 61 包含一第二輸入線其被連接至該輸入端"VIN-"，該參考電壓 Vcnt 將被輸入至此第二輸入線。該信號傳送電路 61 包含一第一電源供應線其被連接至該電源供應端"Vd"，該電源供應電壓 Vdd 將被提供至此第一電源供應線。該信號傳送電路 61 包含一第一參考電位線其被連接至該參考電位端 "Vsub"，該基材電位 Vsub 將被提供至此第一參考電位線。該信號傳送電路 61 包含一第二電源供應線其被連接至該段源供應端"Vc"，該電源供應電壓 Vcc1 將被提供至此第二電源供應線。該信號傳送電路 61 包含一輸出線以便輸出根據該 CTL2 之流動信號 VLS2，它的參考電位係藉由該基材電位 Vsub 與該電源供應電壓 Vcc1 而被準位轉移。

經由該上述結構，該信號傳送電路 61 比較該 CTL2，其被輸入至該輸入端"VIN+"，與該參考電壓 Vcnt，其播輸入至該輸入端"VIN-"。如果該 CTL2 大於該參考電壓 Vcnt 時，該信號傳送電路 61 產生第 13 圖所示的一流動信號 VSL1，其藉由被輸入至該參考電位端 Vsub 之基材電位 Vsub 而被準位轉移。另外，該 VLS1 被該電源供應電壓 Vcc1 與該基材電位 Vsub 準位轉移，並且產生的流動信號 VLS2 將自該輸出線被輸出。

接著，該信號放大電路 62 將被說明。該信號放大電路

## 玖、發明說明

62 包含一輸入線其被連接至該信號傳送電路 61 的輸出線，該流動信號傳送電路 VLS2 將被輸入至此輸入線。該信號放大電路 62 包含一電源供應線其被連接至該電源供應端 "Vc"，該電源供應電壓 Vcc1 將被提供至此電源供應線。

5 該信號放大電路 62 包含一參考電位線其被連接至該參考電位端 "Vs"，該參考電位 Vss 將被輸入至此參考電位線。該信號放大電路 62 包含一輸出線其被連接至該開關 SW5 的閘極端，從此輸出線，該驅動信號 Vg，其是一自該信號傳送電路 61 所輸出的放大信號 VLS2，將被輸出。經由該上

10 述結構，該信號放大電路 62 放大該流動信號 VLS2，其自該信號傳送電路 61 被輸出、並將該驅動信號 Vg 輸出至該開關 SW5 的閘極端。

接著，一整流電路 63 將被說明。該整流電路 63 包含一輸入端其被連接至該 Vss 供應線，該參考電位 Vss 將被

15 提供至此輸入線。該整流電路 63 包含一輸出線其被連接至該參考電位端 "Vsub" 供應線，從此輸出線，該基材電位 Vsub 將被提供。如以上所述，該整流電路 63 整流該參考電位 Vss，其週期地自  $-Vs/2$  改變至  $Vs/2$ ，以產生該基材電位 Vsub，它的電位是固定在  $-Vs/2$ 。

20 如果該流動信號 VLS2，其自該流動信號電路 61 被輸出，的大小是適當大小以驅動該開關 SW5 時，該信號放大電路 62 能被省略。

接著，用於該前置驅動電路 32-2 的輸入/輸出信號的一範例將被說明。被輸入至該輸入端 "VIN" 的 CLT2 是一矩

## 玖、發明說明

形脈衝信號(大小是 5 V)它的參考電位是 GND(0(零) V)，被輸入至該輸入端”VIN-”的參考電位  $V_{cnt}$  係根據作為電位之 GND 並且它的電壓值是固定在 2.5 V。

被輸入至該參考電位端”Vsub”的基材電位  $V_{sub}$  是固定在電位  $-V_s/2$ ，該參考電位  $V_{ss}$  的最低值。

如以上所提，該參考電位  $V_{ss}$  取該三個值 GND(0(零) V)， $-V_s/2$ (負電壓)及  $V_s/2$ (正電壓)的一個，該參考電位  $V_{ss}$  週期地改變乘上述三個值的任一個。然後，該前置驅動電路 32-2 輸出該驅動信號  $V_g$ ，它的參考電位將根據該輸入控制信號 CTL2 為  $V_{ss}$ 。於是，第 1 圖所示之該等輸出元件(SW4，SW5)的輸出將形成第 25 圖所示的波形。

在該前置驅動電路 32-2 中，當  $CTL2 = 0$ (零) V 被輸入至該輸入端”VIN+”時，該驅動信號  $V_g$  呈現如該參考電位  $V_{ss}$  的相同電位。當被輸入至該輸入端”VIN+”具有指定的脈衝寬度之 CTL2 具有高於被輸入至該輸入端”VIN-“的參考電壓  $V_{cnt}$  的電壓值時，從該前輩 32-2 被輸出的驅動信號  $V_g$  呈現高於該參考電位  $V_{ss}$  的電位以該電源供應電壓  $V_{cc}$  與如 CTL2 相同的脈衝寬度。

接著，該信號傳送電路 61 的一概要結構及被建構於該前置驅動電路 32-2 中的整流電路 63 的一電路範例將被說明。

第 13 圖是一第 12 圖所示的信號傳送電路 61 的一概要結構之方塊圖。如第 13 圖所示，該信號傳送電路 61 係建構有一比較電路 61a、一輸入準位轉移電路 61b 及一輸出



## 玖、發明說明

- 準位轉移電路 61c。該比較電路 61a 的一電源供應端及該輸入準位轉移電路 61b 的一電源供應端被連接至該前置驅動電路 32-2 的電源供應端 "Vd"(第一電源供應線)，其提供該電源供應電壓 Vdd。該比較電路 61a 的一輸入端 "+" 被連接至該前置驅動電路 32-2 的該輸入端 "VIN+"(第一輸入線)，其輸入該控制信號 CTL2。該比較電路 61a 的一輸入端 "-" 被連接至該前置驅動電路 32-2 的該輸入端 "VIN+"(第二輸入線)，其輸出該參考電壓 Vcnt 用以與該控制信號 CTL2 比較。
- 10 參考該比較電路 61a、該輸入準位轉移電路 61b 及該輸出準位轉移電路 61c 的電位端被連接至該前置驅動電路 32-2 的參考電位端 "Vsub"(第二參考電位線)，其提供該基材電位 Vsub。該比較電路 61a 的一輸出端被連接至該輸入準位轉移電路 61b 的一輸入端(輸出線)，顯示一比較結果
- 15 的一信號被輸出至其。該輸入準位轉移電路 61b 的一輸出端被連接至該輸出準位轉移電路 61c 的一輸入端(輸出線)，該流動信號 VSL1 被輸出至其。該輸出準位轉移電路 61c 的電源供應端被連接至該前置驅動電路 32-2 的電源供應端 "Vc"(第二電源供應線)，其提供該電源供應電壓 Vcc1。該
- 20 輸出準位轉移電路 61c 的一輸出端被連接至該信號放大電路 62 的一輸入端，該流動信號 VLS2 被輸出至其。

經由該上述結構，該比較電路 61a 比較被輸入至該輸入端 "VIN+" 的 CTL2 與被輸入至該輸入端 "VIN-" 的參考電壓 Vcnt。在該 CTL2 大於該參考電壓 Vcnt 的情況下，一 H

## 玖、發明說明

準位信號將被輸出。在該 CTL2 不大於該參考電壓  $V_{cnt}$  的情況下，一 L 準位信號將被輸出。根據來自該比較電路 61a 的輸出信號，該輸入準位轉移電路 61b 產生該流動信號 VLS1，其根據輸入至該參考電位端 "Vsub" 之該基材電位  $V_{sub}$  而被準位轉移、並輸出此流動信號 VLS1。然後，該輸出準位轉移電路 61c 根據該電源供應電壓  $V_{cc1}$  與該基材電位  $V_{sub}$  將自該輸入準位轉移電路 61b 所輸出的 VLS1 準位轉移、並將該流動信號 VLS2 輸出至該輸出線。

接著，第 13 圖所示之整流電路 63 的一電路範例將被說明。如第 13 圖所示，該整流電路 63 將週期地自  $-V_s/2$  改變至  $V_s/2$  的參考電位  $V_{ss}$  整流以產生該基材電位  $V_{sub}$ ，它的電位是幾乎固定在  $-V_s/2$ 。例如，如果在一起始狀態下該電容器  $C_{sub}$  的電位是 GND(0(零) V) 時，該二極體  $D_{sub}$  將不讓該參考電位  $V_{ss}$  之 0(零) 至  $V_s/2$  的電位變化通過至該電容器  $C_{sub}$ ，而自 0(零) 至  $-V_s/2$  的變化將被提供至該電容器  $C_{sub}$ 。當該電容器  $C_{sub}$  的電位達到  $-V_s/2$  時，經由該二極體  $D_{sub}$  之電流將被中止。結果，根據該電位  $-V_s/2$  的一電荷被儲存在該電容器  $C_{sub}$  中，以至於該整流電路 63 輸出該基材電位  $V_{sub}$  其是固定在電壓  $-V_s/2$ 。

如以上所述，經由具有該比較電路 61a、該輸入準位轉移電路 61b 及該輸出準位轉移電路 61c 之結構，該信號傳送電路 61 根據其參考電位是 GND 的控制信號 CTL2 之變化產生該流動信號 VLS2，其被準位轉移至該電源供應電壓  $V_{cc1}$  與該基材電位  $V_{sub}$ 、並輸出此流動信號 VLS2。

## 玖、發明說明

此外，該信號放大電路 62 與作為一輸出元件之該開關 SW5 的結構係完全相同於第 12 圖所示者。於是，該信號放大電路 62 將自該信號傳送電路 61 所輸出之流動信號 VLS2 放大到足夠驅動該 SW5 之大小、並輸出該放大信號 5 作為驅動信號 Vg。然後，該開關 SW5 將被打開及/或關閉藉由該驅動信號 Vg 以便將一電壓輸出至被連接至該汲極端的輸出線 OUTC，藉此該電壓將被加至該負載 20。

接著，上述前置驅動電路 32-2 的一電路範例經參考該等圖式而被說明。

10 第 14 圖是一顯示第 13 圖所示之前置驅動電路 32-2 的一電路圖。首先，被建構於該信號傳送電路 61 中的該比較電路 61a、該輸入準位轉移電路 61b 及該輸出準位轉移電路 61c 之電路將被說明。如第 14 圖所示，該比較電路 61a 係建構有一 pnp 電晶體 Q1 及一 pnp 電晶體 Q2，該 pnp 電晶體 Q1 的一基極連接器被連接至該輸入端 "VIN+"，其輸入該控制信號 CTL2。該 pnp 電晶體 Q1 的一射極端經由該電阻器 R1 被連接至該電源供應端 "Vd"，其提供電源供應電壓 Vdd。該 pnp 電晶體 Q1 的一集極端被連接至該參考電位端 "Vsub"，其供應該基材電位 Vsub。

20 該 pnp 電晶體 Q2 的一基極端被連接至該輸入端 "VIN-"，其輸入該參考電壓 Vcnt。該 pnp 電晶體 Q2 的一射極端被連接至一在該電晶體 Q1 與該電阻器 R1 之間的接合點，其提供該電源供應電壓 Vdd。該 pnp 電晶體 Q2 的一集極端被連接至一 npn 電晶體 Q3 的一集極端。

## 玖、發明說明

如第 14 圖所示，該輸入準位轉移電路 61b 係建構有該 pnp 電晶體 Q2、一 npn 電晶體 Q3、該電阻器 R1 及一電阻器 R2。另外，該輸入準位轉移電路 61b 與該比較電路 61a 共用該 pnp 電晶體 Q2。此處，pnp 電晶體 Q2 與該電阻器 R1 如上述被連接，並且該 npn 電晶體 Q3 的一基極端被連接至一 npn 電晶體 Q4 的一基極端。在該 pnp 電晶體 Q2 的集極端與該 npn 電晶體 Q3 的集極端之間的一接合點被連接至該 npn 電晶體 Q3 的基極端與該 npn 電晶體 Q4 的基極端之間的一接合點。於是，該輸入準位轉移電路 61b 輸出呆流動信號 VLS1。該 npn 電晶體 Q3 的一射極端經由該電阻器 R2 被連接至該參考電位端 "Vsub"，其供應該基材電位 Vsub。

如第 14 圖所示，該輸出準位轉移電路 61c 係建構有該 npn 電晶體 Q4、一 pnp 電晶體 Q5、及電阻器 R3 及 R4。該 npn 電晶體 Q4 的一射極端經由該電阻器 R3 被連接至該參考電位端 "Vsub"，其供應該基材電位 Vsub。該 npn 電晶體 Q4 的一集極端被連接至該 pnp 電晶體 Q5 的一集極端，該 pnp 電晶體 Q5 的一基極端被連接至一 pnp 電晶體 Q6 的一基極連接器，在 npn 電晶體 Q4 的集極端與該 pnp 電晶體 Q5 的集極端之間的一接合點被連接至在該 pnp 電晶體 Q5 的基極端與該 pnp 電晶體 Q6 的基極端之間的一接合點。經由上述結構，該輸出準位轉移電路 61c 輸出該流動信號 VLS2。此外，該 pnp 電晶體 Q5 的射極端經由該電阻器 R4 被連接至該電源供應端 "Vc"，其提供該電源供應電壓

## 玖、發明說明

Vcc1。

接著，該信號放大電路 62 的一電路將被說明。如第 14 圖所示，該信號放大電路 62 係建構有電阻器 R5 及 R6、該 pnp 電晶體 Q6、一反相器 INV、一 n-通道 MOSFET Q7 及一 n-通道 MOSFET Q8。該 pnp 電晶體 Q6 的一射極端經由該電阻器 R5 被連接至該電源供應端"Vc"，其提供該電源供應電壓 Vcc1。該 pnp 電晶體 Q6 的一集極端經由該電阻器 R6 被連接至該參考電位端"Vs"，其供應該參考電位 Vss。在該 pnp 電晶體 Q6 的集極端與該電阻器 R6 之間的一接合點被連接至該反相器 INV 的一輸入端與該 n-通道 MOSFET Q7 的一閘極端。

該 n-通道 MOSFET Q7 的一汲極端被連接至該電源供應端"Vc"，其供應該參考電位 Vcc1。該 n-通道 MOSFET Q7 的一源極端被連接至該 n-通道 MOSFET Q8 的一汲極端，該 n-通道 MOSFET Q8 的一閘極端被連接至該反相器 INV 的一輸出端，該 n-通道 MOSFET Q8 的一源極端被連接至該參考電位端"Vs"，其供應該參考電位 Vss。在該 n-通道 MOSFET Q7 的源極端與該 n-通道 MOSFET Q8 的汲極端之間的一接合點被連接至該輸出端"Vo"，其輸出該驅動信號 Vg 以驅動該開關 SW5。經由以上結構，自該信號傳送電路 61 所提供之流動信號 VLS2 被放大，並且該驅動信號 Vg 被輸出至該開關 SW5 的閘極端。

接著，以上所述之前置驅動電路 32-2 的一操作將被說明。

## 玖、發明說明

第 15 圖是一顯示第 14 圖所示之前置驅動電路 32-2 的輸入信號與輸出信號的一範例圖。如第 15 圖所示，如該圖中所示，對於一像該控制信號 CTL2 其參考電位是 GND 的情況，一脈衝 VA 與一脈衝 VB(大小為 3 V 至 5 V)被提供至該前置驅動電路 32-2 的該輸入端"VIN+"，並且該參考電位 Vss，具有從 GND(0(零) V)至  $-V_s/2$ (-80 V)或  $V_s/2$ (80 V)的變化，同樣地被提供至該前置驅動電路 32-2，該前置驅動電路 32-2 的一操作將被說明如下。

此處，第 15 圖所示該參考電位 Vss 的變化目的將被說明。在第 1 圖所示的顯示器裝置中，在該維持放電期間，該維持放電係需要藉由將不同極性之該等電壓( $+V_s/2$ ， $-V_s/2$ )二擇一地加至用於每條顯示線之共同電極 X 與掃描電極 Y 而被傳導。於是，該正電壓 $+V_s/2$  與該負電壓 $-V_s/2$  被二擇一地加至該負載 20 上的共同電極 X。換言之，作為一輸出元件之開關 SW5 的參考電位 Vss 從 $-V_s/2$  被改變至  $V_s/2$ 。另一方面，作為一輸出元件之該開關 SW5'與該掃描驅動器 22 的參考電位從 $-V_s/2$  被改變至  $V_s/2$ ，以至於他們將該正電壓 $+V_s/2$  與該負電壓 $-V_s/2$  二擇一地加至該負載 20 的掃描電極 Y。

在此時，該等參考電位 Vss 其分別被加至該等開關 SW5 與 SW5'，以該電壓的相位彼此被相反的方式下被應用。即，當該正電壓( $V_s/2$ )被加至該開關 SW5 時，該負電壓( $-V_s/2$ )被加至該開關 SW5'。因此，該等開關 SW5 及 SW5'的該等輸出將在該共同電極 X 與該掃描電極 Y 之間

## 玖、發明說明

的電位差維持在該維持放電能在該共同電極 X 與該掃描電極 Y 之間被傳導的一準位。對於上述之目的，該參考電位  $V_{ss}$  將被第 15 圖所示之時序所改變。

5 接著，在第 15 圖中，對於該前置驅動電路 32-2 之操作根據 CTL2 與  $V_{ss}$  的變化，顯示於第 13 圖或第 14 圖中之電路的該信號  $V_{sub}$ ，VLS1，VLS2，Q6V 及  $V_g$  的變化參考第 15 圖將以時間  $t_1$  到  $t_7$  的一連串順序被說明。此後，除非如第 13 圖中所見之說明，說明參考第 14 圖所示之該等電路。

10 首先，在時間  $t_1$  與  $V_{ss} = 0$ (零) V 時，第 13 圖所示之該整流電路 63 的輸出是  $V_{sub} = 0$ (零) V，並且該  $V_{ccl}$  等於  $V_{cc}$  由於第 13 圖所示之電容器  $C_o$ 。因為時間是  $t_1$  且 CTL2 是 0(零) V，該 pnp 電晶體 Q1 將被打開，並且該電晶體 Q2 保持關閉。結果，該 npn 電晶體 Q3 保持關閉、並且自該輸入準位轉移電路 61b 被輸出的流動信號 VLS1 是  
15 0(零) V。然後，該 npn 電晶體 Q4 保持關閉，並且該 pnp 電晶體 Q5 亦保持關閉。因此，自該信號傳送電路 61 被輸出的流動信號 VLS2 將是近於等於  $V_{cc}$  的  $V_{ccl}$ 。

因為該流動信號 VLS2 將是近於  $V_{cc}$ ，pnp 電晶體 Q6  
20 保持關閉。然後，Q6V 其是該 pnp 電晶體 Q6 的一輸出信號等於是 0(零) V 之該  $V_{ss}$  的電位。於是，該 n-通道 MOSFET Q7 保持關閉，並且該 n-通道 MOSFET Q8 打開，以至於來自該信號放大電路 62 的輸出信號將為 0(零) V。

接著，在時間  $t_2$  時且在該  $V_{ss}$  改變至  $-V_s/2$  的情況下

## 玖、發明說明

，該整流電路 63 中的電容器 C2 將以電壓  $-V_s/2$  被充電，以至於  $V_{sub}$  將是接近  $-V_s/2$ 。該  $V_{cc1}$  等於  $V_{cc} - V_s/2$ 。因為時間為  $t_2$  並且該 CTL2 仍為 0(零) V，該 pnp 電晶體 Q1 保持打開、並且該 pnp 電晶體 Q2 保持關閉。因為該  $V_{sub}$  是接近  $-V_s/2$ ，形成有一在該 npn 電晶體 Q3 的基極端與射極端之間的電位差，以至於該 npn 電晶體 Q3 將被暫時打開。當該 npn 電晶體 Q3 的基極端電壓變成如同該  $V_{sub}$  的相同電壓時，該 npn 電晶體 Q3 將被關閉。結果，自該輸入準位轉移電路 61b 被輸出之流動信號 VLS1 將是如同該  $V_{sub}$  的相同電壓。同樣地，該 npn 電晶體 Q4 將被暫時打開以使得該 npn 電晶體 Q4 的集極端如同  $V_{sub}$  大約相同之電壓。然後，該 npn 電晶體 Q4 將與該 npn 電晶體 Q3 同時被關閉。

接著，該 pnp 電晶體 Q5 的基極端之電位變成  $V_{sub}$  其是接近  $-V_s/2$ 。然後，由於在該 pnp 電晶體 Q5 的基極端與射極端的一電位差  $V_{cc1} = V_{cc} - V_s/2$ ，該 pnp 電晶體 Q5 被暫時打開。當該 pnp 電晶體 Q5 的基極端之電位變成近似  $V_{cc1} = V_{cc} - V_s/2$  時，該 pnp 電晶體 Q5 將被關閉。然後，該信號傳送電路 61 輸出該流動信號 VLS2 其是接近  $V_{cc} - V_s/2$ 。因為該流動信號 VLS2 是接近  $V_{cc} - V_s/2$ ，該 pnp 電晶體 Q6 保持關閉。該 pnp 電晶體 Q6 的輸出信號 Q6V 將是如同  $V_{ss}$  的相同電位，其是  $-V_s/2$ 。因此，該 n-通道 MOSFET Q7 將被關閉，並且該 n-通道 MOSFET Q8 將被打開，以至於該信號放大電路 62 的輸出信號將為  $V_g = -$



## 玖、發明說明

$V_s/2$ 。

接著，在時間  $t_3$  時，該 CTL2 發生有該脈衝 VA。在該比較電路 61a 中，因該脈衝 VA 之電壓值大於被輸入至該輸入端 "VIN-" 的定電壓  $V_{cnt}$ ，該 pnp 電晶體 QA1 將被關閉。結果，該 npn 電晶體 Q3 將被打開，並且自該輸入準位轉移電路 61b 被輸出之該流動信號 VLS1 的電壓值改變至在該  $V_{sub}$  與  $V_{dd}$  之間的電壓值其對應橫越該電阻器 R2 的一電壓降以便形成第 15 圖所示之脈衝 VA1(上升信號)。

10 因該 npn 電晶體 Q3 被打開，該 npn 電晶體 Q4 將被打開。然後，該 pnp 電晶體 Q5 將被打開。結果，自該信號傳送電路 61 被輸出之該流動信號 VLS2 的電壓值改變至在該  $V_{sub}$  與  $V_{cc1}(-V_s/2$  與  $V_{cc} - V_s/2)$  之間的電壓值其對應橫越該電阻器 R3 的一電壓降以便形成第 15 圖所示之脈衝

15 VA2(下降信號)。因該 pnp 電晶體 Q5 被打開，該 pnp 電晶體 Q6 將被打開。於是，該 Q6V 其是該 pnp 電晶體 Q6 的一輸出信號改變至在該  $V_{sub}$  與  $V_{cc1}(-V_s/2$  與  $V_{cc} - V_s/2)$  之間的電壓值其被除以該等電阻器 R5 與 R6 以便形成第 15 圖所示之脈衝 VA3。

20 結果，該 n-通道 MOSFET Q7 將被打開，並且該 n-通道 MOSFET Q8 將被關閉，以至於該信號放大電路 62 的輸出信號改變至  $V_g = V_{cc} - V_s/2$  以便形成第 15 圖所示之脈衝 VA4。當第 15 圖所示之脈衝 VA 下降(CTL2 返回至 0(零) V)，脈衝 VA1 至 VA4 的每一個亦將下降，並且該前置驅

## 玖、發明說明

動電路 32-2 返回至在  $t_2$  與  $t_3$  間的狀態。

接著，在時間  $t_4$  時，該  $V_{ss}$  將返回至 0(零) V。在第 13 圖中的整流電路 63 中，由於該二極體  $D_{sub}$  的作用，該電容器  $C_{sub}$  之電壓被維持在  $-V_s/2$ ，所以  $V_{sub}$  被保持在  $-V_s/2$ 。在時間  $t_4$  時， $V_{cc1}$  等於  $V_{cc}$ 。因為時間是  $t_4$  並且該控制信號 CTL2 仍為 0(零) V，該 pnp 電晶體 Q1 保持打開，並且該 pnp 電晶體 Q2 保持關閉。該 npn 電晶體 Q3 亦保持關閉。因此，自該第一準位轉移電路 61b 被輸出之該流動信號 VLS1 的電壓值保持如同接近  $-V_s/2$  的  $V_{sub}$ 。同樣地，該 npn 電晶體 Q4 保持關閉。

接著，該 pnp 電晶體 Q5 將暫時被打開，由於形成在它的射極端其電位是  $V_{cc1} = V_{cc}$  與它的基極端其電位是  $V_{cc} - V_s/2$  之間的電位差。當它的基極端電位變成近似  $V_{cc1} = V_{cc}$  時，該 pnp 電晶體 Q5 將被關閉。然後，該流動信號 VLS2，其自該信號傳送電路 61 被輸出，將是接近  $V_{cc}$ 。因為該流動信號 VLS2 是接近  $V_{cc}$ ，該 pnp 電晶體 Q6 保持關閉。該 pnp 電晶體 Q6 的輸出信號 Q6V 是如同其為 0(零) V 之  $V_{ss}$  的相同電位。因此，該 n-通道 MOSFET Q7 將被關閉，並且該 n-通道 MOSFET Q8 將被打開，以至於該信號放大電路 62 的輸出信號將為  $V_g = 0$ (零) V。

接著，在時間  $t_5$  時，該參考電位  $V_{ss}$  將被增加至  $V_s/2$ 。在第 13 圖中的整流電路 63 中，由於該二極體  $D_{sub}$  的作用，該電容器  $C_{sub}$  之電壓被維持在  $-V_s/2$ ，所以  $V_{sub}$  被保持在  $-V_s/2$ 。在時間  $t_5$  時， $V_{cc1}$  等於  $V_{cc} + V_s/2$ 。因為

## 玖、發明說明

時間是  $t_4$  並且該控制信號 CTL2 仍為 0(零) V，該 pnp 電晶體 Q1 保持打開，並且該 pnp 電晶體 Q2 保持關閉。該 npn 電晶體 Q3 亦保持關閉。因此，自該第一準位轉移電路 61b 被輸出之該流動信號 VLS1 的電壓值保持如同接近 -  
5 Vs/2 的  $V_{sub}$ 。同樣地，該 npn 電晶體 Q4 保持關閉。

接著，該 pnp 電晶體 Q5 將暫時被打開，由於形成在它的射極端其電位是  $V_{cc1} = V_{cc} + V_s/2$  與它的基極端其電位是  $V_{cc}$  之間的電位差。當它的基極端電位變成近似  $V_{cc1} = V_{cc} + V_s/2$  時，該 pnp 電晶體 Q5 將被關閉。然後，該流動信號 VLS2，其自該信號傳送電路 61 被輸出，將是接近  
10  $V_{cc} + V_s/2$ 。因為該流動信號 VLS2 是接近  $V_{cc} + V_s/2$ ，該 pnp 電晶體 Q6 保持關閉。該 pnp 電晶體 Q6 的輸出信號 Q6V 是如同其為  $+V_s/2$  之  $V_{ss}$  的相同電位。因此，該 n-通道 MOSFET Q7 將被關閉，並且該 n-通道 MOSFET Q8 將  
15 被打開，以至於該信號放大電路 62 的輸出信號  $V_g$  將為  $+V_s/2$ 。

接著，在時間  $t_6$  時，該 CTL2 突然以該脈衝 VB 出現。然後，在該比較電路 61b 中，因為該脈衝 VB 的電壓值大於被輸入至該輸入端 "VIN-" 的定電壓  $V_{cnt}$ ，該 pnp 電晶體 Q1 將被關閉，並且該 pnp 電晶體 Q2 將被打開。於是，  
20 該 npn 電晶體 Q3 將被打開，並且自該輸入準位轉移電路 61b 被輸出之流動信號 VLS1 的電壓值改變至在  $V_{sub}$  與  $V_{dd}$  之間的電壓值其大於電阻器 R2 的電阻值以便形成第 15 圖所示之脈衝 VB1(上升信號)。

## 玖、發明說明

因為該 npn 電晶體 Q3 被打開，該 npn 電晶體 Q4 將被打開。然後，該 npn 電晶體 Q5 亦將被打開。於是，自該輸入準位轉移電路 61b 被輸出之流動信號 VLS2 的電壓值改變至在  $V_{sub}$  與  $V_{cc1}(-V_s/2$  與  $V_{cc} + V_s/2)$  之間的電壓值其大於電阻器 R3 的電阻值以便形成第 15 圖所示之脈衝 VB2(下降信號)。因為該 pnp 電晶體 Q5 被打開，該 pnp 電晶體 Q6 將被打開。於是，該 Q6V 其是該 pnp 電晶體 Q6 的一輸出信號改變至在  $V_{sub}$  與  $V_{cc1}(+V_s/2$  與  $V_{cc} + V_s/2)$  之間的電壓值其被除以該等電阻器 R3 及 R5 以便形成第 15 圖所示之脈衝 VB3。

結果，該 n-通道 MOSFET Q7 將被打開，並且該 n-通道 MOSFET Q8 將被關閉，以至於該信號放大電路 62 的輸出信號改變至  $V_g = V_{cc} + V_s/2$  以便形成脈衝 VB4。當地 15 圖所示之脈衝 VA 下降(CTL2 返回至 0(零) V)時，脈衝 VB1 至 VB4 每一個亦將下降，並且該前置驅動電路 32-2 返回在  $t_5$  與  $t_6$  之間的狀態。

接著，在時間  $t_7$  時，該  $V_{ss}$  將返回至 0(零) V。在第 13 圖中的整流電路 63 中，由於該二極體  $D_{sub}$  的作用，該電容器  $C_{sub}$  之電壓被維持在  $-V_s/2$ ，所以  $V_{sub}$  被保持在  $-V_s/2$ 。在時間  $t_7$  時， $V_{cc1}$  等於  $V_{cc}$ 。因為時間是  $t_7$  並且該控制信號 CTL2 仍為 0(零) V，該 pnp 電晶體 Q1 保持打開，並且該 pnp 電晶體 Q2 保持關閉。該 npn 電晶體 Q3 亦保持關閉。因此，自該第一準位轉移電路 61b 被輸出之該流動信號 VLS1 的電壓值保持如同接近  $-V_s/2$  的  $V_{sub}$ 。同

## 玖、發明說明

樣地，該 npn 電晶體 Q4 保持關閉。

接著，因為它的射極端電位是接近  $V_{cc} + V_s/2$ ，該 pnp 電晶體 Q5 保持關閉。然後，該流動信號 VLS2，其自該信號傳送電路 61 被輸出，保持接近  $V_{cc} + V_s/2$ ，所以該 pnp 電晶體 Q6 被關閉。該 pnp 電晶體 Q6 的輸出信號 Q6V 是如同其為 0(零) V 之  $V_{ss}$  的相同電位。因此，該 n-通道 MOSFET Q7 將被關閉，並且該 n-通道 MOSFET Q8 將被打開，以至於該信號放大電路 62 的輸出信號將為  $V_g = 0$ (零) V。

如以上所述，第 1 圖所示之顯示器裝置能藉由利用如本發明實施例之前置驅動電路而被穩定地驅動，而防止過電流電荷至一寄生二極體，其發生在該基材其提供該基材電位作為一參考電位與該等電晶體之間，甚至當自該驅動控制電路 31 被輸入之輸入信號 CTL1，CTL2，CTL3 及 CTL4 的該等參考電位 GND 是不同於用於驅動該等輸出元件 SW4，SW5，SW4'及 SW5'之信號線 OUTB 及 OUTB'的該等參考電位，並且另外信號線 OUTB 及 OUTB'的該等參考電位變成負電壓值。

第 16 圖是一顯示該前置驅動電路 32-2 的另一結構範例之方塊圖。

第 16 圖所示之該前置驅動電路 32-2 是第 12 圖所示之前置驅動電路，一時間常數電路 51 與一定電壓電路 52 進一步被設至其中。

在第 16 圖中，該時間常數電路 51 與該定電壓電路 52

## 玖、發明說明

係用以調整當該等控制信號經由該前置驅動電路 32-2 自該  
驅動控制電路 31 被提供並且進一步被提供至在該等驅動電  
路 32-1 至 32-4 之間的該等輸出元件時發生的一相位延遲  
。此外，該等前置驅動電路 32-1，32-2 及 32-4 的電路結構  
5 係完全相同於該前置驅動電路 32-2 者。

即，當自該驅動控制電路 31 被提供的該等控制信號被  
該信號傳送電路 61 轉換它的參考電位或被該信號放大電路  
62 放大時，由於建構該信號傳送電路 61 與該信號放大電  
路 62 的元件分散，對於自該前置驅動電路被輸出的這些控  
10 制信號發生相位延遲。

該時間常數電路 51 與該定電壓電路 52 調整由該信號  
傳送電路 61 與該信號放大電路 62 所導致的相位延遲，使  
在該等前置驅動電路 32-1 與 32-4 之間的相位同步、並將  
該等控制信號提供至每一個輸出元件。

15 如第 16 圖所示，該時間常數電路 51 能被建構有一電  
容器 Cd 及一電阻器 Rd。在該時間常數電路 51 中，該電阻  
器 Rd 被串聯地插至將該輸出信號 CTL2 輸出至該輸入端  
"VIN+" 的信號線。該電容器 Cd 的一端被連接至在該電阻  
器 Rd 與該輸入端 "VIN+" 之間的一接合點，該電容器 Cd 的  
20 另一端被接地。根據該上述結構，被輸入至該前置驅動電  
路 32-2 的控制信號 CTL2，藉由控制該電容器 Cd 的一電  
容值與該電阻器 Rd 的一電阻值，將被調整它的相位延遲  
。

該定電壓電路 52 是一輸出一定電壓之電路，並且它的

## 玖、發明說明

電壓值能被控制。此定電壓電路 52 的一輸出電壓  $V_{cnt}$  將被提供至該輸入端 "VIN-"。於是，一自該時間常數電路 51 逐漸上升之該 CTL2 信號的任意電壓值能被用來作為用於比較之該  $V_{cnt}$  的一電壓值。即，轉換該比較電路 61a 之輸出的時序能被調整，以至於該前置驅動電路 32-2 的輸出時序能被調整。此外，該時間常數電路 51 與該定電壓電路 52 的參考電位係相同如該控制信號，其是 GND(0(零) V)。

第 17A 圖是一顯示一結構範例圖其中一斜波產生電路 53 被設置，代替第 16 圖所示的時間常數電路 51。如第 17B 圖所示，該斜波產生電路 53 是一電路其產生並輸出一斜波當一矩形波被輸入時。於是，以如同時間之比例增加之斜波的任何電壓值能被設定如一電壓值  $V_{cn}$  作為一比較參考，以至於在前置驅動電路 32-2 中的延遲時間能藉由該電壓值  $V_{cnt}$  而被調整。

此處，第 17A 圖所示之斜波產生電路 53 的一電路圖將被說明。該斜波產生電路 53 係建構有一反相器 INV5、一 pnp 電晶體 Trd1、一 npn 電晶體 Trd2、電阻器 Rd5，Rd6 與 Rd7、及一電容器 Cd1。此外，該斜波產生電路包含該控制信號 CTL2 將被輸入至其的一輸入端 IN、及輸出該斜波的一輸出端 OUT。

該 npn 電晶體 Trd2 的一基極端經由該反相器 INV5 被連接至該輸入端，其輸入該反相的 CTL2。該 npn 電晶體 Trd2 的一射極端被連接至 GND。該 npn 電晶體 Trd2 的一集極端被連接至該 pnp 電晶體 Trd1 的一射極端，其輸入來

## 玖、發明說明

自該 pnp 電晶體 Trd1 的射極端的輸出信號。該 pnp 電晶體 Trd1 的一集極端經由該電阻器 Rd5 被連接至一電源供應端，其提供該電源供應電壓 Vdd。該等電阻器 Rd5 及 Rd7 被串聯連接在該電源供應端與該 GND 之間以分配該電源供應電壓 Vdd。

該 pnp 電晶體 Trd1 的一基極端被連接至在該等電阻器 Rd5 及 Rd7 之間的一接合點，其提供該電源供應電壓 Vdd 的一分配電壓。在該 npn 電晶體 Trd2 的集極端與該 pnp 電晶體 Trd1 的射極端之間的一接合點被連接至該輸出端 OUT 與該電容器 Cd1 的一端。該電容器 Cd1 的另一端被接地。

經由該上述結構，該斜波產生電路 53 輸出一斜波它的電壓逐漸隨著該 CTL2 的上升而增加。該斜波產生電路 53 的一操作以下將被說明。首先，當該 CTL2 上升時，該反相器 INV5 的輸出將下降。然後，該 npn 電晶體 Trd2 被關閉，並且該電容器 Cd1 開始儲存該 npn 電晶體 Trd2 之輸出作為電荷。因此，該電容器 Cd1 中所產生的一電壓逐漸增加，並且它的電壓值將經由該輸出端 OUT 被輸出作為一斜波電壓。

因此，由於建構該信號傳送電路 61 與該信號放大電路 62 的元件分散之相位延遲能被調整藉由將該時間常數控制電路 51 或該斜波產生電路 53 與該定電壓電路 52 設置於該前置驅動電路 32-2 的輸入側，於是使該等輸出元件之操作穩定。此外，該時間常數電路 51 與該斜波產生電路 53 的



## 玖、發明說明

電路不限於上述結構，並且具有完全相同功效之其它電路可被使用。

另外，如同第 9 圖所示之第一實施例的 AC-PDP 的驅動系統之另一結構範例可被用於此實施例。

### 5 -第四實施例-

接著，一作為一第四實施例其包含第 1 圖所示之該前置驅動電路 32-1 與該前置驅動電路 32-2 的結合功效的一前置驅動電路 32a 之一概要結構參考該等圖式將被說明。此前置驅動電路 32a 亦包含一同時打開制止功能其防止該  
10 開關 SW4 及 SW5 同時被打開。

第 18 圖是一顯示作為包含該前置驅動電路 32-1 與該前置驅動電路 32-2 之結合功效的一第四實施例的前置驅動電路 32a 之概要結構圖。

首先，被包含在該前置驅動電路 32a 中之端將被說明  
15 。在第 18 圖中，該前置驅動電路 32a 包含輸入端 "VIN1+"，"VIN1-"，"VIN2+" 及 "VIN1-"、輸出端 "Vo1" 及 "Vo2"、電源供應端 "Vd"，"Vc1" 及 "Vs2"、參考電位端 "Vsub"，"Vs1" 及 "Vs2"、以及一控制信號端 "CONT"。該輸入端 "VIN1+" 輸入自該驅動控制電路 31 的一控制信號 CTL1，  
20 該輸入端 "VIN2+" 輸入自該驅動控制電路 31 的控制信號 CTL2，該等輸入端 "VIN1-" 及 "VIN2-" 輸入將是與該 CTL1 及 CTL2 比較之參考的參考電壓。此外，該等控制信號 CTL1 及 CTL2 的大小是 GND(0(零) V) 至 5 V。

視該等控制信號 CTL1 及 CTL2 的大小而定之電源供

## 玖、發明說明

應電壓  $V_{dd}$ (例如，5 V)將被提供至該電源供應端" $V_d$ "，自第 1 圖所示之第一信號線 OUTA 用於該開關 SW4 的一參考電位  $V_{ss1}$  將被提供至該參考電位端" $V_{s1}$ "，自第 1 圖所示之第二信號線 OUTB 用於該開關 SW5 的一參考電位  $V_{ss2}$  將被提供至該參考電位端" $V_{s2}$ "，被整流至該等參考電位  $V_{ss1}$  及  $V_{ss2}$  的最小電位之基材電位  $V_{sub}$  將被提供至該參考電位端" $V_{sub}$ "。

該輸出端" $V_{o1}$ "輸出一驅動信號  $V_{g1}$  其驅動該開關 SW4，該輸出端" $V_{o2}$ "輸出一驅動信號  $V_{g2}$  其驅動該開關 SW5。電源供應電壓  $V_{cc1}$ ，其係根據用於+15 V 至+20 V 的電源供應電壓  $V_{cc}$  被加至其的開關 SW4 之參考電位  $V_{cc1}$ ，將被提供至該電源供應端" $V_{c1}$ "。一控制信號(H (高)：啟動一同時打開制止電路 64，L (低)：不啟動一同時打開制止電路 64)將被輸入至該控制信號端" $CONT$ "。

此處，一同時打開制止電路 64 將被說明。如第 18 圖所示，該同時打開制止電路 64 包含兩個輸入端 I1 及 I2、以及兩個輸出端 O1 及 O2。當被輸入至該等輸入端 I1 及 I2 的兩個輸入信號不是同時 on(H 準位)時，該同時打開制止電路 64 從該等輸出端 O1 及 O2 輸出該等輸入信號無任何改變。當被輸入至該等輸入端 I1 及 I2 的兩個輸入信號是同時 on 時，該同時打開制止電路 64 從該等輸出端 O1 及 O2 輸出 L 準位信號。

第 19 圖是一顯示一顯示一同時打開制止電路 64 操作的輸入/輸出信號的範例圖。如第 19 圖所示，當輸入至該

## 玖、發明說明

輸入端 I1 的信號是在 H 準位期間時，輸入至該輸入端 I2 的信號應該是在 L 準位期間。然而，如果一雜訊脈衝 A 發生在此期間時，該同時打開制止電路 64 輸出 L 準位信號至兩個輸出端 O1 及 O2。如以上所述，當至該等輸入端 I1 及 I2 之該等輸入信號二者呈 H 準位時，該自該等輸出端 O1 及 O2 的兩個 H 準位信號的同時輸出能被制止。設至此同時打開制止電路的目的是防止該等開關 SW4 及 SW5 被同時打開。

接著，該前置驅動電路 32a 的一內部結構將被說明。如第 18 圖所示，該前置驅動電路 32a 係建構有一比較電路(第一比較電路)61a1、一比較電路(第二比較電路)61a2、一第一輸入準位轉移電路 61b1、一第二輸入準位轉移電路 61b2、一第一輸出準位轉移電路 61c1、一第二輸出準位轉移電路 61c2、一信號放大電路(信號放大電路)62a、一信號放大電路(第二信號放大電路)62b、及該同時打開制止電路(同時啟動制止電路)64。此外，該比較電路 61a1、該比較電路 61a2、該第一輸入準位轉移電路 61b1 及該第二輸入準位轉移電路 61b2 的電源供應端被連接至該前置驅動電路 32a 的電源供應端 "Vd"，其提供該電源供應電壓 Vdd。

該比較電路 61a1 的一輸入端 "+" 被連接至該前置驅動電路 32a 的輸入端 "VIN1+"，其輸入該控制信號 CTL1。該比較電路 61a1 的一輸入端 "-" 被連接至該前置驅動電路 32a 的輸入端 "VIN1-"，其輸入該參考電壓 Vcnt1。該比較電路 61a2 的一輸入端 "+" 被連接至該前置驅動電路 32a 的輸入

## 玖、發明說明

端"VIN2+"，其輸入該控制信號 CTL2。該比較電路 61a2 的一輸入端 "-" 被連接至該前置驅動電路 32a 的輸入端 "VIN2-"，其輸入該參考電壓 Vcnt2。

該比較電路 61a1 的一輸出端被連接至顯示比較結果之  
5 信號將被輸出至其的第一輸入準位轉移電路 61b1，該第一輸入準位轉移電路 61b1 的一輸出端被連接至該同時打開制止電路 64 的輸入端 I1，一流動信號 VLS1a 將被輸出至其。該同時打開制止電路 64 的輸出端 O1 被連接至該第一輸出準位轉移電路 61c1 的一輸入端，該流動信號 VLS1a 無  
10 任何改變將被輸出至其當它不是同時 on 時。該第一輸出準位轉移電路 61c1 的一電源供應端被連接至該前置驅動電路 32a 的電源供應端 "Vc1"，其提供該電源供應電壓 Vcc1。該第一輸出準位轉移電路 61c1 的一輸出端被連接至該信號放大電路 62a 的一輸入端，該流動信號 VLS2a 將被提供至  
15 其。

該比較電路 61a2 的一輸出端被連接至顯示比較結果之  
信號將被輸出至其的第二輸入準位轉移電路 61b2，該第二輸入準位轉移電路 61b2 的一輸出端被連接至該同時打開制止電路 64 的輸入端 I2，一流動信號 VLS1b 將被輸出至其  
20 。該同時打開制止電路 64 的輸出端 O2 被連接至該第二輸出準位轉移電路 61c2 的一輸入端，該流動信號 VLS1b 無任何改變將被輸出至其當它不是同時 on 時。該第二輸出準位轉移電路 61c2 的一電源供應端被連接至該前置驅動電路 32a 的電源供應端 "Vc2"，其提供該電源供應電壓 Vcc2。

## 玖、發明說明

該第二輸出準位轉移電路 61c2 的一輸出端被連接至該信號放大電路 62b 的一輸入端，該流動信號 VLS2b 將被提供至其。

該比較電路 61a1、該比較電路 61a2、該第一輸入準位轉移電路 61b1、該第二輸入準位轉移電路 61b2、該第一輸出準位轉移電路 61c1、及該第二輸出準位轉移電路 61c2 的參考電位端被連接至該前置驅動電路 32a 的參考電位端 "Vsub"，其提供該基材電位 Vsub。

該參考電位端 "Vsub" 與該參考電位端 "Vs1" 經由該前置驅動電路 32a 中的一二極體 Dsub1 被連接在一起，該二極體 Dsub1 的一陰極端被連接至該參考電位端 "Vs1"，並且該二極體 Dsub1 的一陽極端被連接至該參考電位端 "Vsub"。同樣地，該參考電位端 "Vsub" 與該參考電位端 "Vs2" 經由該前置驅動電路 32a 中的一二極體 Dsub2 被連接在一起，該二極體 Dsub2 的一陰極端被連接至該參考電位端 "Vs2"，並且該二極體 Dsub2 的一陽極端被連接至該參考電位端 "Vsub"。此外，該參考電位端 "Vsub" 的另一側被連接至一電容器 Csub 的一側，並且該電容器 Csub 的另一側被接地。

於是，該二極體 Dsub1 及該二極體 Dsub2 之陽極側的一參考電位將為 Vsub，並且該二極體 Dsub1 陰極側的參考電位將為 Vss1，而該二極體 Dsub2 陰極側的參考電位將為 Vss2。即，該比較電路 61a1、該比較電路 61a2、該第一輸入準位轉移電路 61b1、該第二輸入準位轉移電路 61b2、該

## 玖、發明說明

第一輸出準位轉移電路 61c1、及該第二輸出準位轉移電路 61c2 的參考電位端，其被該參考電位  $V_{sub}$  所操作，被連接至在該二極體  $D_{sub1}$  及  $D_{sub2}$  之該等陽極端與該參考電位端  $V_{sub}$  之間的一接合點。該信號放大電路 62a 的一參考電位端被連接至該二極體  $D_{sub1}$  的陰極端與提供該參考電位  $V_{ss1}$  之參考電位端 " $V_{s1}$ " 之間的接合點，該信號放大電路 62b 的一參考電位端被連接至該二極體  $D_{sub2}$  的陰極端與提供該參考電位  $V_{ss2}$  之參考電位端 " $V_{s2}$ " 之間的接合點。

該信號放大電路 62a 的一電源供應端被連接至提供該電源供應電壓  $V_{cc1}$  的電源供應端 " $V_{c1}$ "，該信號放大電路 62b 的一電源供應端被連接至提供該電源供應電壓  $V_{cc2}$  的電源供應端 " $V_{c2}$ "。該信號放大電路 62a 的一輸出端被連接至該輸出端 " $V_{o1}$ "，一自該流動信號  $V_{LS2a}$  被放大之驅動信號  $V_{g1}$  將被輸出至其。該信號放大電路 62b 的一輸出端被連接至該輸出端 " $V_{o2}$ "，一自該流動信號  $V_{LS2b}$  被放大之驅動信號  $V_{g2}$  將被輸出至其。

經由該上述結構，該比較電路 61a1 比較被輸入至該輸入端 " $V_{IN1+}$ " 的  $CTL1$  與被輸入至該輸入端 " $V_{IN1-}$ " 的參考電壓  $V_{cnt1}$ 。在該  $CTL1$  大於該參考電壓  $V_{cnt1}$  的情況下，一 H 準位信號將被輸出。在該  $CTL1$  不大於該參考電壓  $V_{cnt1}$  的情況下，一 L 準位信號將被輸出。根據來自該比較電路 61a1 的輸出信號，該第一輸入準位轉移電路 61b1 產生一流動信號  $V_{LS1a}$ ，其根據被輸入至該參考電位端

## 玖、發明說明

”Vsub”而被準位轉移、並輸出此流動信號 VLS1a。然後，該第一輸出準位轉移電路 61c1 根據該電源供應電壓 Vcc1 與該基材電位 Vsub 將自該第一輸入準位轉移電路 61b1 輸出且經過該同時打開制止電路 64 的 VLS1a 準位轉移、並  
 5 輸出該流動信號 VLS2a。隨後，該信號放大 62a 將該流動信號 VLS2a，其自該第一輸出準位轉移電路 61c1 被輸出，放大、並將該驅動信號 Vg1，其係根據該電源供應電壓 Vcc1 與該參考電位 Vss1，輸出至該輸出端”Vo1”。此驅動信號 Vg1 將被輸入至該開關 SW4 的一開極端。

10 同樣地，從該輸入端”VIN2+”被輸入之該控制信號 CTL2 將經由該前置驅動電路 32a 的該比較電路 61a2、該第二輸入準位轉移電路 61b2、該同時打開制止電路 64、該第二輸出準位轉移電路 61c2 及該信號放大電路 62b 被處理，並且其係根據該電源供應電壓 Vcc2 與該參考電位 Vss2  
 15 的驅動信號 Vg2 將被輸出。

如以上所提，在有第 1 圖或第 9 圖所示其不應同時被打開之開關 SW1 至 SW5 及/或電晶體 Tr1 至 Tr7 的結合之情況下，藉由利用該上述前置驅動電路 32a 同時打開能被制止。

20 接著，該前置驅動電路 32a 係建構如第 18 圖所示之第四實施例的 IC(積體電路)之情況，並且此 IC 結構的前置驅動電路 32a 被用以建構對第 9 圖所示之顯示器裝置的一部份(X 側驅動系統)的一電路等效，以下將被說明。此外，用於此實施例之積體電路是一 p-型雜質被加至其的半導體

## 玖、發明說明

基材(p-型基材)。

第 20 圖是一顯示一建構有 IC 結構的前置驅動電路 32a 的驅動系統之概要結構圖。第 20 圖所示之驅動系統係等效於該 X 側驅動系統其是第 9 圖所示之顯示器裝置的一部份。在第 20 圖中，前置驅動電路 32a-1 至 32a-4 是第 18 圖所示前置驅動電路 32a 的 IC 結構電路。在第 20 圖中，如第 9 及 18 圖所示之相同信號被指定相同的參考數字，以至於重複說明將被省略。第 20 圖所示之驅動系統具有一些異於第 9 圖所示之驅動系統的結構，但它的功能是等效的。

首先，第 20 圖所示之輸入信號與它們的輸入終點將被說明。Vdc 是一 DC 電源供應電壓其是接近 10 V 至 12 V，它的信號線被連接至該前置驅動電路 32a-1 與 32a-4 的該等電源供應端"Vc2"。該 Vdc 之信號線經由一二極體 Da 被連接至該前置驅動電路 32a-1 的電源供應端"Vc1"，其中該二極體 Da 的一陽極端是在該電源供應側上。HVIN 是一控制信號為了控制該開關 SW1，它的信號線被連接至該前置驅動電路 32a-1 的輸入端"VIN1+"。FVIN 是一信號為了驅動該開關 SW2，它的信號線被連接至該前置驅動電路 32a-1 的輸入端"VIN2+"。CONT1 至 CONT4 是控制是否啟動該同時打開制止電路的控制信號，它們的信號線被連接至該等前置驅動電路 32a-1 至 32a-4 每一個的控制信號端"CONT"。

Vfe 是一以該電源供應電壓 Vcc 高於該信號線 OUTB



## 玖、發明說明

之電位的信號，它的信號線被連接至該前置驅動電路 32a-2 的電源供應端 "Vc2"。另外，Vfe 的信號線經由一二極體 Dc 被連接至該前置驅動電路 32a-2 的一電源供應端 "Vc1"、經由一二極體 Df 被連接至該前置驅動電路 32a-3 的電源供應端 "Vc1" 及 "Vc2"、以及經由一二極體 Dg 被連接至該前置驅動電路 32a-2 的一電源供應端 "Vc1"。此處，該二極體 Dc，Df 及 Dg 的陽極端是在該電源供應側。

CTL1 是如上述驅動該開關 SW4 的控制信號，它的信號線被連接至該前置驅動電路 32a-2 的輸入端 "VIN1+"。

CTL2 是如上述驅動該開關 SW5 的控制信號，它的信號線被連接至該前置驅動電路 32a-2 的輸入端 "VIN2+"。LUIN 是一控制該 Tr1 的控制信號，它的信號線被連接至該前置驅動電路 32a-3 的輸入端 "VIN1+"。LDIN 是一控制該 Tr2 的控制信號，它的信號線被連接至該前置驅動電路 32a-3 的輸入端 "VIN2+"。BDPIN 是一控制一開關 SW3p 的控制信號，它的信號線被連接至該前置驅動電路 32a-4 的輸入端 "VIN1+"。BDNIN 是一控制一開關 SW3n 的控制信號，它的信號線被連接至該前置驅動電路 32a-4 的輸入端 "VIN2+"。

該等控制信號 HVIN，FVIN，LUNI，LDIN，BDPIN，BDNIN，CONT1 至 CONT4，以及 CTL2 是自第 9 圖所示之驅動控制電路 31' 被輸出的信號。該維持源極電壓 Vsus 是一連接至該開關 SW1 的一汲極端之 DC 電壓。在該前置驅動電路 32a-1 至 32a-4 的每個中，該電源供應端 "Vc1" 與

## 玖、發明說明

該參考電位端"Vs1"經由一電容器 Co 被連接，並且該電源供應端"Vc2"與該參考電位端"Vs2"經由另一電容器 Co 被連接。該電源供應端 Vdd 被分別連接至每個前置驅動電路 32a-1 至 32a-4 的電源供應端"Vd"。

5            接著，該等元件的每一個與其建構該驅動系統的連接點將被說明。電阻器 R11 及 R12 被串聯連接在該電源供應電壓 Vdd 與 GND 之間。於是，該 Vdd 的一分壓被產生在該等電阻器 R11 及 R12 之間的一接合點，其將是用於該等比較電路 61a1 與 61a2 的比較(參考電壓信號)之參考。在  
10 該等電阻器 R11 及 R12 之間的接合點被連接至於該前置驅動電路 32a-1 至 32a-4 每一個中的該等輸入端"VIN1-"及"VIN2-"。

該開關 SW1 的一閘極端被連接至該前置驅動電路 32a-1 的一輸出端"Vo1"，並且此信號線被指定為 HVG。該開關  
15 SW1 的一源極端被連接至該前置驅動電路 32a-1 的參考電位端"Vs1"，該開關 SW1 的源極端亦經由一二極體 D1 被連接至該開關 SW2 的一汲極端，該二極體 D1 的一陽極端是在該開關 SW1 側上。該開關 SW2 的一閘極端被連接至該前置驅動電路 32a-1 的輸出端"Vo2"，並且此信號線被指  
20 定為 FVG。該開關 SW2 的一源極端與該前置驅動電路 32a-1 的一參考電位端"Vs2"被連接至 GND。

在該開關 SW1 的源極端與該開關 SW2 的汲極端的一接合點被連接至一電解電容器 C1 的一正極端，並且此信號線被指定為 OUTA。該信號線 OUTA 被連接至該開關

## 玖、發明說明

SW4 的一汲極端。該開關 SW4 的一閘極端被連接至該前置驅動電路 32a-2 的一輸出端"Vo1"，並且此信號線被指定為 CUG。該開關 SW4 的一源極端被連接至該前置驅動電路 32a-2 的參考電位端"Vs1"，該開關 SW4 的源極端亦經由二極體 Dd 及 De 被連接至該開關 SW5 的一汲極端，該等二極體 Dd 及 De 的陽極端是在該開關 SW4 側上。在該二極體 Dd 的一陰極端與該二極體 De 的陽極端之間的一接合點被連接至該負載 20，並且此信號線被指定為 OUTC。

該開關 SW5 的一閘極端被連接至該前置驅動電路 32a-2 的輸出端"Vo2"，並且此信號線被指定為 CDG。該開關 SW5 的一源極端被連接至該前置驅動電路 32a-2 的參考電位端"Vs2"、該前置驅動電路 32a-4 的一參考電位端"Vs1"、及該電解質電容器 C1 的一負極端，並且此信號線被指定為 OUTB。該等信號線 OUTA 與 OUTB 經由電容器 C2 及 C3 被串聯連接，該等信號線 OUTA 與 OUTB 亦經由該電解質電容器 C1 被連接，以至於該電解質電容器 C1、串聯連接的該等電容器 C2 及 C3 是在一並聯的關係。

該信號線 OUTB 與該等前置驅動電路 32a-2 至 32a-4 的參考電位端"Vsub"經由一二極體 Dsub 被連接，該二極體 Dsub 的陰極端被連接至該信號線 OUTB，並且在該二極體 Dsub 的陰極端與該前置驅動電路 32a-2 至 32a-4 的參考電位端"Vsub"之間的一接合點經由一電容器 Csub 被連接至 GND，該基材電位 Vsub 係藉由該電容器 Csub 及該二極體 Dsub 而形成。

## 玖、發明說明

在該開關 SW4 的源極端與該二極體 Dd 的陽極端之間的一接合點經由一線圈 L1 與一二極體 D2 被連接至該 Tr1 的一源極端，在該 Tr1 的源極端與該二極體 D2 的一陽極端之間的一接合點被連接至該前置驅動電路 32a-3 的一參考電位端"Vs1"。該 Tr1 的一閘極端被連接至該前置驅動電路 32a-3 的一輸出端"Vo1"，並且此信號線被指定為 LUG。該 Tr1 的一汲極端被連接至該 Tr2 的一源極端與該前置驅動電路 32a-3 的參考電位端"Vs2"。

在該 Tr1 的汲極端與該 Tr2 的源極端之間的一接合點被連接至在該等串聯連接的電容器 C2 及 C3 之間的一接合點，在該開關 SW5 的一汲極端與該二極體 De 的一陰極端之間的一接合點經由一線圈 L2 與一二極體 D3 被連接至該 Tr2 的一汲極端。該 Tr2 的一閘極端被連接至該前置驅動電路 32a-3 的一輸出端"Vo2"，並且此信號線被指定為 LDG。

該開關 SW3p 的一閘極端被連接至該前置驅動電路 32a-4 的一輸出端"Vo1"，並且此信號線被指定為 BDPG。該開關 SW3p 的一源極端經由二極體 Dp 及 Dn 被連接至該開關 SW3n 的一汲極端。該開關 SW3n 的一閘極端被連接至該前置驅動電路 32a-4 的一輸出端"Vo2"，並且此信號線被指定為 BDNG。該開關 SW3p 的一汲極端、該開關 SW3n 的一源極端及該前置驅動電路 32a-4 的參考電位端"Vs2"被連接至 GND。在該二極體 Dp 的一陰極端與該二極體 Dn 的一陽極端之間的一接合點被連接至該信號線 OUTB。

## 玖、發明說明

上述開關 SW1，SW2，SW3p，SW3n，SW4，SW5，Tr1 及 Tr2 是 n-通道功率 MOSFET。然而，該等開關不限於此類型，像該 IGBT 等，能被利用。在第 9 圖中，該開關 SW3 係建構有一 n-通道功率 MOSFET 及一 p-通道功率 MOSFET，而該等開關 SW3p 及 SW3n 是第 20 圖中的兩個 n-通道功率 MOSFET。藉由利用該 n-通道功率 MOSFET 用於該開關 SW3p 其打開電阻(on-resistance)係低於該 p-通道功率 MOSFET，功率消耗能被降低。

接著，已參考第 20 圖被說明之驅動系統的操作將被說明。

第 21 圖是一顯示用以說明在一維持放電期間第 20 圖所示之該驅動系統操作的操作波形圖。在該維持放電期間，該第 20 圖所示之驅動系統重複地傳導維持電壓，將電壓 (+Vs/2 至 -Vs/2) 加至該共同電極 X，藉由第 21 圖所示 t1 到 t11 像一個週期的操作。第 21 圖係顯示該等信號線 OUTA，OUTB，OUTC，HVG，FVG，BDPG，BDNG，CUG，CDG，LUG 及 LDG 的信號波形。

首先，如同一控制信號 HVIN，一完全相同於第 21 圖所示之信號線 HVG 之信號波形的信號將被輸入至該前置驅動電路 32a-1 的輸入端“VIN1+”。然後，第 21 圖所示對應該電源供應電壓 Vdc 及該參考電位 Vss 的一信號將被輸出至該信號線 HVG，其被連接至該前置驅動電路 32a-1 的輸出端“Vo1”。結果，該開關 SW1 將在 t1 被打開並在 t6 被關閉。此外，如同一控制信號 FVIN，一完全相同於第 21 圖

## 玖、發明說明

所示之信號線 FVG 的信號波形之信號將被輸入至該前置驅動電路 32a-1 的輸入端 "VIN2+"。然後，第 21 圖所示對應該電源供應電壓  $V_{dc}$  及該參考電位 GND 的一信號將被輸出至該信號線 FVG 其被連接至該前置驅動電路 32a-1 的輸出端 "Vo2"。結果，該開關 SW2 將在  $t_1$  被關閉並在  $t_6$  被打開。藉由僅如所述打開/關閉該等開關 SW1 及 SW2，該信號線 OUTA 在  $t_1$  上升至  $V_s/2$  並在  $t_6$  從  $V_s/2$  下降到 GND。

如同一控制信號 CTL1，一完全相同於第 21 圖所示之信號線 CUG 之信號波形的信號將被輸入至該前置驅動電路 32a-2 的輸入端 "VIN1+"。然後，第 21 圖所示對應該電源供應電壓  $V_{fe}$  的一信號將被輸出至該信號線 CUG 其被連接至該前置驅動電路 32a-2 的輸出端 "Vo1"。結果，該開關 SW4 將在  $t_3$  被打開並正好在  $t_4$  前被關閉，而且然後它將在  $t_{10}$  被打開並正好在  $t_{11}$  前被關閉。此外，如同一控制信號 CTL2，一完全相同於第 21 圖所示之信號線 CDG 的信號波形之信號將被輸入至該前置驅動電路 32a-2 的輸入端 "VIN2+"。然後，第 21 圖所示對應該電源供應電壓  $V_{fe}$  的一信號將被輸出至該信號線 CDG 其被連接至該前置驅動電路 32a-2 的輸出端 "Vo2"。結果，該開關 SW5 將在  $t_3$  被打開並正好在  $t_4$  前被關閉，而且然後它將在  $t_{10}$  被打開並正好在  $t_{11}$  前被關閉。

如同一控制信號 LUIN，一完全相同於第 21 圖所示之信號線 LUG 之信號波形的信號將被輸入至該前置驅動電路

## 玖、發明說明

32a-3 的輸入端"VIN1+"。然後，第 21 圖所示對應該電源供應電壓 Vfe 的一信號將被輸出至該信號線 LUG 其被連接至該前置驅動電路 32a-3 的輸出端"Vo1"。結果，該 Tr1 將在 t2 被打開並正好在 t3 後被關閉，而且然後它將在 t9 被打開並正好在 t10 後被關閉。此外，如同一控制信號 LDIN，一完全相同於第 21 圖所示之信號線 LDG 的信號波形之信號將被輸入至該前置驅動電路 32a-3 的輸入端"VIN2+"。然後，第 21 圖所示對應該電源供應電壓 Vfe 的一信號將被輸出至該信號線 LDG 其被連接至該前置驅動電路 32a-3 的輸出端"Vo2"。結果，該 Tr2 將在 t4 被打開並正好在 t5 後被關閉，而且然後它將在 t7 被打開並正好在 t8 後被關閉。此外，上述"正好在前"與"正好在後"意指 0.1  $\mu$ s 至 1  $\mu$ s。

如同一控制信號 BDPIN，一完全相同於第 21 圖所示之信號線 BDPG 之信號波形的信號將被輸入至該前置驅動電路 32a-4 的輸入端"VIN1+"。然後，第 21 圖所示對應該電源供應電壓 Vfe 的一信號將被輸出至該信號線 BDPG 其被連接至該前置驅動電路 32a-4 的輸出端"Vo1"。結果，該開關 SW3p 將在 t1 被打開並在 t6 被關閉。此外，如同一控制信號 BDNIN，一完全相同於第 21 圖所示之信號線 BDNIN 的信號波形之信號將被輸入至該前置驅動電路 32a-4 的輸入端"VIN2+"。然後，第 21 圖所示對應該電源供應電壓 Vdc 及參考電位 GND 的信號將被輸出至該信號線 BDNIN 其被連接至該前置驅動電路 32a-4 的輸出端"Vo2"。

## 玖、發明說明

結果，該開關 SW3n 將一直被打開並正好在在 t4 前被關閉，而且然後它將在 t10 被打開並正好在 t11 前被關閉。

藉由僅打開/關閉該等開關 SW4，SW5，Tr1，Tr2，SW3p 及 SW3n，該信號線 OUTB 在 t1 從  $-V_s/2$  上升至 GND 並在 t6 從 GND 下降到  $-V_s/2$ 。該信號線 OUTC 在 t2 與 t3 間從 GND 上升至  $V_s/2$  並在 t4 與 t5 間從  $V_s/2$  下降到 GND，而且然後它在 t7 與 t8 間從 GND 下降到  $-V_s/2$  並在 t9 與 t10 間從  $-V_s/2$  上升至 GND。該維持放電係藉由將這些信號加至該共同電極 X 而傳導。

在上述實施例中，被提供至該等前置驅動電路 32a-1 至 32a-4 的每一個之參考電位端 "Vsub" 的電位 Vsub 是該電位 Vss(第二參考電位)的最小電位 ( $-V_s/2$ )，但該 Vsub 不限於此電位。換言之，從該整流電位 63 被提供至該等前置驅動電路 32a-1 至 32a-4 的每一個之參考電位端 "Vsub" 的電位 Vsub 被控制成低於被提供至該參考電位端 "Vs1" 及 "Vs2" 的一電位。於是，不正常電流流至存在在一 p-型基材與元件諸如開關 SW4，SW5 等之間的寄生二極體能被制止。此外，該時間常數電路 51 與該斜波產生電路 53 被建構在於該上述實施例之前置驅動電路 32a 的外部，但它們亦能被建構在該前置驅動電路的內部。

本實施例係被考慮所有方面如上述且無任何限制，並且在該等專利申請範圍之意義與等效範圍中發生的所有變化因此係預期被包含在其中。本發明可被實施於其他不脫離它的精神或必要特徵的特定形式。



## 玖、發明說明

如至此所述，根據本發明之前置驅動電路被描繪成為了驅動一具有一不同於一輸入信號之第一參考電位之第二參考電位的輸出元件。該前置驅動電路包含一信號傳送電路其將具有該第一參考電位之輸入信號轉換至對應該第二參考電位之信號並將該信號輸出至該輸出元件。結果，當該輸入信號的參考電位是不同於作為被驅動的物件之輸出元件的參考電位時，該前置驅動電路能夠輸出一具有對應該第二參考電位之參考電位，其是該輸出元件的參考電位，的信號，藉由經由該信號傳送電路處理。

因此，由於採取本發明的前置驅動電路，當該輸入信號的參考電位是不同於該輸出元件的參考電位時，該輸入信號能被穩定地傳送至該輸出元件。即，即使具有 0V 的參考電位以 3V 至 5V 大小的輸入信號轉變成高電壓，該前置驅動電路能穩定地傳送用以驅動該輸出信號的輸入信號。

此外，本發明的前置驅動電路包含具有不同於該輸入信號之第一參考電位的第二參考電位的輸出元件、及將具有該第一參考電位之輸入信號轉換至對應該第二參考電位的信號並將該信號傳送至該輸出元件的信號傳送電路。結果，當該輸入信號的參考電位是不同於作為被驅動的物件之輸出元件的參考電位時，該前置驅動電路能夠輸出具有對應該第二參考電位之參考電位，其是該輸出元件的參考電位，的信號，藉由經由該信號傳送電路處理。

另外，當包含該前置驅動電路之驅動電路的輸入信號

## 玖、發明說明

是不同於該輸出元件側的參考電位時，本發明的顯示器裝置能夠穩定地驅動開驅動電路。於是，該驅動電壓能被適當地建構，並且該影像品質將被增進。

此外，根據本發明之前置驅動電路被描繪成為了驅動具有不同於該輸入信號之第一參考電位之第二參考電位的輸出元件。該前置驅動電路包含一信號傳送電路其比較一該輸入信號與一參考電壓信號作為一比較參考、一輸入準位轉移電路其根據一比較結果將具有該第一參考電位之輸入信號轉換至一對應該基材電位之第二信號並將此第二信號輸出、一輸出準位轉移電路其將自該輸入準位轉移電路所輸出之該第二信號轉換成一對應該輸出電源供應電壓的第三信號並輸出該第三信號、及一信號放大電路其放大自該輸出準位轉移電路所輸出的第三信號到一用以驅動該輸出元件的驅動信號。結果，當該輸入信號的參考電位是不同於該輸出元件的參考電位，諸如一負電壓時，該輸入信號的第一參考電位不必要是該前置驅動電路上輸入側的基材電位因為該輸入信號將被該比較電路處理。

因此，該前置驅動電路上輸入側的基材電位能被轉換至對應該輸出側的第二參考電位之電位，以至於該順向(orthodromic)電位將不發生至該前置驅動電路的寄生二極體。換言之，至該寄生二極體之不正常電流能被制止，以至於該前置驅動電路故障的可能性能被降低。

### 【圖式簡單說明】

第 1 圖是一顯示根據一第一實施例的一 AC-PDP 之驅

## 玖、發明說明

動系統的結構範例圖；

第 2 圖是一概念圖用以說明第 1 圖所示之該 AC-PDP 之驅動系統的操作；

第 3A 圖是一顯示一前置驅動電路之概要結構的方塊圖並且第 3B 圖是一顯示本發明該第一實施例中一前置驅動電路之輸入信號的範例圖；

第 4 圖是一顯示第 3A 圖所示的一信號傳送電路 41 之概要結構的方塊圖；

第 5 圖是一顯示第 4 圖所示的該信號傳送電路 41 之電路的方塊圖；

第 6 圖是一顯示一前置驅動電路 32-2 的輸入信號與輸出信號之範例圖；

第 7 圖是一顯示該前置驅動電路 32-2 的另一結構範例的方塊圖；

第 8A 至 8C 圖是顯示一相位控制電路 49 的一結構範例圖；

第 9 圖是一顯示根據該第一實施例該 AC-PDP 之驅動系統的另一結構範例圖；

第 10 圖是一顯示根據一第二實施例的一 AC-PDP 之驅動系統的一結構範例圖；

第 11 圖是一顯示根據該第二實施例該 AC-PDP 之驅動系統的另一結構範例圖；

第 12 圖是一顯示第 1 圖所示之前置驅動電路 32-2 的一概要結構之方塊圖；

## 玖、發明說明

第 13 圖是一第 12 圖所示的一信號傳送電路 61 的一概要結構之方塊圖；

第 14 圖是一顯示第 13 圖所示之前置驅動電路 32-2 的一電路圖；

5 第 15 圖是一顯示第 14 圖所示之前置驅動電路 32-2 的輸入信號與輸出信號的一範例圖；

第 16 圖是一顯示該前置驅動電路 32-2 的另一結構範例之方塊圖；

10 第 17A 圖是一顯示一結構範例圖其中一斜波產生電路 53 被設置，代替第 16 圖所示的一時間常數電路 51、並且第 17B 圖是一顯示第 17A 圖所示之一斜波產生電路 53 的輸入/輸出信號的波形圖；

第 18 圖是一顯示作為一第四實施例的一前置驅動電路 32a 之概要結構圖；

15 第 19 圖是一顯示一顯示一同時打開制止電路 64 操作的輸入/輸出信號的範例圖；

第 20 圖是一顯示一建構有一 IC 結構的前置驅動電路 32a 的驅動系統之概要結構圖；

20 第 21 圖是一顯示用以說明在一維持放電期間第 20 圖所示之該驅動系統操作的操作波形圖；

第 22 圖是一顯示一傳統 AC-PDP 裝置的整個結構圖；

第 23A 圖是一顯示在第  $i$  行與第  $j$  列作為該傳統 AC-PDP 裝置中的一個像素之晶胞的橫截面結構圖、第 23B 圖是一用以說明該傳統 AC-PDP 裝置的一電容之圖、並且第

## 玖、發明說明

23C 圖是一用以說明該 AC-PDP 裝置之螢光放射圖；

第 24 圖是一顯示該傳統 AC-PDP 裝置的一驅動系統之電路範例圖；

第 25 圖是一顯示如同第 24 圖中所建構之該 AC-PDP 裝置的驅動系統之驅動波形的時間圖；及

第 26 圖是一顯示對應輸出元件側的一參考電位之變化的一前置驅動電路之範例圖。

## 【圖式之主要元件代表符號表】

1.....AC-PDP 裝置	14.....後玻璃基材
2.....X-側電路	15.....介電層
3.....Y-側電路	16.....肋
4.....位址-側電路	17.....放電空間
5.....驅動控制電路	18.....磷
C <sub>11</sub> -C <sub>mn</sub> .....晶胞	Ca,Cb,Cc.....電容性元件
Y <sub>1</sub> -Y <sub>n</sub> .....掃描電極	20.....(電容性)負載
X.....共同電極	SW1-SW6.....開關
A <sub>1</sub> -A <sub>m</sub> .....位址電極	C1-C4.....電容器
D.....顯示資料	R1-R6,R1'.....電阻器
CLK.....時脈	OUTA.....第一信號線
HS.....水平同步信號	OUTB.....第二信號線
VS.....垂直同步信號	OUTA'.....第三信號線
11.....前玻璃基材	OUTB'.....第四信號線
12.....介電層/寄生二極體	OUTC,OUTC'.....輸出線
13.....MgO 保護薄膜	21,21'.....電源恢復電路

## 玖、發明說明

22.....掃描驅動器	41b.....第一準位轉移電路
L1-L4.....線圈	41c.....第二準位轉移電路
D1-D7.....二極體	42.....信號放大電路
Tr1-Tr7.....電晶體	QA1.....npn 電晶體
SW1'-SW6'.....開關	QA2.....pnp 電晶體
P1.....前置驅動電路	RA1-RA5.....電阻器
PIN.....輸入端	DA.....二極體
P10.....放大/準位轉移電路	CA.....電容器
CTL1.....控制信號	A,B,D.....輸入端
P11.....輸出電路	C.....輸出端
P13.....p-型基材	49.....相位控制電路
K1.....參考電位端	Iin.....輸入端
Tr11,Tr12...n-通道 MOSFET	Iout.....輸出端
INV13.....反相器電路	R11.....可變電阻器
V1.....電源供應端	C11,C13.....電容器
Vo.....輸出端	R12.....電阻器
31,31'.....驅動控制電路	C12.....可變電容器
32-1~32-8.....前置驅動電路	R13.....電容積
D14.....二極體	51...時間常數電路/驅動控制電路
32a.....前置驅動電路	52...前置驅動電路/定電壓電路
40.....定電壓源	53...斜波產生電路/信號傳送電路
41.....信號傳送電路	INV5.....反相器
41a...準位轉移電源供應電路	Trd1.....pnp 電晶體

## 玖、發明說明

Trd2.....nnp 電晶體	61b1... 第一輸入準位轉移電路
Rd5~Rd7.....電阻器	61b2... 第二輸入準位轉移電路
Cd1.....電容器	61c1... 第一輸出準位轉移電路
54.....信號轉換電路	61c2... 第二輸出準位轉移電路
55-1,55-2.....信號放大電路	61c.....輸出準位轉移電路
52'.....前置驅動電路	62.....信號放大電路
53'.....信號傳送電路	62a.....(第一)信號放大電路
54'.....信號轉換電路	62b.....(第二)信號放大電路
55-1',55-2'...信號放大電路	64.....同時打開制止電路
D15.....二極體	INV.....反相器
56.....驅動控制電路	Q7,Q8.....n-通道 MOSFET
57,57'.....前置驅動電路	63.....整流電路
58.....信號傳送電路	Co.....電容器
59.....驅動控制電路	Csub.....電容器
60-1~60-4...信號放大電路	Dsub,Dsub1,Dsub2...二極體
61.....信號傳送電路	Cd.....電容器
Q1,Q2,Q5,Q6...pnp 電晶體	Rd.....電阻器
Q3,Q4.....nnp 電晶體	32a-1~32a-4...前置驅動電路
61a.....比較電路	Da~Dg.....二極體
61a1.....(第一)比較電路	SW3p,SW3n.....開關
61a2.....(第二)比較電路	C1.....電解電容器
61b.....輸入準位轉移電路	

## 肆、中文發明摘要

一種前置驅動電路、一種驅動電路及一種顯示器裝置其能夠驅動輸出元件以便甚至當在輸出元件側上所產生之參考電位轉變成高電壓時穩定地傳送控制信號。一第一準位轉移電路輸出一流動信號其是一根據一第一準位轉移電位之輸入信號，一第二準位轉移電路輸出一流動信號其是根據一第二參考電位從該第一準位轉移電路所輸出之該流動信號，一準位轉移電源供應電路將根據一規定電源供應電壓之準位轉移電位與該第二參考電位提供給該第一準位轉移電路與該第二準位轉移電路。

## 伍、英文發明摘要

A predrive circuit, a drive circuit and a display device which are capable of driving output elements so as to transmit control signals stably even when reference potentials generated on the output elements side turn to high voltage. A first level shift circuit output a flow signal which is an input signal according to a first level shift potential. A second level shift circuit output a flow signal which is the flow signal output from the first level shift circuit, according to a second reference potential. A level shift power supply circuit supplies the level shift potential based on a prescribed power supply voltage and the second reference potential to the first level shift circuit and the second level shift circuit.



## 拾、申請專利範圍

1.一種用以驅動一具有一不同於一輸入信號之第一參考電位的第二參考電位的輸出元件之前置驅動電路，包含有：

5 一信號傳送電路，用以將具有該第一參考電位之輸入信號轉換成一對應該第二參考電位的信號並將該信號傳送至該輸出元件。

2.如申請專利範圍第 1 項所述之前置驅動電路，其中該信號傳送電路包含有：

10 一準位轉移電源供應電路，用以提供一根據一規定電源供應電壓之準位轉移電位與該第二參考電位；

一第一準位轉移電路，用以輸出一根據該輸入信號之第一流動信號，該第一流動信號對應自該準位轉移電源供應電路輸出之該準位轉移電位；及

15 一第二準位轉移電路，用以輸出一根據自該第一準位轉移電路輸出之該第一流動信號的第二流動信號，該第二流動信號對應該第二參考電位。

3.如申請專利範圍第項所述之前置驅動電路，其中該準位轉移電源供應電路包含有：

20 一準位轉移開關，其包含一連接至一定電壓以便提供該規定電源供應電壓的第一端、及一連接至設於該第一準位轉移電路與該第二準位轉移電路之電位供應端的第二端；及

一準位轉移電容器，其一端被連接至在該準位轉移開關與設於該第一準位轉移電路與該第二準位轉移電路

## 拾、申請專利範圍

之該等電位供應端之間的一接合點、並且其另一端被連接至一參考電位線以便提供該第二參考電位。

- 4.如申請專利範圍第 3 項所述之前置驅動電路，其中該準位轉移開關是一二極體，其陽極端是該第一端，並且其陰極是該第二端。
- 5.如申請專利範圍第 1 項所述之前置驅動電路，其中該第一參考電位是 0(零) V，並且該第二參考電位是該輸出元件的一參考電位，其參考電位變化成超過兩個電壓值。
- 6.如申請專利範圍第 1 項所述之前置驅動電路，其中該第二參考電位是一具有兩個負與正電壓值之交流電壓。
- 7.如申請專利範圍第 3 項所述之前置驅動電路，其中當該準位轉移電位係低於該規定電源供應電壓時，該準位轉移開關被打開藉此充電該準位轉移電容器、並且該準位轉移電位係低於該規定電源供應電壓時，該準位轉移開關被關閉藉此維持該準位轉移電容器中的充電電壓。
- 8.一種驅動電路，包含有：
- 一輸出元件，具有一不同於一輸入信號之第一參考電位的第二參考電位；及
- 一信號傳送電路，用以將具有該第一參考電位之輸入信號轉換至一對應該第二參考電位的信號並將該信號傳送至該輸出元件。
- 9.如申請專利範圍第 8 項所述之驅動電路，其中該信號傳送電路包含有：
- 一準位轉移電源供應電路，用以提供一根據一規定

## 拾、申請專利範圍

電源供應電壓之準位轉移電位與該第二參考電位；

一第一準位轉移電路，用以輸出一根據該輸入信號之第一流動信號，該第一流動信號對應自該準位轉移電源供應電路輸出之該準位轉移電位；及

- 5 一第二準位轉移電路，用以輸出一根據自該第一準位轉移電路輸出之該第一流動信號的第二流動信號，該第二流動信號對應該第二參考電位。

10. 一種驅動電路，包含有：

一輸出元件，用以將一電壓提供至一電極；及

- 10 一前置驅動電路，用以輸出一根據一流動信號的信號，該信號對應該輸出元件的一參考電位，當該輸出元件的一參考電位是不同於被傳送至該輸出元件之該流動信號的一參考電位。

11. 一種顯示器裝置，包含有：

- 15 複數個電極，用以應用電壓以傳導該顯示器晶胞中的放電；

複數個輸出元件，用以提供對於每個電極而變化的電壓；

- 20 一驅動控制電路，用以輸出對於控制該等輸出元件的控制信號；及

複數個前置驅動電路，用以將流動信號輸出至該等輸出元件，當該等控制信號的第一參考電位是不同於該等輸出元件的第二參考電位，該等流動信號係根據自該驅動控制電路輸出之該等控制信號並且對應該等輸出

## 拾、申請專利範圍

元件的該等第二參考電位。

12.如申請專利範圍第 11 項所述之顯示器裝置，其中一顯示板係建構有該等顯示器晶胞在一狀態係大致平行安排的一第一電極與一第二電極相對一大致正交於該第一電極與該第二電極的位址電極以具有中間的一放電區域，並且該等輸出元件驅動該第一電極、該第二電極、及該位址電極。

13.一種用以驅動一具有一不同於一輸入信號的一第一參考電位的第二參考電位之輸出元件的前置驅動電路，包含有：

一比較電路，用以比較具有該第一參考電位之輸入信號與一具有一作為比較參考之電壓值的參考電壓信號；

一輸入準位轉移電路，用以根據來自該比較電路之比較結果將具有該第一參考電位之該輸入信號轉換成一對應自該第二參考電位所產生的一基材電位的第二信號，藉此輸出該第二信號；

一輸出準位轉移電路，用以將自該輸入準位轉移電路所輸出之該第二信號轉換成一對應一輸出電源供應電壓的第三信號，藉此輸出該第三信號；及

一信號放大電路，用以放大自該輸出準位轉移電路所輸出的第三信號，藉此輸出一驅動信號用以驅動該輸出元件。

14.如申請專利範圍第 13 項所述之前置驅動電路，其中該

## 拾、申請專利範圍

基材電位係低於該第二參考電位。

- 15.如申請專利範圍第 13 項所述之前置驅動電路，其中該輸出電源供應電壓是一具有與該第二參考電位的一定電位差的電壓值。
- 5 16.如申請專利範圍第 13 項所述之前置驅動電路，其中該信號放大電路根據該第二參考電位放大自該輸出準位轉移電路所輸出之第三信號。
- 17.如申請專利範圍第 13 項所述之前置驅動電路，更包含有一基材電位產生電路用以當該第二參考電位變化時，藉由將該第二參考電位整流至該第二參考電位變化的一最小電位，產生該基材電位。
- 10 18.如申請專利範圍第 13 項所述之前置驅動電路，其中該第一參考電位是 0(零) V，並且該參考電壓信號的電壓值是在該輸入信號的一最大值與 0(零) V 之間。
- 15 19.如申請專利範圍第 13 項所述之前置驅動電路，更包含在該比較電路的一輸入側上的一時間常數電路用以調整該輸入信號的傳播延遲時間，當該輸入信號係經由該時間常數電路所提供時，藉由調整該時間常數電路的一時間常數或該參考電壓信號之電壓值。
- 20 20.如申請專利範圍第 13 項所述之前置驅動電路，更包含有一斜波產生電路用以在該比較電路的輸入側上產生斜波，藉此調整該輸入信號的一傳播延遲時間，當該輸入信號係經由該斜波產生電路所提供時，藉由調整該斜波的斜率或該參考電壓信號之電壓值。

## 拾、申請專利範圍

21.如申請專利範圍第 13 項所述之前置驅動電路，其中該比較電路、該輸入準位轉移電路、該輸出準位轉移電路、及該信號放大電路係形成在一個積體電路上。

22.如申請專利範圍第 21 項所述之前置驅動電路，其中該積體電路係形成在一加入 p-型雜質的半導體基材上。

23.一種前置驅動電路，用以驅動一具有一對比於一第一輸入信號的第一參考電位之第二參考電位的第一輸出元件、及一具有一對比於一第二輸入信號的第三參考電位之第四參考電位的第二輸入元件，包含有：

10 一第一比較電路，用以比較具有該第一參考電位之第一輸入信號與一具有一作為比較參考之電壓值的第一參考電壓信號；

15 一第一輸入準位轉移電路，用以根據來自該第一比較電路之比較結果將具有該第一參考電位之第一輸入信號轉換成一對應自該第二參考電位與該第三參考電位所產生的一基材電位的第二信號，藉此輸出該第二信號；

20 一第一輸出準位轉移電路，用以將自該第一輸入準位轉移電路所輸出之該第二信號轉換成一對應一用於該第一輸出元件之第一輸出電源供應電壓的第三信號，藉此輸出該第三信號；

一第一信號放大電路，用以放大自該第一輸出準位轉移電路所輸出的第三信號，藉此輸出一驅動信號用以驅動該第一輸出元件；

## 拾、申請專利範圍

一 第二比較電路，用以比較具有該第一參考電位之第二輸入信號與一具有一作為比較參考之電壓值的第二參考電壓信號；

5 一 第二輸入準位轉移電路，用以根據來自該第二比較電路之比較結果將具有該第一參考電位之第二輸入信號轉換成一對應該基材電位的第四信號，藉此輸出該第四信號；

10 一 第二輸出準位轉移電路，用以將自該第二輸入準位轉移電路所輸出之該第四信號轉換成一對應一用於該第二輸出元件之第二輸出電源供應電壓的第五信號，藉此輸出該第五信號；及

一 第二信號放大電路，用以放大自該第二輸出準位轉移電路所輸出的第五信號，藉此輸出一驅動信號用以驅動該第二輸出元件。

15 24.如申請專利範圍第 23 項所述之前置驅動電路，其中該基材電位係低於該第二參考電位與該第三參考電位。

20 25.如申請專利範圍第 23 項所述之前置驅動電路，其中該第一輸出電源供應電壓是一固定自該第二參考電位的電壓值，並且該第二輸出電源供應電壓一固定自該第三參考電位的電壓值。

26.如申請專利範圍第 23 項所述之前置驅動電路，其中該第一信號放大電路根據該第二參考電位放大自該第一輸出準位轉移電路所輸出之第三信號，並且該第二信號放大電路根據該第三參考電位放大自該第二輸出準

## 拾、申請專利範圍

位轉移電路所輸出之第五信號。

- 27.如申請專利範圍第 23 項所述之前置驅動電路，更包含  
有一基材電位產生電路用以當該第二參考電位與該第三  
參考電位變化時，藉由將該第二參考電位與該第三  
5 參考電位整流至該第二參考電位與該第三參考電位變  
化的最小電位，產生該基材電位。
- 28.如申請專利範圍第 23 項所述之前置驅動電路，其中該  
第一參考電位是 0(零) V、該第一參考電壓信號的電壓  
值是在該第一輸入信號的一最大值與 0(零) V 之間、並  
10 且該第二參考電壓信號的電壓值是在該第二輸入信號  
的一最大值與 0(零) V 之間。
- 29.如申請專利範圍第 23 項所述之前置驅動電路，其中該  
第一輸入信號與該第二輸入信號的傳播延遲時間被調  
整，當該第一輸入信號與該第二輸入信號係經由一時  
15 間常數電路所提供時，藉由調整該時間常數電路的一  
時間常數或該第一參考電壓信號與該第二參考電壓信  
號之電壓值。
- 30.如申請專利範圍第 23 項所述之前置驅動電路，其中該  
第一輸入信號與該第二輸入信號的傳播延遲時間，當  
20 該第一輸入信號與該第二輸入信號係經由一斜波產生  
電路所提供時，藉由調整該斜波的斜率或該第一參考  
電壓信號與該第二參考電壓信號之電壓值。
- 31.如申請專利範圍第 23 項所述之前置驅動電路，更包含  
有一同時啟動防止電路用以防止在一輸出自該第一信



## 拾、申請專利範圍

號放大電路的一信號以便啟動該第一輸出元件的時序與一輸出自該第二信號放大電路的一信號以便啟動該第二輸出元件的時序之間的重疊。

5 32.如申請專利範圍第 31 項所述之前置驅動電路，其中該同時啟動防止電路具有兩個輸入端分別連接至該第一輸入準位轉移電路與該第二輸入準位轉移電路的輸出端、及兩個輸出端分別連接至該第一輸出準位轉移電路與該第二輸出準位轉移電路的輸入端。

10 33.如申請專利範圍第 23 項所述之前置驅動電路，其中該第一比較電路、該第二比較電路、該第一輸入準位轉移電路、該第二輸入準位轉移電路、該第一輸出準位轉移電路、該第二輸出準位轉移電路、該第一信號放大電路、及該第二信號放大電路係形成在一個積體電路上。

15 34.如申請專利範圍第 23 項所述之前置驅動電路，其中該積體電路係形成在一加入 p-型雜質的半導體基材上。

35.一種顯示器裝置，包含有：

複數個電極，用以應用顯示器晶胞中的電壓；

20 複數個輸出元件，用以提供對於每個電極而變化的電壓；

一驅動控制電路，用以輸出一控制信號其具有一第一參考電位；及

複數個前置驅動電路，包含一比較電路用以比較具有一第一參考電位之控制信號與具有一作為一比較參

## 拾、申請專利範圍

考之電壓值的參考電壓信號當該第一參考電位係不同於該等輸出元件之第二參考電位時、一輸入準位轉移電路用以根據自該比較電路的一比較結果將具有該第一參考電位之控制信號轉換成一對應自該第二參考電位產生的一基材電位的第二信號，藉此輸出該第二信號、一輸出準位轉移電路用以將自該輸入準位轉移電路所輸出之第二信號轉換成一對應一輸出電源供應電壓的第三信號，藉此輸出該第三信號、及一信號放大電路用以放大自該輸出準位轉移電路所輸出的第三信號，藉此輸出用以驅動該等輸出元件的信號。

36. 一種顯示器裝置，包含有：

一維持電路，包含一第一輸出元件用以輸出一正電壓的維持脈衝、及一第二輸出元件用以輸出一負電壓的維持脈衝；

一驅動控制電路，用以輸出一控制信號其具有一第一參考電位；及

複數個前置驅動電路，包含一比較電路用以比較具有該第一參考電位之控制信號與具有一作為一比較參考之電壓值的參考電壓信號當該第一參考電位係不同於該第一輸出元件與該第二輸出元件之第二參考電位時、一輸入準位轉移電路用以根據自該比較電路的一比較結果將具有該第一參考電位之控制信號轉換成一對應自該第二參考電位產生的一基材電位之第二信號，藉此輸出該第二信號、一輸出準位轉移電路用以將自該輸入準位

## 拾、申請專利範圍

轉移電路所輸出之第二信號轉換成一對應一輸出電源供應電壓的第三信號，藉此輸出該第三信號、及一信號放大電路用以放大自該輸出準位轉移電路所輸出的第三信號，藉此輸出用以驅動該第一輸出元件與該第二輸出元件的信號。

5

37. 一種顯示器裝置，用以驅動複數個作為電容性負載之電極以便應用顯示器晶胞中的電壓，包含有：

一第一開關，其一端被連接至一自正電壓變化成負電壓的電源供應電壓；

10

一第二開關，係將該第一開關連接至地；

一第三開關，係將在該第一開關與該第二開關之間的一接合點連接至該電容性負載；

一第四開關，其一端被連接至地；

15

一第五開關，係將該第四開關的另一端連接至該電容性負載；

一驅動控制電路，用以輸出一控制信號其具有一第一參考電位；及

20

複數個前置驅動電路，包含一比較電路用以比較具有該第一參考電位之控制信號與具有一作為一比較參考之電壓值的參考電壓信號，在該第三開關與該第四開關係建構以場效電晶體的一狀態下，當該第一參考電位係不同於該第三開關與該第四開關之第二參考電位時、一輸入準位轉移電路用以根據自該比較電路的一比較結果將具有該第一參考電位之控制信號轉換成一對應自該

## 拾、申請專利範圍

第二參考電位產生的一基材電位之第二信號，藉此輸出該第二信號、一輸出準位轉移電路用以將自該輸入準位轉移電路所輸出之第二信號轉換成一對應一輸出電源供應電壓的第三信號，藉此輸出該第三信號、及一信號放大電路用以放大自該輸出準位轉移電路所輸出的第三信號，藉此輸出用以驅動該第三開關與該第四開關的信號。

38. 如申請專利範圍第 37 項所述之顯示器裝置，更包含有：

10 一第六開關，係經由一第一線圈連接至在該電容性負載與該第三開關之間的一接合點；

一第七開關，係經由一第二線圈連接至在該電容性負載與該第五開關之間的一接合點；及

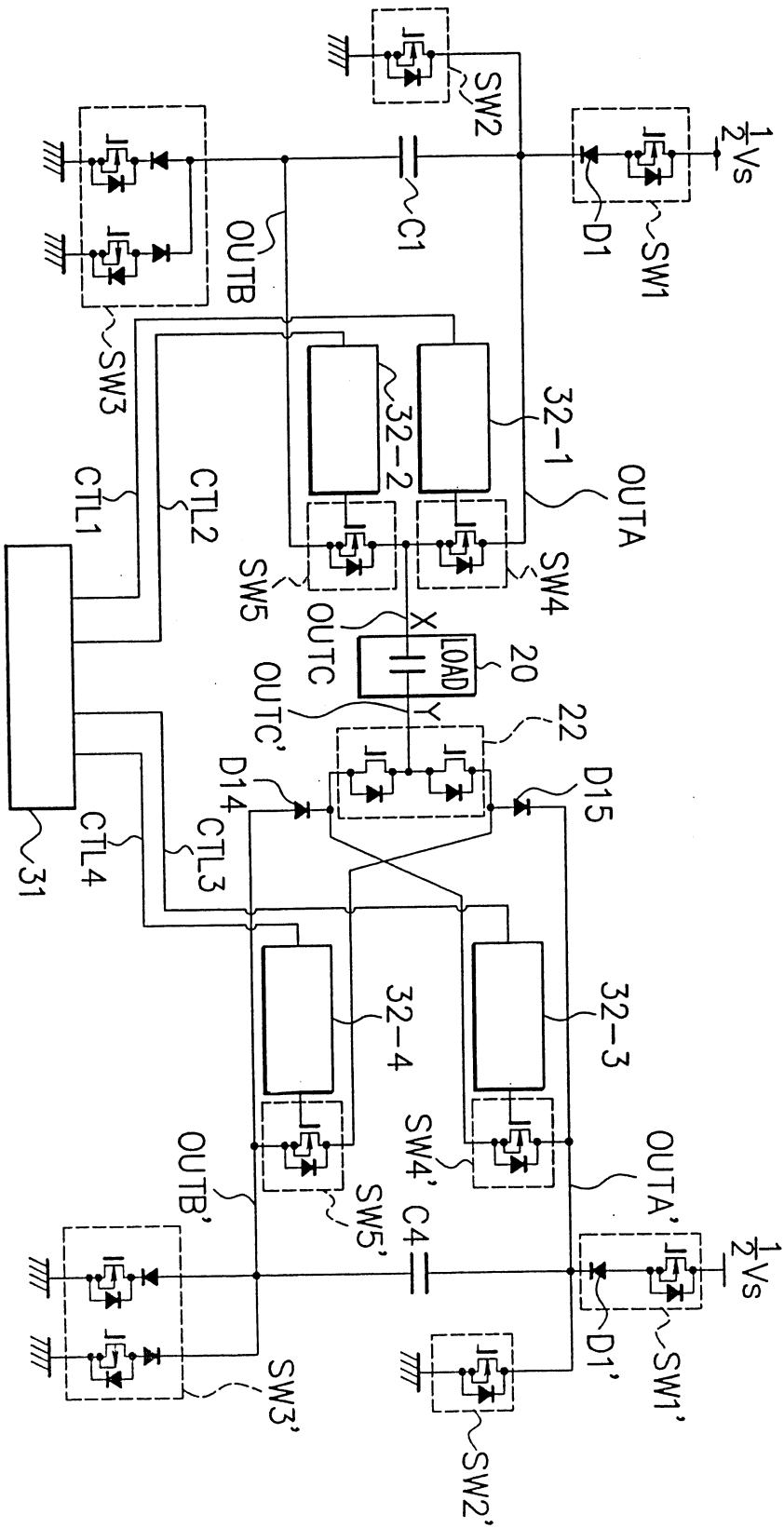
15 複數個前置驅動電路，包含一比較電路用以比較具有該第一參考電位之控制信號與具有一作為一比較參考之電壓值的參考電壓信號，在該第六開關與該第七開關係建構以場效電晶體的一狀態下，當該第一參考電位係不同於該第六開關與該第七開關之第二參考電位時、一輸入準位轉移電路用以根據自該比較電路的一比較結果將具有該第一參考電位之控制信號轉換成一對應自該  
20 第二參考電位產生的一基材電位之第二信號，藉此輸出該第二信號、一輸出準位轉移電路用以將自該輸入準位轉移電路所輸出之第二信號轉換成一對應一輸出電源供應電壓的第三信號，藉此輸出該第三信號、及一信號放

## 拾、申請專利範圍

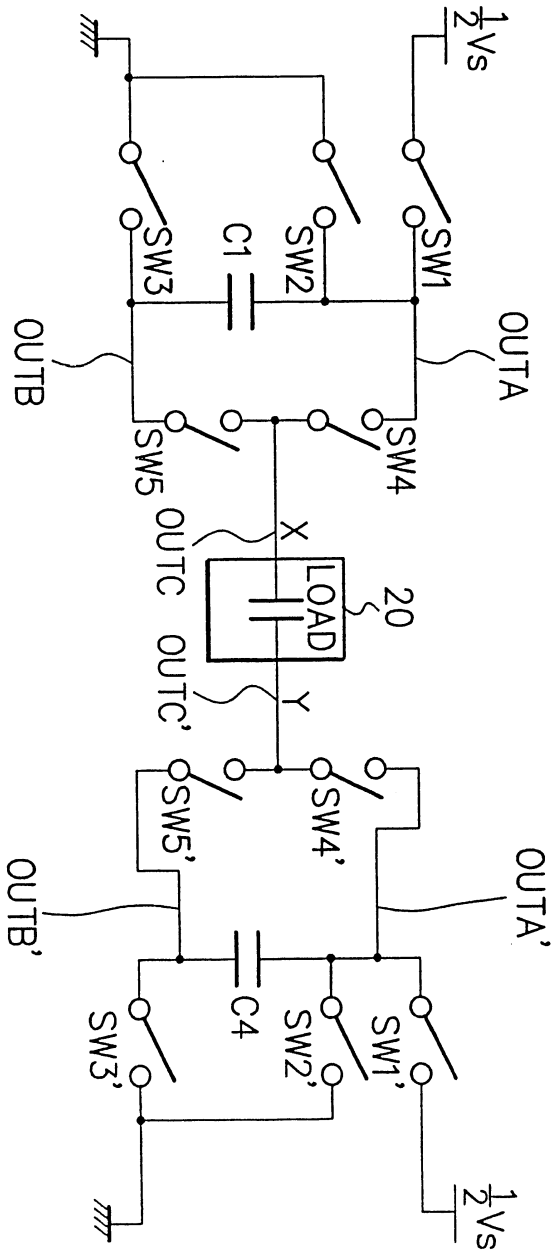
大電路用以放大自該輸出準位轉移電路所輸出的第三信號，藉此輸出用以驅動該第六開關與該第七開關的信號

。

92107637

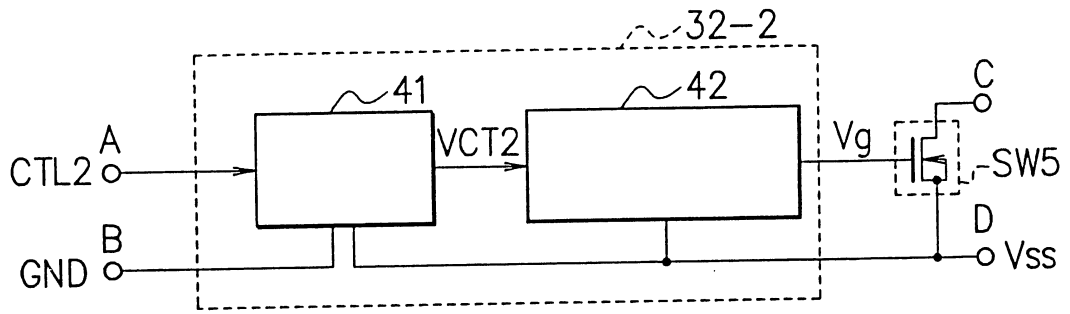


第 1 圖

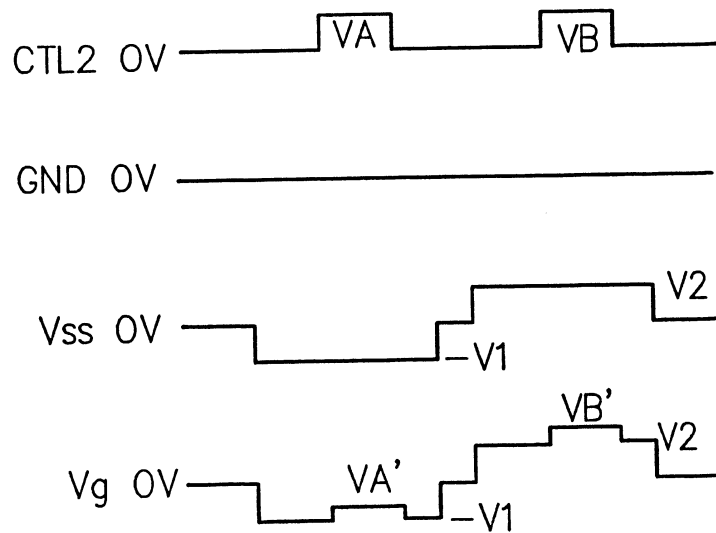


第 2 圖

第3A圖



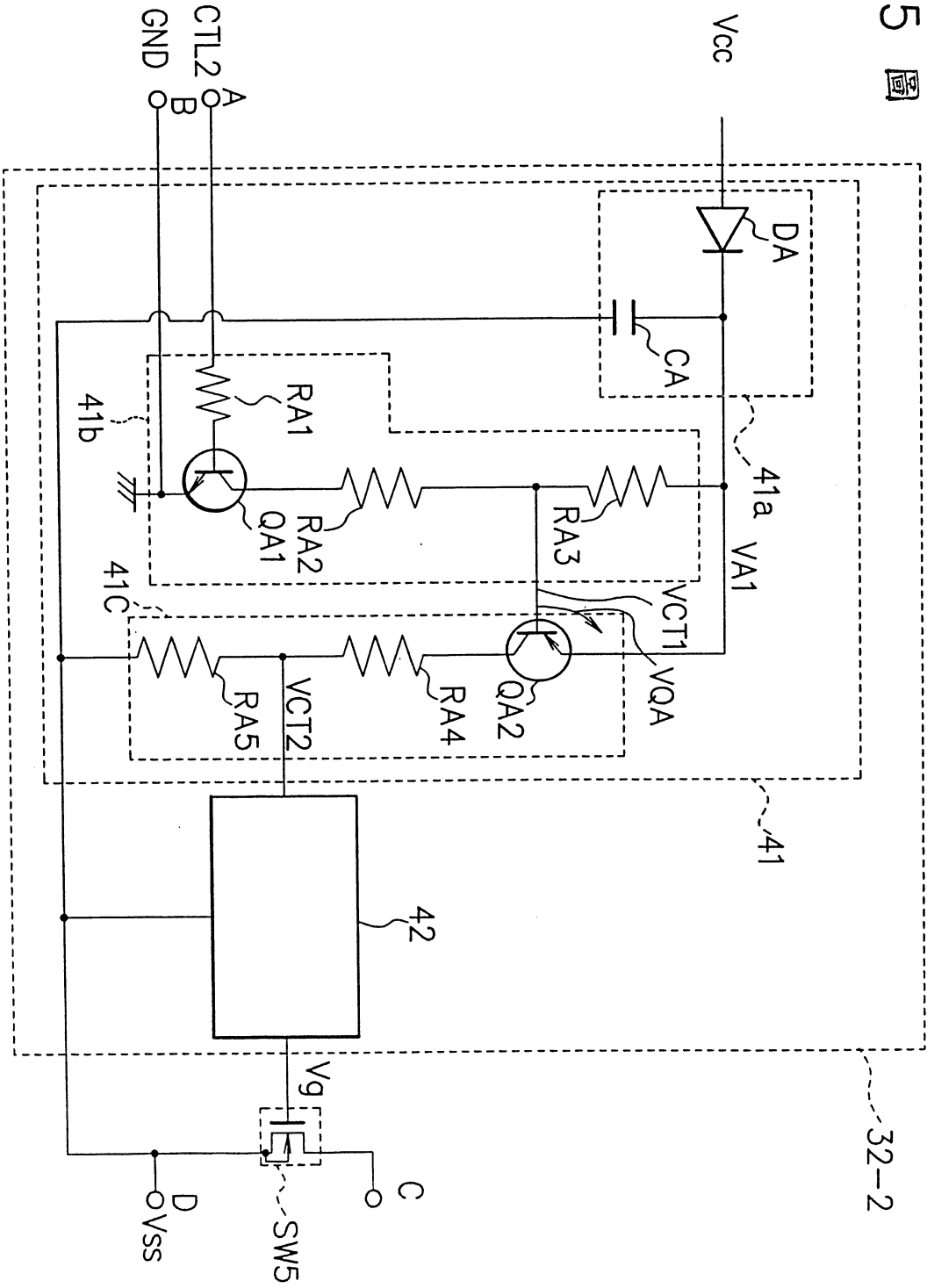
第3B圖



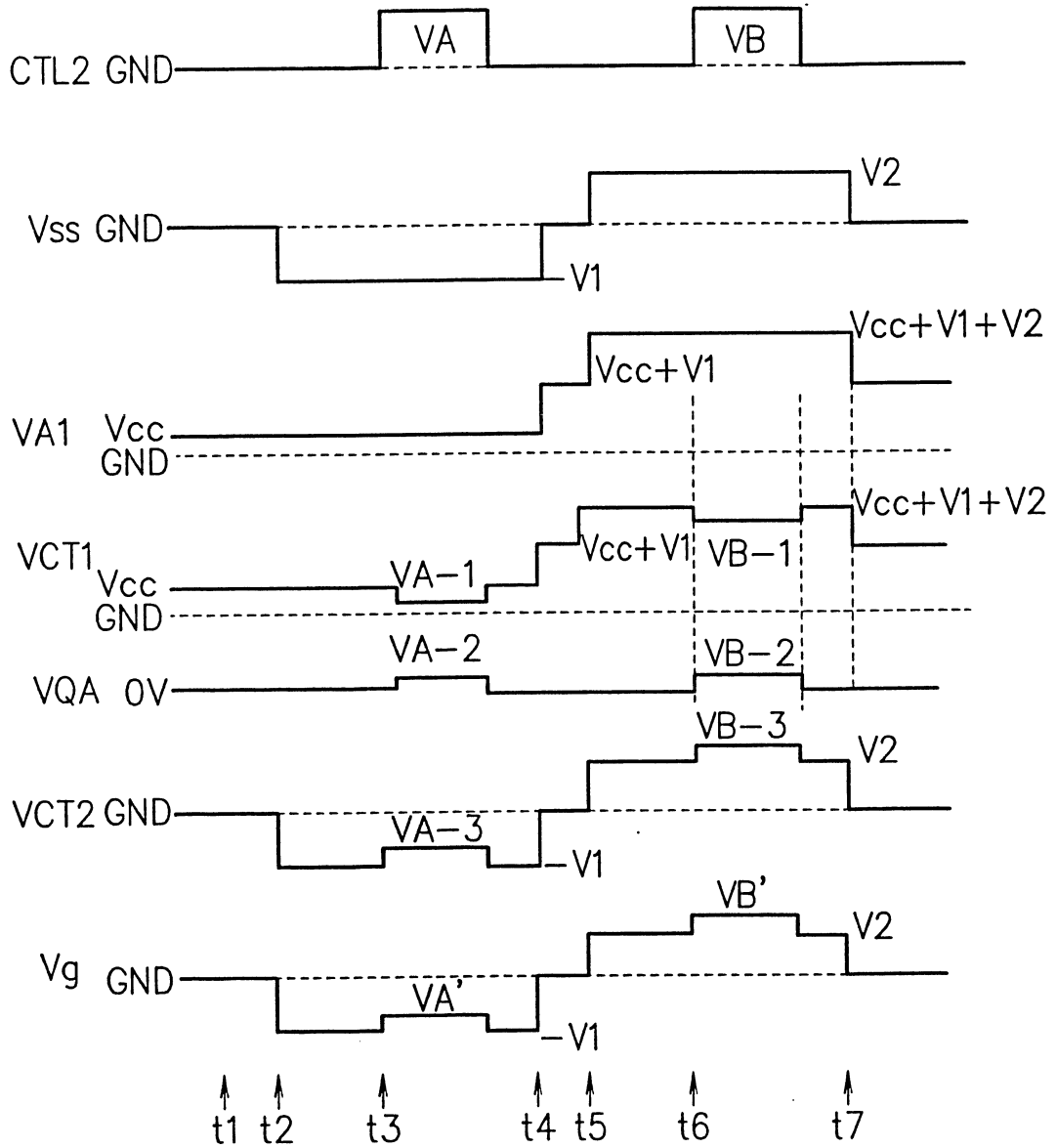


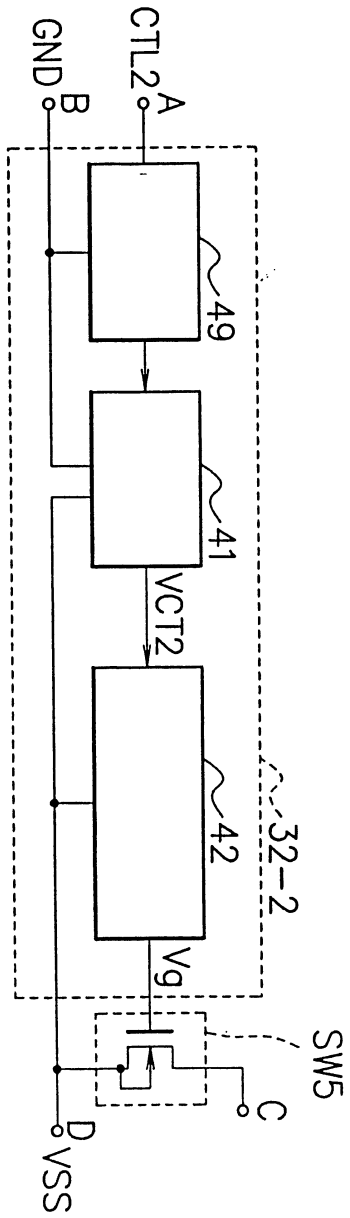


第 5 圖



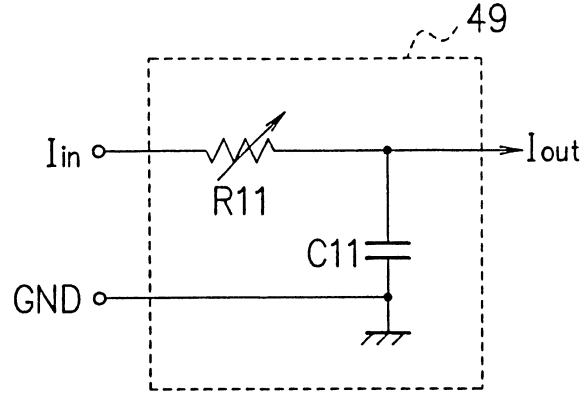
第 6 圖



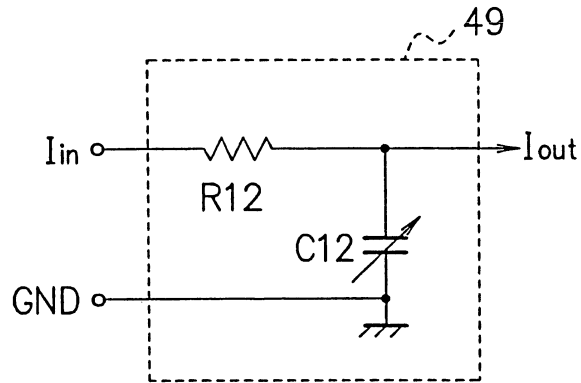


第 7 圖

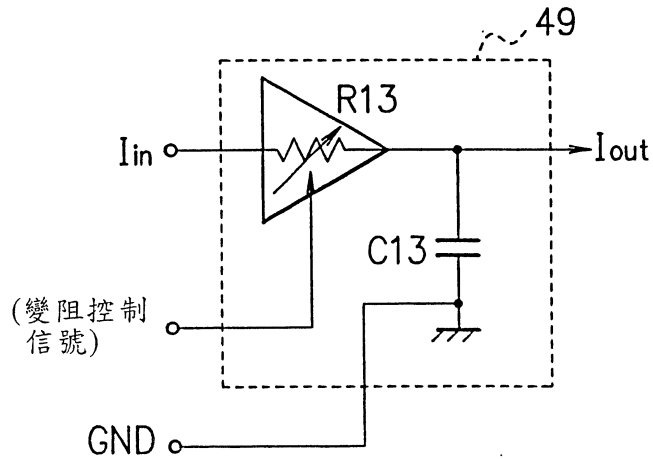
第 8A 圖

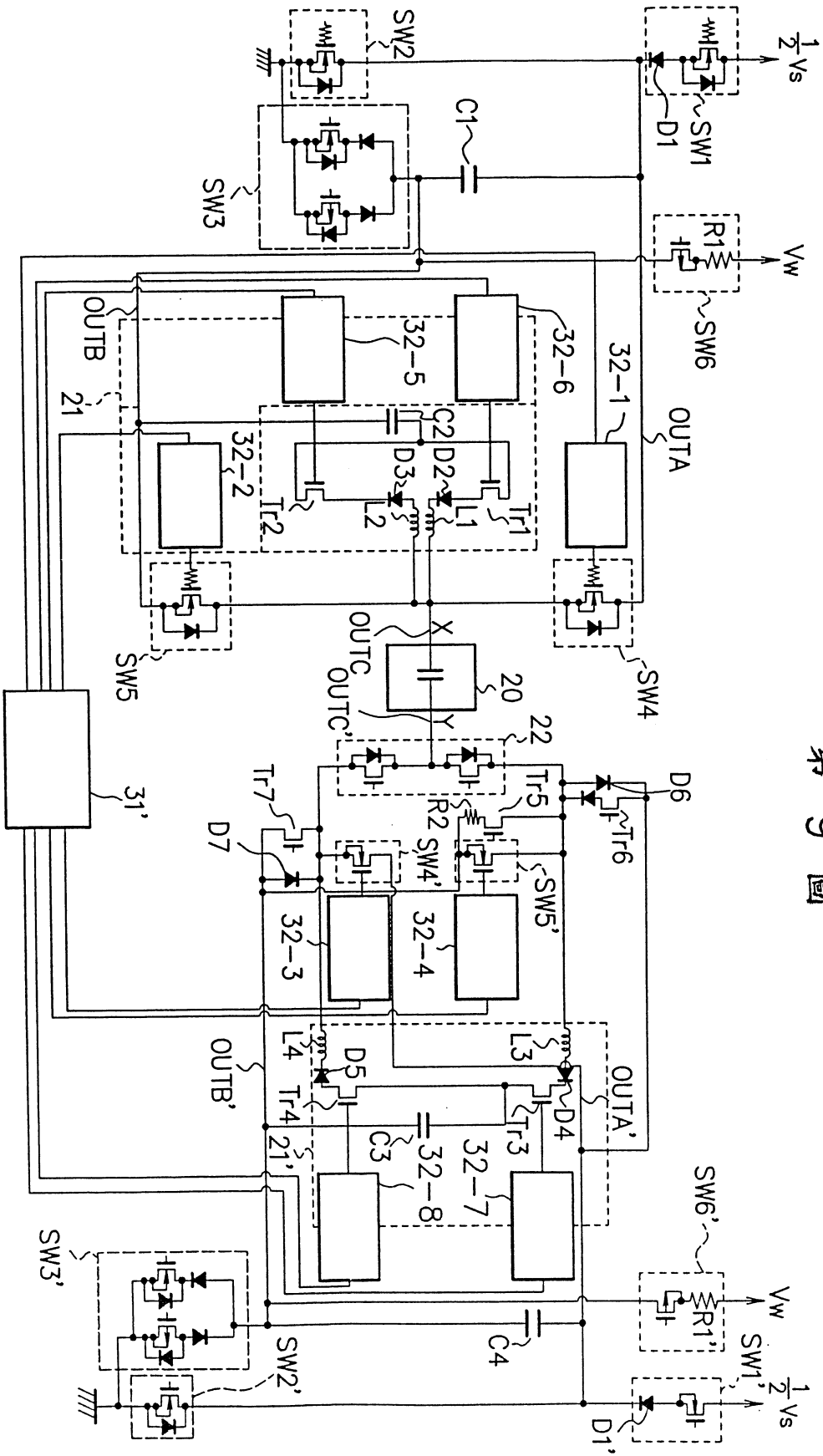


第 8B 圖



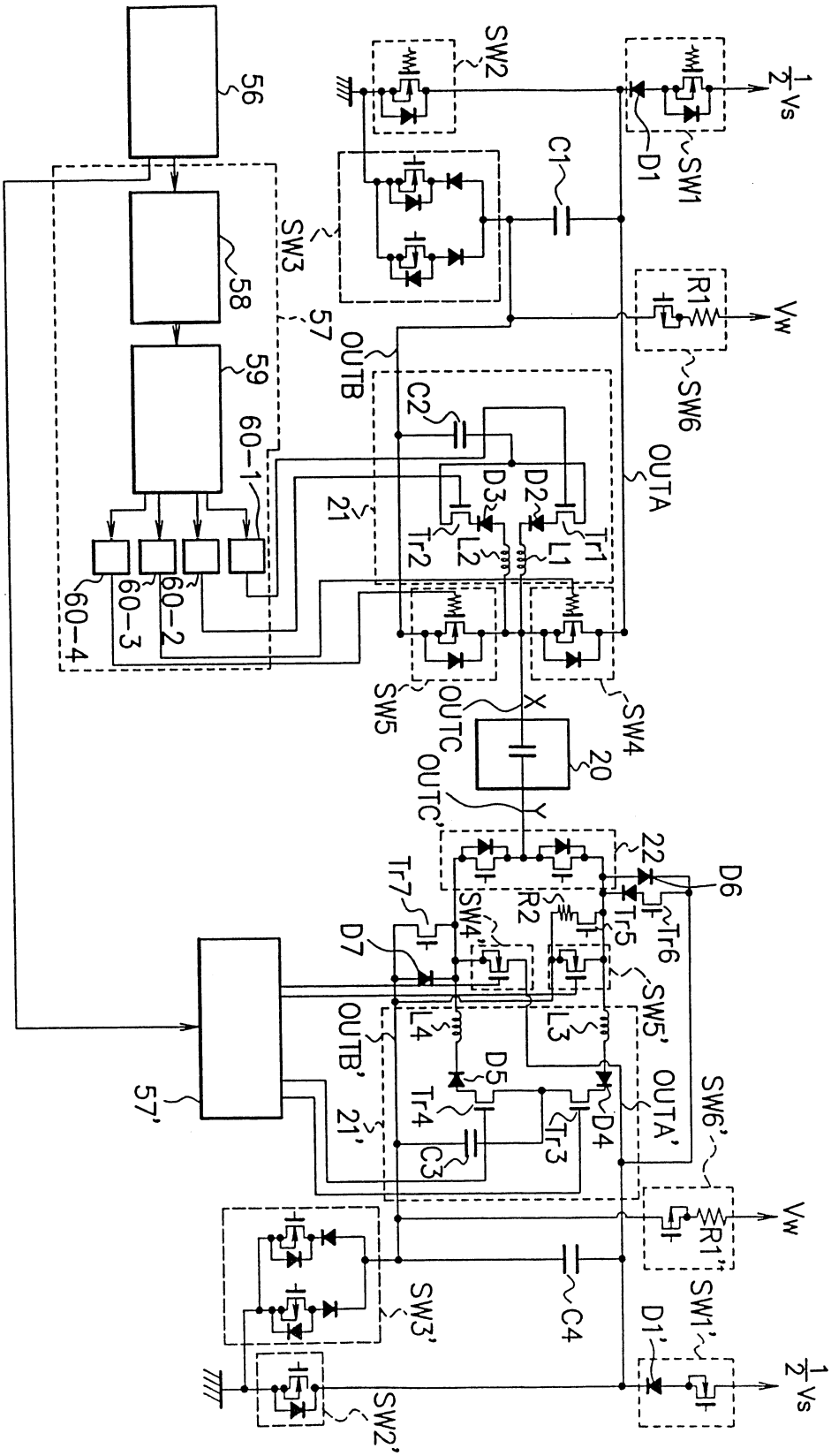
第 8C 圖





第 9 圖

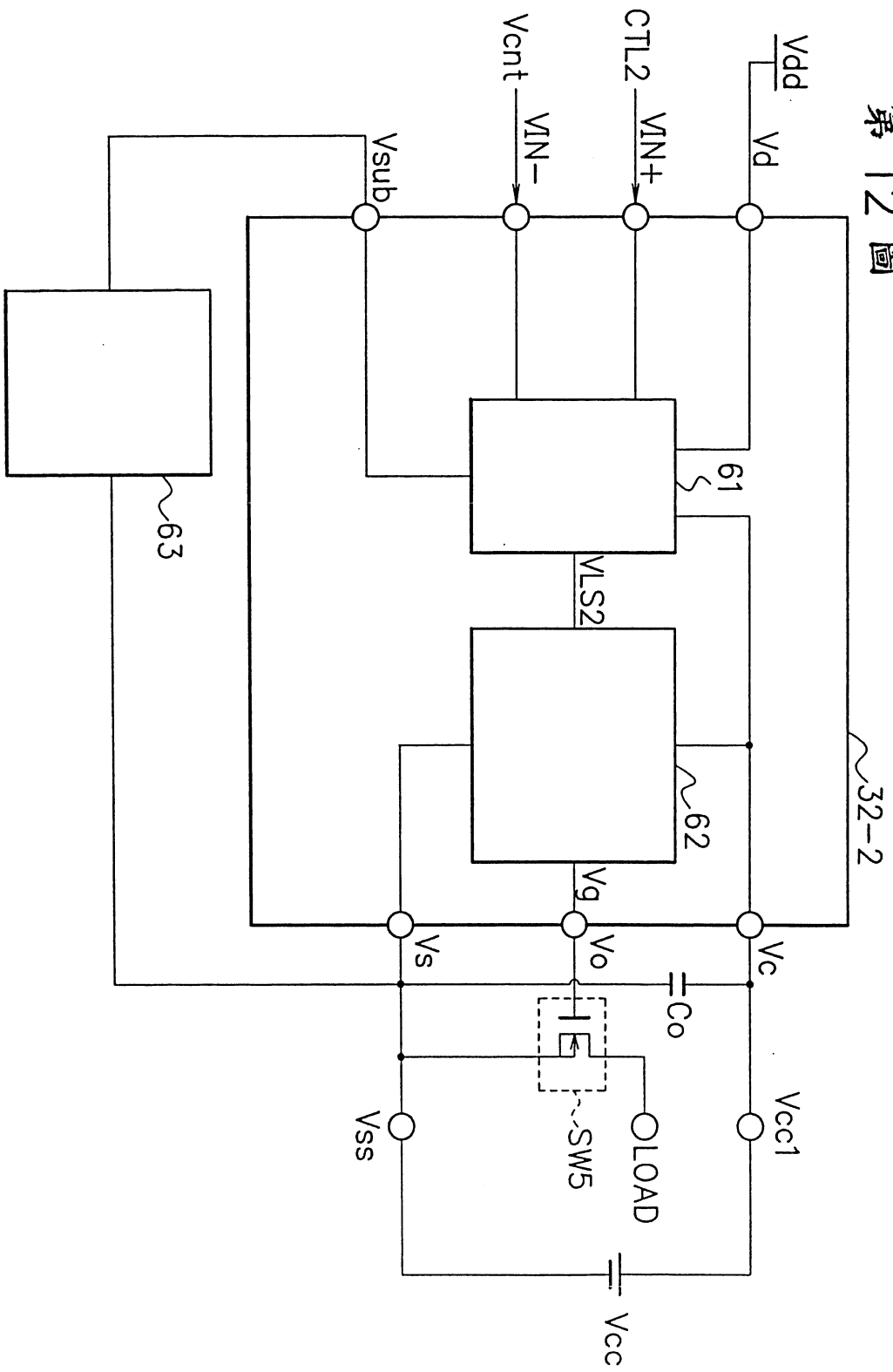


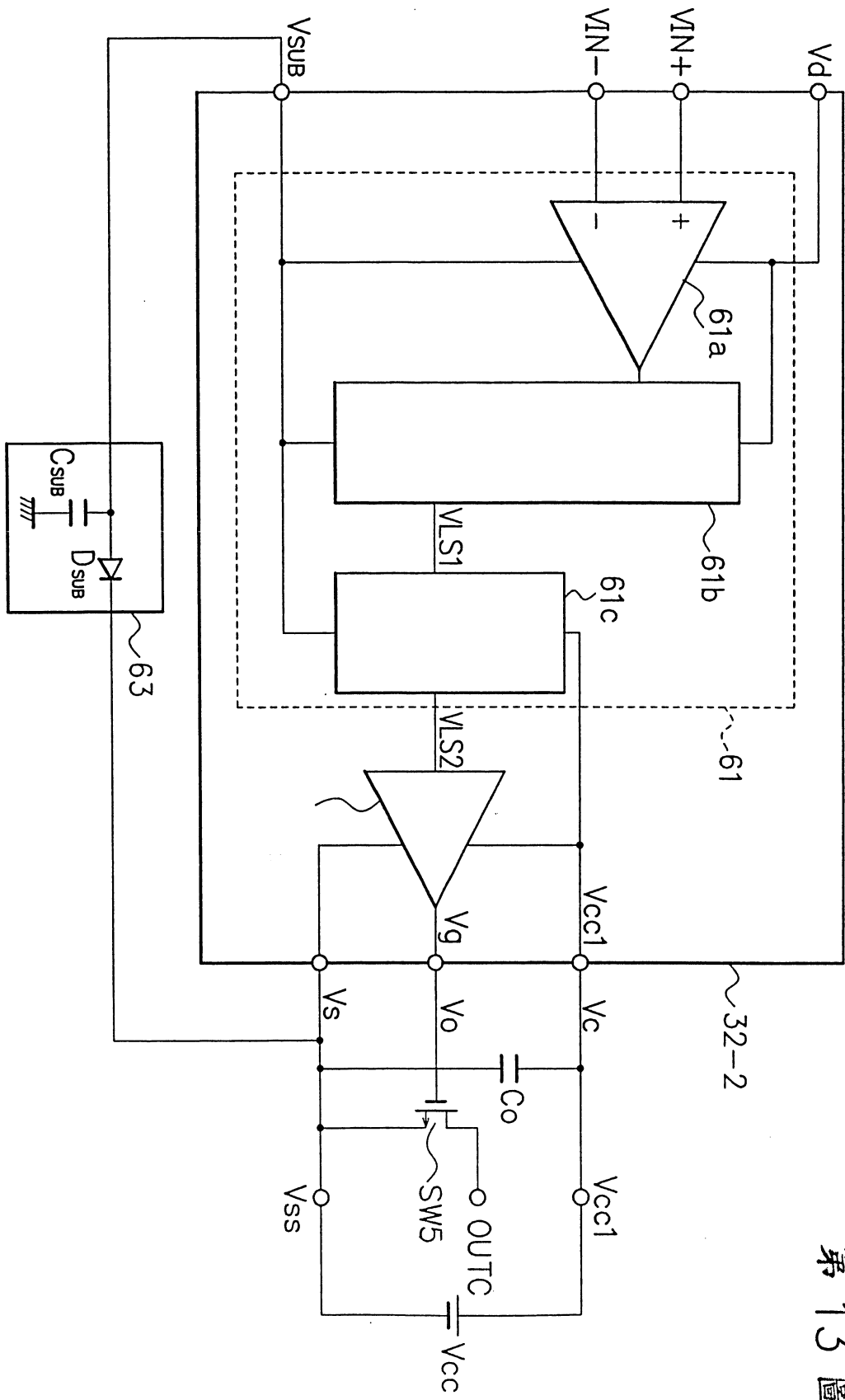


第 11 圖



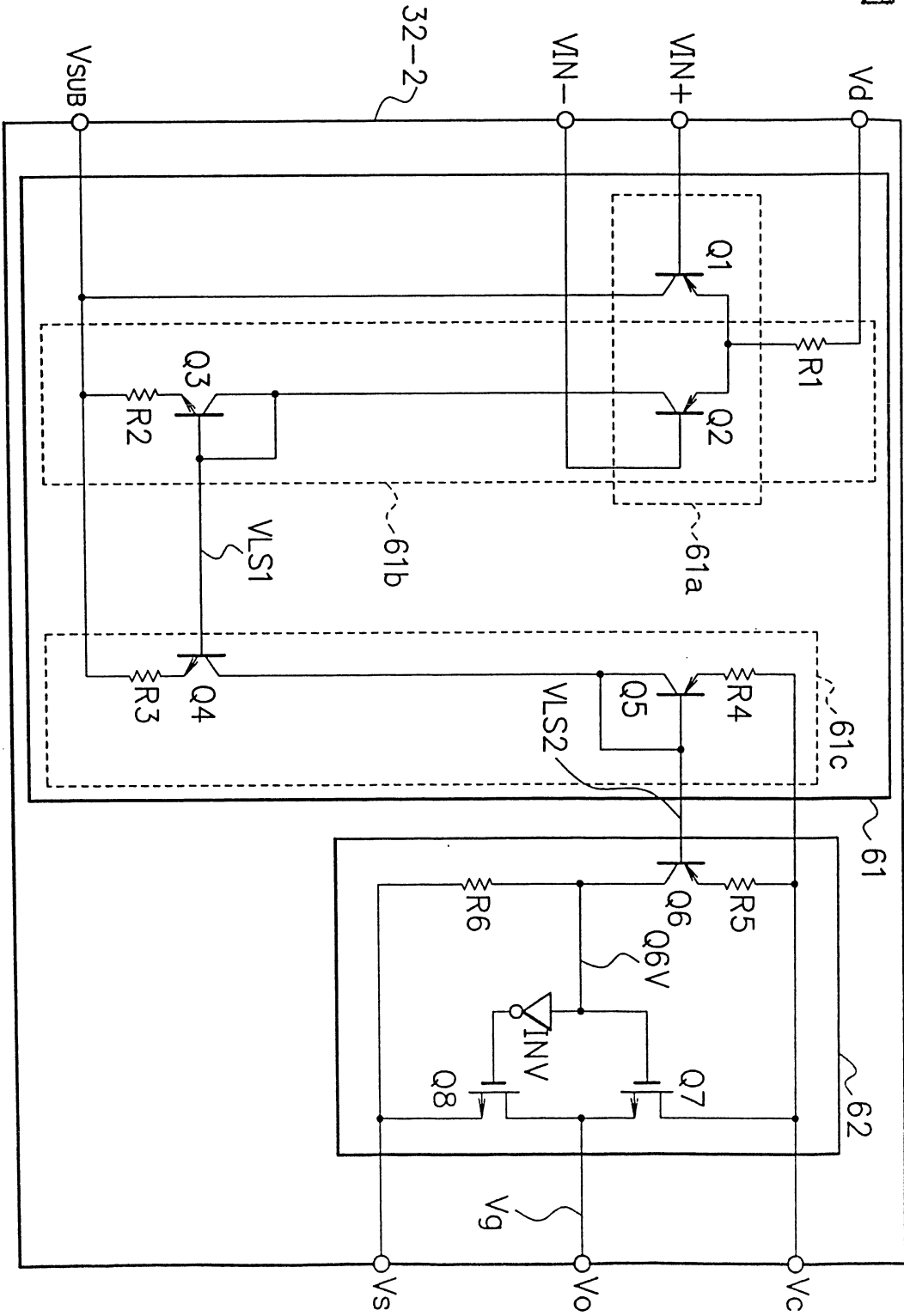
第 12 圖



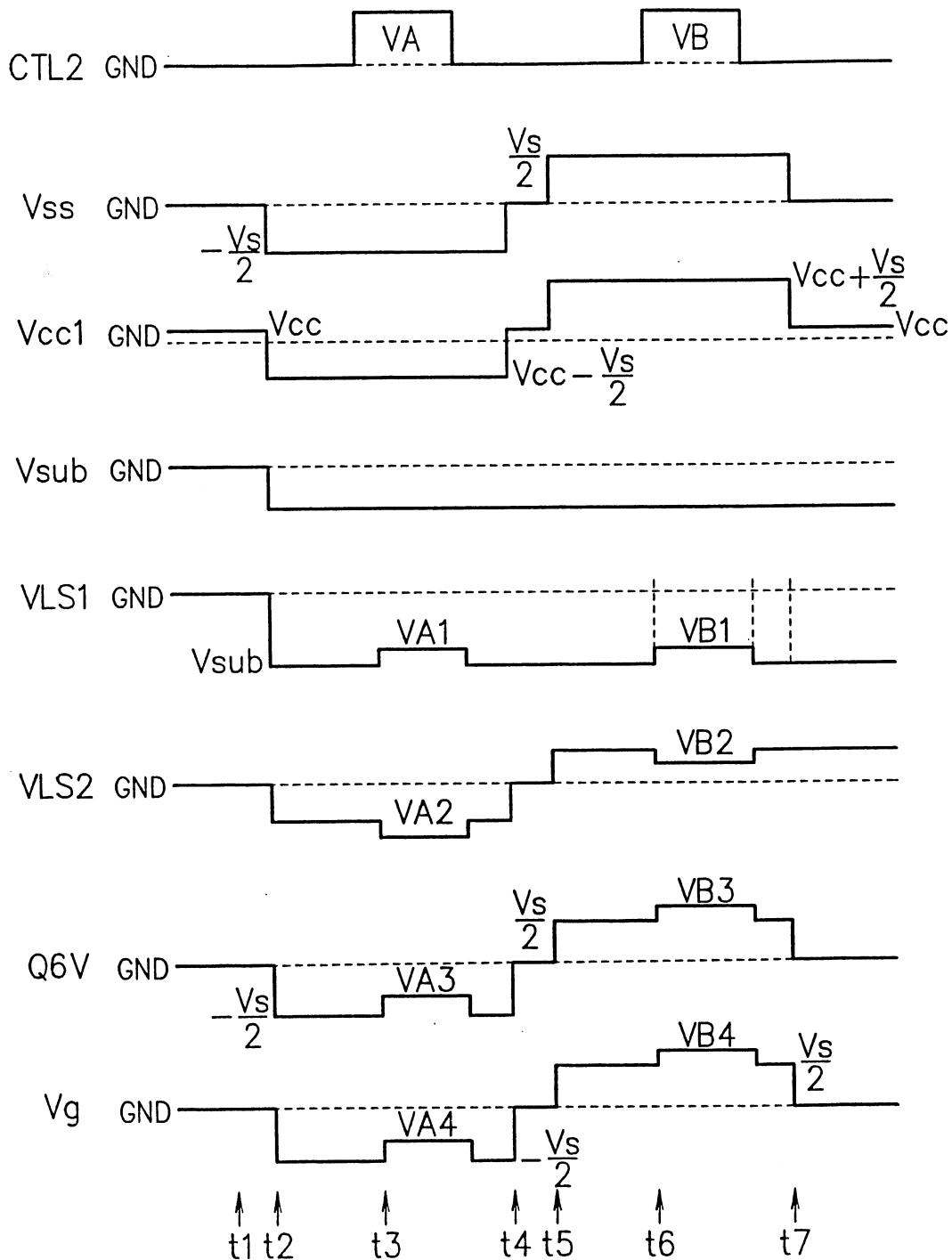


第 13 圖

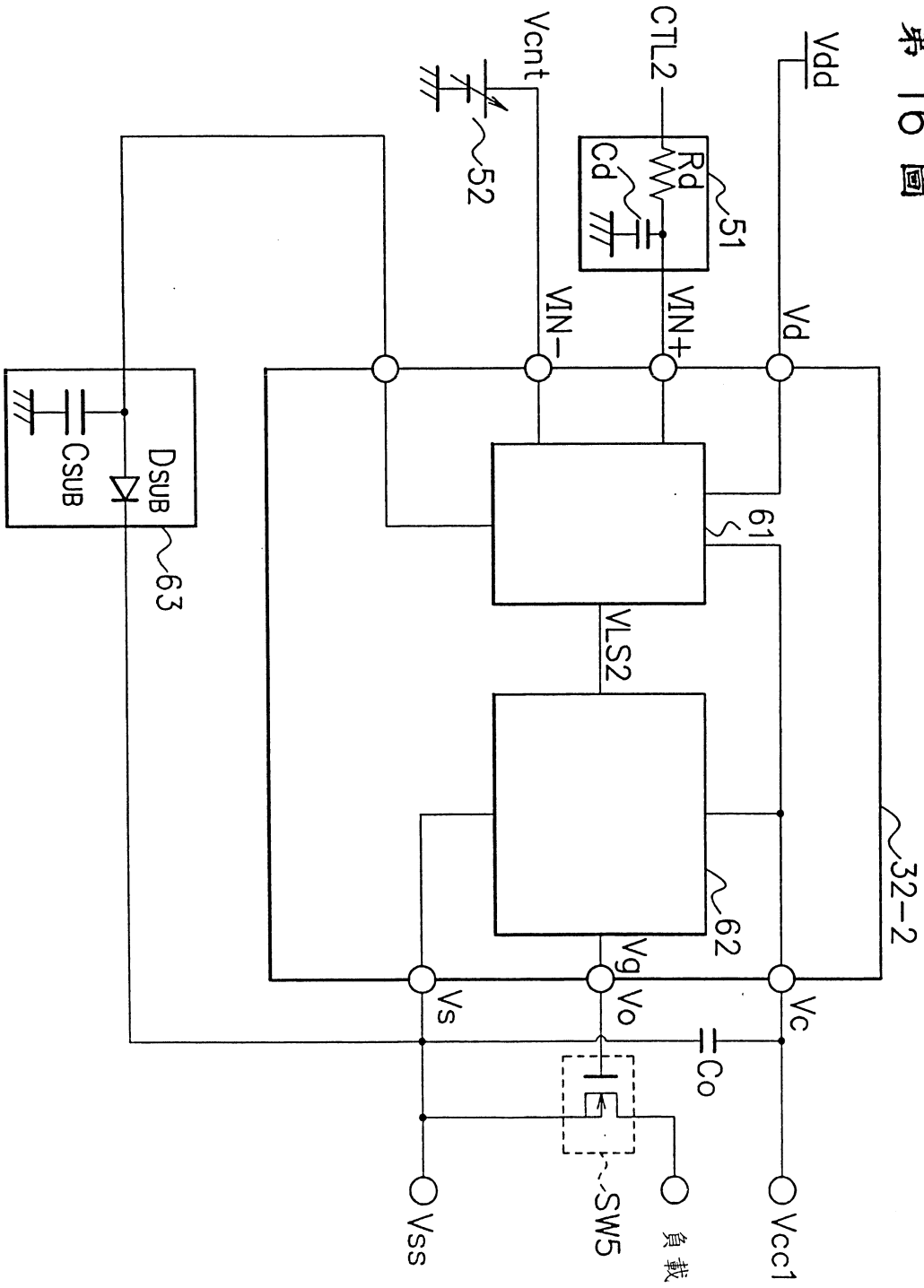
第 14 圖



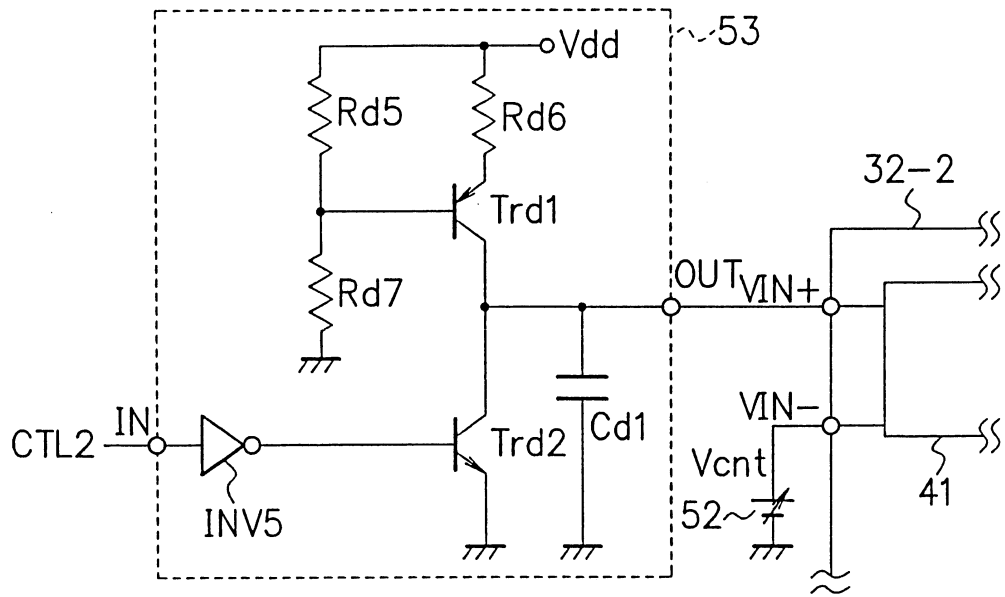
第 15 圖



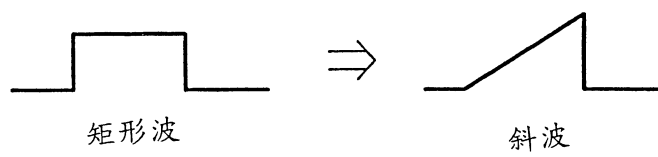
第 16 圖



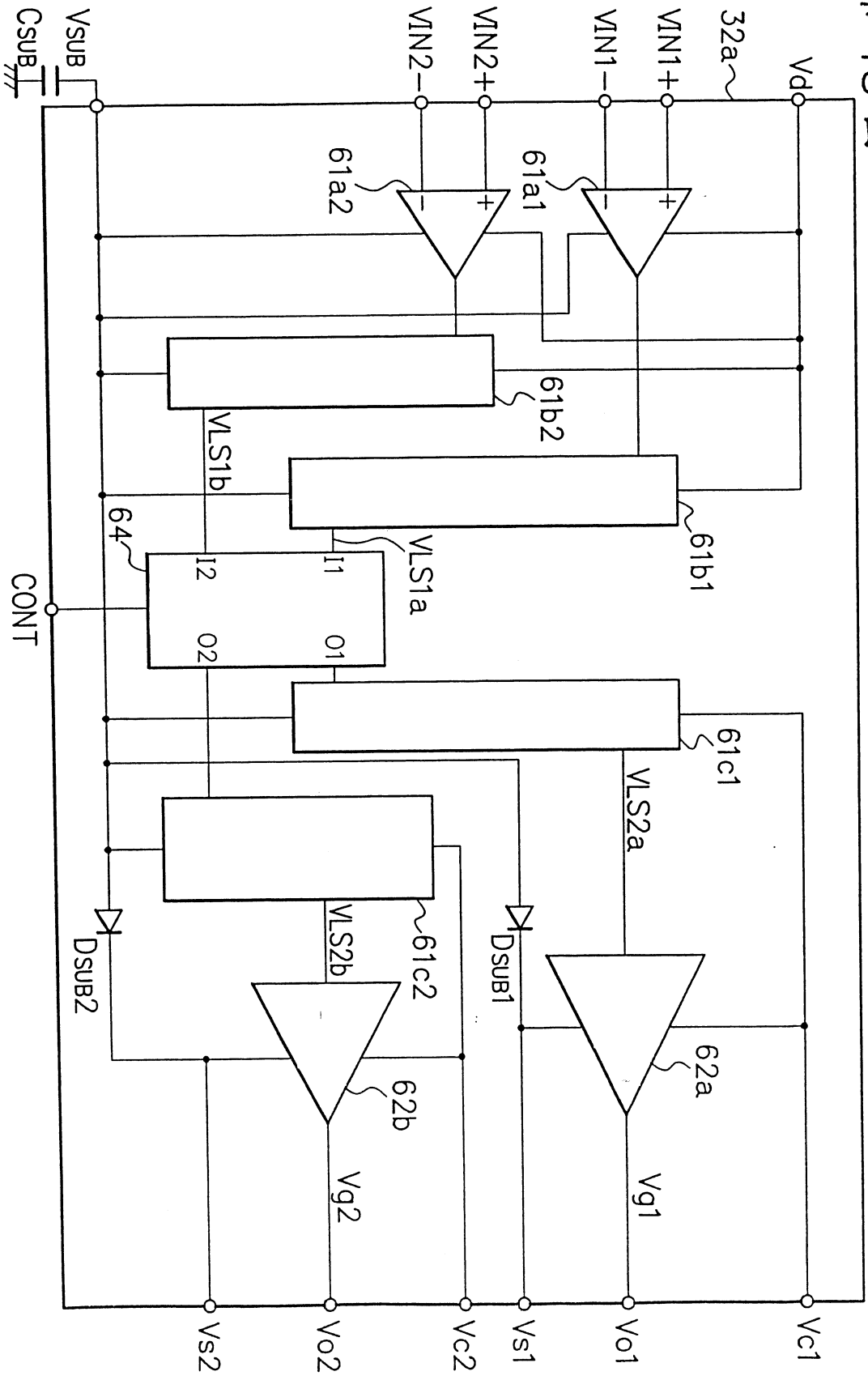
第17A圖



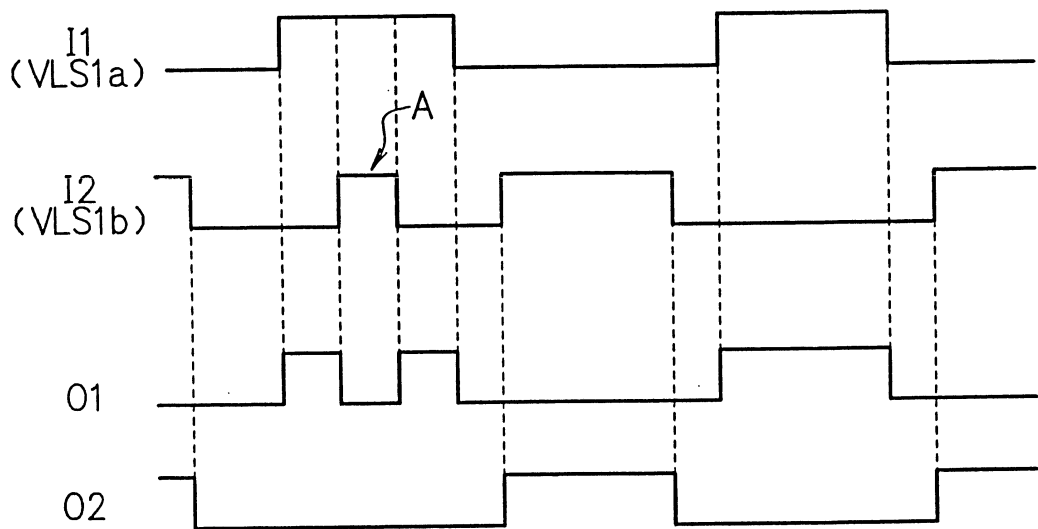
第17B圖



第 18 圖

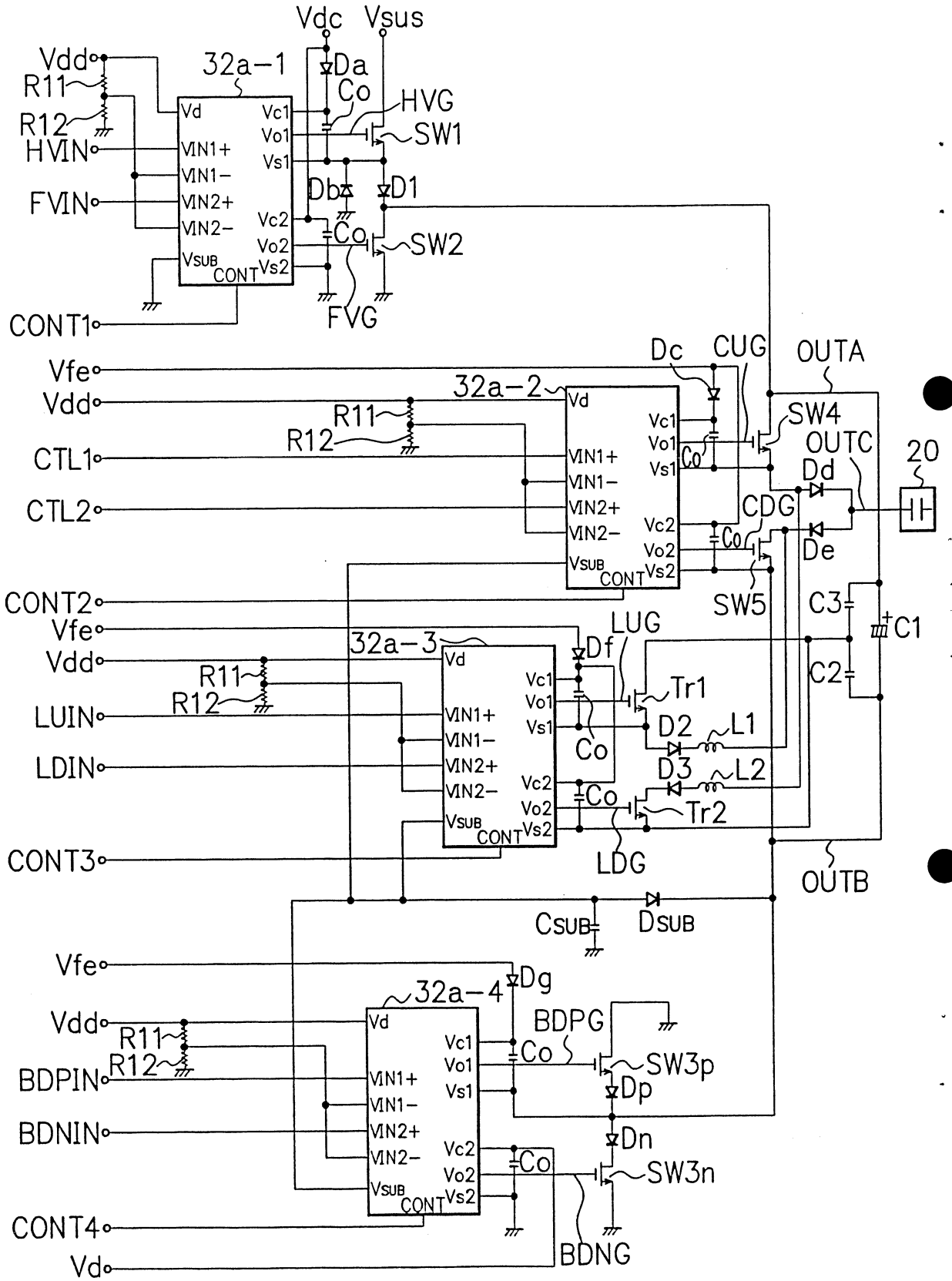


第 19 圖

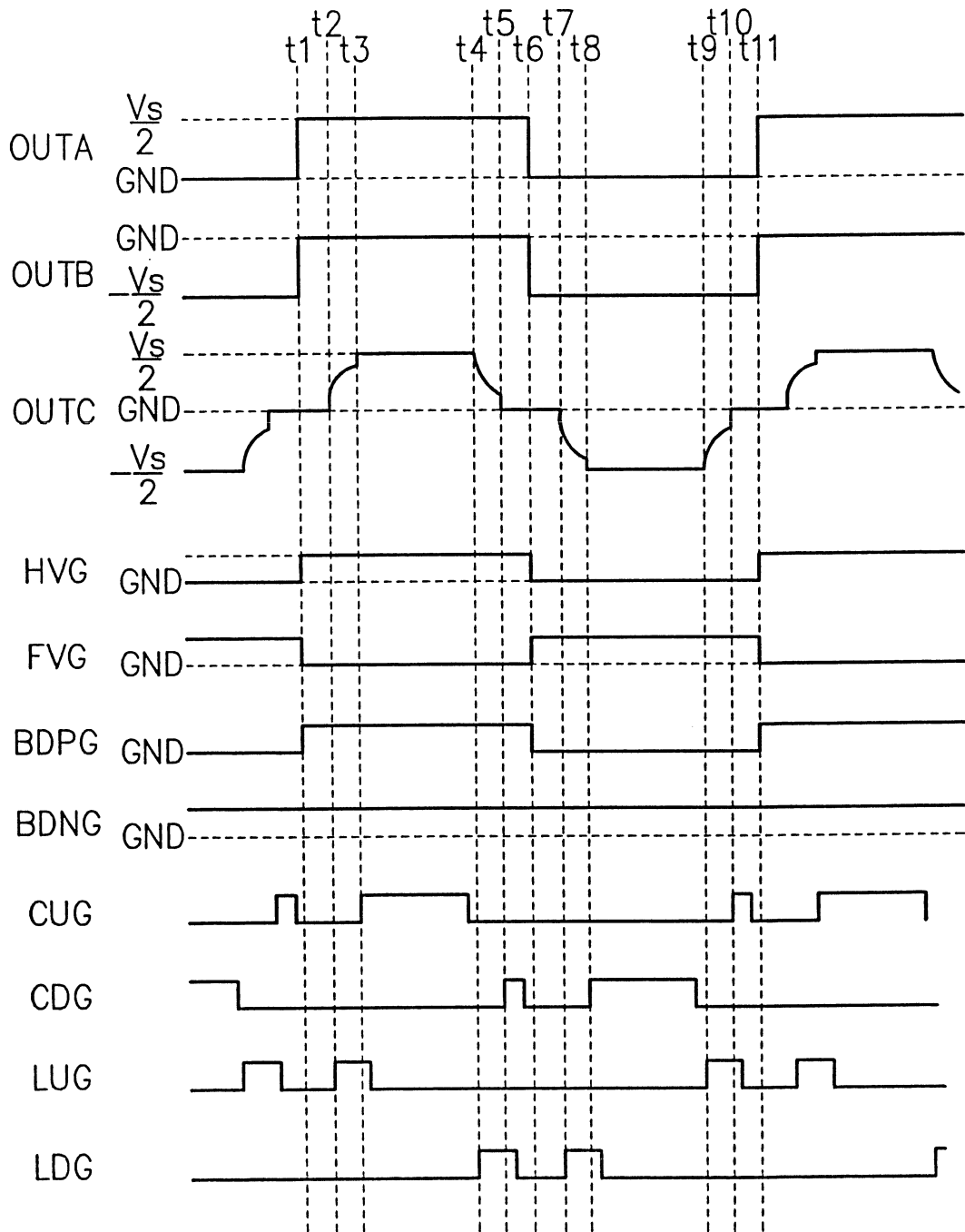




第 20 圖

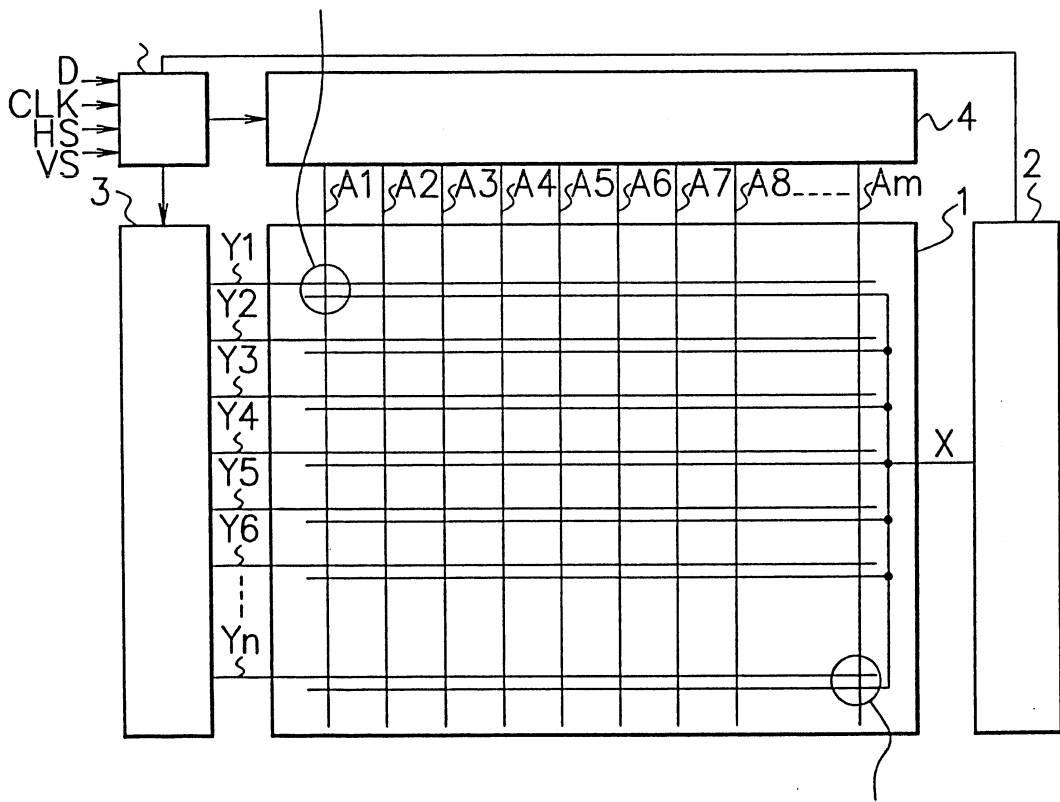


第 21 圖

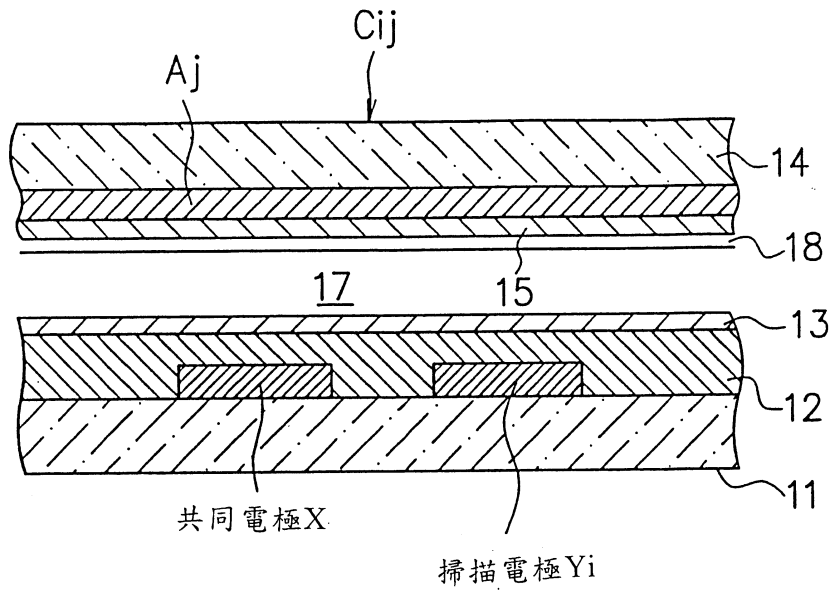


第 22 圖

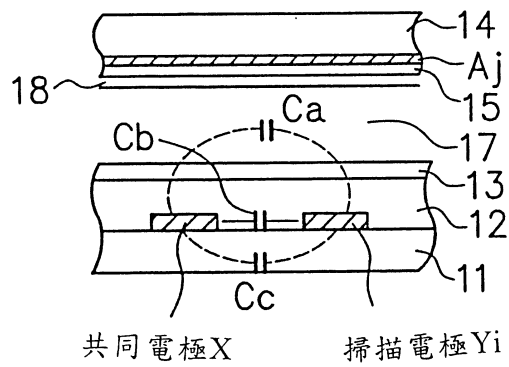
1



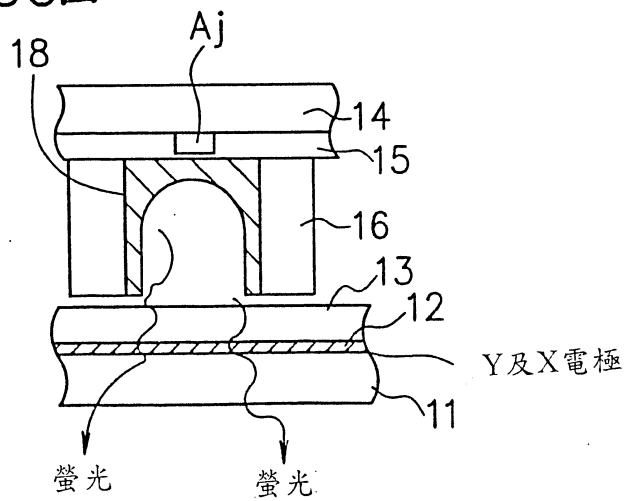
第23A圖

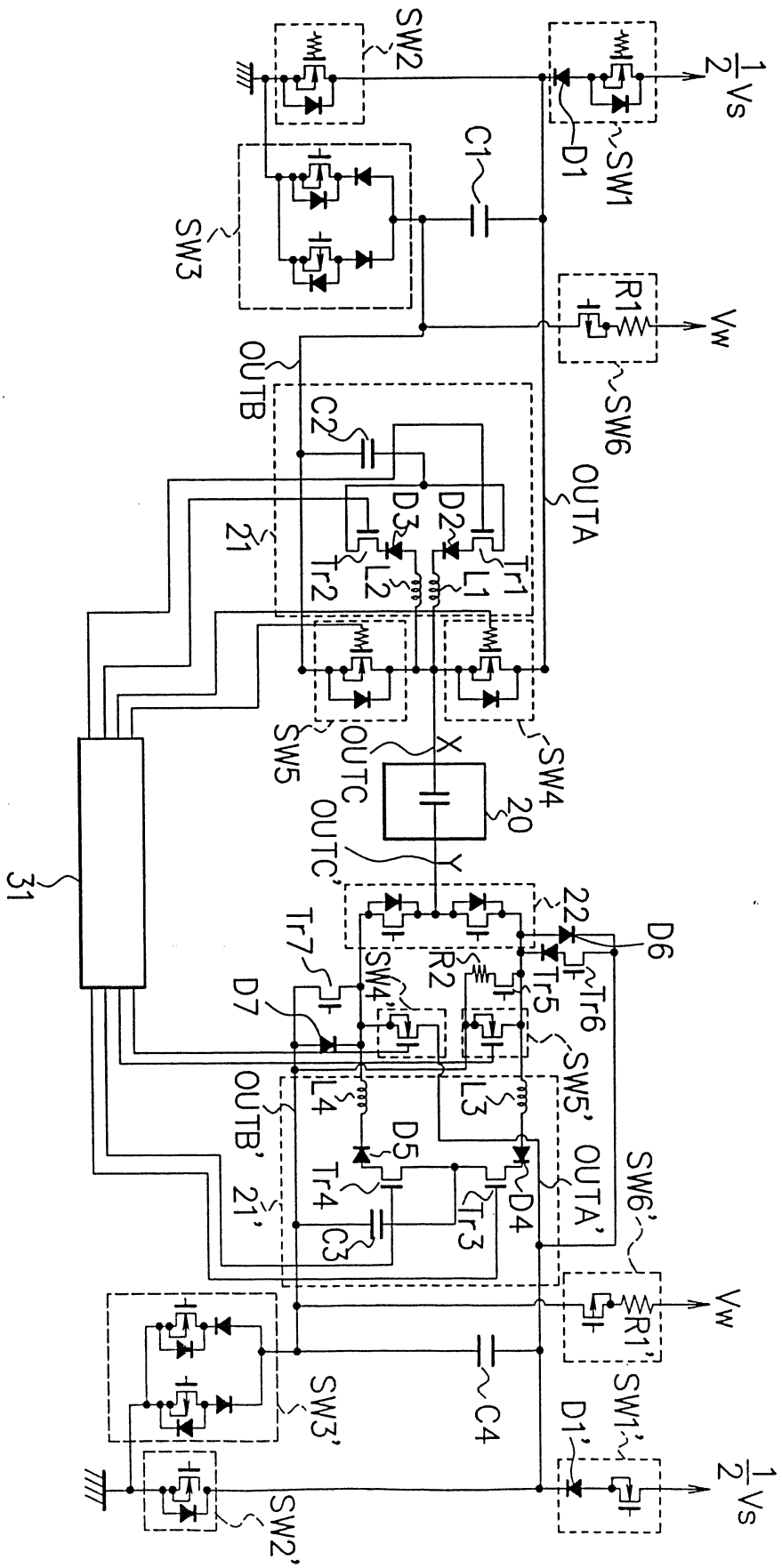


第23B圖



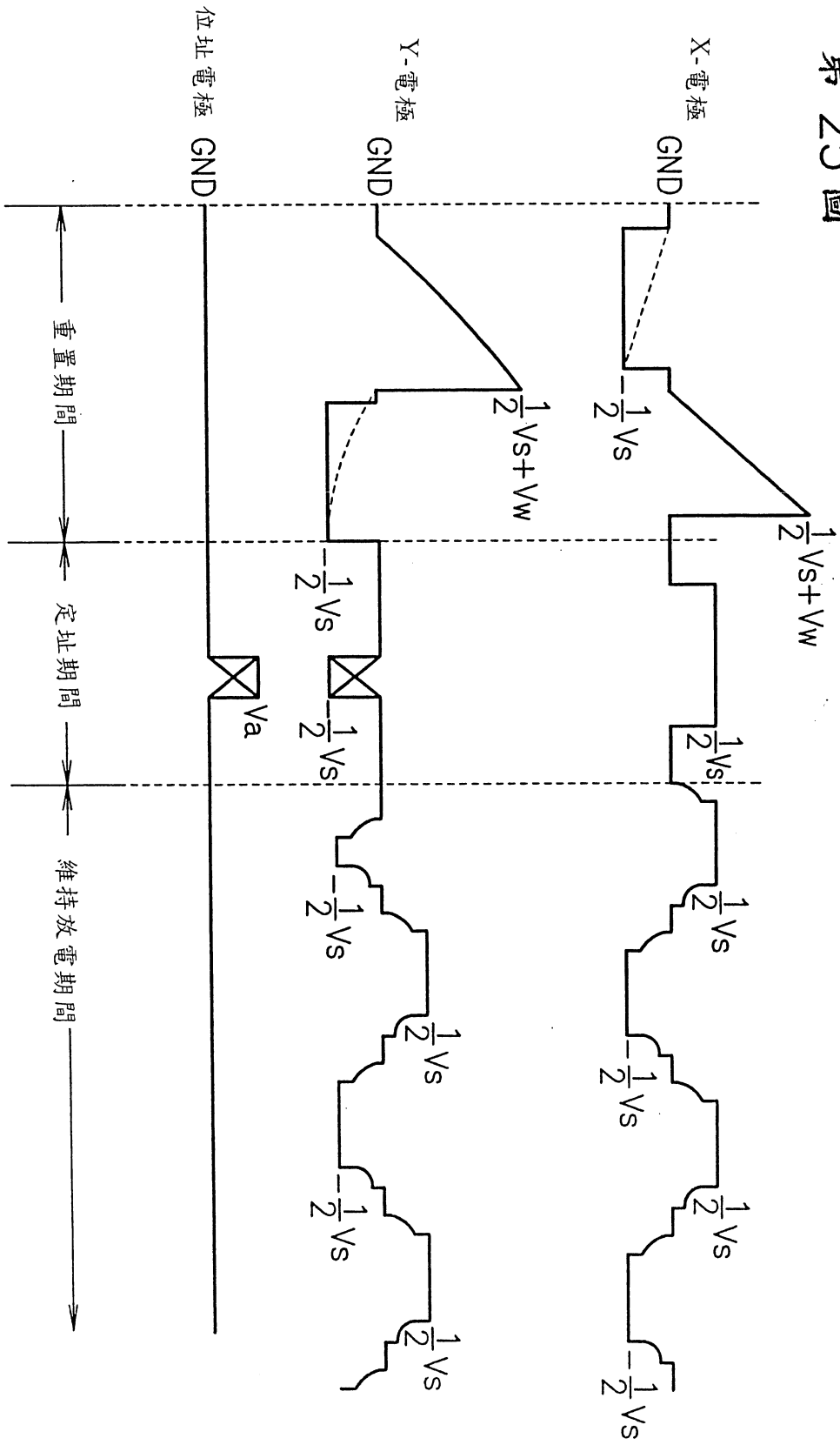
第23C圖

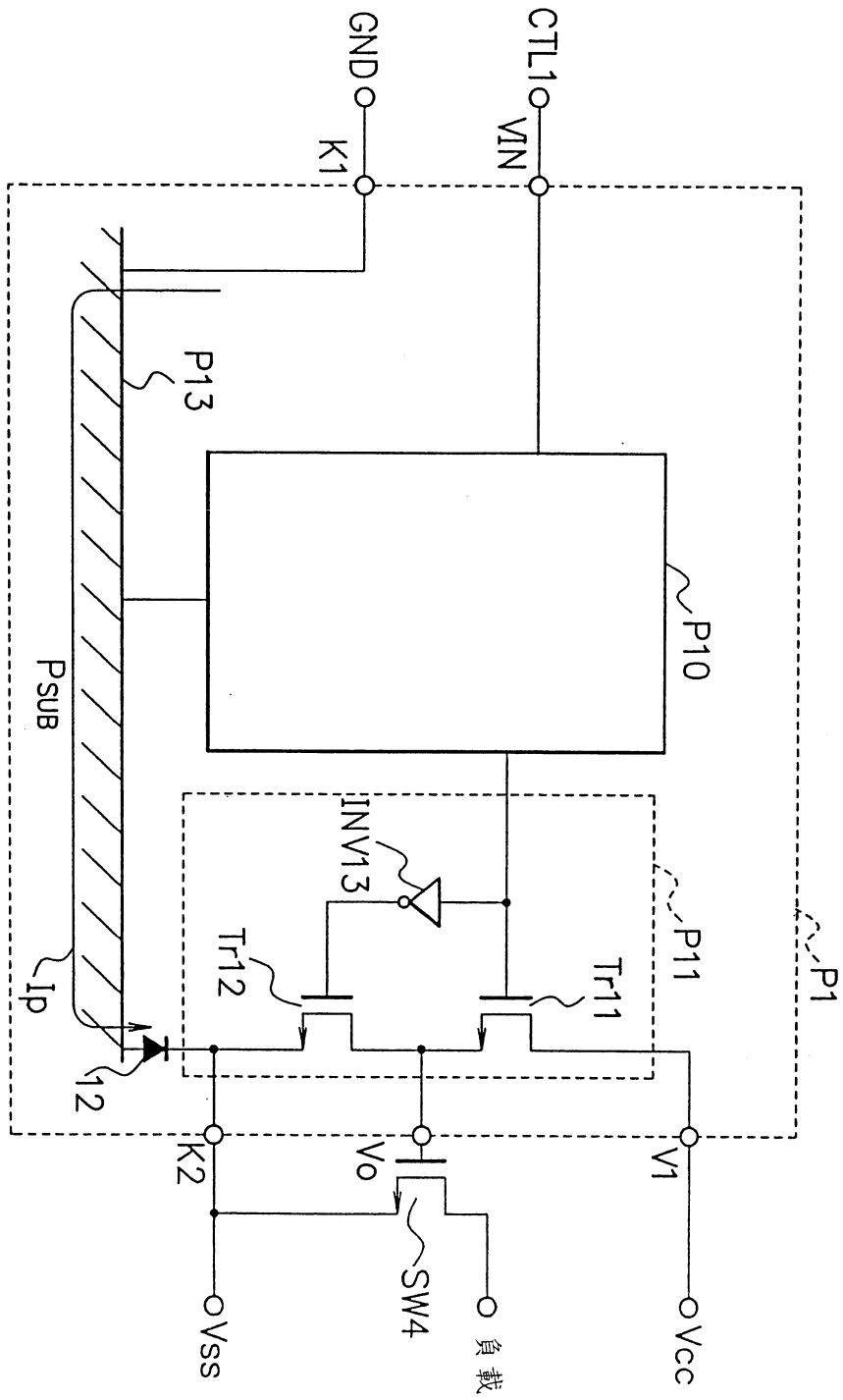




第 24 圖

第 25 圖





第 26 圖

陸、(一)、本案指定代表圖為：第4圖

(二)、本代表圖之元件代表符號簡單說明：

32-2.....前置驅動電路

40.....定電壓源

41.....信號傳送電路

41a.....準位轉移電源供應電路

41b.....第一準位轉移電路

41c.....第二準位轉移電路

42.....信號放大電路

SW5.....開關

A.....輸入端

B.....輸入端

C.....輸出端

D.....輸入端

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：