



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년03월20일

(11) 등록번호 10-1376394

(24) 등록일자 2014년03월13일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0114991

(22) 출원일자 2007년11월12일

심사청구일자 2012년11월05일

(65) 공개번호 10-2008-0043250

(43) 공개일자 2008년05월16일

(30) 우선권주장

JP-P-2006-00306125 2006년11월13일 일본(JP)

(56) 선행기술조사문현

JP2003271095 A

JP2001060076 A

JP2006053539 A

JP2005148704 A

전체 청구항 수 : 총 5 항

(73) 특허권자

소니 주식회사

일본국 도쿄도 미나토구 코난 1-7-1

(72) 발명자

이이다 유끼히또

일본 도쿄도 미나토구 고난 1-7-1 소니 가부시끼  
가이사 내

우찌노 가쓰히데

일본 도쿄도 미나토구 고난 1-7-1 소니 가부시끼  
가이사 내

(74) 대리인

이중희, 장수길

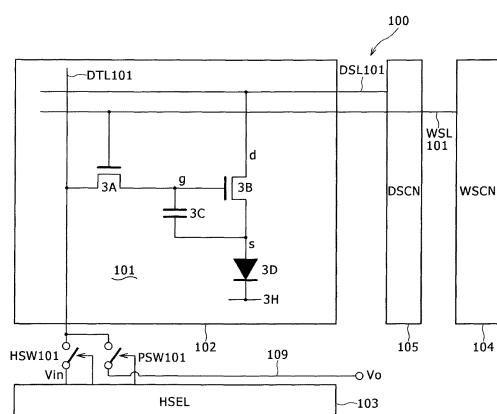
(54) 발명의 명칭 표시 장치

심사관 : 조기덕

### (57) 요 약

스캐너는 신호 전위의 샘플링에 선행하는 복수의 수평 주기에 걸쳐 임계 전압 보정 처리를 되풀이하여 확실하게 구동용 트랜지스터의 임계 전압에 해당하는 전압을 유지 캐패시터에 유지한다. 각 신호선에는 한 쌍의 스위치가 배치되고, 스위치 중 하나는 신호선에 신호 전위를 공급하며, 다른 하나는 기준 전위를 공급하는 공통 배선을 신호선에 접속한다. 신호 셀렉터는 선 순차 모드에 맞추어 각 수평 주기 내에서 한 쌍의 스위치를 턴 온 및 턴 오프하고, 신호 전위와 기준 전위를 절환하고, 신호 전위와 기준 전위를 각각의 신호선의 열에 공급한다.

### 대 표 도



## 특허청구의 범위

### 청구항 1

표시 장치로서,

화소 어레이부와,

상기 화소 어레이부를 구동하는 구동부를 포함하고,

상기 화소 어레이부는 주사선의 행과, 신호선의 열과, 상기 주사선과 상기 신호선이 교차하는 부분에 배치된 화소의 행열과, 상기 화소의 각 행에 대응해서 배치된 급전선을 포함하고,

상기 구동부는, 상기 주사선에 수평 주기로 순차적으로 제어 신호를 공급해서 화소의 행을 선 순차 모드에서 주사하는 주 스캐너와, 상기 선 순차 모드에 맞추어 상기 급전선에, 제1 전위와 제2 전위 사이를 절환하는 전원 전압을 공급하는 전원 스캐너와, 상기 선 순차 모드의 각 수평 주기 내에서 영상 신호로서 작용하는 신호 전위와 기준 전위를 상기 신호선의 열에 선택적으로 공급하는 신호 셀렉터를 포함하고,

각각의 상기 화소는 발광 소자와, 샘플링용 트랜지스터와, 구동용 트랜지스터와, 유지 캐패시터를 포함하고,

상기 샘플링용 트랜지스터는 그 게이트가 상기 주사선 중 하나에 접속되고, 소스 및 드레인 중 한쪽이 상기 신호선 중 하나에 접속되고, 다른 쪽이 상기 구동용 트랜지스터의 게이트에 접속되며,

상기 구동용 트랜지스터는 그 소스 및 드레인 중 한쪽이 상기 발광 소자에 접속되고, 다른 쪽이 상기 급전선 중 하나에 접속되며,

상기 유지 캐패시터는 상기 구동용 트랜지스터의 소스와 게이트 사이에 접속되며,

상기 샘플링용 트랜지스터는 상기 주사선으로부터 공급된 제어 신호에 따라서 도통하고, 상기 신호선으로부터 공급된 신호 전위를 샘플링해서 상기 유지 캐패시터에 샘플링된 상기 신호 전위를 유지하고,

상기 구동용 트랜지스터는 제1 전위에 있는 상기 급전선으로부터 전류를 공급받아 상기 유지 캐패시터에 유지된 신호 전위에 따라서 구동 전류를 상기 발광 소자에 공급하고,

상기 주 스캐너는 상기 급전선이 제1 전위에 있고 상기 신호선이 기준 전위에 있는 시간대에서 상기 샘플링용 트랜지스터를 도통시키는 제어 신호를 출력하여, 상기 구동용 트랜지스터의 임계 전압에 해당하는 전압을 상기 유지 캐패시터에 유지하기 위한 임계 전압 보정 처리를 행하고,

상기 주 스캐너는 상기 신호 전위의 샘플링에 선행하는 복수의 수평 주기에 걸쳐 상기 임계 전압 보정 처리를 반복하여, 상기 구동용 트랜지스터의 임계 전압에 해당하는 전압을 상기 유지 캐패시터에 유지하고,

상기 신호선에는 각각 한 쌍의 스위치가 배치되고, 상기 스위치 중 하나는 상기 신호선에 상기 신호 전위를 공급하며, 다른 하나는 상기 기준 전위를 공급하는 공통 배선을 상기 신호선에 접속하고,

상기 신호 셀렉터는 상기 선 순차 모드에 맞추어 각 수평 주기 내에서 상기 스위치들을 턴 온/오프하여 상기 신호 전위와 상기 기준 전위 사이를 절환하고, 상기 신호 전위와 상기 기준 전위를 상기 신호선의 각 열에 선택적으로 공급하는 표시 장치.

### 청구항 2

제1항에 있어서,

상기 화소 어레이부는 한 장의 패널 상에 배치되고, 상기 한 쌍의 스위치 및 상기 신호 셀렉터는 상기 한 장의 패널 상에 배치되는 표시 장치.

### 청구항 3

제1항에 있어서,

상기 주 스캐너는, 상기 임계 전압 보정 처리에 앞서, 상기 급전선이 제2 전위에 있고 상기 신호선이 기준 전위에 있는 시간대에서, 제어 신호를 출력해서 상기 샘플링용 트랜지스터를 도통시켜, 상기 구동용 트랜지스터의

케이트를 상기 기준 전위로 설정하고 상기 구동용 트랜지스터의 소스를 상기 제2 전위로 설정하는 표시 장치.

#### 청구항 4

제1항에 있어서,

상기 주 스캐너는, 상기 신호선이 신호 전위에 있는 시간대에서 상기 샘플링용 트랜지스터를 도통시키기 위해서, 상기 신호선이 신호 전위에 있는 상기 시간대보다 폴스 폭이 짧은 제어 신호를 상기 주사선에 출력하여, 상기 유지 캐패시터에 신호 전위를 유지함과 동시에 상기 구동용 트랜지스터의 이동도에 대한 보정을 신호 전위에 부가하는 표시 장치.

#### 청구항 5

제1항에 있어서,

상기 주 스캐너는, 상기 유지 캐패시터에 상기 신호 전위가 유지될 때, 상기 샘플링용 트랜지스터를 비도통 상태로 해서 상기 구동용 트랜지스터의 케이트를 상기 신호선으로부터 전기적으로 분리시켜, 상기 구동용 트랜지스터의 소스 전위의 변동에 상기 구동용 트랜지스터의 케이트 전위가 연동하여, 상기 구동용 트랜지스터의 케이트와 소스간의 전압을 일정하게 유지하는 표시 장치.

### 명세서

#### 발명의 상세한 설명

##### 기술 분야

[0001]

관련 출원의 상호 참조

[0002]

본 발명은 2006년 11월 13일부로 일본특허청에 제출된 일본 특허 출원 제2006-306125호에 관한 기술 내용을 포함하며, 그 전체 내용은 이하 참조된다.

[0003]

본 발명은 발광 소자를 화소로서 이용한 액티브 매트릭스형의 표시 장치에 관한 것이다.

##### 배경 기술

[0004]

발광 소자로서 유기 EL 디바이스를 이용한 평면 자발광형의 표시 장치의 개발이 최근 활발해지고 있다. 유기 EL 디바이스는 유기 박막에 전계를 걸면 발광하는 현상을 이용한 디바이스이다. 유기 EL 디바이스는 인가 전압이 10V 이하에서 구동하기 때문에 저소비 전력을 필요로 한다. 또한, 유기 EL 디바이스는 스스로 광을 발하는 자발광 소자이기 때문에, 조명 부재를 필요로 하지 않아 경량화 및 박형화가 용이하다. 유기 EL 디바이스의 응답 속도는 수  $\mu$ s정도로 매우 고속이므로, 동화상 표시시의 잔상이 발생하지 않는다.

[0005]

유기 EL 디바이스를 발광 소자로서 이용한 평면 자발광형의 표시 장치 중에서도, 특히 박막 트랜지스터를 각 화소에 집적 형성한 액티브 매트릭스형의 표시 장치의 개발이 활발하다. 액티브 매트릭스형 평면 자발광 표시 장치는, 예를 들면 이하의 특허 문헌들에 기재되어 있다.

[0006]

[특허 문헌 1] 일본특허공개공보 제2003-255856호

[0007]

[특허 문헌 2] 일본특허공개공보 제2003-271095호

[0008]

[특허 문헌 3] 일본특허공개공보 제2004-133240호

[0009]

[특허 문헌 4] 일본특허공개공보 제2004-029791호

[0010]

[특허 문헌 5] 일본특허공개공보 제2004-093682호

##### 발명의 내용

###### 해결 하고자하는 과제

[0011]

그러나, 종래의 액티브 매트릭스형 평면 자발광 표시 장치는, 제조 프로세스 변동에 의해 발광 소자를 구동하는 트랜지스터의 임계 전압이나 이동도가 변동된다는 단점이 있다. 또한, 유기 EL 디바이스의 특성이 경시적으로

변동한다. 이와 같은 구동용 트랜지스터의 특성 변동이나 유기 EL 디바이스의 특성 변동은, 발광 휘도에 악영향을 주게 된다. 표시 장치의 화면 전체에 걸쳐 발광 휘도를 균일하게 설정하기 위해서, 각 화소 회로 내에서 전술한 트랜지스터나 유기 EL 디바이스의 특성 변동을 보정할 필요가 있다. 종래부터 이러한 특성 변동 보정 기능을 화소마다 구비한 표시 장치가 제안되었다. 그러나, 종래의 특성 변동 보정 기능을 갖춘 화소 회로는, 보정용 전위를 공급하는 배선과, 스위칭용 트랜지스터와, 스위칭용 펄스가 필요하여, 화소 회로의 구성이 복잡하다. 화소 회로는 구성 요소가 많기 때문에, 디스플레이의 고선명화에 방해되었다.

### 과제 해결수단

- [0012] 본 발명의 일반적인 실시예는 화소 회로의 간소화에 의해 디스플레이의 고선명화를 가능하게 하는 표시 장치를 제공한다.
- [0013] 본 발명의 다른 실시예는 구동용 트랜지스터의 임계 전압의 변동을 확실하게 보정할 수 있는 표시 장치를 제공한다.
- [0014] 본 발명의 또 다른 실시예는 신호선의 신호 전위와 기준 전위 사이를 정확하게 절환하는 것이 가능한 표시 장치를 제공한다.
- [0015] 본 발명의 실시예에 따르면, 표시 장치는 화소 어레이부와 이를 구동하는 구동부로 이루어진다. 상기 화소 어레이부는, 주사선의 행과, 신호선의 열과, 양자가 교차하는 부분에 배치된 화소의 행렬과, 화소의 각 행에 대응해서 배치된 급전선을 구비한다. 상기 구동부는, 수평 주기에서 순차적으로 제어 신호를 각 주사선에 공급해서 화소의 행을 선 순차 모드에서 주사하는 주 스캐너와, 선 순차 모드에 맞추어 각 급전선에 제1 전위와 제2 전위 간을 절환하는 전원 전압을 공급하는 전원 스캐너와, 선 순차 모드에서 각 수평 주기 내에서 영상 신호로 되는 신호 전위와 기준 전위를 신호선의 열에 선택적으로 공급하는 신호 셀렉터를 구비한다. 상기 화소는 각각, 발광 소자와, 샘플링용 트랜지스터와, 구동용 트랜지스터와, 유지 캐패시터(retentive capacitor)를 포함한다. 상기 샘플링용 트랜지스터는, 그 게이트가 주사선 중 하나에 접속되고, 소스 및 드레인 중 하나가 신호선에 접속되고, 다른 하나가 구동용 트랜지스터의 게이트에 접속된다. 상기 구동용 트랜지스터는, 그 소스 및 드레인 중 하나가 발광 소자에 접속되고, 다른 하나가 급전선에 접속된다. 상기 유지 캐패시터는, 구동용 트랜지스터의 소스와 게이트의 사이에 접속된다. 상기 샘플링용 트랜지스터는, 주사선으로부터 공급된 제어 신호에 따라 도통하고, 신호선으로부터 공급된 신호 전위를 샘플링하고, 그 샘플링된 신호 전위를 유지 캐패시터에 유지한다. 상기 구동용 트랜지스터는, 제1 전위에 있는 급전선에서 전류의 공급을 받아 유지 캐패시터에 유지된 신호 전위에 따라 구동 전류를 발광 소자에 공급한다. 상기 주 스캐너는, 급전선이 제1 전위에 있고 또한 신호선이 기준 전위에 있는 시간대에서 샘플링용 트랜지스터를 도통시키는 제어 신호를 출력하고, 구동용 트랜지스터의 임계 전압에 해당하는 전압을 해당 유지 캐패시터에 유지하기 위한 임계 전압 보정 처리를 행한다. 상기 주 스캐너는, 신호 전위의 샘플링에 선행하는 복수의 수평 주기에 걸쳐 임계 전압 보정 처리를 되풀이하여, 구동용 트랜지스터의 임계 전압에 해당하는 전압을 유지 캐패시터에 유지한다. 각 신호선에는 각각 한 쌍의 스위치가 배치되고, 스위치 중 하나는 신호선에 신호 전위를 공급하며, 다른 하나는 기준 전위를 공급하는 공통 배선을 신호선에 접속한다. 상기 신호 셀렉터는, 선 순차 모드에 맞추어 각 수평 주기 내에서 한 쌍의 스위치를 턴 온 및 턴 오프하고, 신호 전위와 기준 전위 사이를 절환해서 신호선의 열에 선택적으로 공급하는 것을 특징으로 한다.
- [0016] 본 발명의 일 양태에 의하면, 상기 화소 어레이부는, 한 장의 패널 상에 형성되고, 상기 한 쌍의 스위치 및 신호 셀렉터도 동일한 패널 상에 배치된다. 상기 주 스캐너는, 임계 전압 보정 처리에 앞서, 급전선이 제2 전위에 있고 신호선이 기준 전위에 있는 시간대에서, 제어 신호를 출력해서 샘플링용 트랜지스터를 도통시키, 구동용 트랜지스터의 게이트를 기준 전위로 설정(set)하고, 소스를 제2 전위로 설정한다. 상기 주 스캐너는, 신호선이 신호 전위에 있는 시간대에 샘플링용 트랜지스터를 도통시키기 위해서, 상기 신호선이 신호 전위에 있는 상기 시간대보다 펄스 폭이 짧은 제어 신호를 주사선에 출력하여, 상기 유지 캐패시터에 신호 전위를 유지함과 동시에 구동용 트랜지스터의 이동도에 대한 보정을 신호 전위에 가한다. 상기 주 스캐너는, 유지 캐패시터에 신호 전위가 유지된 시점에, 샘플링용 트랜지스터를 비도통 상태로 해서 구동용 트랜지스터의 게이트를 신호선으로부터 전기적으로 분리하여, 구동용 트랜지스터의 소스 전위의 변동에 게이트 전위가 연동하여 구동용 트랜지스터의 게이트와 소스간의 전압을 일정하게 유지한다.

### 효과

- [0017] 본 발명에 따르면, 유기 EL 디바이스 등의 발광 소자를 화소로서 이용한 액티브 매트릭스형의 표시 장치에서,

각 화소가 적어도 구동용 트랜지스터의 임계 전압 보정 기능을 갖추고, 바람직하게는 구동용 트랜지스터의 이동도 보정 기능이나 유기 EL 디바이스의 경시 변동 보정 기능(부트스트래핑(bootstrapping) 동작)도 구비하여, 고품위의 화질을 얻을 수 있다. 이러한 보정 기능을 포함하기 위해서, 표시 장치는 각 화소에 공급하는 전원 전압을 스위칭 펄스로서 사용한다. 전원 전압을 스위칭 펄스로서 공급함으로써, 임계 전압 보정용의 스위칭 트랜지스터나 그 스위칭 트랜지스터의 게이트를 제어하는 주사선이 불필요해진다. 결과적으로, 화소 회로의 구성 소자수와 배선 개수를 대폭 줄감할 수 있어, 화소 에리어를 축소하는 것이 가능해진다. 따라서, 디스플레이의 고선명화를 달성할 수 있다. 종래, 이러한 보정 기능을 갖춘 화소 회로는 구성 소자수가 많기 때문에 화소의 레이아웃 면적이 커져, 디스플레이의 고선명화에는 부적합했다. 본 발명에서는 전원 전압을 스위칭 펄스로서 공급하여, 화소 회로의 구성 소자수와 배선수를 줄감하고, 화소의 레이아웃 면적을 작게 하는 것이 가능하다. 이에 따라 고품위, 고정밀한 평면 표시 장치를 제공할 수 있다.

[0018] 특히, 본 발명의 실시예에서는, 신호 전위의 샘플링에 선행하는 복수의 수평 주기에 걸쳐 임계 전압 보정 처리를 되풀이하여, 확실하게 구동용 트랜지스터의 임계 전압에 해당하는 전압을 유지 캐페시터에 유지해 둔다. 상기 임계 전압 보정을 수회 행함으로써, 총 보정 시간을 충분히 확보할 수 있고, 구동용 트랜지스터의 임계 전압에 해당하는 전압을 미리 유지 캐페시터에 유지해 둘 수 있다. 이 유지 캐페시터에 유지된 구동용 트랜지스터의 임계 전압에 해당하는 전압은, 유지 캐페시터에서 샘플링되는 신호 전위에 산입되고, 이것이 구동용 트랜지스터의 게이트에 인가된다. 상기 신호 전위에 산입된 구동용 트랜지스터의 임계 전압에 해당하는 전압은, 구동용 트랜지스터의 임계 전압을 캔슬하기 때문에, 임계 전압 변동의 악영향을 받지 않고 신호 전위에 따른 구동 전류를 발광 소자에 공급할 수 있다. 이를 위해서는, 임계 전압에 해당하는 전압을 확실하게 유지 캐페시터에 유지해 두는 것이 중요하다. 본 발명의 실시예에서는 임계 전압에 해당하는 전압의 기입을 복수회 되풀이함으로써 기입 시간을 충분히 확보한다. 이러한 구성에 의해, 표시 장치는 특히 저계조에서의 표시된 화상의 흑도 얼룩짐을 억제할 수 있다.

[0019] 전술한 임계 전압 보정 처리를 복수회 되풀이하기 위해서, 각 신호선의 전위를 수평 주기마다 신호 전위와 기준 전위 사이에서 절환할 필요가 있다. 신호 전위와 기준 전위 사이에서 절환하기 위해서, 각 신호선에 한 쌍의 스위치를 배치하며, 스위치 중 하나는 신호선에 신호 전위를 공급하며, 다른 하나는 기준 전위를 공급하는 공통 배선을 신호선에 접속한다. 본 발명의 실시예에서는, 선 순차 모드에 맞추어 각 수평 주기 내에서 한 쌍의 스위치를 턴 온 및 턴 오프하고, 신호 전위와 기준 전위를 절환해서 신호선의 열에 선택적으로 공급한다. 스위치가 턴 온 및 턴 오프되어 신호 전위와 기준 전위 사이에서 절환되는 구성이기 때문에, 신호선 상의 전위 변화를 정밀도 좋게 헤할 수 있다. 신호선 상의 전위가 수평 주기마다 신호 전위와 기준 전위 사이를 절환하여도, 신호 전위의 열화가 방지되어 화상의 표시 품위를 원하는 레벨로 유지할 수 있다.

### 발명의 실시를 위한 구체적인 내용

[0020] 본 발명의 상기 실시예 및 다른 실시예, 특징 및 이점은 본 발명의 바람직한 실시예를 예시하는 첨부 도면과 함께 다음의 설명에서 자명하게 될 것이다.

[0021] 이하 도면을 참조해서 본 발명의 실시예에 따른 표시 장치를 상세히 설명한다. 도 1은, 본 발명의 실시예에 따른 표시 장치를 도시하는 블록도이다. 도 1에 도시하는 바와 같이, 본 표시 장치(100)는, 화소 어레이부(102)와 이를 구동하는 구동부(103, 104, 105)로 이루어진다. 화소 어레이부(102)는, 주사선의 행 WSL101~WSL10m과, 신호선의 열 DTL101~DTL10n과, 주사선 WSL101~WSL10m과 신호선 DTL101~DTL10n이 교차하는 부분에 배치된 화소의 행렬(PXLC)(101)과, 화소(101)의 각 행에 대응해서 배치된 급전선 DSL101~DSL10m을 구비한다. 구동부는 각 주사선 WSL101~WSL10m에 수평 주기(1H)로 순차적으로 제어 신호를 공급해서 화소(101)의 행을 선 순차 모드에서 주사하는 주 스캐너(라이트(Write) 스캐너 WSCN)(104)와, 이 선 순차 모드에 맞추어 각 급전선 DSL101~DSL10m에, 제1 전위(고전위)와 제2 전위(저전위) 사이를 절환하는 전원 전압을 공급하는 전원 스캐너(DSCN)(105)와, 이 선 순차 모드의 각 수평 주기 내(1H)에 영상 신호로서 작용하는 신호 전위와 기준 전위를 신호선의 열 DTL101~DTL10n에 선택적으로 공급하는 신호 셀렉터(수평 셀렉터(HSEL))(103)를 구비한다.

[0022] 본 발명의 실시예에 따르면, 신호선 DTL에는 각각 한 쌍의 스위치 HSW, PSW가 접속된다. 상기 스위치 HSW는 신호선 DTL에 영상 신호 Vsig로서 작용하는 신호 전위를 공급하기 위한 것이다. 상기 스위치 PSW는 기준 전위 Vo를 공급하는 공통 배선(109)을 신호선 DTL에 접속하기 위한 것이다. 신호 셀렉터(103)는, 라이트 스캐너(104) 측의 선 순차 모드에 맞추어 각 수평 주기 내에서 한 쌍의 스위치 HSW, PSW를 교대로 턴 온하고, 이에 의해 영상 신호 Vsig로서 작용하는 신호 전위와 기준 전위 Vo를 신호선의 열 DTL에 선택적으로 공급한다.

- [0023] 본 실시예에 따르면, 화소 어레이부(102)는 1매의 패널 상에 형성되어, 플랫 패널 구조의 표시 장치(100)를 구성한다. 신호선 DTL의 개수와 동일한 개수의 스위치 HSW, PSW나, 이 스위치 HSW, PSW를 턴 온/오프하는 신호 셀렉터(103)도, 화소 어레이(102)와 동일한 패널 상에 배치된다. 패널에는 외부 회로로부터 기준 전위 Vo나 영상 신호 Vsig를 공급하기 위한 단자가 설치되어, 각각의 신호선 DTL마다 외부 회로와 접속할 필요가 없다. 기준 전위 Vo를 공급하는 전압원이나 영상 신호 Vsig를 공급하는 신호원은, 구동 능력이 높은 것이 외부원으로 제공될 수 있다. 패널은 기준 전위 Vo나 영상 신호 Vsig의 신호 전위 사이를 스위치로 절환하고, 기준 전위 Vo나 영상 신호 Vsig의 신호 전위를 신호선 DTL에 선택적으로 공급하는 구성이기 때문에, 신호 전위나 기준 전위의 열화가 없고, 표시 장치에 의해 표시된 화상 품위를 손상하지 않는다. 본 실시예에서는, 신호 셀렉터(103) 외에, 라이트 스캐너(104)나 전원 스캐너(105)도 화소 어레이(102)와 동일한 패널 상에 형성된다.
- [0024] 신호 셀렉터(103)는 기본적으로 외부 회로로부터 공급되는 영상 신호 Vsig를 수평 주기마다 샘플링하거나 유지하고, 샘플링되거나 유지된 영상 신호 Vsig를 화소 1행분씩 출력한다. 이와 마찬가지로 신호 셀렉터(103)는 선순차 모드로 동작하여, 신호 전위를 신호선 DTL에 공급한다. 그러나, 표시 장치는 신호 셀렉터(103) 대신에 선순차 신호 드라이버를 이용해도 된다. 본 실시예의 경우, 신호 셀렉터(103)는 선 순차 모드에 맞추어 각 스위치 HSW, PSW를 동시에 턴 온/오프한다.
- [0025] 도 2는, 도 1에 도시한 표시 장치(100)에 포함되는 각 화소(101)의 구체적인 구성 및 결선 관계를 도시하는 회로도이다. 도 2에 도시하는 바와 같이, 이 화소(101)는, 유기 EL 디바이스 등으로 대표되는 발광 소자(3D)와, 샘플링용 트랜지스터(3A)와, 구동용 트랜지스터(3B)와, 유지 캐패시터(3C)를 포함한다. 샘플링용 트랜지스터(3A)는, 그 게이트 g가, 대응하는 주사선 WSL101에 접속하고, 소스 s 및 드레인 d의 한쪽이, 대응하는 신호선 DTL101에 접속하고, 다른 쪽이 구동용 트랜지스터(3B)의 게이트 g에 접속한다. 구동용 트랜지스터(3B)는, 그 소스 s 및 드레인 d의 한쪽이 발광 소자(3D)에 접속하고, 다른 쪽이, 대응하는 급전선 DSL101에 접속한다. 본 실시예에서는, 구동용 트랜지스터(3B)의 드레인 d가 급전선 DSL101에 접속하고, 소스 s가 발광 소자(3D)의 애노드에 접속한다. 발광 소자(3D)의 캐소드는 접지 배선(3H)에 접속한다. 이 접지 배선(3H)은 모든 화소(101)에 대하여 공통이다. 유지 캐패시터(3C)는 구동용 트랜지스터(3B)의 소스 s와 게이트 g 사이에 접속한다.
- [0026] 샘플링용 트랜지스터(3A)는 주사선 WSL101로부터 공급된 제어 신호에 따라 도통하고, 신호선 DTL101로부터 공급된 신호 전위 Vin을 샘플링하고, 유지 캐패시터(3C)에 그 샘플링된 신호 전위 Vin을 유지한다. 구동용 트랜지스터(3B)는, 제1 전위에 있는 급전선 DSL101로부터 전류의 공급을 받는 경우, 유지 캐패시터(3C)에 유지된 신호 전위에 따라서 구동 전류를 발광 소자(3D)에 공급한다. 주 스캐너(104)는, 급전선 DSL101이 제1 전위에 있고 또한 신호선 DTL101이 기준 전위 Vo에 있는 시간대에서, 샘플링용 트랜지스터(3A)를 도통시키는 제어 신호를 출력하고, 구동용 트랜지스터(3B)의 임계 전압 Vth에 해당하는 전압을 유지 캐패시터(3C)에 유지하기 위한 임계 전압 보정 처리를 행한다. 본 발명의 실시예에서는, 신호 전위의 샘플링에 선행하는 복수의 수평 기간에서 임계 전압 보정 처리를 반복하여, 확실하게 구동용 트랜지스터(3B)의 임계 전압 Vth에 해당하는 전압을 유지 캐패시터(3C)에 유지한다. 임계 전압 보정 처리를 복수 회 행함으로써, 충분히 긴 기입 시간을 확보하여, 구동용 트랜지스터(3B)의 임계 전압 Vth에 해당하는 전압을 확실하게 유지 캐패시터(3C)에 미리 유지할 수 있다. 이 임계 전압 Vth에 해당하는 유지된 전압은 구동용 트랜지스터(3B)의 임계 전압 Vth의 캔슬에 이용된다. 화소마다 구동용 트랜지스터의 임계 전압이 서로 변동되어도, 화소마다 완전하게 캔슬되기 때문에, 표시 장치에 의해 표시되는 화상의 균일성(Uniformity)이 높아진다. 특히, 신호 전위가 저계조식에 나타나는 경향이 있는 회도 얼룩짐을 방지할 수 있다.
- [0027] 임계 전압 보정 처리를 반복하기 위해서는, 신호선 DTL101에 대하여 각 수평 주기마다 기준 전위 Vo와 신호 전위 Vin 사이를 절환하는 전위를 공급할 필요가 있다. 이 때문에, 신호선 DTL101에는 한 쌍의 스위치 HSW101, PSW101이 접속된다. 스위치 HSW101은 신호선 DTL101에 신호 전위 Vin을 공급하기 위한 것이고, 스위치 PSW101은 기준 전위 Vo를 공급하는 공통 배선(109)을 신호선 DTL101에 접속하기 위한 것이다. 신호 셀렉터(103)는, 라이트 스캐너(104)측의 선 순차 모드에 맞추어 각 수평 주기 내에서 스위치 HSW101, PSW101을 배타적으로 턴 온/오프하고, 신호 전위 Vin과 기준 전위 Vo를 절환해서 신호선 DTL101에 공급한다. 이에 따라, 화소 회로(101)는 복수의 수평 주기에서 임계 전압 보정 처리를 반복할 수 있다.
- [0028] 바람직하게는, 주 스캐너(104)는, 전술한 임계 전압 보정 처리에 앞서, 급전선 DSL101이 제2 전위에 있고 또한 신호선 DTL101이 기준 전위에 있는 시간대에서, 제어 신호를 출력해서 샘플링용 트랜지스터(3A)를 도통시켜, 구동용 트랜지스터(3B)의 게이트 g를 기준 전위로 세트하고, 또한 소스 s를 제2 전위로 세트한다. 이와 같은 게이트 전위 및 소스 전위의 리세트 동작에 의해, 후속하는 임계 전압 보정 처리를 확실하게 행할 수 있다.

- [0029] 도 2에 도시한 화소(101)는 전술한 임계 전압 보정 기능 외에, 이동도 보정 기능을 갖춘다. 즉, 주 스캐너(104)는, 신호선 DTL101이 신호 전위에 있는 시간대에 샘플링용 트랜지스터(3A)를 도통시키기 위해, 전술한 시간대보다 펄스 폭이 짧은 제어 신호를 주사선 WSL101에 출력하여, 유지 캐패시터(3C)에 신호 전위를 유지할 때, 동시에 구동용 트랜지스터(3B)의 이동도  $\mu$ 에 대한 보정을 신호 전위에 부가한다.
- [0030] 도 2에 도시한 화소(101)는 또한 부트스트래핑 기능도 구비한다. 즉, 주 스캐너(WSCN)(104)는, 유지 캐패시터(3C)에 신호 전위가 유지될 때 주사선 WSL101에 대한 제어 신호의 인가를 캔슬하고, 샘플링용 트랜지스터(3A)를 비도통시켜 구동용 트랜지스터(3B)의 게이트 g를 신호선 DTL101로부터 전기적으로 분리한다. 이로써, 구동용 트랜지스터(3B)의 소스 전위(Vs)의 변동에 게이트 전위(Vg)가 연동하여, 게이트 g와 소스 s 사이의 전압 Vgs를 일정하게 유지할 수 있다.
- [0031] 도 3은, 도 2에 도시한 신호 셀렉터(103)의 동작을 설명하는 타이밍차트이다. 이 타이밍차트는, 공통 시간 축을 따라 주사선 WSL101의 전위 변화, 급전선 DSL101의 전위 변화, 신호선 DTL101의 전위 변화를 나타낸다. 이 타이밍차트는 또한 신호 전위측의 제어 스위치 HSW101과 기준 전위측의 제어 스위치 PSW101의 턴 온/오프 동작은 공통 시간 축을 따라 나타낸다. 도 3에 도시한 바와 같이, 스위치 HSW101, PSW101은 각 수평 주기 내에서 교대로 턴 온/오프를 반복한다. 영상 신호선 DTL101의 전위는, 각 수평 주기마다 신호 전위 Vin과 기준 전위 Vo 사이를 교대로 절환한다. 도 3에서, 이전 필드의 발광 기간이 종료한 후, 다음 필드에서 임계 전압 보정 처리를 3회 반복한 후, 샘플링 처리 및 이동도 보정 처리를 행하고, 후속 필드의 발광 기간으로 진행한다. 제1 수평 주기에서 신호선 DTL101이 기준 전위 Vo에 있을 때 1회째의 임계 전압 보정 처리를 행한다. 제2 수평 주기에서 신호선 DTL101이 기준 전위 Vo에 있을 때 2회째의 임계 전압 보정 처리를 행한다. 제3 수평 주기에서 신호선 DTL101이 기준 전위 Vo에 있을 때 3회째의 임계 전압 보정 처리를 행한다. 이와 같이, 각각 3회의 수평 주기에 계속해서 임계 전압 보정 처리를 반복함으로써, 확실하게 구동용 트랜지스터(3B)의 임계 전압 Vth에 해당하는 전위를 유지 캐패시터(3C)에 기입해 둘 수 있다. 그동안, 영상 신호선 DTL101에 인가되는 전위는 한 쌍의 제어 스위치 HSW101, PSW101의 배타적인 턴 온/오프 동작에 의해, 각 수평 주기 단위로 기준 전위 Vo와 신호 전위 Vin 사이를 교대로 절환한다.
- [0032] 도 4a는 도 2에 도시한 화소(101)의 동작을 설명하는 타이밍차트이다. 이 타이밍차트는 시간 축을 공통으로 해서, 주사선 WSL101의 전위 변화, 급전선 DSL101의 전위 변화 및 신호선 DTL101의 전위 변화를 나타낸다. 이 타이밍차트는 상기 전위 변화와 병행하여 구동용 트랜지스터(3B)의 게이트 전위(Vg) 및 소스 전위(Vs)의 변화도 나타낸다.
- [0033] 도 4a에 도시한 타이밍차트는, 화소(101) 동작의 천이에 따라 기간이 (B)~(L)로 구획된다. 발광 기간 (B)에서, 발광 소자(3D)는 발광 상태에 있다. 이후, 선 순차 모드의 새로운 필드에서, 제1 기간 (C)에서 급전선 DSL101이 고전위 Vcc\_H로부터 저전위 Vcc\_L로 절환된다. 다음 준비 기간 (D)에서, 구동용 트랜지스터(3B)의 게이트 전위 Vg가 기준 전위 Vo로 리세트되고, 또한 소스 전위 Vs가 급전선 DTL101의 저전위 Vcc\_L로 리세트된다. 계속해서, 1회째의 임계값 보정 기간 (E)에서 제1 임계 전압 보정 처리가 행해진다. 1회의 임계 전압 보정 처리는 시간 폭이 짧기 때문에, 유지 캐패시터(3C)에 기입되는 전압은  $V \times 1$ 이고, 구동용 트랜지스터(3B)의 임계 전압 Vth에는 도달하지 않는다.
- [0034] 1회째의 임계 전압 조정 기간 (E) 후인 경과 기간 (F)는 다음 1 수평 기간 (1H)에서 2회째의 임계 전압 보정 기간 (G)에 선행한다. 2회째의 임계 전압 보정 처리가 행해지면, 유지 캐패시터(3C)에 기입된 전압  $V \times 2$ 는 임계 전압 Vth에 근접한다. 다음 경과 기간 (H)에 후속하는 수평 기간 (1H)에서, 3회째의 임계 전압 보정 기간 (I)에, 3회째의 임계 전압 보정 처리를 행하여, 유지 캐패시터(3C)에 기입된 전압이 구동용 트랜지스터(3B)의 임계 전압 Vth에 도달하게 된다.
- [0035] 이 마지막 수평 기간의 후반에서, 영상 신호선 DTL101이 기준 전위 Vo로부터 신호 전위 Vin까지 상승한다. 기간 (J) 후, 샘플링 기간/이동도 보정 기간 (K)에서 영상 신호의 신호 전위 Vin이 임계 전압 Vth 이외에 유지 캐패시터(3C)에 기입되며, 이동도 보정용의 전압  $\Delta V$ 가 유지 캐패시터(3C)에 의해 유지된 전압으로부터 차감된다. 이후, 발광 기간 (L)에서 신호 전위 Vin에 따른 휴드레벨에서 발광 소자(3D)가 발광한다. 그 신호 전압 Vin은 임계 전압 Vth에 해당하는 전압과 이동도 보정용의 전압  $\Delta V$ 에 의해 조정되기 때문에, 발광 소자(3D)의 발광 휴드레벨은 구동용 트랜지스터(3B)의 임계 전압 Vth나 이동도  $\mu$ 의 변동의 영향을 받지 않는다. 발광 기간 (L)의 초기에, 부트스트래핑 처리가 행해지고, 구동용 트랜지스터(3B)의 게이트-소스간 전압 Vgs( $=Vin+Vth-\Delta V$ )를 일정하게 유지한 채, 구동용 트랜지스터(3B)의 게이트 전위 Vg 및 소스 전위 Vs를 상승시킨다.
- [0036] 도 4a에 도시한 타이밍차트는, 임계 전압 보정 처리를 3회 반복했을 경우를 예시한다. 특히, 기간 (E), (G) 및

(I)에서 각각 임계 전압 보정 처리를 행한다. 이들 기간 (E), (G) 및 (I)는 각 수평 기간 (1H)의 전반의 시간 대에 속하고, 신호선 DTL101은 이들 3개의 주기에서 기준 전위  $V_o$ 에 있다. 이 기간에, 주사선 WSL101이 하이 레벨 상태이고, 샘플링용 트랜지스터(3A)를 온 상태로 하여, 구동용 트랜지스터(3B)의 게이트 전위  $V_g$ 는 기준 전위  $V_o$ 로 설정된다. 이 기간에, 구동용 트랜지스터(3B)의 임계 전압  $V_{th}$ 의 보정 처리를 행한다. 각 수평 기간 (1H)의 후반 부분은 다른 행의 화소에 대한 신호 전위를 샘플링하는 샘플링 기간을 나타낸다. 이 샘플링 기간 (F) 및 (H)에, 주사선 WSL101을 로우 레벨로 절환하고, 샘플링용 트랜지스터(3A)를 턴 오프 상태로 한다. 상기 동작을 반복함으로써, 구동용 트랜지스터(3B)의 게이트-소스간 전압  $V_{gs}$ 는, 결국 구동용 트랜지스터(3B)의 임계 전압  $V_{th}$ 에 도달한다. 임계 전압 보정 처리의 반복 횟수는 화소의 회로 구성 등에 맞추어 최적값으로 설정하여, 임계 전압 보정 처리를 확실하게 행하도록 한다. 이에 따라, 흑 레벨의 저계조로부터 백 레벨의 고계조까지 어느 계조에서도 양호한 화질을 얻을 수 있다.

[0037] 도 4b~도 41을 참조하여 도 2에 도시한 화소(101)의 동작을 상세히 설명한다. 도 4b~도 41의 도면 부호 B~L은, 도 4a에 도시한 타이밍차트의 각 기간 (B)~(L)에 각각 대응한다. 이해를 쉽게 하기 위해서, 도 4b~도 41은, 발광 소자(3D)의 용량 성분을 캐패시터(3I)로서 도시한다. 도 4b에 도시한 바와 같이, 발광 기간 (B)에서는, 전원 공급선 DSL101이 고전위  $V_{cc\_H}$ (제1 전위)에 있고, 구동용 트랜지스터(3B)가 구동 전류  $Ids$ 를 발광 소자(3D)에 공급한다. 도 4b에 도시하는 바와 같이, 구동 전류  $Ids$ 는 고전위  $V_{cc\_H}$ 에 있는 전원 공급선 DSL101로부터 구동용 트랜지스터(3B) 및 발광 소자(3D)를 통하여, 공통 접지 배선(3H)에 유입된다.

[0038] 기간 (C)에서, 도 4c에 도시한 바와 같이, 전원 공급선 DSL101을 고전위  $V_{cc\_H}$ 로부터 저전위  $V_{cc\_L}$ 로 절환하도록 제어한다. 전원 공급선 DSL101은  $V_{cc\_L}$ 까지 방전되고, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 는 저전위  $V_{cc\_L}$ 에 가까운 전위까지 천이한다. 전원 공급선 DSL101의 배선 용량이 큰 경우에는, 비교적 빠른 타이밍으로 전원 공급선 DSL101을 고전위  $V_{cc\_H}$ 로부터 저전위  $V_{cc\_L}$ 로 절환하도록 제어한다. 이 기간 (C)를 충분히 길게 확보함으로써, 배선 용량이나 화소의 기생 용량의 영향을 받지 않게 된다.

[0039] 기간 (D)에서, 도 4d에 도시한 바와 같이, 주사선 WSL101을 저레벨로부터 고레벨로 절환하도록 제어함으로써, 샘플링용 트랜지스터(3A)가 도통된다. 이때, 영상 신호선 DTL101은 기준 전위  $V_o$ 에 있다. 구동용 트랜지스터(3B)의 게이트 전위  $V_g$ 는 도통한 샘플링용 트랜지스터(3A)를 통해서 영상 신호선 DTL101의 기준 전위  $V_o$ 와 같아진다. 이와 동시에, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 는 즉시 저전위  $V_{cc\_L}$ 로 고정된다. 이에 따라, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 가 영상 신호선 DTL101의 기준 전위  $V_o$ 보다 충분히 낮은 저전위  $V_{cc\_L}$ 로 초기화(리세트)된다. 구체적으로, 구동용 트랜지스터(3B)의 게이트-소스간 전압  $V_{gs}$ (게이트 전위  $V_g$ 와 소스 전위  $V_s$ 의 차)가 구동용 트랜지스터(3B)의 임계 전압  $V_{th}$ 보다 커지도록, 전원 공급선 DSL101의 저전위  $V_{cc\_L}$ (제2 전위)을 설정한다.

[0040] 도 4e에 도시한 바와 같이, 1회째의 임계 전압 보정 기간 (E)에서, 전원 공급선 DSL101의 전위가 저전위  $V_{cc\_L}$ 로부터 고전위  $V_{cc\_H}$ 로 천이하여, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 가 상승하기 시작한다. 이 기간 (E)는 소스 전위  $V_s$ 가  $V_{cc\_L}$ 로부터  $V \times 1$ 에 도달하는 시점에서 종료된다. 그 때문에, 1회째의 임계 전압 보정 기간 (E)에서는  $V \times 1$ 이 유지 캐패시터(3C)에 기입된다.

[0041] 이 수평 주기(1H)의 후반 기간 (F)에서, 도 4f에 도시한 바와 같이, 영상 신호선 DTL101이 신호 전위  $V_{in}$ 로 변화되는 한편 주사선 WSL101은 로우 레벨로 된다. 이 기간 (F)는 다른 행의 화소에 대한 신호 전위  $V_{in}$ 의 샘플링 기간의 역할을 한다. 따라서, 화소의 샘플링용 트랜지스터(3A)는 기간 (F)에서 턴 오프될 필요가 있다.

[0042] 다음의 수평 주기(1H)의 전반에서, 임계값 보정 기간 (G)에, 도 4g에 도시한 바와 같이, 2회째의 임계 전압 보정 처리를 행한다. 1회째의 임계 전압 보정 처리와 마찬가지로, 영상 신호선 DTL101은 기준 전위  $V_o$ 로 설정되고, 주사선 WSL101이 하이 레벨이 되어서 샘플링용 트랜지스터(3A)가 턴 온 된다. 유지 캐패시터(3C)에 대한 전위 기입이 진행되어, 전위는  $V \times 2$ 까지 도달한다.

[0043] 이 수평 주기(1H)의 후반 기간 (H)에서, 도 4h에 도시한 바와 같이, 다른 행의 화소에 대한 신호 전위  $V_{in}$ 의 샘플링을 행하기 때문에, 행의 주사선 WSL101은 로우 레벨로 되고, 샘플링용 트랜지스터(3A)가 턴 오프 된다.

[0044] 3회째의 임계 전압 보정 기간 (I)에서, 도 4i에 도시한 바와 같이, 다시 주사선 WSL101이 하이 레벨로 절환되어 샘플링용 트랜지스터(3A)가 턴 온되고, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 가 상승하기 시작한다. 그리고 구동용 트랜지스터(3B)의 게이트-소스간 전압  $V_{gs}$ 가 임계 전압  $V_{th}$ 로 될 때 전류가 컷오프된다. 이렇게 하여, 구동용 트랜지스터(3B)의 임계 전압  $V_{th}$ 에 해당하는 전압이 유지 캐패시터(3C)에 기입된다. 3개의 임계값 보정 기간 (E), (G) 및 (I) 각각에서는, 구동 전류가 오로지 유지 캐패시터 3C 측에 흐르고, 발광 소자(3D)측에는 흐

르지 않도록 하기 위해서, 발광 소자(3D)가 컷오프로 되도록 공통 접지 배선(3H)의 전위를 설정한다.

[0045] 기간 (J)에서, 도 4j에 도시한 바와 같이, 영상 신호선 DTL101의 전위가 기준 전위  $V_0$ 로부터 샘플링 전위(신호 전위)  $V_{in}$ 으로 천이하여, 다음의 샘플링 동작 및 이동도 보정 동작의 준비가 완료된다.

[0046] 샘플링 기간/이동도 보정 기간 (K)에서, 도 4k에 도시한 바와 같이, 주사선 WSL101이 고전위측으로 천이해서, 샘플링용 트랜지스터(3A)가 턴 온 된다. 따라서, 구동용 트랜지스터(3B)의 게이트 전위  $V_g$ 는 신호 전위  $V_{in}$ 으로 된다. 여기서 발광 소자(3D)는 처음에 컷오프 상태(하이 임피던스 상태)에 있기 때문에, 구동용 트랜지스터(3B)의 드레인-소스간 전류  $I_{ds}$ 는 발광 소자 캐패시터(3I)에 유입되어, 충전을 개시한다. 따라서, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 는 상승을 개시하여, 결국은 구동용 트랜지스터(3B)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{in} + V_{th} - \Delta V$ 에 도달한다. 이렇게 하여, 신호 전위  $V_{in}$ 의 샘플링과 보정량  $\Delta V$ 의 조정이 동시에 행해진다.  $V_{in}$ 이 높을수록  $I_{ds}$ 는 커져, 결과적으로  $\Delta V$ 의 절대값도 커진다. 따라서, 발광 휘도 레벨에 따른 이동도 보정이 행해진다.  $V_{in}$ 이 일정한 경우, 구동용 트랜지스터(3B)의 이동도  $\mu$ 가 클수록  $\Delta V$ 의 절대값이 커진다. 환언하면, 이동도  $\mu$ 가 클수록 부귀환량  $\Delta V$ 가 커지므로, 화소마다의 이동도  $\mu$ 의 변동을 제거할 수 있다.

[0047] 마지막으로 발광 기간 (L)에서, 도 4l에 도시한 바와 같이, 주사선 WSL101이 저전위측으로 천이하고, 샘플링용 트랜지스터(3A)는 턴 오프 된다. 이에 따라, 구동용 트랜지스터(3B)의 게이트  $g$ 는 신호선 DTL101로부터 분리된다. 동시에, 드레인 전류  $I_{ds}$ 가 발광 소자(3D)를 통해서 흐르기 시작한다. 발광 소자(3D)의 애노드 전위는 구동 전류  $I_{ds}$ 에 따라서  $V_{el}$ 까지 상승한다. 발광 소자(3D)의 애노드 전위의 상승은, 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 의 상승을 의미한다. 구동용 트랜지스터(3B)의 소스 전위  $V_s$ 가 상승하면, 유지 캐패시터(3C)의 부트 스트래핑 동작에 의해, 구동용 트랜지스터(3B)의 게이트 전위  $V_g$ 도 연동해서 상승한다. 게이트 전위  $V_g$ 의 상승량  $V_{el}$ 은 소스 전위  $V_s$ 의 상승량  $V_{el}$ 과 동등하게 된다. 따라서, 발광 기간 동안 구동용 트랜지스터(3B)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{in} + V_{th} - \Delta V$ 에서 일정하게 유지된다.

[0048] 전술한 바와 같이, 본 발명에 따른 표시 장치는 각 화소가 임계 전압 보정 기능 및 이동도 보정 기능을 갖춘다. 도 5는, 이러한 보정 기능을 갖춘 화소에 포함되는 구동용 트랜지스터의 전류/전압 특성을 나타내는 그래프 세트 (1)~(4)이다. 각각의 그래프 (1)~(4)는 횡축에 신호 전위  $V_{in}$ 을 취하고, 종축에 구동 전류  $I_{ds}$ 를 취한다. 이 그래프 (1)~(4)는 서로 다른 화소 A 및 B에 대해서 각각  $V_{in}/I_{ds}$  특성 곡선을 도시한다. 화소 A는 임계 전압  $V_{th}$ 가 비교적 작고 이동도  $\mu$ 가 비교적 크고, 화소 B는 임계 전압  $V_{th}$ 가 비교적 높고 이동도  $\mu$ 가 비교적 작다.

[0049] 그래프 (1)은, 임계값 보정 및 이동도 보정이 모두 수행되지 않을 경우에 작성된  $V_{in}/I_{ds}$  특성 곡선이다. 화소 A 및 화소 B에서 임계 전압  $V_{th}$  및 이동도  $\mu$ 의 보정이 행해지지 않기 때문에, 임계 전압  $V_{th}$ 나 이동도  $\mu$ 의 값 차이에 의해  $V_{in}/I_{ds}$  특성 곡선에 큰 차이가 나게 된다. 동일한 신호 전위  $V_{in}$ 을 화소 A 및 B에 부여해도, 구동 전류  $I_{ds}$ , 즉 화소 A 및 B의 발광 휘도가 서로 달라져, 화상의 균일성이 얻어지지 않는다.

[0050] 그래프 (2)는 임계값 보정을 행하는 한편 이동도 보정은 행하지 않을 경우에 작성된  $V_{in}/I_{ds}$  특성 곡선을 도시한다. 화소 A와 화소 B에서 임계 전압  $V_{th}$ 의 값 차이는 캔슬된다. 그러나, 이동도  $\mu$ 의 값 차이는  $V_{in}/I_{ds}$  특성 곡선에 반영된다.  $V_{th}$ 가 높은 영역, 즉 휘도가 높은 영역에서, 이동도  $\mu$ 의 값 차이가 현저하게 나타나, 동일한 계조에서도 휘도가 달라진다. 구체적으로는, 동일한 계조(동일한  $V_{in}$ )에서, 이동도  $\mu$ 가 큰 화소 A의 휘도(구동 전류  $I_{ds}$ )는 높고, 이동도  $\mu$ 가 작은 화소 B의 휘도는 낮다.

[0051] 그래프 (3)은 임계값 보정 및 이동도 보정을 함께 행한 경우에 작성된  $V_{in}/I_{ds}$  특성 곡선으로서, 본 발명에 대응한다. 임계 전압  $V_{th}$  및 이동도  $\mu$ 의 값 차이는 완전하게 보정되고, 그 결과 화소 A와 화소 B의  $V_{in}/I_{ds}$  특성 곡선은 일치한다. 모든 계조( $V_{in}$ )에서 화소 A 및 화소 B의 휘도( $I_{ds}$ )가 동일 레벨로 되어, 화상의 균일성이 현저하게 개선된다.

[0052] 그래프 (4)는 이동도 보정은 행하였지만 임계 전압의 보정이 불충분한 경우에 작성된 비교예의  $V_{in}/I_{ds}$  특성 곡선을 도시한다. 환언하면, 그래프 (4)에 도시된  $V_{in}/I_{ds}$  특성 곡선은 임계 전압 보정 처리를 복수 회 반복하지 않고, 1회만 수행한 경우에 작성된다. 임계 전압  $V_{th}$ 의 값 차가 캔슬되지 않기 때문에, 화소 A와 화소 B에 의해 저계조의 영역에서 휘도( $I_{ds}$ ) 차가 생긴다. 따라서, 임계 전압의 보정이 불충분한 경우에는, 저계조에서 휘도의 얼룩짐이 나타나, 화질을 손상하게 된다.

[0053] 도 6은, 표시 장치의 비교예에 따른 표시 장치의 블록도이다. 표시 장치의 이해를 쉽게 하기 위해서, 도 1에 도시한 표시 장치에 대응하는 도 6에 도시한 표시 장치의 이를 부분에는 대응하는 참조 번호를 붙인다. 화소 어레이부(102)의 신호선 DTL에 신호를 공급하는 신호 공급부에 대해서 도 6에 도시한 표시 장치는 도 1에 도시

한 표시 장치와 상이하다. 전술한 바와 같이, 화소 회로(101)측에서 복수의 수평 주기에 걸쳐 임계 전압 보정 처리를 반복하기 위해서, 각 신호선 DTL에 대하여, 기준 전위와 신호 전위가 교대로 절환하는 펄스 신호를 공급할 필요가 있다. 도 6에 도시한 표시 장치에서, 신호선 DTL은 신호선 DTL에 펄스 신호를 공급하는 펄스 신호원 SIG을 각각 부착한다. 예를 들면, 제1 펄스 신호원 SIG101이 1열째의 신호선 DTL101에 접속된다. 이 제1 펄스 신호원 SIG101은 기준 전위와 신호 전위가 교대로 절환하는 펄스 신호를 신호선 DTL101에 공급한다. 따라서, 도 6에 도시한 표시 장치는 영상 신호선 DTL 개수와 동일한 수의 신호원 SIG가 필요하다. 따라서, 화소 어레이부(102)가 장착되는 패널측은 패널 외부의 신호원 SIG와 접속하기 위해서 신호선 DTL의 개수와 동일한 수의 접속용 패드가 필요하다. 비교적 패널 사이즈가 큰 텔레비전용 표시 장치에서는, 도 6에 도시한 구성도 가능하지만, 모바일 기기용의 소형 표시 장치에서는 신호선 DTL의 개수와 동일한 수의 접속 패드를 설치하는 것이 스페이스적으로 곤란해진다. 또한, 패널 외부에 신호원 SIG를 조립한 구동 회로의 구조가 복잡해진다.

[0054] 도 7은, 도 6에 도시한 표시 장치의 동작 설명에 기여하는 모식도이다. 도 7은 좌측에 1개의 신호선 DTL과 이 것에 접속하는 1개의 펄스 신호원 SIG를 나타낸다. 신호선 DTL은 각각의 노드 a, b, c, d, e의 화소에 접속된다. 각 노드에는, 배선 저항 Rp와 배선 캐패시터 Cp가 부가된다. 도 7에 도시한 바와 같이, 신호원 SIG로부터 멀어질수록, 배선 저항 Rp의 축적된 저항량 및 배선 캐패시터 Cp의 축적된 용량이 커져, 펄스 신호에 악영향을 미친다. 즉, 신호원 SIG로부터 출력된 펄스 신호는, 이 펄스 신호가 각 노드를 통과할 때마다 배선 저항이나 배선 캐패시터에 의해 열화된다.

[0055] 도 7은 우측에 각 노드 a, b, c, d, e에서 관측되는 펄스 신호 파형을 나타낸다. 신호원 SIG에 가장 가까운 노드 a에서는, 본래 사각형파의 신호 펄스를 갖는다. 이 펄스 신호는 노드가 신호원 SIG로부터 멀어질수록 열화되어, 그 상승 및 하강이 완만해진다. 예를 들면, 노드 e에서, 펄스 신호의 상승이 크게 완만해지면, 신호선이 기준 전위 Vo로부터 신호 전위 Vin로 천이하기 전에, 신호 펄스가 하강하기 시작한다. 이와 같은 현상이 일어나면, 대응하는 화소의 유지 캐패시터에 신호 전위 Vin을 샘플링할 수 없기 때문에, 화상 품위가 열화된다. 그러나, 본 발명에 따른 표시 장치는 각 신호선에 대응해서 독립된 펄스 신호원을 배치하지 않고, 각 신호선에 부착한 스위치에서 신호 전위와 기준 전위를 선택하도록 한다. 이에 따라, 배선 저항 및 배선 용량에 의한 신호선에 공급된 펄스 신호의 열화를 방지할 수 있어, 양호한 화질의 표시 장치를 얻는 것이 가능하게 된다.

[0056] 본 발명의 다양한 변형, 조합, 하위 조합 및 변경이 첨부된 특허청구범위의 범위 또는 균등물 내에서 설계 요건 및 다른 요인에 따라 이루어질 수 있다는 것을 당업자는 이해해야 한다.

## 도면의 간단한 설명

[0057] 도 1은 본 발명에 따른 표시 장치를 도시하는 블록도.

[0058] 도 2는 도 1에 도시한 표시 장치에 포함되는 화소 회로의 구성을 도시하는 회로도.

[0059] 도 3은 도 1에 도시한 표시 장치의 동작 설명에 기여하는 타이밍차트.

[0060] 도 4a는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0061] 도 4b는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0062] 도 4c는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0063] 도 4d는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0064] 도 4e는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0065] 도 4f는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0066] 도 4g는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0067] 도 4h는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0068] 도 4i는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0069] 도 4j는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

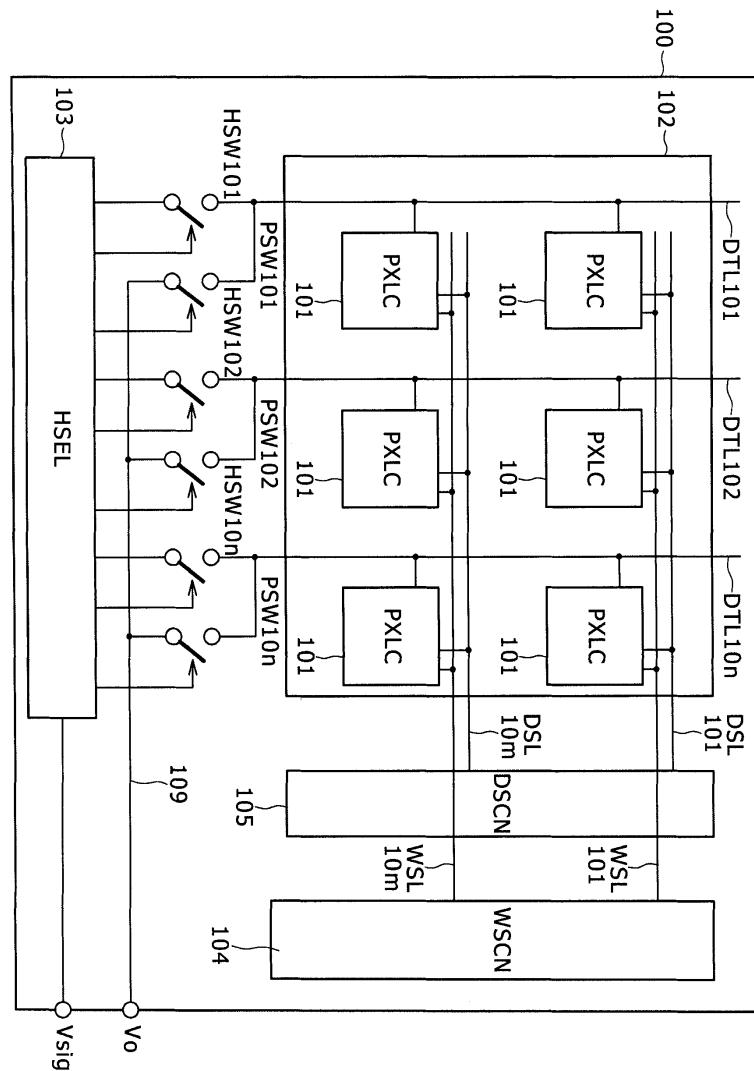
[0070] 도 4k는 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

[0071] 도 4l은 도 2에 도시한 실시예의 동작 설명에 기여하는 타이밍차트.

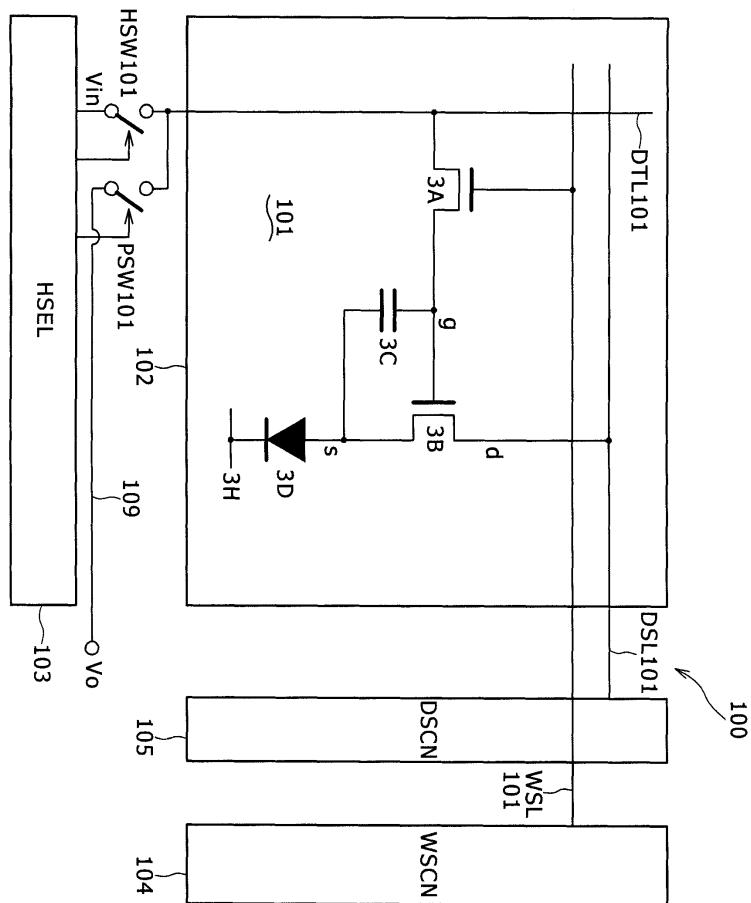
- [0072] 도 5는 본 발명에 따른 표시 장치의 동작 설명에 기여하는 그래프 세트.
- [0073] 도 6은 비교예에 따른 표시 장치를 도시하는 블록도.
- [0074] 도 7은 도 6에 도시한 표시 장치의 동작 설명에 기여하는 모식도.
- [0075] [도면의 주요 부분에 대한 부호의 설명]
- [0076] 100: 표시 장치
- [0077] 101: 화소
- [0078] 102: 화소 어레이부
- [0079] 103: 수평 셀렉터
- [0080] 104: 라이트 스캐너
- [0081] 105: 전원 스캐너
- [0082] 109: 공통 배선
- [0083] 3A: 샘플링용 트랜지스터
- [0084] 3B: 구동용 트랜지스터
- [0085] 3C: 유지 캐페시터
- [0086] 3D: 발광 소자
- [0087] HSW: 스위치
- [0088] PSW: 스위치

## 도면

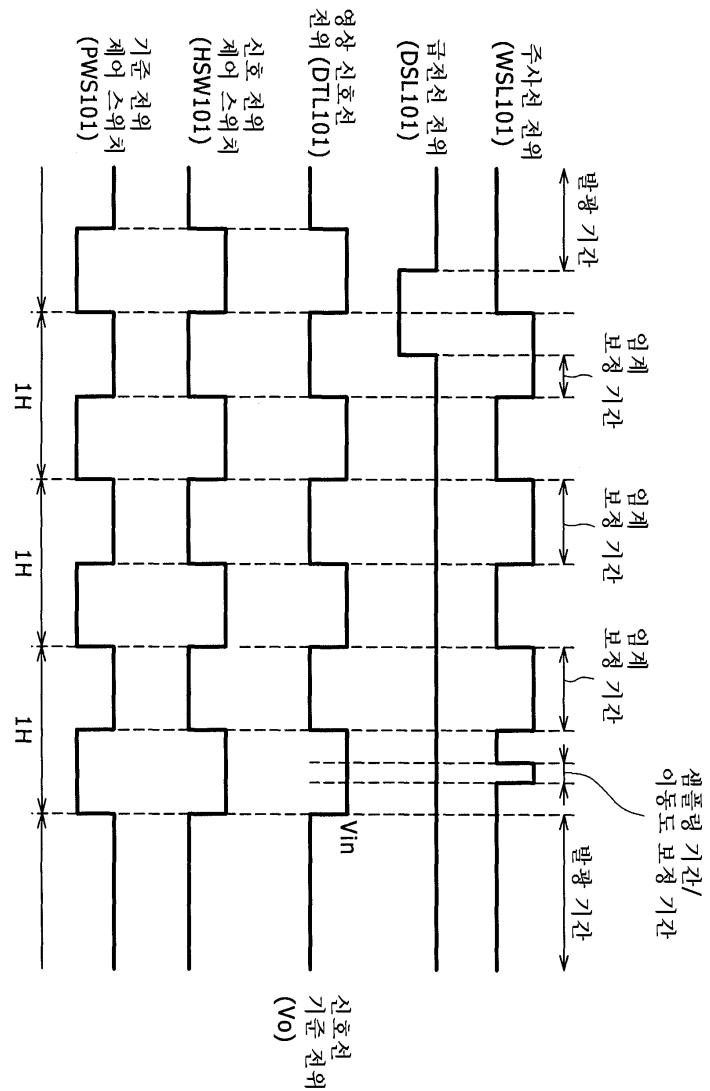
## 도면1



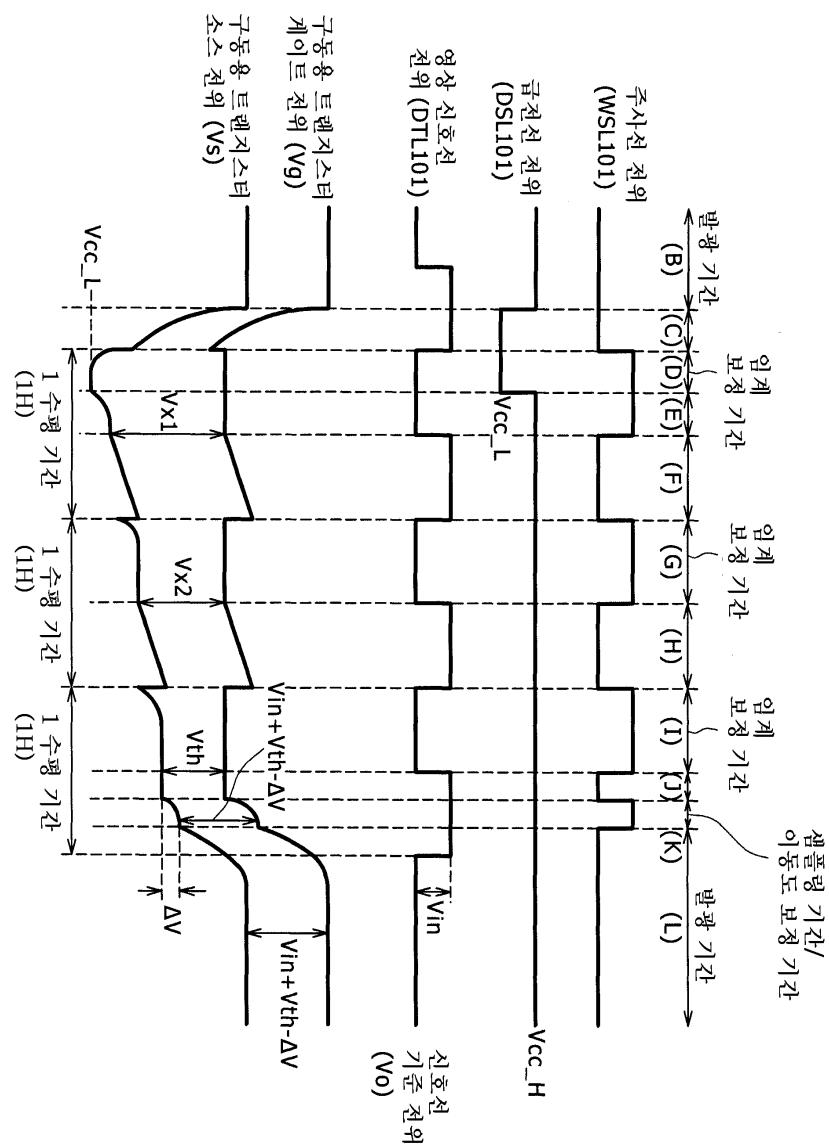
도면2



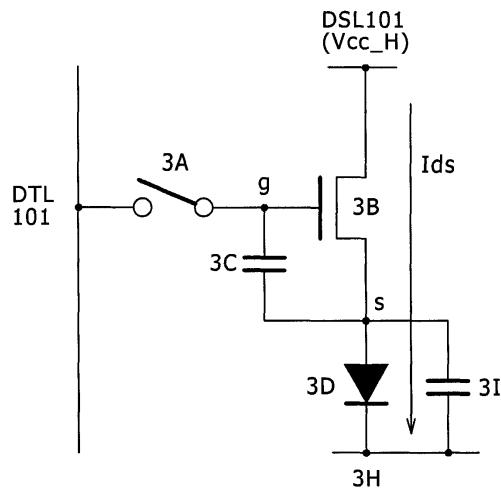
## 도면3



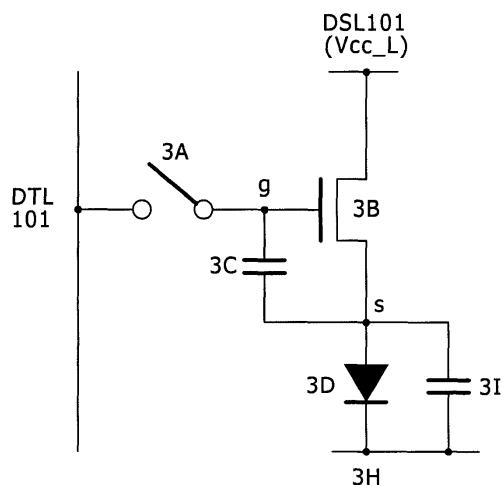
도면4a



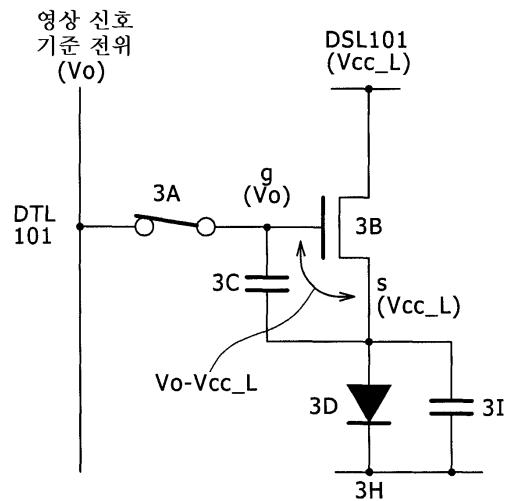
도면4b



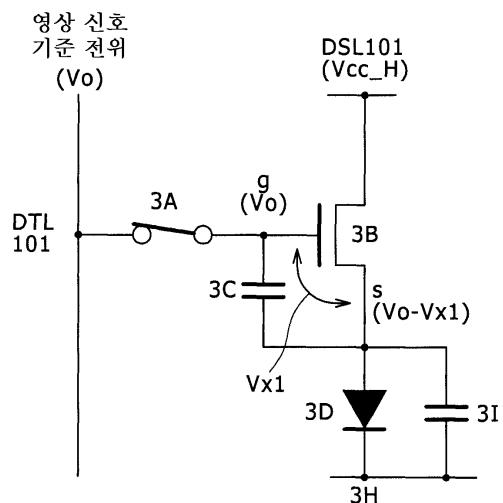
도면4c



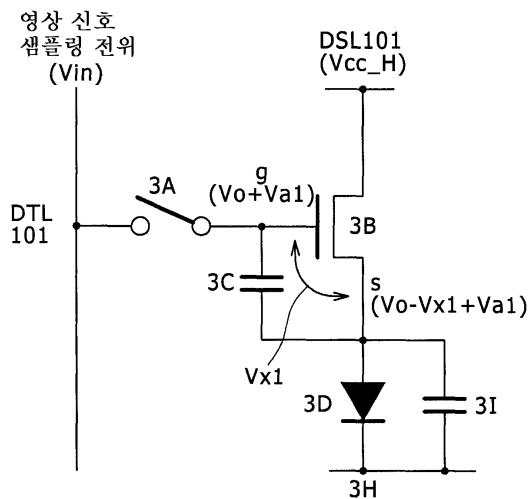
도면4d



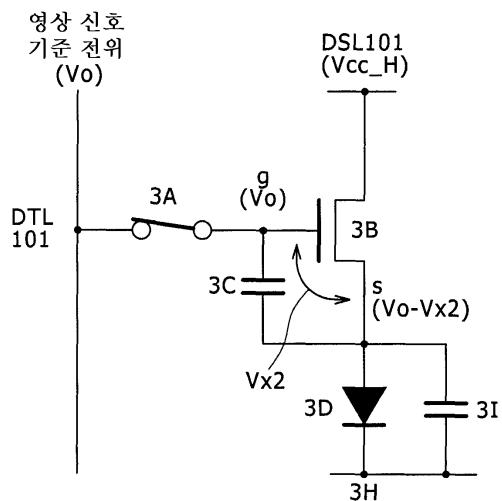
도면4e



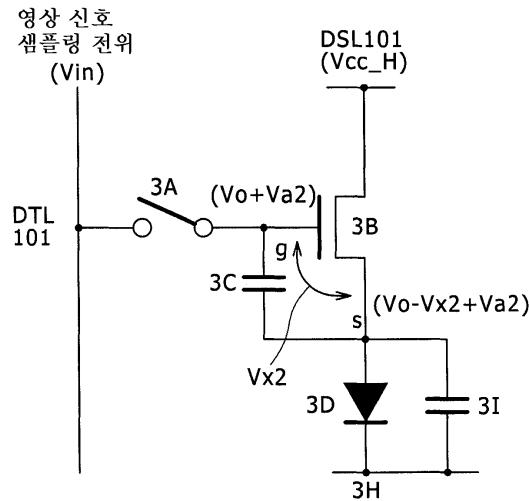
도면4f



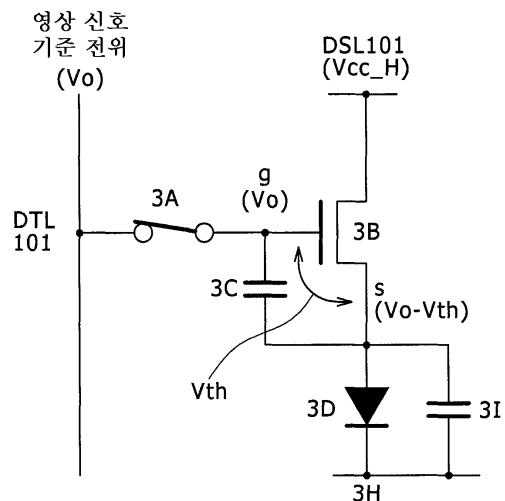
도면4g



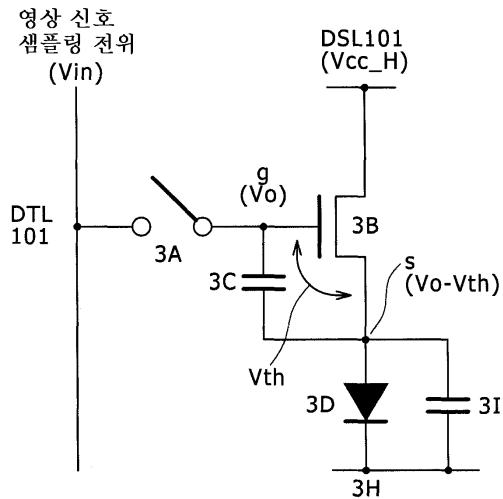
## 도면4h



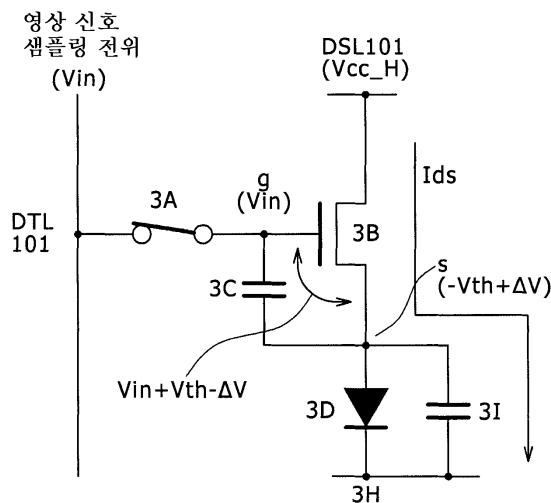
## 도면4i



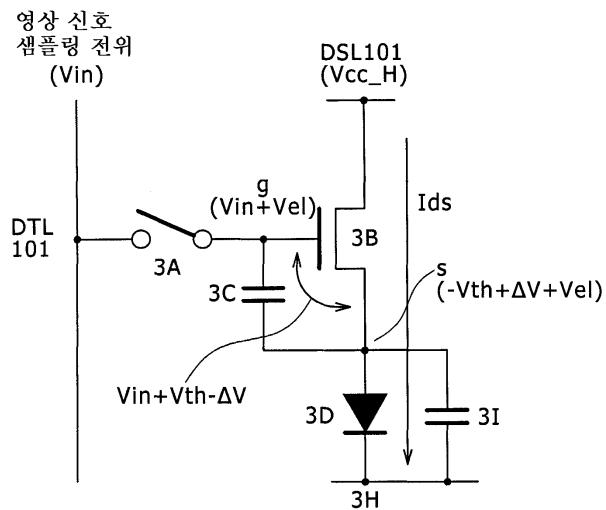
도면4j



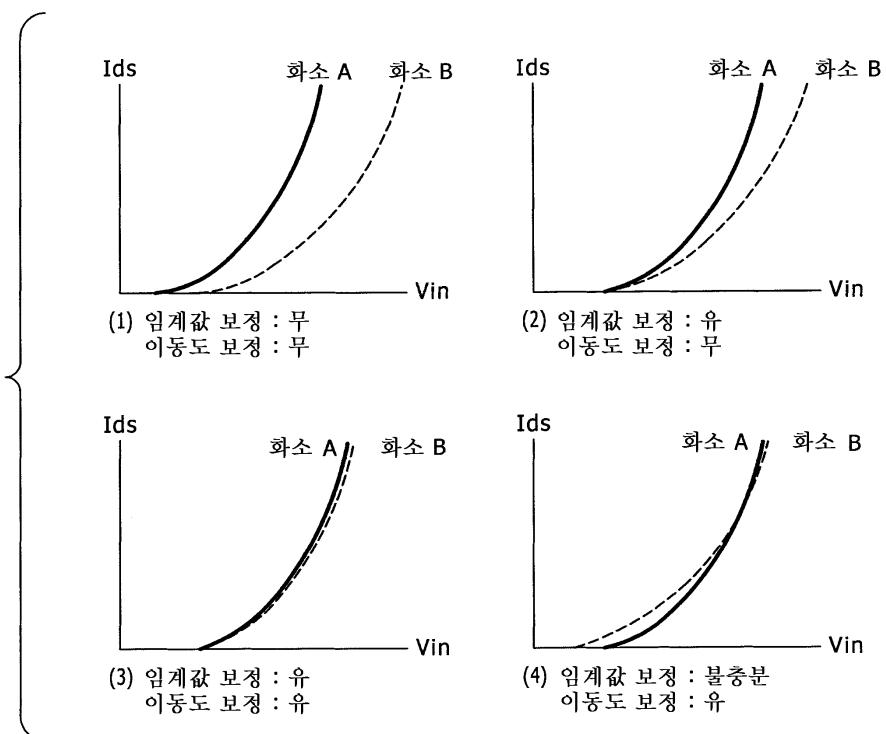
도면4k



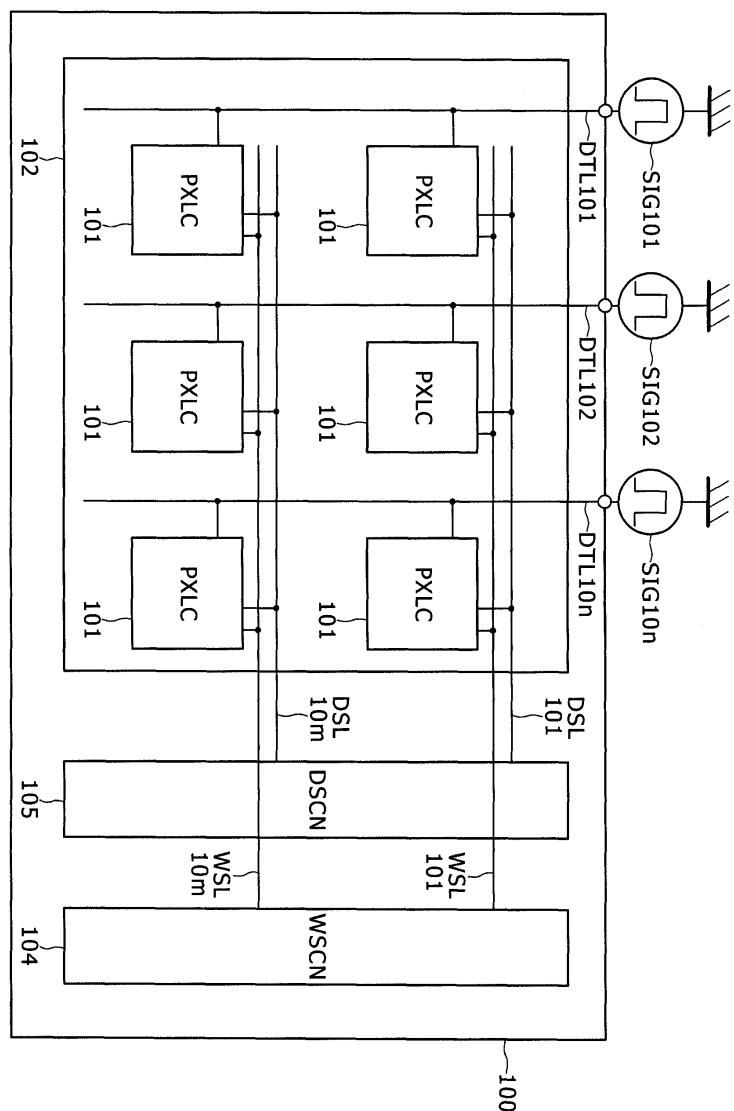
## 도면41



## 도면5



도면6



## 도면7

