

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 4 月 30 日 (30.04.2020)

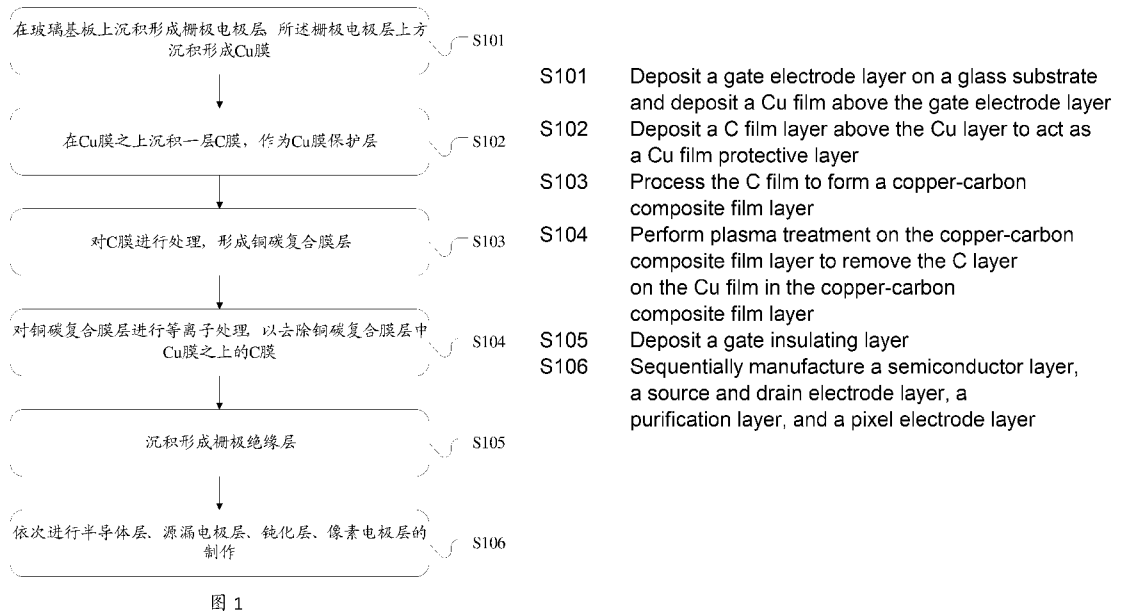


(10) 国际公布号
WO 2020/082624 A1

- (51) 国际专利分类号:
H01L 21/28 (2006.01)
- (21) 国际申请号: PCT/CN2019/071847
- (22) 国际申请日: 2019 年 1 月 16 日 (16.01.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811259129.9 2018 年 10 月 26 日 (26.10.2018) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 胡小波 (HU, Xiaobo); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: METHOD FOR PREPARING THIN FILM TRANSISTOR ARRAY SUBSTRATE

(54) 发明名称: 一种薄膜晶体管阵列基板的制备方法



(57) Abstract: A method for preparing a thin film transistor array substrate. The method comprises the step of: after forming a Cu metal thin film layer on a gate insulating layer and before a yellow light process and an etching process, depositing a C film layer above the Cu metal thin film layer. In the embodiments of the present invention, the Cu film surface electrical resistivity is reduced, preventing the phenomenon of ESD produced by the Cu film and improving the display effects of the thin film transistor array substrate.



SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种薄膜晶体管阵列基板的制备方法。该方法包括在栅极绝缘层上形成Cu金属薄膜层之后, 在黄光制程和刻蚀制程之前, 在Cu金属薄膜层上方沉积上一层C膜。本发明实施例中降低了Cu膜表面电阻率, 避免了Cu膜产生ESD现象, 提高了薄膜晶体管阵列基板的显示效果。

说明书

发明名称：一种薄膜晶体管阵列基板的制备方法

技术领域

[0001] 本发明涉及半导体材料技术领域，具体涉及一种薄膜晶体管阵列基板的制备方法。

背景技术

[0002] 随着平板显示技术的发展，人们对显示器尺寸、分辨率和画面刷新速率的追求越来越高，因此采用铜取代铝作为导电金属材料。

[0003] 现有的阵列基板工艺方法中，Cu膜沉积结束后，经过黄光制程，刻蚀制程，都是暴露在空气中，表层的Cu会有部分被氧化，将Cu膜暴露在空气当中超过30min，其表面电阻率会升高30%以上，从而会导致Cu line的电阻率升高；且Cu膜上产生的CuO_x及Cu(OH)_x会导致静电释放（Electro-Static discharge，ESD）现象，影响TFT器件的显示效果。

发明概述

技术问题

[0004] 在TFT制程中，Cu膜沉积结束后，Cu膜层越厚，其晶粒就会越大，表面粗糙度增大，晶界的空隙也随之变大，如此在后续TFT制程中，会有部分O₂和H₂O沿着晶界空隙渗透到膜层内部，加速表层Cu膜的氧化，产生静电击穿或产生局部寄生电容，进一步影响TFT器件的显示效果。

问题的解决方案

技术解决方案

[0005] 本发明实施例提供一种薄膜晶体管阵列基板的制备方法，避免后续黄光制程和刻蚀制程时Cu膜被氧化，从而降低了Cu膜表面电阻率，避免了Cu膜产生ESD现象，提高了薄膜晶体管阵列基板的显示效果。

[0006] 为解决上述问题，本申请第一方面提供一种薄膜晶体管阵列基板的制备方法，该方法包括在栅极绝缘层上形成Cu金属薄膜层之后，在黄光制程和刻蚀制程之前，在Cu金属薄膜层上方沉积上一层C膜步骤。

- [0007] 进一步的,所述方法包括:
- [0008] 在玻璃基板上沉积形成栅极电极层,所述栅极电极层上方沉积形成Cu膜;
- [0009] 在所述Cu膜之上沉积一层C膜,作为Cu膜保护层。
- [0010] 进一步的,所述方法还包括:
- [0011] 对C膜进行处理,形成铜碳复合膜层;
- [0012] 对所述铜碳复合膜层进行等离子处理,以去除铜碳复合膜层中Cu膜之上的C膜
- ;
- [0013] 沉积形成栅极绝缘层;
- [0014] 依次进行半导体层、源漏电极层、钝化层、像素电极层的制作。
- [0015] 进一步的,所述对C膜进行处理,以制作铜碳复合膜层,包括:
- [0016] 制作完成光刻胶图案;
- [0017] 对玻璃基板上的C膜进行等离子处理,使得没有光刻胶保护的C膜生成气体化合物;
- [0018] 进行Cu膜湿法刻蚀及光刻胶去除工艺,形成铜碳复合膜层。
- [0019] 进一步的,所述对所述铜碳复合膜层进行等离子处理,以去除铜碳复合膜层中Cu膜之上的C膜的步骤,包括:
- [0020] 对所述铜碳复合膜层进行H₂
- 等离子处理,使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化C-H化合物,以去除铜碳复合膜层中Cu膜之上的C膜。
- [0021] 进一步的,所述对所述铜碳复合膜层进行等离子处理,以去除铜碳复合膜层中Cu膜之上的C膜的步骤,包括:
- [0022] 对所述铜碳复合膜层进行N₂
- 等离子处理,使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化N-H化合物,以去除铜碳复合膜层中Cu膜之上的C膜。
- [0023] 进一步的,所述对所述铜碳复合膜层进行等离子处理,以去除铜碳复合膜层中Cu膜之上的C膜的步骤,包括:
- [0024] 对所述铜碳复合膜层进行O₂
- 等离子处理,使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化O-H化合物,以去

除铜碳复合膜层中Cu膜之上的C膜。

[0025] 进一步的，所述沉积形成栅极绝缘层的步骤，包括：

[0026] 在去除铜碳复合膜层中Cu膜之上的C膜，将Cu膜暴露出来之后，再进行栅极绝缘层沉积。

[0027] 进一步的，所述源漏电极层的制作方法和所述栅极电极层的制作方法一致。

[0028] 进一步的，所述在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜的步骤，包括：

[0029] 在玻璃基板上沉积MoCu复合膜层形成栅极电极层，其中，Mo膜在Cu膜之下，Mo膜作为栅极电极层，Cu膜为导电功能层。

[0030] 进一步的，所述栅极电极层材料为MoTi、MoNb、Ti、Ta或W。

[0031] 进一步的，所述在玻璃基板上沉积MoCu复合膜层形成栅极电极层的步骤，包括：

[0032] 用物理气相沉积PVD溅射工艺在玻璃基板上沉积MoCu复合膜层形成栅极电极层。

[0033] 进一步的，所述在所述Cu膜之上沉积一层C膜，作为Cu膜保护层的步骤，包括：

[0034] 用溅射工艺在所述Cu膜之上沉积一层C膜，作为Cu膜保护层，所述C膜厚度50 Å~200 Å。

[0035] 进一步的，所述Mo膜厚度为100-500埃。

[0036] 第二方面，本申请提供一种薄膜晶体管阵列基板的制备方法，所述方法包括：

[0037] 在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜；

[0038] 在所述Cu膜之上沉积一层C膜，作为Cu膜保护层；

[0039] 对C膜进行处理，形成铜碳复合膜层；

[0040] 对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜；

[0041] 沉积形成栅极绝缘层；

[0042] 依次进行半导体层、源漏电极层、钝化层、像素电极层的制作。

[0043] 进一步的，所述对C膜进行处理，以制作铜碳复合膜层，包括：

[0044] 制作完成光刻胶图案；

[0045] 对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物；

[0046] 进行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层。

[0047] 进一步的，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：

[0048] 对所述铜碳复合膜层进行H₂

等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化C-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。

[0049] 进一步的，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：

[0050] 对所述铜碳复合膜层进行N₂

等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化N-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。

[0051] 进一步的，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：

[0052] 对所述铜碳复合膜层进行O₂

等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化O-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。

[0053] 进一步的，所述在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜的步骤，包括：

[0054] 在玻璃基板上沉积MoCu复合膜层形成栅极电极层，其中，Mo膜在Cu膜之下，Mo膜作为栅极电极层，Cu膜为导电功能层。

发明的有益效果

有益效果

[0055] 本发明实施例方法包括在栅极绝缘层上形成Cu金属薄膜层之后，在黄光制程和刻蚀制程之前，在Cu金属薄膜层上方沉积上一层C膜的步骤。本发明实施例中Cu膜与外界隔绝，可以避免后续黄光制程和刻蚀制程时Cu膜被氧化，从而降低

了Cu膜表面电阻率，避免了Cu膜产生ESD现象，提高了薄膜晶体管阵列基板的显示效果。

对附图的简要说明

附图说明

[0056] 为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0057] 图1是本发明实施例提供的薄膜晶体管阵列基板的制备方法的一个实施例流程示意图；

[0058] 图2是本发明实施例提供的薄膜晶体管阵列基板的制备方法中在玻璃基板上沉积MoCu复合膜层形成栅极电极层后的结构示意图；

[0059] 图3是本发明实施例提供的薄膜晶体管阵列基板的制备方法中在Cu膜之上沉积一层C膜，作为Cu膜保护层后的结构示意图；

[0060] 图4是本发明实施例提供的薄膜晶体管阵列基板的制备方法中对铜碳复合膜层进行H₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H₂生成气化C-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜后的结构示意图；

[0061] 图5是本发明实施例提供的薄膜晶体管阵列基板的制备方法中行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层后的结构示意图；

[0062] 图6是本发明实施例提供的薄膜晶体管阵列基板的制备方法中对铜碳复合膜层进行H₂等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜后的结构示意图；

[0063] 图7是本发明实施例提供的薄膜晶体管阵列基板的制备方法中进行栅极绝缘层沉积后的结构示意图；

[0064] 图8是本发明实施例提供的薄膜晶体管阵列基板的制备方法中依次进行半导体层、源漏电极层、钝化层、像素电极层的制作，形成的薄膜晶体管阵列基板的结构示意图。

发明实施例

本发明的实施方式

[0065] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0066] 薄膜晶体管（Thin-film transistor, TFT）是场效应晶体管的种类之一，大略的制作方式是在基板上沉积各种不同的薄膜，如半导体主动层、介电层和金属电极层等。薄膜晶体管对显示器件的工作性能具有十分重要的作用。

[0067] 本发明实施例中提供一种薄膜晶体管阵列基板的制备方法，所述方法包括在栅极绝缘层上形成Cu金属薄膜层之后，在黄光制程和刻蚀制程之前，在Cu金属薄膜层上方沉积上一层C膜的步骤。

[0068] 本发明实施例方法包括在栅极绝缘层上形成Cu金属薄膜层之后，在黄光制程和刻蚀制程之前，在Cu金属薄膜层上方沉积上一层C膜的步骤。本发明实施例中将Cu膜与外界隔绝，可以避免后续黄光制程和刻蚀制程时Cu膜被氧化，从而降低了Cu膜表面电阻率，避免了Cu膜产生ESD现象，提高了薄膜晶体管阵列基板的显示效果。

[0069] 进一步的，本发明实施例中方法包括：在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜；在所述Cu膜之上沉积一层C膜，作为Cu膜保护层。

[0070] 进一步的，本发明实施例中方法还包括：对C膜进行处理，形成铜碳复合膜层；对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜；沉积形成栅极绝缘层；依次进行半导体层、源漏电极层、钝化层、像素电极层的制作。

[0071] 进一步的，所述对C膜进行处理，以制作铜碳复合膜层，包括：制作完成光刻胶图案；对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物；进行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层。

[0072] 进一步的，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：对所述铜碳复合膜层进行H₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化C-H化合物，以去除铜碳复合膜层中

Cu膜之上的C膜。

[0073] 进一步的, 所述对所述铜碳复合膜层进行等离子处理, 以去除铜碳复合膜层中Cu膜之上的C膜的步骤, 包括: 对所述铜碳复合膜层进行 N_2 等离子处理, 使得铜碳复合膜层中Cu膜上方C膜与H+生成气化N-H化合物, 以去除铜碳复合膜层中Cu膜之上的C膜。

[0074] 进一步的, 所述对所述铜碳复合膜层进行等离子处理, 以去除铜碳复合膜层中Cu膜之上的C膜的步骤, 包括: 对所述铜碳复合膜层进行 O_2 等离子处理, 使得铜碳复合膜层中Cu膜上方C膜与H+生成气化O-H化合物, 以去除铜碳复合膜层中Cu膜之上的C膜。

[0075] 进一步的, 所述沉积形成栅极绝缘层的步骤, 包括: 在去除铜碳复合膜层中Cu膜之上的C膜, 将Cu膜暴露出来之后, 再进行栅极绝缘层沉积。

[0076] 进一步的, 所述源漏电极层的制作方法和所述栅极电极层的制作方法一致。

[0077] 进一步的, 所述在玻璃基板上沉积形成栅极电极层, 所述栅极电极层上方沉积形成Cu膜的步骤, 包括: 在玻璃基板上沉积MoCu复合膜层形成栅极电极层, 其中, Mo膜在Cu膜之下, Mo膜作为栅极电极层, Cu膜为导电功能层。

[0078] 进一步的, 所述栅极电极层材料为MoTi、MoNb、Ti、Ta或W。进一步的, 所述Mo膜厚度为100-500埃。

[0079] 进一步的, 所述在玻璃基板上沉积MoCu复合膜层形成栅极电极层的步骤, 包括: 用物理气相沉积PVD溅射工艺在玻璃基板上沉积MoCu复合膜层形成栅极电极层。

[0080] 进一步的, 所述在所述Cu膜之上沉积一层C膜, 作为Cu膜保护层的步骤, 包括: 用溅射工艺在所述Cu膜之上沉积一层C膜, 作为Cu膜保护层, 所述C膜厚度50 Å~200 Å。

[0081] 如图1所示, 为本发明实施例中薄膜晶体管阵列基板的制备方法的一个实施例示意图, 该方法包括:

[0082] S101、在玻璃基板上沉积形成栅极电极层, 所述栅极电极层上方沉积形成Cu膜。

[0083] 其中, 该在玻璃基板上沉积形成栅极电极层, 所述栅极电极层上方沉积形成Cu

膜的步骤可以进一步包括：在玻璃基板上沉积MoCu复合膜层形成栅极电极层。

[0084] 进一步的，如图2所示，该在玻璃基板上沉积MoCu复合膜层形成栅极电极层的步骤，具体可以包括：用物理气相沉积物理气相沉积(Physical Vapor Deposition, PVD)溅射工艺在玻璃基板上沉积MoCu复合膜层形成栅极电极层。其中，Mo膜在Cu膜之下，Mo膜作为栅极电极层，Mo膜厚度可以为100-500埃。Cu膜为导电功能层，厚度不作限制，可以按现有技术中惯用手段采用的Cu膜厚度。另外，该栅极电极层材料还可以为MoTi、MoNb、Ti、Ta或W，此处不作限定。

[0085] S102、在Cu膜之上沉积一层C膜，作为Cu膜保护层。

[0086] 具体的，如图3所示，可以用溅射工艺在Cu膜之上沉积一层C膜，作为Cu膜保护层，该C膜厚度50Å~200Å。溅射工艺是以一定能量的粒子（离子或中性原子、分子）轰击固体表面，使固体近表面的原子或分子获得足够大的能量而最终逸出固体表面的工艺。溅射只能在一定的真空状态下进行。溅射工艺为本技术领域惯用技术手段，此处不再详细描述如何利用溅射工艺在Cu膜之上沉积一层C膜。

[0087] 另外，本发明实施例中，为了在达到良好的保护Cu膜的作用，同时避免后期C膜气化成气体化合物难度增加，C膜厚度优选为60Å~120Å。

[0088] S103、对C膜进行处理，形成铜碳复合膜层。

[0089] 其中，该对C膜进行处理，形成铜碳复合膜层的步骤包括：制作完成光刻胶图案；对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物；进行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层。

[0090] 进一步的，对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物的步骤中，可以采用H₂等离子处理、N₂等离子处理或O₂等离子处理等。

[0091] 具体的，该对铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，可以包括：对铜碳复合膜层进行H₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化C-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜，具体如图4所示。或者，该对铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：对铜碳复合膜层进行N₂等离子处

理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化N-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。或者，该对铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：对铜碳复合膜层进行O₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化O-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。

[0092] 在使得没有光刻胶保护的C膜生成气体化合物之后，如图5所示，进行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层，此时玻璃基板上方沟道内的Cu膜和C膜刻蚀掉了，保留沟道两端Cu膜和C膜。

[0093] S104、对铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜。

[0094] 同样的，该对铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤也可以采用H₂等离子处理、N₂等离子处理或O₂等离子处理。具体可以步骤S103中对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物的步骤的实现过程，此处不再赘述。如图6所示，为再次对铜碳复合膜层进行H₂等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜后的结构示意图。

[0095] S105、沉积形成栅极绝缘层。

[0096] 其中，栅极绝缘层指的是GI层，GI层通过一个LTPS中的工艺，叫GI Deposition也就是GI层沉积形成。GI是TFT中，栅极金属和半导体Si之间的绝缘层，通常为SiNx/SiOx称之为Gate Insulator 栅极绝缘层。

[0097] 具体的，如图7所示，在去除铜碳复合膜层中Cu膜之上的C膜，将Cu膜暴露出来之后，再进行栅极绝缘层沉积。

[0098] S106、依次进行半导体层、源漏电极层、钝化层、像素电极层的制作。

[0099] 本发明实施例中，进行半导体层、源漏电极层、钝化层、像素电极层的制作的步骤具体可以参照现有技术，具体此处不作限定。如图8所示，为依次进行半导体层、源漏电极层、钝化层、像素电极层的制作之后，形成的薄膜晶体管阵列基板。

[0100] 本发明实施例方法包括在栅极绝缘层上形成Cu金属薄膜层之后，在黄光制程和

刻蚀制程之前，在Cu金属薄膜层上方沉积上一层C膜，并利用C薄膜可以被气化反应的特性，将C膜气化反应掉，C膜不会保留在产品上，降低了Cu膜表面电阻率，避免了Cu膜产生ESD现象，提高了薄膜晶体管阵列基板的显示效果。

[0101] 以上对本发明实施例所提供的一种薄膜晶体管阵列基板的制备方法进行了详细介绍，本文中应用了具体个例对本发明的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本发明的方法及其核心思想；同时，对于本领域的技术人员，依据本发明的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本发明的限制。

权利要求书

- [权利要求 1] 一种薄膜晶体管阵列基板的制备方法，其中，所述方法包括在栅极绝缘层上形成Cu金属薄膜层之后，在黄光制程和刻蚀制程之前，在Cu金属薄膜层上方沉积上一层C膜的步骤。
- [权利要求 2] 根据权利要求1所述的薄膜晶体管阵列基板的制备方法，其中，所述方法包括：
在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜；
在所述Cu膜之上沉积一层C膜，作为Cu膜保护层。
- [权利要求 3] 根据权利要求2所述的薄膜晶体管阵列基板的制备方法，其中，所述方法还包括：
对C膜进行处理，形成铜碳复合膜层；
对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜；
沉积形成栅极绝缘层；
依次进行半导体层、源漏电极层、钝化层、像素电极层的制作。
- [权利要求 4] 根据权利要求3所述的薄膜晶体管阵列基板的制备方法，其中，所述对C膜进行处理，以制作铜碳复合膜层，包括：
制作完成光刻胶图案；
对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物；
进行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层。
- [权利要求 5] 根据权利要求3所述的薄膜晶体管阵列基板的制备方法，其中，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：
对所述铜碳复合膜层进行H₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化C-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。

- [权利要求 6] 根据权利要求3所述的薄膜晶体管阵列基板的制备方法, 其中, 所述对所述铜碳复合膜层进行等离子处理, 以去除铜碳复合膜层中Cu膜之上的C膜的步骤, 包括:
对所述铜碳复合膜层进行N₂等离子处理, 使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化N-H化合物, 以去除铜碳复合膜层中Cu膜之上的C膜。
- [权利要求 7] 根据权利要求3所述的薄膜晶体管阵列基板的制备方法, 其中, 所述对所述铜碳复合膜层进行等离子处理, 以去除铜碳复合膜层中Cu膜之上的C膜的步骤, 包括:
对所述铜碳复合膜层进行O₂等离子处理, 使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化O-H化合物, 以去除铜碳复合膜层中Cu膜之上的C膜。
- [权利要求 8] 根据权利要求7所述的薄膜晶体管的制备方法, 其中, 所述沉积形成栅极绝缘层的步骤, 包括:
在去除铜碳复合膜层中Cu膜之上的C膜, 将Cu膜暴露出来之后, 再进行栅极绝缘层沉积。
- [权利要求 9] 根据权利要求3所述的薄膜晶体管阵列基板的制备方法, 其中, 所述源漏电极层的制作方法和所述栅极电极层的制作方法一致。
- [权利要求 10] 根据权利要求3所述的薄膜晶体管阵列基板的制备方法, 其中, 所述在玻璃基板上沉积形成栅极电极层, 所述栅极电极层上方沉积形成Cu膜步骤, 包括:
在玻璃基板上沉积MoCu复合膜层形成栅极电极层, 其中, Mo膜在Cu膜之下, Mo膜作为栅极电极层, Cu膜为导电功能层。
- [权利要求 11] 根据权利要求2所述的薄膜晶体管阵列基板的制备方法, 其中, 所述栅极电极层材料为MoTi、MoNb、Ti、Ta或W。
- [权利要求 12] 根据权利要求2所述的薄膜晶体管阵列基板的制备方法, 其中, 所述在玻璃基板上沉积MoCu复合膜层形成栅极电极层的步骤, 包括:
用物理气相沉积PVD溅射工艺在玻璃基板上沉积MoCu复合膜层形成

栅极电极层。

- [权利要求 13] 根据权利要求2所述的薄膜晶体管阵列基板的制备方法，其中，所述在所述Cu膜之上沉积一层C膜，作为Cu膜保护层的步骤，包括：用溅射工艺在所述Cu膜之上沉积一层C膜，作为Cu膜保护层，所述C膜厚度50Å~200Å。
- [权利要求 14] 根据权利要求2所述的薄膜晶体管阵列基板的制备方法，其中，所述Mo膜厚度为100-500埃。
- [权利要求 15] 一种薄膜晶体管阵列基板的制备方法，其中，所述方法包括：
在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜；
在所述Cu膜之上沉积一层C膜，作为Cu膜保护层；
对C膜进行处理，形成铜碳复合膜层；
对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜；
沉积形成栅极绝缘层；
依次进行半导体层、源漏电极层、钝化层、像素电极层的制作。
- [权利要求 16] 根据权利15所述的薄膜晶体管阵列基板的制备方法，其中，所述对C膜进行处理，以制作铜碳复合膜层，包括：
制作完成光刻胶图案；
对玻璃基板上的C膜进行等离子处理，使得没有光刻胶保护的C膜生成气体化合物；
进行Cu膜湿法刻蚀及光刻胶去除工艺，形成铜碳复合膜层。
- [权利要求 17] 根据权利要求15所述的薄膜晶体管阵列基板的制备方法，其中，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：
对所述铜碳复合膜层进行H₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化C-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。

- [权利要求 18] 根据权利要求15所述的薄膜晶体管阵列基板的制备方法，其中，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：
对所述铜碳复合膜层进行N₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化N-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。
- [权利要求 19] 根据权利要求15所述的薄膜晶体管阵列基板的制备方法，其中，所述对所述铜碳复合膜层进行等离子处理，以去除铜碳复合膜层中Cu膜之上的C膜的步骤，包括：
对所述铜碳复合膜层进行O₂等离子处理，使得铜碳复合膜层中Cu膜上方C膜与H⁺生成气化O-H化合物，以去除铜碳复合膜层中Cu膜之上的C膜。
- [权利要求 20] 根据权利要求15所述的薄膜晶体管阵列基板的制备方法，其中，所述在玻璃基板上沉积形成栅极电极层，所述栅极电极层上方沉积形成Cu膜u膜的步骤，包括：
在玻璃基板上沉积MoCu复合膜层形成栅极电极层，其中，Mo膜在Cu膜之下，Mo膜作为栅极电极层，Cu膜为导电功能层。



图 1

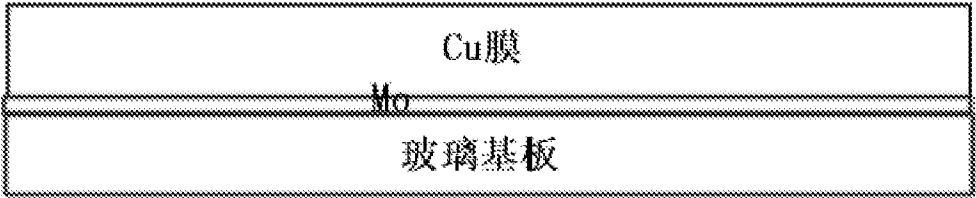


图 2

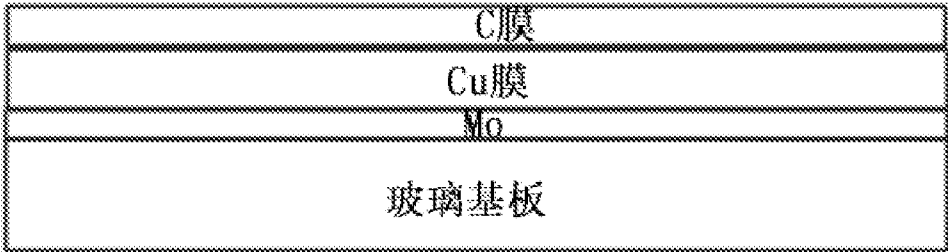


图 3

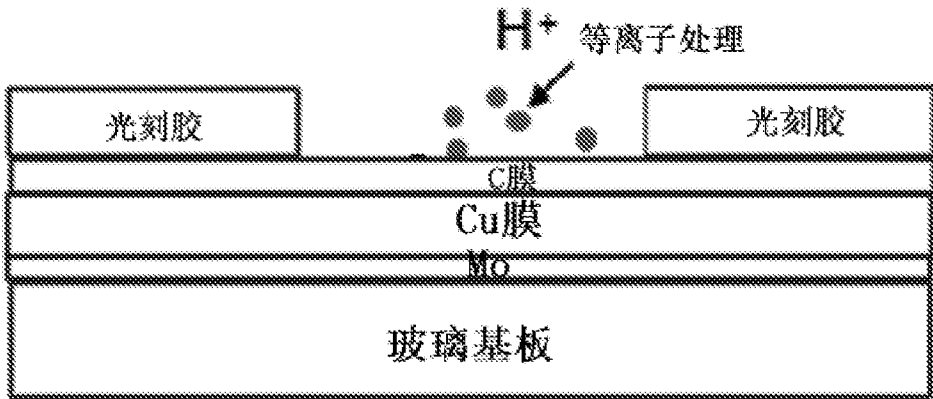


图 4

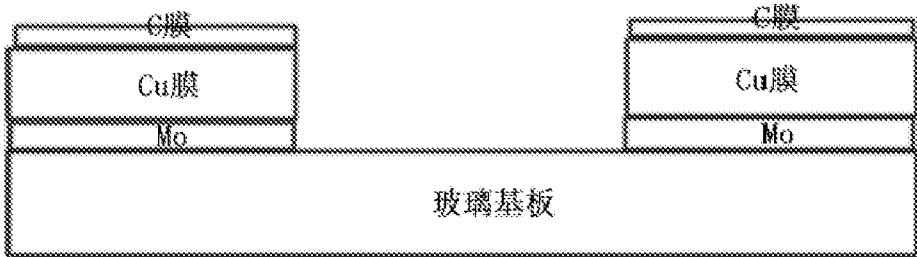


图 5

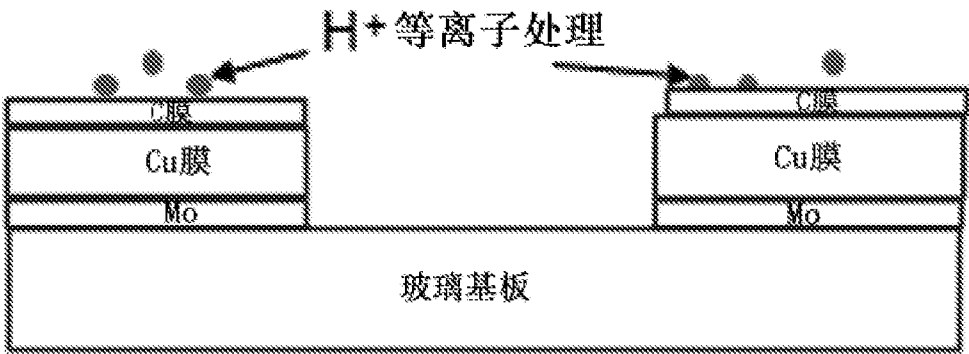


图 6

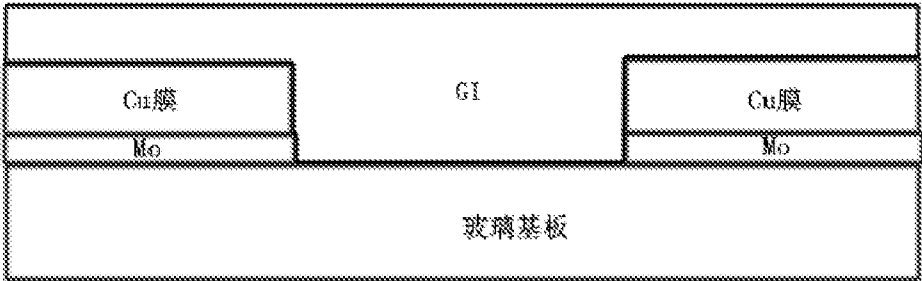


图 7

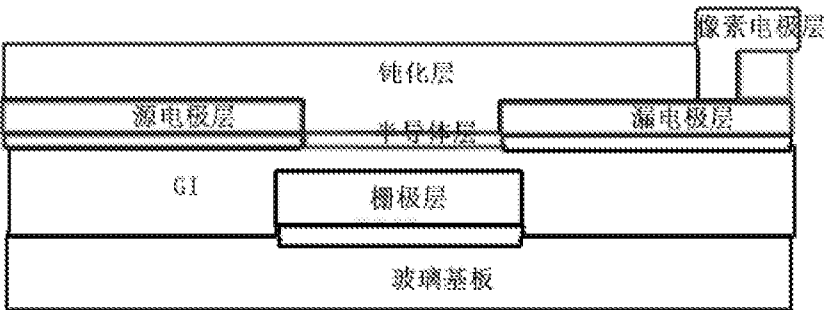


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/071847

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/28(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

薄膜晶体管, 栅极, 源极, 漏极, 凸, 重合, 沟道, 剥离, tft, gate, source, drain, protrud+, channel, active, overlap, peel+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 104637952 A (LG DISPLAY CO., LTD.) 20 May 2015 (2015-05-20) description, paragraphs [0034]-[0059], and figure 3	1-20
Y	CN 107403782 A (INFINEON TECHNOLOGIES AG) 28 November 2017 (2017-11-28) description, paragraphs [0002]-[0007] and [0177]-[0204], and figures 2-3	1-20
Y	CN 101905855 A (JIANGSU LEXVU ELECTRONICS CO., LTD.) 08 December 2010 (2010-12-08) description, paragraphs [0013]-[0090], and figures 1 and 10-11	3-10, 15-20
A	JP 2001135822 A (MATSUSHITA ELECTRIC IND. CO., LTD.) 18 May 2001 (2001-05-18) entire document	1-20
A	CN 106876451 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 20 June 2017 (2017-06-20) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

15 July 2019

Date of mailing of the international search report

30 July 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/071847

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104637952	A	20 May 2015	CN	104637952	B	28 November 2017
				US	9337346	B2	10 May 2016
				TW	201519366	A	16 May 2015
				US	2015123118	A1	07 May 2015
				TW	I539554	B	21 June 2016
				KR	20150053078	A	15 May 2015
CN	107403782	A	28 November 2017	US	2017338169	A1	23 November 2017
				DE	102016109349	A1	23 November 2017
CN	101905855	A	08 December 2010	US	2010311209	A1	09 December 2010
				US	8043891	B2	25 October 2011
				CN	101905855	B	22 August 2012
JP	2001135822	A	18 May 2001	None			
CN	106876451	A	20 June 2017	None			

国际检索报告

国际申请号

PCT/CN2019/071847

A. 主题的分类

H01L 21/28 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

WPI, EPDOC, CNPAT, CNKI: 薄膜晶体管, 栅极, 电极, 铜, 碳, 氧化, 保护, TFT, gate, electrode, copper, carbon, oxid+, protect+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 104637952 A (乐金显示有限公司) 2015年 5月 20日 (2015 - 05 - 20) 说明书第[0034]-[0059]段, 附图3	1-20
Y	CN 107403782 A (英飞凌科技股份有限公司) 2017年 11月 28日 (2017 - 11 - 28) 说明书第[0002]-[0007]、[0177]-[0204]段, 附图2-3	1-20
Y	CN 101905855 A (江苏丽恒电子有限公司) 2010年 12月 8日 (2010 - 12 - 08) 说明书第[0013]-[0090]段, 附图1、10-11	3-10, 15-20
A	JP 2001135822 A (MATSUSHITA ELECTRIC IND. CO., LTD.) 2001年 5月 18日 (2001 - 05 - 18) 全文	1-20
A	CN 106876451 A (深圳市华星光电技术有限公司) 2017年 6月 20日 (2017 - 06 - 20) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 7月 15日

国际检索报告邮寄日期

2019年 7月 30日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

林少华

电话号码 86-(10)-53961454

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/071847

检索报告引用的专利文件				公布日 (年/月/日)		同族专利	公布日 (年/月/日)
CN	104637952	A	2015年 5月 20日	CN	104637952	B	2017年 11月 28日
				US	9337346	B2	2016年 5月 10日
				TW	201519366	A	2015年 5月 16日
				US	2015123118	A1	2015年 5月 7日
				TW	1539554	B	2016年 6月 21日
				KR	20150053078	A	2015年 5月 15日
CN	107403782	A	2017年 11月 28日	US	2017338169	A1	2017年 11月 23日
				DE	102016109349	A1	2017年 11月 23日
CN	101905855	A	2010年 12月 8日	US	2010311209	A1	2010年 12月 9日
				US	8043891	B2	2011年 10月 25日
				CN	101905855	B	2012年 8月 22日
JP	2001135822	A	2001年 5月 18日	无			
CN	106876451	A	2017年 6月 20日	无			