

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成26年10月16日(2014.10.16)

【公表番号】特表2013-539301(P2013-539301A)
 【公表日】平成25年10月17日(2013.10.17)
 【年通号数】公開・登録公報2013-057
 【出願番号】特願2013-530313(P2013-530313)
 【国際特許分類】

H 0 1 P 5/08 (2006.01)
 H 0 1 L 21/768 (2006.01)
 H 0 1 L 23/522 (2006.01)
 H 0 1 L 27/04 (2006.01)
 H 0 1 L 21/822 (2006.01)
 H 0 1 P 5/10 (2006.01)

【F I】

H 0 1 P 5/08 M
 H 0 1 L 21/90 B
 H 0 1 L 21/90 D
 H 0 1 L 27/04 C
 H 0 1 P 5/10 C

【手続補正書】

【提出日】平成26年8月26日(2014.8.26)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に形成されるMOSキャパシタ、
 前記MOSキャパシタの上に形成される金属キャパシタ、及び
 前記金属キャパシタの上に形成される同一平面導波路、
 を含む装置であって、
前記金属キャパシタが、互いに入れ込む第1、第2、及び第3の部分を有するメタライゼーション層を含み、
前記メタライゼーション層が第1のメタライゼーション層を含み、
前記同一平面導波路が、
第1、第2、及び第3の部分を有する第2のメタライゼーション層、
前記第1のメタライゼーション層の前記第1の部分と前記第2のメタライゼーション層
の前記第1の部分との間に形成される、導電性ビアの第1のセット、
前記第1のメタライゼーション層の前記第2の部分と前記第2のメタライゼーション層
の前記第2の部分との間に形成される、導電性ビアの第2のセット、及び
前記第1のメタライゼーション層の前記第3の部分と前記第2のメタライゼーション層
の前記第3の部分との間に形成される、導電性ビアの第3のセット、
 を含む、装置。

【請求項2】

請求項1に記載の装置であって、

前記第1のメタライゼーション層が、各々が第1、第2、及び第3の部分を有する複数

の第 1 のメタライゼーション層を含む、装置。

【請求項 3】

請求項 1 に記載の装置であって、
前記同一平面導波路が、
第 1、第 2、及び第 3 の部分を有する第 3 のメタライゼーション層、及び
前記第 2 のメタライゼーション層の前記第 1 及び第 3 の部分の少なくとも 1 つと前記第 3 のメタライゼーション層との間に形成される、導電性ビアの第 4 のセット、
を更に含む、装置。

【請求項 4】

請求項 3 に記載の装置であって、
前記 MOS キャパシタが、
第 1 の部分及び第 2 の部分を有する第 4 のメタライゼーション層、
前記基板内に形成される複数のソース/ドレイン領域、
前記基板の上に形成される複数のゲート絶縁体層であって、各ゲート絶縁体層が少なくとも 2 つのソース/ドレイン領域間に形成される、前記複数のゲート絶縁体層、
複数のゲート電極であって、各ゲート電極が前記ゲート絶縁体層の少なくとも 1 つの上に形成される、前記複数のゲート電極、
各ゲート電極に結合されるストラップ、
導電性ビアの第 7 のセットであって、前記第 7 のセットからの各導電性ビアが、少なくとも 1 つのソース/ドレイン領域と前記第 4 のメタライゼーション層の前記第 1 の部分との間に形成される、前記導電性ビアの第 7 のセット、及び
導電性ビアの第 8 のセットであって、前記第 8 のセットからの各導電性ビアが、前記ストラップと前記第 4 のメタライゼーション層の前記第 2 の部分との間に形成される、前記導電性ビアの第 8 のセット、
を含む、装置。

【請求項 5】

請求項 1 に記載の装置であって、
前記装置が、前記基板上に形成されるダイオードを更に含む、装置。

【請求項 6】

センタータップを有するバルン、及び
送信ラインを形成するように互いに近接する複数の送信ラインユニット、
を含む、装置であって、
前記送信ラインが前記センタータップに結合され、前記センタータップ近くの前記送信ラインユニットが、センタータップから離れた送信ラインユニットより小さな高さを有する寸法とされ、
各送信ラインユニットが、
基板上に形成される MOS キャパシタと、
前記 MOS キャパシタの上に形成される金属キャパシタと、
前記金属キャパシタの上に形成される同一平面導波路と、
を含む、装置。

【請求項 7】

請求項 6 に記載の装置であって、
前記金属キャパシタが、互いに入れ込む第 1、第 2、及び第 3 の部分を有するメタライゼーション層を含む、装置。

【請求項 8】

請求項 7 に記載の装置であって、
前記メタライゼーション層が第 1 のメタライゼーション層を含み、
前記同一平面導波路が、
第 1、第 2、及び第 3 の部分を有する第 2 のメタライゼーション層、
前記第 1 のメタライゼーション層の前記第 1 の部分と前記第 2 のメタライゼーション層

の前記第 1 の部分との間に形成される、導電性ビアの第 1 のセット、
前記第 1 のメタライゼーション層の前記第 2 の部分と前記第 2 のメタライゼーション層
の前記第 2 の部分との間に形成される、導電性ビアの第 2 のセット、及び
前記第 1 のメタライゼーション層の前記第 3 の部分と前記第 2 のメタライゼーション層
の前記第 3 の部分との間に形成される、導電性ビアの第 3 のセット、
を含む、装置。

【請求項 9】

請求項 8 に記載の装置であって、
前記第 1 のメタライゼーション層が、各々が第 1、第 2、及び第 3 の部分を有する複数の
第 1 のメタライゼーション層を含む、装置。

【請求項 10】

請求項 9 に記載の装置であって、
前記同一平面導波路が、
第 1、第 2、及び第 3 の部分を有する第 3 のメタライゼーション層、及び
前記第 2 のメタライゼーション層の前記第 1 及び第 3 の部分の少なくとも 1 つと前記第
3 のメタライゼーション層との間に形成される、導電性ビアの第 4 のセット、
を更に含む、装置。

【請求項 11】

請求項 10 に記載の装置であって、
前記 MOS キャパシタが、
第 1 の部分及び第 2 の部分を有する第 4 のメタライゼーション層、
前記基板内に形成される複数のソース/ドレイン領域、
前記基板の上に形成される複数のゲート絶縁体層であって、各ゲート絶縁体層が少なく
とも 2 つのソース/ドレイン領域間に形成される、前記複数のゲート絶縁体層、
複数のゲート電極であって、各ゲート電極が前記ゲート絶縁体層の少なくとも一つの上
に形成される、前記複数のゲート電極、
各ゲート電極に結合されるストラップ、
導電性ビアの第 7 のセットであって、前記第 7 のセットからの各導電性ビアが、少なく
とも 1 つのソース/ドレイン領域と前記第 4 のメタライゼーション層の前記第 1 の部分と
の間に形成される、前記導電性ビアの第 7 のセット、及び
導電性ビアの第 8 のセットであって、前記第 8 のセットからの各導電性ビアが、前記ス
トラップと前記第 4 のメタライゼーション層の前記第 2 の部分との間に形成される、前記
導電性ビアの第 8 のセット、
を含む、装置。

【請求項 12】

請求項 11 に記載の装置であって、
各送信ラインユニットが約 $4\ \mu\text{m}$ の幅であり、前記センタータップから離れて位置する
各送信ラインユニットが約 $9.5\ \mu\text{m}$ 又はそれより大きい高さであり、前記センタータッ
プ近くに位置する各送信ラインユニットが約 $9.5\ \mu\text{m}$ より小さい高さである、装置。

【請求項 13】

請求項 6 に記載の装置であって、
前記センタータップに最も近い送信ラインユニットが、前記基板上に形成されるダイオ
ードを更に含む、装置。

【請求項 14】

センタータップを有するバルン、及び
送信ラインを形成するように互いに近接する複数の送信ラインユニット、
を含む装置であって、
前記送信ラインが前記センタータップに結合され、前記センタータップ近くの前記送信
ラインユニットが、センタータップから離れた前記送信ラインユニットより小さな高さを
有する寸法とされ、

各送信ラインユニットが、
M O S キャパシタであって、
前記基板内に形成される複数のソース/ドレイン領域と、
前記基板の上に形成される複数のゲート絶縁体層であって、各ゲート絶縁体層が少なくとも2つのソース/ドレイン領域間に形成される、前記複数のゲート絶縁体層と、
複数のゲート電極であって、各ゲート電極が前記ゲート絶縁体層の少なくとも一つの上に形成される、前記複数のゲート電極と、
各ゲート電極に結合されるストラップと、
第1の部分及び第2の部分をも有する第1のメタライゼーション層と、
導電性ビアの第1のセットであって、前記第1のセットからの各導電性ビアが、少なくとも1つのソース/ドレイン領域と前記第1のメタライゼーション層の前記第1の部分との間に形成される、前記導電性ビアの第1のセットと、
導電性ビアの第2のセットであって、前記第2のセットからの各導電性ビアが、前記ストラップと前記第1のメタライゼーション層の前記第2の部分との間に形成される、前記導電性ビアの第2のセットと、
第1の部分及び第2の部分をも有する第2のメタライゼーション層と、
導電性ビアの第3のセットであって、前記第3のセットからの各導電性ビアが、前記第1のメタライゼーション層の前記第1の部分と前記第2のメタライゼーション層の前記第1の部分との間に形成される、前記導電性ビアの第3のセットと、
導電性ビアの第4のセットであって、前記第4のセットからの各導電性ビアが、前記第1のメタライゼーション層の前記第2の部分と前記第2のメタライゼーション層の前記第2の部分との間に形成される、前記導電性ビアの第4のセットと、
を有する、前記M O S キャパシタ、
金属キャパシタであって、
互いに入れ込む第1、第2、及び第3の部分をも有する第3のメタライゼーション層と、
導電性ビアの第5のセットであって、前記第5のセットからの各導電性ビアが、前記第2のメタライゼーション層の前記第1の部分と前記第3のメタライゼーション層の前記第1及び第3の部分の少なくとも一つとの間に形成される、前記導電性ビアの第5のセットと、
導電性ビアの第6のセットであって、前記第6のセットからの各導電性ビアが、前記第3のメタライゼーション層の前記第2の部分と前記第2のメタライゼーション層の前記第2の部分との間に形成される、前記導電性ビアの第6のセットと、
互いに入れ込む第1、第2、及び第3の部分をも有する第4のメタライゼーション層と、
前記第4のメタライゼーション層の前記第1の部分と前記第3のメタライゼーション層の前記第1の部分との間に形成される、導電性ビアの第7のセットと、
前記第4のメタライゼーション層の前記第2の部分と前記第3のメタライゼーション層の前記第2の部分との間に形成される、導電性ビアの第8のセットと、
前記第4のメタライゼーション層の前記第3の部分と前記第3のメタライゼーション層の前記第3の部分との間に形成される、導電性ビアの第9のセットと、
互いに入れ込む第1、第2、及び第3の部分をも有する第5のメタライゼーション層と、
前記第4のメタライゼーション層の前記第1の部分と前記第5のメタライゼーション層の前記第1の部分との間に形成される、導電性ビアの第10のセットと、
前記第4のメタライゼーション層の前記第2の部分と前記第5のメタライゼーション層の前記第2の部分との間に形成される、導電性ビアの第11のセットと、
前記第4のメタライゼーション層の前記第3の部分と前記第5のメタライゼーション層の前記第3の部分との間に形成される、導電性ビアの第12のセットと、
を有する、前記金属キャパシタ、及び
同一平面導波路であって、
第1、第2、及び第3の部分をも有する第6のメタライゼーション層であって、前記第6のメタライゼーション層の前記第2の部分が第1の供給電圧を受け取る、前記第6のメタ

ライゼーション層と、

前記第5のメタライゼーション層の前記第1の部分と前記第6のメタライゼーション層の前記第1の部分との間に形成される、導電性ビアの第13のセットと、

前記第5のメタライゼーション層の前記第2の部分と前記第6のメタライゼーション層の前記第2の部分との間に形成される、導電性ビアの第14のセットと、

前記第5のメタライゼーション層の前記第3の部分と前記第6のメタライゼーション層の前記第3の部分との間に形成される、導電性ビアの第15のセットと、

第2の供給電圧を受け取る、第7のメタライゼーション層と、

前記第6のメタライゼーション層の前記第1及び第3の部分の少なくとも1つと前記第7のメタライゼーション層との間に結合される、導電性ビアの第16のセットと、

を有する、前記同一平面導波路、

を含む、装置。

【請求項15】

請求項14に記載の装置であって、

前記ストラップ及び前記ゲート電極がポリシリコンで形成される、装置。

【請求項16】

請求項15に記載の装置であって、

前記第1、第2、第3、第4、第5、第6、及び第7のメタライゼーション層が銅又はアルミニウムで形成される、装置。

【請求項17】

請求項16に記載の装置であって、

前記第2の供給電圧が接地である、装置。

【請求項18】

請求項17に記載の装置であって、

各送信ラインユニットが約4 μm の幅であり、前記センタータップから離れて位置する各送信ラインユニットが約9.5 μm 又はそれより大きい高さであり、前記センタータップ近くに位置する各送信ラインユニットが約9.5 μm より小さい高さである、装置。