(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년02월23일
(11) 등록번호 10-2219763
(24) 등록일자 2021년02월18일

(51) 국제특허분류(Int. Cl.)
H03B 21/01 (2006.01) *H04L 7/033* (2006.01)
H04W 52/02 (2009.01)
(52) CPC특허분류
H03B 21/01 (2013.01)
H04L 7/0331 (2013.01)
(21) 출원번호 10-2015-7026899
(22) 출원일자(국제) 2014년03월07일
심사청구일자 2019년02월22일
(85) 번역문제출일자 2015년09월30일
(65) 공개번호 10-2015-0128761
(43) 공개일자 2015년11월18일
(86) 국제출원번호 PCT/US2014/021891
(87) 국제공개번호 WO 2014/159083
국제공개일자 2014년10월02일
(30) 우선권주장
13/829,232 2013년03월14일 미국(US)
(56) 선행기술조사문헌
JP2006203653 A*
JP2010071899 A*
US05852728 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
리우, 리
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
샘패쓰, 프라빈-쿠마르
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(뒷면에 계속)
(74) 대리인
특허법인 남앤남

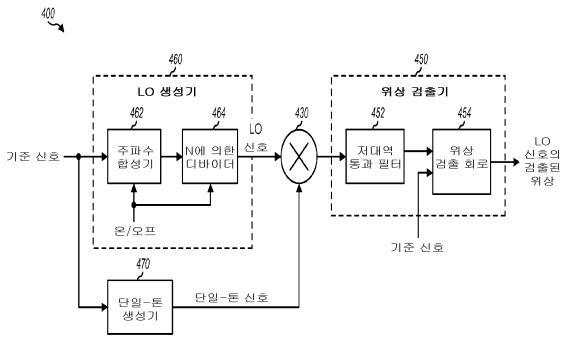
전체 청구항 수 : 총 29 항 심사관 : 이준건

(54) 발명의 명칭 **불연속 방식으로 동작하는 로컬 발진기 생성기에 대한 위상 검출 및 정정**

(57) 요 약

로컬 발진기(LO) 신호의 위상 불연속을 검출 및 정정하기 위한 기술들이 개시된다. 무선 디바이스는 LO 생성기 및 위상 검출기를 포함할 수 있다. LO 생성기는 주파수 변환에 사용되는 LO 신호를 생성하고, 주기적으로 파워 온 및 오프된다. 위상 검출기는, LO 생성기가 파워 온될 때 LO 신호의 위상을 검출한다. LO 신호의 검출된 위상은 LO 신호의 위상 불연속을 식별하는데 사용된다. 무선 디바이스는 (i) LO 신호의 위상을 검출하는데 사용되는 단일-톤 신호를 생성하는 단일-톤 생성기, (ii) LO 신호를 사용하여 단일-톤 신호를 다운변환하고, LO 신호의 위상을 검출하기 위해 위상 검출기에 의해 사용되는 다운변환된 신호를 제공하는 다운변환기, 및 (iii) 아날로그 도메인 또는 디지털 도메인에서 LO 신호의 위상 불연속을 정정하는 위상 정정기를 포함할 수 있다.

대 표 도 - 도4



(52) CPC특허분류
H04W 52/02 (2013.01)
(72) 발명자
레웅, 라이 칸
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
나라통, 치우찬
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
라우, 순-셍
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
홈나바드카르, 케탄
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
찰라, 라구 나라얀
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
갓볼, 데바브라타 바산트
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

명 세 서

청구범위

청구항 1

장치로서,

주파수 변환을 위해 사용되는 LO(local oscillator) 신호를 생성하도록 구성된 LO 생성기 - 상기 LO 생성기는 주기적으로 파워 온 및 오프됨 -;

상기 LO 생성기가 파워 온될 때, 상기 LO 신호의 위상을 검출하도록 구성된 위상 검출기 - 상기 LO 신호의 검출된 위상은 상기 LO 신호의 위상 불연속(phase discontinuity)을 식별하는데 사용됨 -; 및

상기 LO 신호의 검출된 위상에 기초하여, 상기 LO 신호의 위상 불연속을 정정하도록 구성된 위상 정정기를 포함하고,

상기 위상 정정기는 상기 LO 신호의 위상 불연속을 정정하기 위해 다운변환된 신호로부터 획득된 동위상(I) 및 직교(Q) 샘플들을 회전시키도록 구성되는,

장치.

청구항 2

제 1 항에 있어서,

상기 LO 생성기가 파워 온될 때, 상기 LO 신호의 위상을 검출하는데 사용되는 단일-톤 신호를 생성하도록 구성된 단일-톤 생성기를 더 포함하는,

장치.

청구항 3

제 2 항에 있어서,

상기 단일-톤 생성기는,

상기 단일-톤 신호를 유도하는데 사용되는 발진기 신호를 생성하도록 구성된 발진기, 및

기준 신호 및 상기 발진기 신호를 수신하고, 상기 발진기에 대한 제어 신호를 생성하도록 구성된 위상 동기 루프(PLL)를 포함하는,

장치.

청구항 4

제 2 항에 있어서,

상기 LO 생성기는 제 1 주파수에서 상기 LO 신호를 생성하도록 구성되고,

상기 단일-톤 생성기는 상기 제 1 주파수와 상이한 제 2 주파수에서 상기 단일-톤 신호를 생성하도록 구성되는,

장치.

청구항 5

제 2 항에 있어서,

상기 LO 생성기는 제 1 주파수에서 상기 LO 신호를 생성하도록 구성되고,

상기 단일-톤 생성기는 상기 제 1 주파수와 상이한 복수의 주파수들에서 상기 단일-톤 신호를 생성하도록 구성되는,

장치.

청구항 6

제 1 항에 있어서,

상기 LO 생성기는,

기준 신호를 수신하고, 발진기 신호를 제공하도록 구성된 주파수 합성기, 및

주파수에서 상기 발진기 신호를 분할하고, 상기 LO 신호를 제공하도록 구성된 디바이더(divider)를 포함하는,

장치.

청구항 7

제 6 항에 있어서,

상기 디바이더는 파워 온될 때 복수의 가능한 상태들 중 하나의 상태에 있고,

상기 디바이더의 상기 복수의 가능한 상태들은 상기 LO 신호의 상이한 위상들과 연관되는,

장치.

청구항 8

제 2 항에 있어서,

상기 장치는 상기 LO 신호를 사용하여 상기 단일-톤 신호를 다운변환(downconvert)하고, 다운변환된 신호를 제공하도록 구성된 다운변환기를 더 포함하고,

상기 위상 검출기는 상기 다운변환된 신호에 기초하여 상기 LO 신호의 위상을 검출하도록 구성되는,

장치.

청구항 9

제 8 항에 있어서,

상기 다운변환기는 교정(calibration) 모드에서 상기 LO 신호를 사용하여 상기 단일-톤 신호를 다운변환하고, 수신 모드에서 상기 LO 신호를 사용하여 저잡음 증폭기(LNA)로부터의 증폭된 라디오 주파수(RF) 신호를 다운변환하도록 구성되는,

장치.

청구항 10

제 8 항에 있어서,

상기 위상 검출기는,

상기 다운변환기로부터 상기 다운변환된 신호를 수신하고, 위상이 90도 벗어난 네 개의 신호들을 포함하는 필터링된 신호를 제공하도록 구성되는 적어도 하나의 저대역 통과 필터, 및

상기 네 개의 신호들의 위상들을 검출하고, 상기 LO 신호의 위상을 결정하도록 구성되는 위상 검출 회로를 포함하는,

장치.

청구항 11

제 10 항에 있어서,

상기 위상 검출 회로는, 상기 LO 신호의 타겟 위상이 알려지는 기준 시간에 상기 네 개의 신호들의 위상들을 검출하도록 구성되는,

장치.

청구항 12

삭제

청구항 13

제 1 항에 있어서,

상기 LO 신호의 검출된 위상은 0 내지 2π 라디안의 범위 내에 있는,

장치.

청구항 14

삭제

청구항 15

제 1 항에 있어서,

상기 LO 신호는 위상이 90도 벗어난 네 개의 신호들을 포함하고,

상기 위상 정정기는 상기 LO 신호의 위상 불연속을 정정하기 위해 상기 LO 신호의 상기 네 개의 신호들을 스와핑(swap)하도록 구성되는,

장치.

청구항 16

삭제

청구항 17

제 1 항에 있어서,

상기 위상 검출기는 두 개의 시간 간격들 사이의 위상 변화를 검출하도록 구성되고,

상기 위상 정정기는, 상기 LO 신호의 위상 불연속을 정정하기 위해, 검출된 위상 변화를 보상하도록 구성되는,

장치.

청구항 18

제 1 항에 있어서,

상기 LO 생성기는 다운링크 수신을 위한 시간 간격들 전에 파워 온되고, 업링크 전송을 위한 시간 간격들 중 적어도 일부 동안에 파워 오프되는,

장치.

청구항 19

제 2 항에 있어서,

상기 단일-톤 생성기는 상기 LO 생성기의 교정 동안에 인에이블되고, 교정이 완료될 때 디스에이블되는,

장치.

청구항 20

LO(local oscillator) 신호를 생성하는 방법으로서,

주기적으로 파워 온 및 오프되는 LO 생성기를 사용하여, 주파수 변환을 위해 사용되는 LO 신호를 생성하는 단계, 및

상기 LO 생성기가 파워 온될 때, 상기 LO 신호의 위상을 검출하는 단계를 포함하고,

상기 LO 신호의 검출된 위상은 상기 LO 신호의 위상 불연속을 식별하는데 사용되며,

상기 LO 신호는 위상이 90도 벗어난 네 개의 신호들을 포함하고,

상기 방법은 상기 LO 신호의 위상 불연속을 정정하기 위해 상기 LO 신호의 상기 네 개의 신호들을 스와핑(swapping)하는 단계를 더 포함하는,

LO 신호를 생성하는 방법.

청구항 21

제 20 항에 있어서,

상기 LO 생성기가 파워 온될 때, 상기 LO 신호의 위상을 검출하는데 사용되는 단일-톤 신호를 생성하는 단계를 더 포함하는,

LO 신호를 생성하는 방법.

청구항 22

제 21 항에 있어서,

상기 방법은 다운변환된 신호를 획득하기 위해 상기 LO 신호를 사용하여 상기 단일-톤 신호를 다운변환하는 단계를 더 포함하고,

상기 LO 신호의 위상을 검출하는 단계는 상기 다운변환된 신호에 기초하여 상기 LO 신호의 위상을 검출하는 단계를 포함하는,

LO 신호를 생성하는 방법.

청구항 23

제 22 항에 있어서,

상기 다운변환된 신호에 기초하여 상기 LO 신호의 위상을 검출하는 단계는,

위상이 90도 벗어난 네 개의 신호들을 포함하는 필터링된 신호를 획득하기 위해 상기 다운변환된 신호를 필터링하는 단계,

기준 시간에서 상기 네 개의 신호들의 위상들을 검출하는 단계, 및

상기 기준 시간에서 상기 네 개의 신호들의 검출된 위상들에 기초하여 상기 LO 신호의 위상을 결정하는 단계를 포함하는,

LO 신호를 생성하는 방법.

청구항 24

제 21 항에 있어서,

교정 모드에서 상기 LO 신호를 사용하여 상기 단일-톤 신호를 다운변환하는 단계, 및

수신 모드에서, 상기 LO 신호를 사용하여, 증폭된 라디오 주파수(RF) 신호를 다운변환하는 단계를 더 포함하는,

LO 신호를 생성하는 방법.

청구항 25

삭제

청구항 26

제 20 항에 있어서,

다운변환된 신호를 획득하기 위해, 상기 LO 신호를 사용하여, 증폭된 라디오 주파수(RF) 신호를 다운변환하는 단계,

상기 다운변환된 신호에 기초하여 동위상(I) 및 직교(Q) 샘플들을 생성하는 단계, 및

상기 LO 신호의 위상 불연속을 정정하기 위해 상기 I 및 Q 샘플들을 회전시키는 단계를 더 포함하는,

LO 신호를 생성하는 방법.

청구항 27

제 20 항에 있어서,

다운링크 수신을 위한 시간 간격들 전에 상기 LO 생성기를 파워 온하는 단계, 및

업링크 전송을 위한 시간 간격들 중 적어도 일부 동안에 상기 LO 생성기를 파워 오프하는 단계를 더 포함하는,

LO 신호를 생성하는 방법.

청구항 28

무선 통신을 위한 장치로서,

주파수 변환을 위해 사용되는 LO(local oscillator) 신호를 생성하기 위한 수단 - 상기 생성하기 위한 수단은 주기적으로 파워 온 및 오프됨 -;

상기 생성하기 위한 수단이 파워 온될 때, 상기 LO 신호의 위상을 검출하기 위한 수단 - 상기 LO 신호의 검출된 위상은 상기 LO 신호의 위상 불연속을 식별하는데 사용됨 -;

상기 생성하기 위한 수단이 파워 온될 때, 상기 LO 신호의 위상을 검출하는데 사용되는 단일-톤 신호를 생성하기 위한 수단; 및

교정 모드에서 상기 LO 신호를 사용하여 상기 단일-톤 신호를 다운변환하고, 수신 모드에서 상기 LO 신호를 사용하여 증폭된 라디오 주파수(RF) 신호를 다운변환하기 위한 수단을 포함하는,

무선 통신을 위한 장치.

청구항 29

삭제

청구항 30

제 28 항에 있어서,

상기 장치는 다운변환된 신호를 획득하기 위해 상기 LO 신호를 사용하여 상기 단일-톤 신호를 다운변환하기 위한 수단을 더 포함하고,

상기 LO 신호의 위상을 검출하기 위한 수단은 상기 다운변환된 신호에 기초하여 상기 LO 신호의 위상을 검출하기 위한 수단을 포함하는,

무선 통신을 위한 장치.

청구항 31

제 30 항에 있어서,

상기 다운변환된 신호에 기초하여 상기 LO 신호의 위상을 검출하기 위한 수단은,

위상이 90도 벗어난 네 개의 신호들을 포함하는 필터링된 신호를 획득하기 위해 상기 다운변환된 신호를 필터링하기 위한 수단,

기준 시간에서 상기 네 개의 신호들의 위상들을 검출하기 위한 수단, 및

상기 기준 시간에서 상기 네 개의 신호들의 검출된 위상들에 기초하여 상기 LO 신호의 위상을 결정하기 위한 수

단을 포함하는,

무선 통신을 위한 장치.

청구항 32

삭제

청구항 33

제 28 항에 있어서,

상기 LO 신호의 검출된 위상에 기초하여 상기 LO 신호의 위상 불연속을 정정하기 위한 수단을 더 포함하는,

무선 통신을 위한 장치.

청구항 34

제 28 항에 있어서,

다운링크 수신을 위한 시간 간격들 전에 상기 생성하기 위한 수단을 파워 온하기 위한 수단, 및

업링크 전송을 위한 시간 간격들 중 적어도 일부 동안에 상기 생성하기 위한 수단을 파워 오프하기 위한 수단을 더 포함하는,

무선 통신을 위한 장치.

청구항 35

장치로서,

주파수 변환을 위해 사용되는 LO(local oscillator) 신호를 생성하도록 구성된 LO 생성기 – 상기 LO 생성기는 주기적으로 파워 온 및 오프됨 –;

상기 LO 생성기가 파워 온될 때, 상기 LO 신호의 위상을 검출하도록 구성된 위상 검출기 – 상기 LO 신호의 검출된 위상은 상기 LO 신호의 위상 불연속(phase discontinuity)을 식별하는데 사용됨 – 를 포함하고,

상기 위상 검출기는,

제 2 측정 간격에 대한 디지털 샘플들에 대해 제 1 측정 간격에 대한 디지털 샘플들을 교차-상관(cross-correlate)하고, 그리고

교차-상관 결과들에 기초하여 상기 제 1 측정 간격과 제 2 측정 간격 사이의 위상 변화를 결정하도록 구성되는,

장치.

발명의 설명

기 술 분 야

[0001] [0001] 본 출원은 2013년 3월 14일자로 출원된 미국 특허 출원 일련 번호 제 13/829,232 호의 이점을 주장하고, 상기 특허 출원은 전체 내용이 인용에 의해 본원에 통합된다.

[0002] [0002] 본 개시는 일반적으로 전자분야에 관한 것이며, 더 상세하게는, 주파수 변환에 사용되는 로컬 발진기(LO) 신호들을 생성하기 위한 기술들에 관한 것이다.

배 경 기 술

[0003] [0003] 무선 디바이스(예를 들어, 셀룰러 폰 또는 스마트폰)는 무선 통신 시스템과의 양-방향 통신을 위해 데이터를 전송 및 수신할 수 있다. 무선 디바이스는 데이터 전송을 위한 전송기 및 데이터 수신을 위한 수신기를 포함할 수 있다. 데이터 전송을 위해, 전송기는 데이터를 이용하여 전송 LO 신호를 변조하여 변조된 라디오 주파수(RF) 신호를 획득하고, 변조된 RF 신호를 증폭하여 적절한 전송 전력 레벨을 가지는 출력 RF 신호를 획득하고, 출력 RF 신호를 안테나를 통해 기지국에 전송할 수 있다. 데이터 수신을 위해, 수신기는 안테나를 통해 수신된 RF 신호를 획득하고, 수신된 RF 신호를 수신 LO 신호를 이용하여 증폭 및 다운변환(downconvert)하고, 다

운변환된 신호를 프로세싱하여 기지국에 의해 전송된 데이터를 복원할 수 있다. LO 신호는 타겟 주파수에서의 주기적 신호(예를 들면, 정현파 신호 또는 구형파 신호)이고, 주파수 변환에 사용될 수 있다.

[0004] [0004] 무선 디바이스는 전송기에 대한 전송 LO 신호 및 수신기에 대한 수신 LO 신호를 생성하기 위한 LO 생성기들을 포함할 수 있다. LO 생성기들은 불연속적으로 동작될 수 있고, 전력 소비를 감소시키기 위해 필요할 때에만 LO 신호들을 생성하도록 파워 온될 수 있다. LO 생성기들에 대한 불연속 동작을 지원하는 것이 바람직할 수 있다.

발명의 내용

[0005] [0005] 주기적으로 파워 온 및 오프되는 LO 생성기에 의해 생성된 LO 신호의 위상 불연속을 검출 및 정정하기 위한 기술들이 본원에 개시된다. LO 생성기는 수신기에 사용될 수 있고, 배터리 전력을 보존하기 위해, 주기적으로 데이터 수신을 위한 시간 간격들 동안에 파워 온되고 남아있는 시간 간격들 동안에 파워 오프될 수 있다. LO 생성기를 주기적으로 파워 온 및 오프하는 것은 불연속 위상을 갖는 LO 신호를 발생시킬 수 있다.

[0006] [0006] 본 개시의 양상에서, LO 생성기로부터의 LO 신호의 위상은, LO 생성기가 파워 온될 때 검출될 수 있다. LO 신호의 검출된 위상 불연속은, LO 신호에 대한 연속 위상을 달성하기 위해 정정될 수 있다.

[0007] [0007] 일 설계에서, 무선 디바이스는 LO 생성기 및 위상 검출기를 포함할 수 있다. LO 생성기는 주파수 변환을 위해 사용되는 LO 신호를 생성할 수 있고, 주기적으로 파워 온 및 오프될 수 있다. 위상 검출기는, LO 생성기가 파워 온될 때 LO 신호의 위상을 검출할 수 있다. LO 신호의 검출된 위상은 LO 신호의 위상 불연속을 식별하는데 사용될 수 있다. 무선 디바이스는 또한 다운변환기, 단일-톤 생성기 및 위상 정정기를 포함할 수 있다. 단일-톤 생성기는, LO 생성기가 파워 온될 때, LO 신호의 위상을 검출하는데 사용되는 단일-톤 신호를 생성할 수 있다. 다운변환기는 LO 신호를 사용하여 단일-톤 신호를 다운변환하고, 다운변환된 신호를 제공할 수 있다. 위상 검출기는 다운변환된 신호에 기초하여 LO 신호의 위상을 검출할 수 있다.

[0008] [0008] 일 설계에서, 위상 검출기는 적어도 하나의 저대역 통과 필터 및 위상 검출 회로를 포함할 수 있다. 저대역 통과 필터(들)는 다운변환된 신호를 수신하고, 위상이 90 도 벗어난 4 개의 신호들을 포함하는 필터링된 신호를 제공할 수 있다. 위상 검출 회로는 4 개의 신호들의 위상들을 검출할 수 있고, 4 개의 신호들의 검출된 위상들에 기초하여 LO 신호의 위상을 결정할 수 있다. 위상 정정기는 (i) LO 신호의 동위상(I) 및 직교(Q) 신호들을 스와핑 및/또는 역전시킴으로써 아날로그 도메인에서 또는 (ii) 다운변환된 신호로부터 획득된 I 및 Q 샘플들을 회전시킴으로써 디지털 도메인에서 LO 신호의 위상 불연속을 정정할 수 있다.

[0009] [0009] 본 개시의 다양한 양상들 및 특징들이 하기에 더 상세하게 설명된다.

도면의 간단한 설명

[0010] [0010] 도 1은 상이한 무선 통신 시스템들과 통신할 수 있는 무선 디바이스를 도시한다.

[0011] [0011] 도 2는 도 1의 무선 디바이스의 블록도를 도시한다.

[0012] [0012] 도 3은 파워 온 시에 불연속 위상을 갖는 LO 신호를 도시한다.

[0013] [0013] 도 4는 LO 신호의 위상 불연속을 검출하기 위한 회로를 도시한다.

[0014] [0014] 도 5는 도 1의 무선 디바이스 내의 수신기의 설계를 도시한다.

[0015] [0015] 도 6a 및 도 6b는 LO 신호의 위상을 검출하는 것의 예를 도시한다.

[0016] [0016] 도 7a 및 7b는 2개의 예시적인 프레임 구조들을 도시한다.

[0017] [0017] 도 8a 및 8b는 2개의 예시적인 위상 교정 타임라인들을 도시한다.

[0018] [0018] 도 9는 LO 신호를 생성하기 위한 프로세스를 도시한다.

[0019] [0019] 도 10은 단일-톤 생성기를 사용하여 LO 신호의 위상을 결정하기 위한 프로세스를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0011] [0020] 아래에 제시되는 상세한 설명은 본 개시의 예시적인 설계들의 설명으로서 의도되며 본 개시가 실시될 수 있는 유일한 설계들만을 표현하도록 의도되는 것은 아니다. "예시적인" 이란 용어는 "예, 인스턴스 또는 예시

로서 작용하는 것"을 의미하도록 본 명세서에서 이용된다. "예시적인" 것으로서 본 명세서에서 설명되는 임의의 설계는 반드시 다른 설계들보다 선호되거나 유리한 것으로서 해석될 필요는 없다. 상세한 설명은 본 개시의 예시적인 설계들의 완전한 이해를 제공하기 위한 특정한 세부사항들을 포함한다. 본 명세서에서 설명되는 예시적인 설계들은 이들 특정한 세부사항들 없이 실시될 수 있다는 것이 당업자들에게 자명할 것이다. 몇몇 인스턴스들에서, 잘 알려진 구조들 및 디바이스들은 본 명세서에서 제시되는 예시적인 설계들의 신규성을 모호하게 하지 않도록 블록도 형태로 도시된다.

[0012] [0021] 불연속 LO 생성기에 의해 생성된 LO 신호의 위상 불연속을 검출 및 교정하기 위한 기술들이 본원에 개시된다. 이러한 기술들은 무선 통신 디바이스들과 같은 다양한 전자 디바이스들에 사용될 수 있다.

[0013] [0022] 도 1은 상이한 무선 통신 시스템들(120 및 122)과 통신할 수 있는 무선 디바이스(110)를 도시한다. 무선 시스템들(120 및 122)은 각각 LTE(Long Term Evolution) 시스템, CDMA(Code Division Multiple Access) 시스템, GSM(Global System for Mobile Communications) 시스템, WLAN(wireless local area network) 시스템, 또는 일부 다른 무선 시스템일 수 있다. CDMA 시스템은 WCDMA(Wideband CDMA), CDMA 1X, TD-SCDMA(Time Division Synchronous Code Division Multiple Access) 또는 CDMA의 일부 다른 버전을 구현할 수 있다. TD-SCDMA는 또한 UTRA(Universal Terrestrial Radio Access) TDD(Time Division Duplex) 1.28 Mcps 옵션 또는 LCR(Low Chip Rate)로 지칭된다. LTE는 주파수 분할 듀플렉싱(FDD) 및 시간 분할 듀플렉싱(TDD) 둘 모두를 지원한다. 예를 들면, 무선 시스템(120)은 LTE 시스템일 수 있고, 무선 시스템(122)은 TD-SCDMA 시스템일 수 있다. 간략함을 위해, 도 1은 하나의 기지국(130)과 하나의 시스템 제어기(140)를 포함하는 무선 시스템(120), 및 하나의 기지국(132)과 하나의 시스템 제어기(142)를 포함하는 무선 시스템(122)을 도시한다. 일반적으로, 각각의 무선 시스템은 임의의 개수의 기지국들 및 네트워크 엔티티들의 임의의 세트를 포함할 수 있다. 각각의 기지국은 자신 커버리지 내의 무선 디바이스들에 대한 통신을 지원할 수 있다.

[0014] [0023] 무선 디바이스(110)는 또한 UE(user equipment), 이동국, 단말, 액세스 단말, 가입자 유닛, 스테이션 등으로 지칭될 수 있다. 무선 디바이스(110)는 셀룰러 폰, 스마트폰, 태블릿, 무선 모뎀, PDA(personal digital assistant), 핸드헬드 디바이스, 랩톱 컴퓨터, 스마트북, 넷북, 코드리스 폰, WLL(wireless local loop) 스테이션, 블루투스 디바이스 등일 수 있다. 무선 디바이스(110)는 무선 시스템(120 및/또는 122)과 통신할 수 있다. 무선 디바이스(110)는 또한 브로드캐ㅡ트 스테이션들(예를 들어, 브로드캐스트 스테이션(134))로부터 신호들을 수신하고, 하나 이상의 GNSS(global navigation satellite systems)에서 위성들(예를 들어, 위성(150))로부터 신호들 등을 수신할 수 있다. 무선 디바이스(110)는 LTE, TD-SCDMA, WCDMA, CDMA 1X, GSM, 802.11 등과 같은 무선 통신에 대한 하나 이상의 라디오 기술들을 지원할 수 있다.

[0015] [0024] 도 2는 도 1의 무선 디바이스(110)의 예시적인 설계의 블록도를 도시한다. 간략함을 위해, 도 2는 하나의 안테나(210)에 대해 하나의 수신기(220) 및 하나의 전송기(280)를 포함하는 무선 디바이스(110)를 도시한다. 일반적으로, 무선 디바이스(110)는 임의의 수의 라디오 기술들 및 임의의 수의 주파수 대역들에 대한 통신을 지원하기 위해 임의의 수의 전송기들, 임의의 수의 수신기들, 및 임의의 수의 안테나들을 포함할 수 있다.

[0016] [0025] 수신기 또는 전송기는 슈퍼-헤테로다인 아키텍처 또는 직접-변환 아키텍처로 구현될 수 있다. 슈퍼-헤테로다인 아키텍처에서, 신호는 다수의 스테이지들에서 RF와 기저대역 사이에서, 예를 들면, 하나의 스테이지에서 RF로부터 중간 주파수(IF)로, 그리고 이어서 수신기에 대한 다른 스테이지에서 IF로부터 기저대역으로 주파수 변환된다. ZIF(zero-IF) 아키텍처로 또한 지칭되는 직접-변환 아키텍처에서, 신호는 하나의 스테이지에서 RF와 기저대역 사이에서 주파수 변환된다. 슈퍼-헤테로다인 및 직접-변환 아키텍처들은 상이한 회로 블록들을 사용하고 및/또는 상이한 요건들을 가질 수 있다. 도 2에 도시된 예시적인 설계에서, 수신기(220) 및 전송기(280)는 직접-변환 아키텍처로 구현된다. 본원에 설명된 기술들은 직접-변환 아키텍처 및 슈퍼-헤테로다인 아키텍처 둘 모두에 사용될 수 있다.

[0017] [0026] 수신 경로에서, 안테나(210)는 기지국들 및/또는 다른 전송기 스테이션들로부터 다운링크 신호들을 수신하고, 안테나 출력 신호를 안테나 인터페이스 회로(212)에 제공한다. 안테나 인터페이스 회로(212)는 안테나 출력 신호를 라우팅(및 가능하게는 필터링)하고, 수신된 RF 신호(RXin)를 수신기(220)에 제공한다. 안테나 인터페이스 회로(212)는 스위치들, 듀플렉서들, 다이플렉서들, 필터들, 매칭 회로들 등을 포함할 수 있다.

[0018] [0027] 수신기(220) 내에서, 저잡음 증폭기(LNA)(222)는 수신된 RF 신호를 증폭하고, 증폭된 RF 신호를 커플링 회로(224)를 통해 다운변환기(230)에 제공한다. 다운변환기(230)는 LO 생성기(260)로부터의 LO 신호를 통해 증폭된 RF 신호를 RF로부터 기저대역으로 변환하고, I 및 Q 다운변환된 신호들(Idc 및 Qdc)을 제공한다. LO 신호는 동위상 LO 신호(ILO) 및 직교 LO 신호(QLO)를 포함하고, QLO 신호는 ILO 신호에 관련하여 90 도 벗어나 위상

이다. 수신 회로들(240)은 I 및 Q 다운변환된 신호들을 증폭 및 필터링하고, I 및 Q 입력 기저대역 신호들(Iin 및 Qin)을 데이터 프로세서/제어기(290)에 제공한다. 수신 회로들(240)은 필터들, 증폭기들, 매칭 회로들 등을 포함할 수 있다. 프로세서(290)는 I 및 Q 입력 기저대역 신호들을 디지털화하여 I 및 Q 샘플들을 획득하고, 샘플들을 추가로 프로세싱하여 무선 디바이스(110)로 전송된 데이터를 복원한다. 수신기(220) 내의 일부 신호들은 아래에 설명된 바와 같이, 차동 신호들일 수 있다.

[0019] [0028] LO 생성기(260)는 다운변환기(230)에 대한 LO 신호를 생성한다. LO 생성기(260)는 하나 이상의 전압 제어 발진기들(VCO들), 위상 동기 루프들(PLL들), 기준 발진기들, 디바이더들, 버퍼들 등을 포함할 수 있다. 위상 정정기(266)가 존재할 수 있고, LO 생성기(260)로부터 ILO 및 QLO 신호들을 수신하고, 필요하다면, 연속 위상을 갖는 위상-정정된 ILO 및 QLO 신호들을 획득하기 위해 신호들을 스와핑(swap) 및/또는 역전시킬 수 있다. 단일-톤 생성기(270)는 타겟 주파수에서 단일-톤 신호를 생성한다. 단일-톤 신호는 임의의 데이터 변조가 없는 주기적 신호이고, 타겟 주파수에서 기본적인 신호 컴포넌트 및 가능하게는 타겟 주파수의 정수배에서 고조파(harmonics)를 포함한다. 단일-톤 신호는, 아래에 설명되는 바와 같이, LO 신호의 위상 불연속을 검출하는데 사용될 수 있다. 단일-톤 신호는 커플링 회로(224) 또는 LNA(222)에 제공될 수 있다. 위상 검출기(250)는 다운변환기(230)로부터 I 및 Q 다운변환된 신호들을 수신하고, LO 신호의 위상을 검출하고, 검출된 위상을 제공한다. 기준 신호 생성기(262)는 기준 주파수에서 기준 신호를 생성하고, 데이터 프로세서(290), LO 생성기(260) 및/또는 다른 회로들에 기준 신호를 제공할 수 있다.

[0020] [0029] 전송 경로에서, 데이터 프로세서(290)는 전송될 데이터를 프로세싱하고, I 및 Q 출력 기저대역 신호들을 전송기(280)에 제공한다. 전송기(280) 내에서, 전송 회로들(282)은 I 및 Q 출력 기저대역 신호들을 증폭 및 필터링하고, I 및 Q 컨디셔닝된 기저대역 신호들을 제공한다. 전송 회로들(282)은 증폭기들, 필터들, 매칭 회로들 등을 포함할 수 있다. 업변환기(284)는 LO 생성기(288)로부터의 전송(TX) LO 신호에 기초하여 I 및 Q 컨디셔닝된 기저대역 신호들을 기저대역으로부터 RF로 업변환하고, 변조된 RF 신호를 제공한다. 전력 증폭기(PA)(286)는 변조된 RF 신호를 증폭하고, 적절한 전송 전력 레벨을 갖는 출력 RF 신호를 제공한다. 출력 RF 신호는 안테나 인터페이스 회로(212)를 통해 라우팅되고, 안테나(210)를 통해 전송된다.

[0021] [0030] 도 2는 수신기들(220) 및 전송기들(280)의 예시적인 설계를 도시한다. 수신기 및 전송기는 또한 필터들, 매칭 회로들 등과 같은, 도 2에 도시되지 않은 다른 회로들을 포함할 수 있다. 도 2는 또한 하나의 수신기(220) 및 하나의 전송기(280)를 포함하는 무선 디바이스(110)를 도시한다. 일반적으로, 무선 디바이스는 임의의 수의 주파수 대역들, 임의의 수의 안테나들 및 임의의 수의 라디오 기술들을 지원하기 위해 임의의 수의 수신기들 및 임의의 수의 전송기들을 포함할 수 있다. 예를 들면, 무선 디바이스(110)는 1000 메가헤르츠(MHz) 미만의 주파수들을 커버하는 저대역, 1000 MHz 내지 2300 MHz의 주파수들을 커버하는 중간-대역, 및/또는 2300 MHz보다 높은 주파수들을 커버하는 고대역 각각에 대한 하나 이상의 수신기들 및 하나 이상의 전송기들을 포함할 수 있다. 수신기(220) 및 전송기(280)의 전부 또는 일부가 하나 이상의 RF IC(RFIC)들, 아날로그 집적 회로들(IC들), 혼합된-신호 IC들 등에서 구현될 수 있다. 예를 들어, 수신기(220) 내의 회로들 모두는 RFIC 상에서 구현될 수 있다.

[0022] [0031] 데이터 프로세서/제어기(290)는 무선 디바이스(110)에 대한 다양한 기능들을 수행할 수 있다. 예를 들어, 데이터 프로세서(290)는 수신기(220)를 통해 수신되는 데이터 및 전송기(280)를 통해 전송되는 데이터에 대한 프로세싱을 수행할 수 있다. 데이터 프로세서(290)는, LO 신호의 위상 불연속을 확인하고 위상-정정된 I 및 Q 샘플들을 제공하기 위해, LO 신호의 검출된 위상에 기초하여 I 및 Q 샘플들을 프로세싱할 수 있는 위상 정정기(294)를 포함할 수 있다. 제어기(290)는 수신기(220) 및 전송기(280) 내의 다양한 회로들의 동작을 제어할 수 있다. 메모리(292)는 데이터 프로세서/제어기(290)에 대한 프로그램 코드들 및 데이터를 저장할 수 있다. 데이터 프로세서/제어기(290)는 하나 이상의 ASIC(application specific integrated circuit)들 및/또는 다른 IC들에서 구현될 수 있다.

[0023] [0032] 무선 디바이스(110)는 다운링크 및 업링크를 통해 무선 시스템 내의 기지국과 통신할 수 있다. 다운링크(또는 순방향 링크)는 기지국으로부터 무선 디바이스로의 통신 링크를 지칭하고, 업링크(또는 역방향 링크)는 무선 디바이스로부터 기지국으로의 통신 링크를 지칭한다.

[0024] [0033] 무선 디바이스(110)는 TDD 및/또는 FDD를 활용하여 무선 시스템들과의 통신을 지원할 수 있다. TDD에 대해, 다운링크 및 업링크는 동일한 주파수를 공유하고, 다운링크 전송들 및 업링크 전송들은 상이한 시간 기간들에서 동일한 주파수 상에서 전송될 수 있다. FDD에 대해, 다운링크 및 업링크에는 별도의 주파수들이 할당된다. 다운링크 전송들은 하나의 주파수 상에서 전송될 수 있고, 업링크 전송들은 또 다른 주파수 상에서 전송될

수 있다. TDD를 사용하는 일부 예시적인 라디오 기술들은 LTE TDD, TD-SCDMA, GSM 등을 포함한다. FDD를 사용하는 일부 예시적인 라디오 기술들은 LTE FDD, WCDMA, 및 CDMA 1X를 포함한다.

[0025] [0034] TDD를 사용하는 무선 시스템과 통신할 때, 무선 디바이스(110)는, 배터리 전력을 보존하기 위해, 수신(RX) 시간 동안에만 수신기(220) 내의 회로를 파워 온할 수 있고, 비-RX 시간 동안에 수신기 회로를 파워 오프할 수 있다. RX 시간은 다운링크에 지정된 시간 기간들을 커버할 수 있다(그리고 무선 디바이스(110)가 다운링크 신호들을 수신할 필요가 있는 시간 기간들만을 커버할 수 있다). 비-RX 시간은 RX 시간의 부분이 아닌 모든 남아있는 시간 기간들을 커버할 수 있다. 예를 들면, 무선 디바이스(110)는 RX 시간 동안에 LO 생성기(260)를 파워 온할 수 있고, 비-RX 시간 동안에 LO 생성기(260)를 파워 오프할 수 있다. 따라서, LO 생성기(260)는 불연속 방식으로 동작할 수 있다.

[0026] [0035] LO 생성기(260)는 (i) 적절한 RF 주파수에서 VCO 신호를 생성하기 위한 주파수 합성기 및 (ii) 주파수에서 VCO 신호를 분할하기 위한 주파수 디바이더를 포함하고, ILO 신호 및 QLO 신호를 포함하는 LO 신호를 제공할 수 있다. 주파수 합성기는 기준 주파수에서 연속 위상을 갖는 기준 신호와 동기될 수 있다. 따라서, 주파수 합성기는, 주파수 합성기가 연속해서 파워 온 및 오프될 수 있더라도, 연속 위상을 갖는 VCO 신호를 생성할 수 있다. 그러나, 디바이더는 가능한 상태들의 세트 중 하나에서 파워 업할 수 있다. 예를 들면, 디바이드-바이-2 디바이더(divide-by-2 divider)는, 자신이 파워 온될 때, 상태 '0' 또는 '1' 중 어느 하나에서 웨이크 업할 수 있다. 디바이더는, 자신이 상태 '0'에서 웨이크 업하면, 제 1 위상을 갖는 ILO 및 QLO 신호들을 생성할 수 있고, 자신이 상태 '1'에서 웨이크 업하면, 제 2 위상을 갖는 ILO 및 QLO 신호를 생성할 수 있다. 그후, ILO 및 QLO 신호들은 불연속 위상을 가질 수 있는데, 이것은 바람직하지 않거나 수용 불가할 수 있다.

[0027] [0036] 도 3은, 파워 업될 때, 상이한 VCO 전환 에지들(예를 들면, 상승 및 하강 에지들)에 대응하는 상이한 상태에서 디바이더 웨이크 업으로 인해 불연속 위상을 갖는 LO 신호를 포함하는 복수의 신호들을 도시한다. 연속 위상을 갖는 기준 신호가 도 3의 상부에 도시되고, 줄곧(all the time) 파워 온될 수 있는 도 2의 기준 신호 생성기(262)에 의해 생성될 수 있다. 연속 VCO 신호는, 줄곧 파워 온되는 제 1 주파수 합성기에 의해 생성될 수 있다. 게이팅된 VCO 신호는, 주기적으로 파워 온 및 오프되는 제 2 주파수 합성기에 의해 생성될 수 있다. 게이팅된 VCO 신호는, 제 2 주파수 합성기가 연속 위상을 갖는 기준 신호에 동기될 때 연속 위상을 가질 수 있다.

[0028] [0037] 연속 LO 신호는 연속 VCO 신호를 분할함으로써 생성될 수 있고, 연속 위상을 가질 수 있다. 게이팅된 LO 신호는, 주파수에서 게이팅된 VCO 신호를 분할하는 게이팅된 디바이더에 의해 생성될 수 있다. 게이팅된 디바이더는 시간(T1)에서 파워 오프되기 전에 제 1 상태(예를 들면, 상태 '0')에서 동작할 수 있고, 시간(T2)에서 파워 온된 후에 제 2 상태(예를 들면, 상태 '1')에서 동작할 수 있다. 게이팅된 디바이더의 상이한 상태들은 ILO 및 QLO 신호들의 상이한 I-Q 관계와 연관될 수 있다. 이어서, 게이팅된 LO 신호는 시간(T2)에서 상이한 상태에 있는 게이팅된 디바이더로 인해 시간(T2)에서 불연속일 수 있다. 특히, 게이팅된 LO 신호는 시간(T1) 전에 제 1 위상 및 시간(T2) 후에 제 2 위상을 가질 수 있고, 제 2 위상은 제 1 위상과 상이하다. 디바이드-바이-2 디바이더에 대해, 이러한 위상 불연속은 ILO 신호의 180 도의 위상 회전에 대응한다.

[0029] [0038] 다운변환기(230)에 제공되는 LO 신호는 RF 신호를 적절히 다운변환하기 위해 시간에 걸쳐 연속 위상을 가져야 한다(즉, 어떠한 위상 불연속도 갖지 않아야 함). 위상 연속은 줄곧 주파수 합성기 및 디바이더를 파워 온함으로써 달성될 수 있다. 그러나, 주파수 합성기 및 디바이더가 업링크 서브프레임들 동안에 데이터 수신에 필요로 되지 않을 때조차, 단지 LO 신호의 위상 연속을 유지하기 위해, 주파수 합성기 및 디바이더를 파워 온하기 위해 상당한 배터리 전력이 낭비될 수 있다.

[0030] [0039] 본 개시의 양상에 따라, LO 신호의 위상은 단일-톤 생성기를 사용하여 검출될 수 있고, LO 신호의 위상에서 검출된 불연속은 정정될 수 있다. 이것은, 배터리 전력을 보존하기 위해 파워 온 및 오프될 수 있는 주파수 합성기 및 디바이더를 사용하여 LO 신호가 생성되는 것을 가능하게 할 수 있다. LO 신호의 위상을 검출 및 정정하기 위한 기술들은 수신기에 대한 LO 생성기뿐만 아니라 전송기에 대한 LO 생성기에 사용될 수 있다. 명확함을 위해, 수신기(220)에 대한 LO 생성기(260)에 대한 위상 검출 및 정정의 다양한 세부사항들이 아래에 설명된다.

[0031] [0040] 도 4는 LO 신호의 위상 불연속을 검출할 수 있는 회로(400)의 설계를 도시한다. LO 생성기(460)는 주파수 합성기(462) 및 디바이더(464)를 포함한다. 주파수 합성기(462)는 기준 주파수에서 기준 신호를 수신하고, 주파수 합성기(462)가 파워 온될 때마다 VCO 신호를 생성한다. 디바이더(464)는 주파수에서 VCO 신호를 분할하고, LO 신호를 다운변환기(430)에 제공한다. 주파수 합성기(462) 및 디바이더(464)는 온/오프 제어 신호에 기

초하여 파워 온 또는 오프될 수 있다.

[0032] [0041] 단일-톤 생성기(470)는 기준 신호를 수신하고, 단일-톤 생성기(470)가 파워 온될 때마다 연속 위상을 갖는 단일-톤 신호를 생성한다. 다운변환기(430)는 LO 신호로 단일-톤 신호를 다운변환하고 다운변환된 신호를 제공한다. 위상 검출기(450)는 다운변환된 신호에 기초하여 LO 신호의 위상을 검출한다. 위상 검출기(450) 내에서, 저대역 통과 필터(452)는 다운변환된 신호를 필터링하고, 필터링된 신호를 제공한다. 위상 검출 회로(454)는 필터링된 신호를 수신하고, 필터링된 신호의 위상을 검출한다. 단일-톤 신호가 연속 위상을 갖기 때문에, 다운변환된 신호의 검출된 위상은 LO 생성기(460)로부터의 LO 신호의 위상을 나타낸다.

[0033] [0042] 주파수 합성기(462)는 $N*f_{LO}$의 주파수에서 VCO 신호를 생성하고, 디바이더(464)는 f_{LO}의 주파수에서 LO 신호를 제공하고, 여기서 f_{LO}는 임의의 적절한 주파수일 수 있고, N은 디바이더(464)의 디바이더 비율이다. 단일-톤 생성기(470)는 f_{ST}의 주파수에서 단일-톤 신호를 생성하고, f_{ST}는 f_{LO}와 상이하다. 예를 들면, VCO 신호는 2 기가헤르츠(GHz)일 수 있고, LO 신호는 1 GHz일 수 있고, 단일-톤 신호는 999 메가헤르츠(MHz)일 수 있다. 다운변환된 신호는 $f_{LO} - f_{ST}$의 차이 주파수에서 제 1 신호 컴포넌트를 포함하고, $f_{LO} + f_{ST}$의 합산 주파수에서 제 2 신호 컴포넌트를 포함한다. 앞의 예에서, 다운변환된 신호는 1 MHz에서 제 1 신호 컴포넌트 및 1.999 MHz에서 제 2 신호 컴포넌트를 포함한다. 저대역 통과 필터(452)는 제 1 신호 컴포넌트를 통과시키고 제 2 신호 컴포넌트를 감쇠하기 위해 다운변환된 신호를 필터링한다. 저대역 통과 필터(452)는 또한 다운변환된 신호에 대한 게인을 제공할 수 있다. 위상 검출 회로(454)는, 아래에 설명되는 바와 같이, 필터링된 신호의 위상을 검출한다.

[0034] [0043] 일 설계에서, 단일-톤 신호는 원하는 기저대역 주파수에서 다운변환된 신호를 획득하기 위해 고정 주파수에서 생성될 수 있다. 다른 설계에서, 단일-톤 신호는 상이한 기저대역 주파수들에서 다운변환된 신호를 획득하기 위해 상이한 주파수들에서 생성될 수 있다. 예를 들면, 단일-톤 신호는, 다운변환된 신호가 킬로헤르츠(KHz) 내지 MHz(예를 들면, 10 KHz 내지 9.6 MHz)의 범위가 되도록 생성될 수 있다.

[0035] [0044] 도 5는 도 2의 무선 디바이스(110) 내의 수신기(220)의 설계의 블록도를 도시한다. LO 생성기(260)는 LNA(222)로부터의 증폭된 RF 신호를 다운변환하기 위해 다운변환기(230)에 의해 사용되는 LO 신호를 생성한다. LO 생성기(260)는 (i) 원하는 주파수에서 VCO 신호를 생성하기 위한 주파수 합성기(262) 및 (ii)주파수에 VCO 신호를 분할하고 LO 신호를 제공하기 위한 디바이더(264)를 포함한다. LO 신호는 동위상 LO 신호(ILO) 및 직교 LO 신호(QLO)를 포함한다. ILO 및 QLO 신호들은 각각 비역전 신호(접미사 "p"로 표기됨) 및 역전 신호(접미사 "n"로 표기됨)를 포함하는 차동 신호일 수 있다. 예를 들면, ILO 신호는, 180 도 위상이 벗어난 ILOp 및 ILOn 신호들을 포함할 수 있다. QLO 신호는 180 도 위상이 벗어난 QLOp 및 QLOn 신호들을 포함할 수 있다.

[0036] [0045] 도 5에 도시된 설계에서, 주파수 합성기(262)는 PLL(582), VCO(584) 및 버퍼(Buf)(586)를 포함한다. 주파수 합성기(262)가 파워 온될 때, VCO(584)는 PLL(582)로부터 제어 신호를 수신하고, 제어 신호에 의해 결정된 주파수에서 발진기 신호를 생성한다. PLL(582)은 VCO(584)로부터 기준 신호 및 발진기 신호를 수신하고, 기준 신호의 위상에 대해 발진기 신호의 위상을 비교하고, 발진기 신호의 위상이 기준 신호의 위상에 동기되도록 VCO(584)에 대한 제어 신호를 생성한다. 기준 신호가 연속 위상을 갖기 때문에, 발진기 신호는 또한 연속 위상을 갖는다. 버퍼(586)는 VCO(584)로부터 발진기 신호를 수신하고, VCO 신호를 디바이더(264)에 제공한다.

[0037] [0046] 디바이더(264)는 주파수에서 N의 계수로 VCO 신호를 분할하고, 여기서 N은 2, 3, 4 또는 몇몇의 다른 값과 동일할 수 있다. 디바이더(264)는 ILO 및 QLO 신호들을 제공한다. 도 5에 도시된 제 1 설계에서, 위상 정정기(266)는 디바이더(262)로부터 ILO 및 QLO 신호들을 수신하고, 필요한 경우, 연속 위상을 갖는 위상-정정된 ILO 및 QLO 신호들을 획득하기 위해 신호들을 스와핑 및/또는 역전시킨다. 이어서, 위상 정정기(266)는 위상-정정된 ILO 및 QLO 신호들을 다운변환기(230)에 제공한다. 제 2 설계에서, 디바이더(264)는 불연속 위상을 갖는 ILO 및 QLO 신호들을 다운변환기(230)에 제공한다. 제 2 설계에서, ILO 및 QLO 신호들의 위상 불연속은 디지털적으로 확인될 수 있다.

[0038] [0047] 도 5에 도시된 설계에서, 단일-톤 생성기(270)는 PLL(572), VCO(574) 및 버퍼(576)를 포함한다. 디바이더에 의해 발생된 위상 불연속을 회피하기 위해, VCO(574)는 버퍼(576)를 직접적으로 구동시킬 수 있고, VCO(574)와 버퍼(576) 사이에 어떠한 디바이더도 존재하지 않을 수 있다. VCO(574)는 PLL(572)로부터 제어 신호를 수신하고, 제어 신호에 의해 결정된 주파수에서 발진기 신호를 생성한다. PLL(572)은 VCO(574)로부터 기준 신호 및 발진기 신호를 수신하고, 기준 신호의 위상에 대해 발진기 신호의 위상을 비교하고, 발진기 신호의 위상이 기준 신호의 위상에 동기되도록 VCO(574)에 대한 제어 신호를 생성한다. 버퍼(576)는 VCO(574)로부터

발진기 신호를 수신하고, 단일-톤 신호를 커플링 회로(224)에 제공한다. 버퍼(576)는 단일 톤 신호의 진폭을 조절하기 위한 감쇠기를 포함할 수 있다.

[0039] [0048] 도 5에 도시된 설계에서, 수신 회로들(240)은 저대역 통과 필터들(542) 및 증폭기들(Amps)(544)을 포함한다. 저대역 통과 필터들(542)은 I 및 Q 다운변환된 신호들을 수신 및 필터링하고, I 및 Q 필터링된 신호들을 제공한다. 증폭기들(544)은 I 및 Q 필터링된 신호들을 증폭하고, I 및 Q 기저대역 신호들을 데이터 프로세서(290)에 제공한다. 저대역 통과 필터들(542)은 I 다운변환된 신호에 대한 하나의 저대역 통과 필터 및 Q 다운변환된 신호에 대한 다른 저대역 통과 필터를 포함할 수 있다. 마찬가지로, 증폭기들(544)은 I 필터링된 신호에 대한 하나의 증폭기 및 Q 필터링된 신호에 대한 다른 증폭기를 포함할 수 있다. 수신 회로들(240)은 또한 다른 회로들을 포함할 수 있다.

[0040] [0049] 도 5에 도시된 설계에서, 데이터 프로세서(290)는 아날로그-디지털 변환기들(ADC들)(592) 및 위상 정정기(294)를 포함한다. ADC들(592)은 수신 회로들(240)로부터 I 및 Q 기저대역 신호들을 디지털화하고, I 및 Q 샘플들을 제공한다. 위상 정정기(294)는, LO 신호의 위상 불연속을 확인하기 위해 LO 신호의 검출된 위상에 기초하여 I 및 Q 샘플들을 프로세싱하고, 위상-정정된 I 및 Q 샘플들을 제공한다. 위상 정정기(294)는 또한 별개의 위상 검출기(250)의 부재 시에 위상 검출 기능을 포함할 수 있다. 위상 정정기(294)는, 위상 정정기(266)가 존재하고 위상 정정된 ILO 및 QLO 신호들을 다운변환기(230)에 제공하는 경우에, 생략될 수 있다. 데이터 프로세서(290)는 위상-정정된 I 및 Q 샘플들을 프로세싱하고 무선 디바이스(110)로 전송된 데이터를 복원하기 위한 다른 회로들을 포함할 수 있다.

[0041] [0050] 일 설계에서, 수신기(220)는 임의의 주어진 순간에 수신 모드 또는 교정 모드에서 동작할 수 있다. 수신 모드에서, LNA(222)가 인에이블되고, 증폭된 RF 신호를 다운변환기(230)에 제공한다. 버퍼(576)가 디스에이블되고, 단일-톤 신호를 제공하지 않는다. 전체 단일-톤 생성기(270)는 또한 수신 모드에서 디스에이블될 수 있다. 다운변환기(230)는 LO 생성기(260)로부터의 LO 신호로 증폭된 RF 신호를 다운변환하고, I 및 Q 다운변환된 신호들을 수신 회로들(240)에 제공한다.

[0042] [0051] 교정 모드에서, 단일-톤 생성기(270) 및 버퍼(576)가 인에이블될 수 있고 단일-톤 신호를 커플링 회로(224)를 통해 다운변환기(230)에 제공할 수 있다. 커플링 회로(224)는 도 5에 도시된 바와 같이, LNA(222)와 다운변환기(230) 사이에 위치될 수 있다. 이러한 경우에, LNA(222)가 디스에이블되고, 증폭된 RF 신호를 교정 모드에 제공하지 않을 것이다. 대안적으로, 단일-톤 신호는, 도 5에서 단일-톤 생성기(270)로부터 LNA(222)까지의 점선으로 도시된 바와 같이, 스위치를 통해 LNA(222)의 입력에 제공될 수 있다. 스위치(도 5에 도시되지 않음)는 단일-톤 신호로부터 입력 RF 신호를 분리할 수 있다. 어떠한 경우에도, 다운변환기(230)는 LO 생성기(260)로부터의 LO 신호로 단일-톤 신호를 다운변환하고, I 및 Q 다운변환된 신호들을 위상 검출기(250)에 제공한다.

[0043] [0052] 도 5에 도시된 설계에서, 위상 검출기(250)는 저대역 통과 필터들(552a 및 552b) 및 위상 검출 회로(554)를 포함한다. 저대역 통과 필터(552a)는 I 다운변환된 신호를 필터링하고, Ip 및 In 신호들을 포함하는 차동 I 필터링된 신호를 제공한다. 저대역 통과 필터(552b)는 Q 다운변환된 신호를 필터링하고, Qp 및 Qn 신호들을 포함하는 차동 Q 필터링된 신호를 제공한다. 저대역 통과 필터들(552)은, 위상 검출 회로(554)가 적절히 동작할 수 있도록 충분한 게인을 제공할 수 있다. 일 설계에서, 저대역 통과 필터들(552a 및 552b)은 수신 회로들(540) 내의 저대역 통과 필터들(542)과 유사한 특성들(예를 들면, 유사한 대역폭)을 갖는다. 다른 설계에서, 저대역 통과 필터들(552a 및 552b)은 저대역 통과 필터들(542)과 상이한 특성들(예를 들면, 상이한 대역폭)을 갖는다. 위상 검출 회로(554)는 기준 신호 및 차동 I 및 Q 필터링된 신호들을 수신하고, 기준 시간에서 Ip, In, Qp 및 Qn 신호들의 위상들을 검출한다. 위상 검출 회로(554)는, 아래에 설명되는 바와 같이, Ip, In, Qp 및 Qn 신호들의 검출된 위상들에 기초하여 기준 시간에서 LO 신호의 위상을 결정한다. 위상 검출 회로(554)는 LO 신호의 검출된 위상을 데이터 프로세서(290)에 제공한다.

[0044] [0053] 위상 정정기(294)가 존재하지 않는다면, 위상 검출기(250)는 위상 정정기(266)를 제어하는데 사용될 수 있다. 대안적으로, 위상 정정기(294)는 위상 검출 기능을 포함할 수 있고, 위상 검출기(250) 및 위상 검출기(266) 둘 모두가 생략될 수 있다.

[0045] [0054] 디바이더(예를 들면, 디바이드-바이-2 디바이더)는 불연속하게 동작할 수 있고, 인에이블 신호에 의해 인에이블될 수 있다. 인에이블 신호는 디바이더에 의해 제공되는 VCO 신호와 동기화될 수 없는데, 왜냐하면 디바이더에 대한 동기화된 인에이블 신호를 생성하기 위해 고속 동기화 회로를 동작시키기 위해 과도한 배터리 전력이 소비될 것이기 때문이다. 디바이더의 인에이블 신호가 VCO 신호의 제 1 상승 에지와 (또는 약간 전에) 시

간-정렬되면, ILO 위상은 VCO 신호와 동위상인 것으로 고려될 수 있다. 그러나, 인에이블 신호가 VCO 신호의 제 1 상승 에지보다 더 늦지만 VCO 신호의 제 2 상승 에지와 (또는 약간 전에) 시간 정렬되면, 디바이더로부터의 ILO 신호의 위상은 180 도만큼 지연되고, 반면에 VCO 신호의 위상은 360 도만큼 지연되며, 이것은 0 도로 랩 어라운드될 것이다. 디바이더의 인에이블 신호가 VCO 신호와 동기화되지 않는다면, 디바이더로부터의 ILO 신호는 0 또는 180 도 중 어느 하나의 위상을 가질 수 있다. 일반적으로, 동기화된 인에이블 신호를 갖지 않는 디바이드-바이-2 디바이더에 대해, 디바이더로부터의 출력 신호의 위상은 랜덤하게 0, $2\pi/N$,..., $2\pi*(N-1)/N$ 라디안일 수 있다.

[0046] [0055] 일반적으로, 디바이더가 웨이크 업하는 시간은 I 및 Q 다운변환된 신호들의 위상들에 영향을 줄 수 있다. I 및 Q 다운변환된 신호들의 위상들은 알려진 기준 시간들에서 검출될 수 있다. LO 신호의 위상 불연속은 알려진 기준 시간들에서 I 및 Q 다운변환된 신호들의 검출된 위상들에 기초하여 결정될 수 있다.

[0047] [0056] 도 6a 및 도 6b는 2 개의 가능한 상태들을 갖는 디바이드-바이-2 디바이더에 대한 위상 검출을 수행하는 설계를 도시한다. 저대역 통과 필터들(552a 및 552b)로부터의 Ip, In, Qp 및 Qn 신호들의 위상들은, 다운링크 서브프레임들의 시작 전에 적절한 시간의 양일 수 있는 알려진 기준 시간들에서 검출될 수 있다. 교정 모드에서, LO 생성기(260) 및 단일-톤 생성기(270) 둘 모두는 기준 신호에 동기되고, LO 신호 및 단일-톤 신호의 주파수들은 알려져 있다. 다운변환된 I 및 Q 신호들은, 앞서 설명된 바와 같이, $f_{LO} + f_{ST}$의 합산 주파수 및 $f_{LO} - f_{ST}$의 차이 주파수에서의 컴포넌트들을 포함한다. 저대역 통과 필터들(552a 및 552b)은 차이 주파수에서 신호 컴포넌트를 통과시키고, 합산 주파수에서 신호 컴포넌트를 감쇠한다. 따라서, 필터링된 I 및 Q 신호들은 $f_{LO} - f_{ST}$의 차이 주파수에서의 신호 컴포넌트를 포함한다. 단일-톤 신호의 주파수는, 2 개의 연속적인 기준 시간들 사이에 차이 주파수에서의 필터링된 I 및 Q 신호들의 정수 개의 사이클들이 존재하도록 선택될 수 있다. 이러한 경우에, 필터링된 I 및 Q 신호들은, LO 신호에서 어떠한 위상 불연속도 존재하지 않는 경우에, 각각의 기준 시간에서 동일한 위상을 가져야 한다.

[0048] [0057] 도 6a는 기준 시간(T1)에서 제 1 상태에 있는 디바이드-바이-2 디바이더에 대응하는 경우 1을 도시한다 위상 검출 회로(554)에 제공되는 Ip, In, Qp 및 Qn 신호들뿐만 아니라 이러한 신호들에 대응하는 디지털 샘플들이 도 6a에 도시된다. 각각의 신호에 대해, 대응하는 디지털 샘플들이 '0'으로부터 '1'로 변할 때, 리딩(leading)/상승 전환(또한 제로 크로싱으로 지칭될 수 있음)이 발생한다. 기준 시간으로부터 기준 시간 후에 신호의 제 1 리딩 전환까지의 시간의 양이 각각의 신호의 위상에 제공된다. 기준 신호의 정수 개의 사이클들이 각각의 신호의 위상에 제공될 수 있다. 도 6a에 도시된 예에서, Ip 신호는 $\Phi_{Ip} = 1$의 위상을 갖고, Qp 신호는 $\Phi_{Qp} = 3$의 위상을 갖고, In 신호는 $\Phi_{In} = 6$의 위상을 갖고, Qn 신호는 $\Phi_{Qn} = 8$의 위상을 갖는다. 경우 1에 대해, Ip 신호는 Qp 신호를 리딩하고, In 신호는 Qn 신호를 리딩하고, $\Phi_{Ip} < \Phi_{Qp} < \Phi_{In} < \Phi_{Qn}$이다.

[0049] [0058] 도 6b는 기준 시간(T2)에서 제 2 상태에 있는 디바이드-바이-2 디바이더에 대응하는 경우 2를 도시한다 위상 검출 회로(554)에 제공되는 Ip, In, Qp 및 Qn 신호들뿐만 아니라 이러한 신호들에 대응하는 디지털 샘플들이 도 6b에 도시된다. 도 6b에 도시된 예에서, In 신호는 $\Phi_{In} = 1$의 위상을 갖고, Qn 신호는 $\Phi_{Qn} = 3$의 위상을 갖고, Ip 신호는 $\Phi_{Ip} = 6$의 위상을 갖고, Qp 신호는 $\Phi_{Qp} = 8$의 위상을 갖는다. 경우 2에 대해, In 신호는 Ip 신호를 리딩하고, Qn 신호는 Qp 신호를 리딩하고, $\Phi_{In} < \Phi_{Qn} < \Phi_{Ip} < \Phi_{Qp}$이다. Ip 및 In 신호들은 (예를 들면, 도 5의 위상 정정기(266)에 의해) 스와핑되고, Qp 및 Qn 신호들이 또한 스와핑될 수 있다. 경우 2의 스와핑된 Ip, In, Qp 및 Qn 신호들은 경우 1의 Ip, In, Qp 및 Qn 신호들을 닮을 것이다.

[0050] [0059] 도 6a 및 도 6b는 디바이드-바이-2 디바이더의 위상 불연속으로 인해 I 및 Q 필터링된 신호들의 상이한 위상들을 예시한 타이밍도들을 도시한다. 디바이드-바이-N 디바이더는 2 개보다 많은 경우들을 포함할 것이고, 각각의 경우는 상이한 디바이더 상태에 대응한다. 각각의 경우는 I 및 Q 신호들에 대한 위상들의 상이한 세트와 연관된다. I 및 Q 신호들의 위상들은 기준 시간에 대해 결정될 수 있고, LO 신호의 위상을 검출하는데 사용될 수 있다.

[0051] [0060] 일 설계에서, 위상 추정은, 현재 위상 측정 간격(또는 현재 STG 톤 샘플들)에 대한 디지털 샘플들에 대

해 이전의 위상 측정 간격(또는 이전의 STG 톤 샘플들)에 대한 디지털 샘플들을 교차-상관함으로써 수행될 수 있다. 이전 및 현재 위상 측정 간격들은 2 개의 다운링크 간격들(예를 들면, 타임슬롯들 또는 서브프레임들)에 대응할 수 있고, 다운링크 간격들 동안에 위상 추정이 수행된다. 이전과 현재 위상 측정 간격들 사이의 위상 변화는 교차-상관 결과들에 기초하여 추정될 수 있다. 위상 변화는 (i) 이전 및 현재 위상 측정 간격들에서의 상이한 상태들에 있는 디바이더로 인한 위상 불연속 및 (ii) 회로들 내의 드리프트 및/또는 다른 현상으로 인한 위상 변화를 포함할 수 있다. 위상 변화는 0 내지 2π 라디안의 범위 내에 있을 수 있다. 추정된 위상 변화는 위상 연속을 유지하기 위해 아날로그 도메인 또는 디지털 도메인에서 보상될 수 있다.

[0052] [0061] 다시 도 5를 참조하면, 위상 검출기(250)는, 예를 들면, 도 6a 및 도 6b에 대해 앞서 설명된 바와 같이, 다운변환기(230)로부터의 I 및 Q 다운변환된 신호들에 기초하여 LO 신호의 위상을 검출한다. 위상 검출기(250)는 LO 신호의 검출된 위상을 데이터 프로세서(290) 및/또는 수신기(220) 내의 다른 회로들에 제공한다. 검출된 위상은 LO 생성기(260)로부터의 ILO 및 QLO 신호들에 대한 상대적인 위상 정보를 나타낼 수 있다.

[0053] [0062] 일 설계에서, 위상 정정기(266)는, 디바이더(264)로 인한 LO 신호의 위상 불연속을 확인하기 위해 ILO 및 QLO 신호들을 스와핑할 수 있다. 다른 설계에서, 위상 정정 회로(294)는 디바이더(264)로 인한 LO 신호의 위상 불연속을 확인하기 위해 ADC들(592)로부터의 I 및 Q 샘플들을 회전(예를 들면, 스와핑 및/또는 역전)시킬 수 있다. 또 다른 설계에서, 위상 정정 회로(294)는, 0 내지 2π 라디안 범위 내에 있을 수 있는 추정된 위상 변화를 보상할 수 있다. 예를 들면, 위상 정정 회로(294)는, 위상 보상을 위해 복소 신호의 위상을 임의의 원하는 양만큼 회전시킬 수 있는 cordic 회전기/프로세서/곱셈기를 구현할 수 있다. LO 신호의 위상 불연속은 또한 다른 방식들로 확인될 수 있다. 현재 서브프레임에서 다운변환된 신호의 위상은, 필요한 경우에, 회전될 수 있어서, 그 위상은 이전 서브프레임에서 다운변환된 신호의 위상과 함께 연속적이다(예를 들면, 위상이 이전 서브프레임에서와 동일함). 이것은 위상 연속을 유지하고 스루풋을 개선한다.

[0054] [0063] 단일-톤 신호를 사용하여 LO 신호의 위상을 검출하기 위한 기술들은 TDD를 사용하는 다양한 무선 시스템들과 통신하는 무선 디바이스들에 사용될 수 있다. 예를 들면, 그 기술들은 LTE TDD 시스템들, TD-SCDMA 시스템들 등 내의 무선 디바이스들에 사용될 수 있다. 상이한 무선 시스템들은 TDD를 지원하기 위해 상이한 프레임 구조들을 사용할 수 있다.

[0055] [0064] 도 7a는 TD-SCDMA에 대한 예시적인 프레임 구조(700)를 도시한다. 전송 시간 라인은 프레임들로 분할되어 있고, 각각의 프레임은 SFN(system frame number)에 의해 식별된다. 각각의 프레임은 10 밀리초(ms)의 듀레이션을 가지며, 2개의 서브프레임들 1 및 2로 분할된다. 각각의 서브프레임은 5ms의 듀레이션을 가지며, 7개의 타임슬롯들(0 내지 6), DwPTS(Downlink Pilot Time Slot), UpPTS(Uplink Pilot Time Slot), 및 GP(guard period)로 분할된다. DwPTS, 가드 기간, 및 UpPTS는 시간 슬롯 0 이후에 위치된다. 타임슬롯 0은 다운링크에 대해 사용되고, 타임슬롯 1은 업링크에 대해 사용되고, 타임슬롯들(2 내지 6)은 각각, 스위치 포인트에 의해 결정된 바와 같이, 다운링크 및/또는 업링크에 대해 사용될 수 있다. 각각의 타임슬롯은 675 마이크로-초(㎲)의 듀레이션(또는 864개 칩들)을 갖는다. DwPTS는 75㎲의 듀레이션(또는 96 개의 칩들)을 갖고, UpPTS는 125㎲의 듀레이션(또는 160 개의 칩들)을 갖는다. DwPTS와 UpPTS 사이에 가드 기간이 위치되고, 75㎲의 듀레이션(또는 96개 칩들)을 갖는다.

[0056] [0065] TD-SCDMA에 대해, 각각의 타임슬롯은 제 1 데이터 부분, 미드앰블, 제2 데이터 부분 및 가드 기간을 포함한다. 각각의 데이터 부분은 275㎲의 듀레이션(또는 352개 칩들)을 갖고, 미드앰블은 112.5㎲의 듀레이션(또는 144 개의 칩들)을 갖는다. 타임슬롯의 종단에서 가드 기간이 위치되고, 12.5㎲의 듀레이션(또는 16 개의 칩들)을 갖는다. 각각의 타임슬롯은 데이터 전송을 위해 하나 또는 다수의 사용자들에게 할당될 수 있다.

[0057] [0066] 도 7b는 LTE TDD에 대한 예시적인 프레임 구조(750)를 도시한다. 전송 시간 라인은 라디오 프레임들의 유닛들로 분할되고, 각각의 라디오 프레임은 10ms의 듀레이션을 가진다. 각각의 라디오 프레임은 0 내지 9의 인덱스들을 가지는 10개의 서브프레임들로 분할된다. LTE는 TDD에 대한 다수의 업링크-다운링크 구성들을 지원한다. 모든 업링크-다운링크 구성들에 대해 서브프레임들(0 및 5)은 다운링크(DL)에 대해 사용되고, 서브프레임(2)은 업링크(UL)에 대해 사용된다. 서브프레임들(3, 4, 7, 8 및 9)은 각각 업링크-다운링크 구성에 따라 다운링크 또는 업링크에 대해 사용될 수 있다. 서브프레임(1)은 다운링크 제어 채널들뿐만 아니라 데이터 전송을 위해 사용되는 DwPTS, 전송 없는 GP(Guard Period), 및 RACH(random access channel) 또는 SRS(sounding reference signals) 중 어느 하나에 사용되는 UpPTS로 구성된 3개의 특수 필드들을 포함한다. 서브프레임(6)은 업링크-다운링크 구성에 따라 DwPTS만, 또는 모든 3개의 특수 필드들, 또는 다운링크 서브프레임을 포함할 수 있다. DwPTS, 가드 기간, 및 UpPTS는 상이한 서브프레임 구성들에 대해 상이한 듀레이션들을 가질 수 있다.

DwPTS는 214㎲와 857㎲ 사이의 듀레이션을 가질 수 있다. UpPTS는 71㎲와 142㎲ 사이의 듀레이션을 가질 수 있다. 가드 기간은 71㎲와 714㎲ 사이의 듀레이션을 가질 수 있다.

[0058] [0067] 도 7a 및 7b에 도시된 바와 같이, TD-SCDMA 시스템들 및 LTE TDD 시스템들은 다운링크 타임슬롯들과 업링크 타임슬롯들 사이의 고속 스위칭을 가진다. 예를 들면, 도 7a에 도시된 TD-SCDMA 시스템의 서브프레임 내에서, 다운링크-대-업링크 전환이 타임슬롯 0 후에 75㎲ 가드 기간 내에 발생할 수 있고, 업링크-대-다운링크 전환은 타임슬롯의 종단에서 12.5㎲ 가드 기간 내에서 발생할 수 있다.

[0059] [0068] 일반적으로, TDD 시스템들에서, 일부 서브프레임들은 다운링크에 사용될 수 있고, 다운링크 서브프레임들로 지칭될 수 있다. 남아있는 서브프레임들은 업링크에 사용될 수 있고, 업링크 서브프레임들로 지칭될 수 있다. 무선 디바이스(110)는 배터리 전력을 보존하기 위해 업링크 서브프레임들 동안에 가능한 더 많은 수신기 회로를 디스에이블할 수 있다. 무선 디바이스(110)는 또한 배터리 전력을 보존하기 위해 다운링크 서브프레임들 동안에 가능한 더 많은 전송기 회로를 디스에이블할 수 있다.

[0060] [0069] 도 7a 및 7b에 도시된 바와 같이, 수신기는 일부 시간 구간들 동안에서만 활성일 수 있고, 전송기는 TDD를 활용하는 무선 시스템과의 통신을 위해 일부 다른 시간 구간 동안 활성일 수 있다. 특히, 수신기는 TD-SCDMA 시스템에서 다운링크 타임슬롯들 또는 LTE TDD 시스템에서 다운링크 서브프레임들 동안에 활성일 수 있다. 전송기는 TD-SCDMA 시스템에서 업링크 타임슬롯들 또는 LTE TDD 시스템에서 업링크 서브프레임들 동안에 활성일 수 있다. 배터리 전력을 보존하고 가능하게는 성능을 개선하기 위해, 주파수 합성기(262)는 수신기가 활성일 때만 인에이블될 수 있고, 다른 시간들에서 디스에이블될 수 있다.

[0061] [0070] 도 8a는 TD-SCDMA에 대해 도 2의 무선 디바이스(110)에서의 RX LO 생성기(260) 및 TX LO 생성기(288)에 대한 예시적인 파워-온 및 위상 교정 타임라인(800)을 도시한다. 업링크 상의 데이터 전송에 대해, TX LO 생성기(288)는 (i) 시간(T1)에서 DwPTS의 시작 시에 인에이블되고, (ii) 시간(T5)에서 업링크를 위해 타임슬롯(1)의 종료에서 디스에이블된다. 전송기(280)는 (i) 시간(T2)에서 타임슬롯(1)의 시작 전에 인에이블되고, (ii) 시간(T5)에서 업링크를 위해 타임슬롯(1)의 종료에서 디스에이블된다.

[0062] [0071] 다운링크 상의 데이터 수신에 대해, RX LO 생성기(260)는 (i) 시간(T1)에서 다운링크를 위해 타임슬롯(0)의 종료에서 디스에이블되고, (ii) 시간(T3)에서 다운링크를 위해 타임슬롯(2)의 시작 전에 인에이블된다. 단일-톤 생성기(270)는 (i) 시간(T3)에서 인에이블되고, (ii) 시간(T5)에서 다운링크를 위해 타임슬롯(2)의 시작 시에 디스에이블된다. 다운변환기(230)는 또한 시간(T3)에서 인에이블된다. RX LO 생성기(260) 내의 PLL(582)은 시간(T3)에서 시작하여 기준 신호에 동기하려고 시도하고, 시간(T4)에서 동기를 달성한다. 일단 PLL 동기가 RX LO 생성기(260)에 대해 달성되면, 시간(T4)에서 시작하여 위상 검출 및 정정이 수행된다. RX LO 생성기(260)로부터의 LO 신호의 위상이 검출되고, T5 전에 도 5의 위상 정정기(266) 또는 위상 정정 회로(294)에 의해 위상 불연속(만약 있다면)이 정정된다. 수신기(220)는 (i) 시간(T1)에서 다운링크를 위해 타임슬롯(0)의 종료에서 디스에이블되고, (ii) 시간(T5)에서 다운링크를 위해 타임슬롯(2)의 시작 전에 인에이블된다.

[0063] [0072] 도 8b는 LTE에 대해 도 2의 무선 디바이스(110)에서의 RX LO 생성기(260) 및 TX LO 생성기(288)에 대한 예시적인 파워-온 및 위상 교정 타임라인(810)을 도시한다. 업링크 상의 데이터 전송에 대해, TX LO 생성기(288)는 (i) 데이터 전송을 위해 스케줄링된 제 1 업링크 서브프레임(예를 들면, 시간(T5)에서) 전에 충분히 조기에 충분히 인에이블되고, (ii) 데이터 전송을 위해 스케줄링된 마지막 업링크 서브프레임의 종료에서(예를 들면, 시간(T4)에서) 디스에이블된다. 전송기(280)는 (i) 제 1 업링크 서브프레임의 시작에서(예를 들면, 시간(T6)에서) 인에이블되고, (ii) 마지막 업링크 서브프레임의 종료에서(예를 들면, 시간(T4)에서) 디스에이블된다.

[0064] [0073] 다운링크 상의 데이터 수신에 대해, RX LO 생성기(260)는 (i) 데이터 전송을 위해 스케줄링된 제 1 다운링크 서브프레임 전에 충분히 조기에(예를 들면, 시간(T1)에서) 인에이블되고, (ii) 데이터 전송을 위해 스케줄링된 마지막 다운링크 서브프레임의 종료 후에(예를 들면, 시간(T5)에서) 디스에이블된다. 단일-톤 생성기(270)는 (i) 제 1 다운링크 서브프레임의 시작 전에 충분히 조기에(예를 들면, 시간(T2)에서) 인에이블되고, (ii) 제 1 다운링크의 시작에서(예를 들면, 시간(T4)에서) 디스에이블된다. 다운변환기(230)는 또한 시간(T2)에서 인에이블된다. RX LO 생성기(260) 내의 PLL(582)은 시간(T2)에서 시작하여 기준 신호에 동기하려고 시도하고, 시간(T3)에서 동기를 달성한다. 일단 PLL 동기가 RX LO 생성기(260)에 대해 달성되면, 시간(T3)에서 시작하여 위상 검출 및 정정이 수행된다. RX LO 생성기(260)로부터의 LO 신호의 위상이 검출되고, 시간(T4) 전에 도 5의 위상 정정기(266) 또는 위상 정정 회로(294)에 의해 위상 불연속(만약 있다면)이 정정된다. 수신기

(220)는 (i) 제 1 다운링크 서브프레임의 시작 전에(예를 들면, 시간(T4)에서) 인에이블되고, (ii) 마지막 다운링크 서브프레임의 종료에서(예를 들면, 시간(T5)에서) 디스에이블된다.

[0065] [0074] 도 8a 및 도 8b에 도시된 바와 같이, RX LO 생성기(260) 및 디바이더(264)는 데이터 수신을 위해 LO 신호를 생성하기 위해 다운링크 간격들(예를 들면, 타임슬롯들 또는 서브프레임들) 동안에 파워 온될 수 있다. RX LO 생성기(260) 및 디바이더(264)는 업링크 간격들(예를 들면, 타임슬롯들 또는 서브프레임들) 동안에 파워 오프될 수 있다.

[0066] [0075] 도 8a 및 도 8b에 도시된 설계에서, 위상 검출 및 정정/교정은 업링크 타임슬롯 또는 서브프레임 동안에 수행된다. 단일-톤 생성기(270)는 RX LO 생성기(260)로부터의 LO 신호의 위상 검출 및 LO 경로의 위상 교정을 보조하기 위해 다운변환기(230)에 대한 RF 신호 소스로서 사용된다. RX LO 생성기(260) 내의 단일-톤 생성기(270) 및 PLL(582)는 위상 검출 및 정정을 위해 제 1 다운링크 타임슬롯 또는 서브프레임 전에 인에이블되고, 위상 검출 및 정정이 완료된 후에 디스에이블된다.

[0067] [0076] 도 8a 및 도 8b는 TD-SCDMA 및 LTE 각각에 대한 파워-온 및 위상 교정 타임라인의 2 개의 예시적인 설계들을 도시한다. 일반적으로, 위상 교정은, LO 신호가 LO 생성기로부터 필요로 되는 지정된 시간 전에 LO 생성기에 대해 수행될 수 있다. LO 생성기 및 단일-톤 생성기는, (i) LO 생성기 내의 PLL이 동기를 달성하도록 허용하고 (ii) 위상 검출기가 LO 신호의 위상을 결정하도록 허용하기 위해 충분한 시간의 양만큼 지정된 시간 전에 인에이블될 수 있다. 위상 정정은 지정된 시간 전에 아날로그 도메인에서 (예를 들면, ILO 및 QLO 신호들을 스와핑 및/또는 역전시킴으로써) 또는 지정된 시간 전에 디지털 도메인에서 (예를 들면, I 및 Q 샘플들을 회전시킴으로써) 수행될 수 있다.

[0068] [0077] 예시적인 설계에서, 장치(예를 들면, 무선 디바이스, IC, 회로 모듈 등)는 LO 생성기 및 위상 검출기를 포함할 수 있다. LO 생성기(예를 들면, 도 2 및 도 5의 LO 생성기(260))는 주파수 변환에 사용되는 LO 신호를 생성할 수 있고, 주기적으로 파워 온 또는 오프될 수 있다. 예를 들면, LO 생성기는 다운링크 수신을 위해 시간 간격들 전에 파워 온될 수 있고, 업링크 전송을 위해 시간 간격들 중 적어도 일부 동안에 파워 오프될 수 있다(예를 들면, 도 8a 및 도 8b에 도시됨). 따라서, LO 생성기는 반드시 그렇지는 않지만 빈번하게 고정 스케줄에 기초하여 파워 온 또는 오프될 수 있다. 위상 검출기(예를 들면, 도 2 및 도 5의 위상 검출기(250))는, LO 생성기가 파워 온될 때, LO 신호의 위상을 검출할 수 있다. LO 신호의 검출된 위상은 LO 신호의 위상 불연속을 식별하는데 사용될 수 있다.

[0069] [0078] 상기 장치는, LO 생성기가 파워 온될 때 LO 신호의 위상을 검출하는데 사용되는 단일-톤 신호를 생성할 수 있는 단일-톤 생성기(예를 들면, 도 2 및 도 5의 단일-톤 생성기(270))를 더 포함할 수 있다. LO 신호는 불연속 위상을 가질 수 있고, 단일-톤 신호는 연속 위상을 가질 수 있다. 일 설계에서, 단일-톤 생성기는 발진기 및 PLL을 포함할 수 있다. 발진기(예를 들면, 도 5의 VCO(574))는 단일-톤 신호를 유도하는데 사용되는 발진기 신호를 생성할 수 있다. PLL(예를 들면, 도 5의 PLL(572))은 기준 신호 및 발진기 신호를 수신할 수 있고, 발진기에 대한 제어 신호를 생성할 수 있다. LO 생성기는 제 1 주파수에서 LO 신호를 생성할 수 있고, 이것은 수신되는 다운링크 신호에 의존할 수 있다. 단일-톤 생성기는, 제 1 주파수와 상이한 제 2 주파수에서 단일-톤 신호를 생성할 수 있다.

[0070] [0079] 일 설계에서, LO 생성기는 주파수 합성기 및 디바이더를 포함할 수 있다. 주파수 합성기(예를 들면, 도 5의 주파수 합성기(262))는 기준 신호를 수신하고, 발진기 신호를 제공할 수 있다. 디바이더(예를 들면, 도 5의 디바이더(264))는 주파수에서 발진기 신호를 분할하고, LO 신호를 제공할 수 있다. 디바이더는 파워 온 시에 발진기 신호의 상이한 전환 에지들에 대응하는 상이한 상태들에서 동작할 수 있다. 디바이더가 파워 온된 시간은 발진기 신호의 상승(또는 하강) 에지들과 동기화되지 않을 수 있다. LO 신호의 위상들은 발진기 신호의 동일한 상승(또는 하강) 에지에 시간-정렬되지 않을 수 있다. 위상 검출 및 정정은 상이한 웨이크-업 시간들에서 디바이더의 상이한 상태들을 확인할 수 있다.

[0071] [0080] 상기 장치는 다운변환기(예를 들면, 도 2 및 도 3의 다운변환기(230))를 더 포함할 수 있다. 다운변환기는 수신 모드에서 LO 신호를 통해 LNA로부터의 증폭된 RF 신호를 다운변환할 수 있다. 다운변환기는 LO 신호를 통해 단일-톤 신호를 다운변환하고, 교정 모드에서 다운변환된 신호를 제공할 수 있다. 위상 검출기는 다운변환된 신호에 기초하여 LO 신호의 위상을 검출할 수 있다.

[0072] [0081] 일 설계에서, 위상 검출기는 적어도 하나의 저대역 통과 필터 및 위상 검출 회로를 포함할 수 있다. 적어도 하나의 저대역 통과 필터(예를 들면, 도 5의 저대역 통과 필터들(552a 및 552b))는 다운변환기로부터 다운

변환된 신호를 수신하고, 위상이 90 도 벗어난 4 개의 신호들을 포함하는 필터링된 신호를 제공한다. 위상 검출 회로(예를 들면, 도 5의 위상 검출 회로(554))는 4 개의 신호들의 위상들을 검출할 수 있고, (예를 들면, 도 6a 및 도 6b에 도시된 바와 같이) 4 개의 신호들의 검출된 위상들에 기초하여 LO 신호의 위상을 결정할 수 있다. 위상 검출은, LO 신호의 타겟 위상이 알려지는 기준 시간에서 수행될 수 있다.

[0073] [0082] 상기 장치는, LO 신호의 검출된 위상에 기초하여 LO 신호의 위상 불연속을 정정할 수 있는 위상 정정기를 더 포함할 수 있다. LO 생성기로부터의 LO 신호는 위상이 90 도 벗어난 4 개의 신호들(예를 들면, ILOp, ILOn, QLOp 및 QLOn 신호들)을 포함할 수 있다. 일 설계에서, 위상 정정기(예를 들면, 도 5의 위상 정정기(266))는 LO 신호의 위상 불연속을 정정하기 위해 LO 신호의 4 개의 신호들을 스와핑 및/또는 역전시킬 수 있다. 다른 설계에서, 위상 정정기(예를 들면, 도 5의 위상 정정기(294))는 LO 신호의 위상 불연속을 정정하기 위해 다운변환된 신호로부터 획득된 I 및 Q 샘플들을 회전시킬 수 있다. 또 다른 설계에서, 위상 검출기는 2 개의 시간 간격들 사이에 위상 변화를 검출할 수 있다. 위상 정정기는 LO 신호의 임의의 위상 불연속을 정정하기 위해 검출된 위상 변화를 보상할 수 있다.

[0074] [0083] 도 9는 LO 신호를 생성하기 위한 프로세스(900)의 예시적인 설계를 도시한다. 주파수 변환에 사용되는 LO 신호는, 주기적으로 파워 온 및 오프되는 LO 생성기를 통해 생성될 수 있다(블록 912). LO 신호의 위상은, LO 생성기가 파워 온될 때 검출될 수 있고, LO 신호의 검출된 위상은 LO 신호의 위상 불연속을 식별하는데 사용될 수 있다(블록 914). LO 신호의 위상 불연속은 정정될 수 있다(블록 916).

[0075] [0084] 도 10은 도 9의 블록(914)의 예시적인 설계를 도시한다. 단일-톤 신호는 LO 신호의 위상을 검출하는데 사용될 수 있고, LO 생성기가 파워 온될 때 생성될 수 있다(블록 1012). 단일-톤 신호는, 예를 들면, 교정 모드에서 다운변환된 신호를 획득하기 위해 LO 신호를 통해 다운변환될 수 있다(블록 1014). LO 신호의 위상은 다운변환된 신호에 기초하여 검출될 수 있다. 일 설계에서, 다운변환된 신호는 위상이 90 도 벗어난 4 개의 신호들을 포함하는 필터링된 신호를 획득하도록 필터링될 수 있다(블록 1016). 4 개의 신호들의 위상들은, LO 신호의 타겟 위상이 알려지는 기준 시간에 검출될 수 있다(블록 1018). 이어서, LO 신호의 위상은 기준 시간에서 4 개의 신호들의 검출된 위상들에 기초하여 결정될 수 있다(블록 1020).

[0076] [0085] 다시 도 9를 참조하면, 블록(916)의 일 설계에서, 위상이 90 도 벗어난 4 개의 신호들은 LO 신호에 대해 획득될 수 있고, LO 신호의 위상 불연속을 정정하도록 스와핑될 수 있다. 블록(916)의 다른 설계에서, I 및 Q 샘플들은 (예를 들면, 수신 모드에서) LO 신호를 통해 증폭된 RF 신호를 다운변환함으로써 획득될 수 있고, LO 신호의 위상 불연속을 정정하도록 회전될 수 있다.

[0077] [0086] 당업자들은 정보 및 신호들이 다양한 상이한 기술들 및 기법들 중 임의의 것을 사용하여 표현될 수 있음을 이해할 것이다. 예를 들어, 위 기재 전반에 걸쳐 참조될 수 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들 및 칩들은 전압들, 전류들, 전자기파들, 자기장들 또는 입자들, 광학장들 또는 입자들, 또는 이들의 임의의 결합에 의해 표현될 수 있다.

[0078] [0087] 당업자는 본원의 개시내용과 관련하여 설명된 다양한 예시적인 논리 블록들, 모듈들, 회로들 및 알고리즘 단계들이 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들 모두의 결합으로서 구현될 수 있음을 추가로 인식할 것이다. 하드웨어와 소프트웨어의 이러한 상호교환가능성을 명백하게 예시하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들이 이들의 기능성의 견지에서 일반적으로 설명되었다. 이러한 기능성이 하드웨어로 구현되는지 또는 소프트웨어로 구현되는지는 전체 시스템에 부과된 특정 애플리케이션과 설계 제약들에 의존한다. 당업자들은 각각의 특정 애플리케이션에 대해 가변적인 방식들로 설명된 기능성을 구현할 수 있지만, 이러한 구현 결정들이 본 개시내용의 범위로부터의 이탈을 야기하는 것으로서 해석되지 않아야 한다.

[0079] [0088] 본원의 개시내용과 관련하여 설명된 다양한 예시적인 논리 블록들, 모듈들, 및 회로들은 범용 프로세서, DSP(digital signal processor), ASIC(application specific integrated circuit), FPGA(field programmable gate array) 또는 다른 프로그래밍가능한 논리 디바이스, 이산 게이트 또는 트랜지스터 논리, 이산 하드웨어 컴포넌트들, 또는 본원에 설명된 기능들을 수행하도록 설계된 이들의 임의의 결합을 이용하여 구현되거나 수행될 수 있다. 범용 프로세서는 마이크로프로세서일 수 있지만, 대안적으로, 프로세서는 임의의 종래의 프로세서, 제어기, 마이크로제어기, 또는 상태 머신일 수 있다. 프로세서는 또한 컴퓨팅 디바이스들의 결합, 예를 들어, DSP와 마이크로프로세서의 결합, 복수의 마이크로프로세서들, DSP 코어와 공조하는 하나 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성으로서 구현될 수 있다.

[0080] [0089] 본원의 개시내용과 관련하여 설명된 방법 또는 알고리즘의 단계들은 직접 하드웨어에서, 프로세서에 의

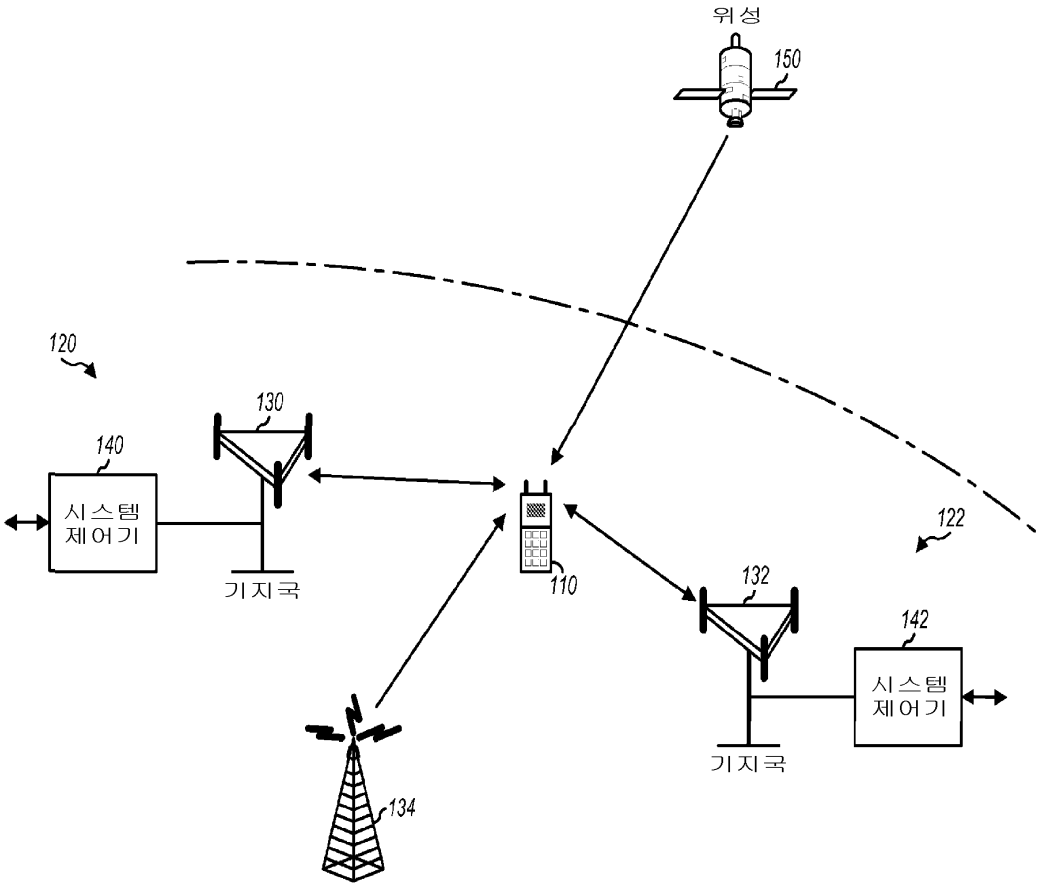
해 실행되는 소프트웨어 모듈에서, 또는 이들 둘의 결합에서 구현될 수 있다. 소프트웨어 모듈은 RAM(random access memory), 플래시 메모리, ROM(read-only memory), EPROM(erasable programmable read only memory), EEPROM(electrically erasable programmable readonly memory), 레지스터들, 하드 디스크, 제거가능한 디스크, CD-ROM, 또는 당해 기술분야에 공지된 임의의 다른 형태의 저장 매체에 상주할 수 있다. 예시적인 저장 매체는, 프로세서가 저장 매체로부터 정보를 판독하고, 저장 매체에 정보를 기록할 수 있도록, 프로세서에 커플링된다. 대안적으로, 저장 매체는 프로세서에 일체화될 수 있다. 프로세서 및 저장 매체는 ASIC에 상주할 수 있다. ASIC은 사용자 단말에 상주할 수 있다. 대안적으로, 프로세서 및 저장 매체는 사용자 단말에서 이산 컴포넌트들로서 상주할 수 있다.

[0081] [0090] 하나 이상의 예시적인 설계들에서, 설명된 기능들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 결합에서 구현될 수 있다. 소프트웨어에서 구현되는 경우, 기능들은 컴퓨터-판독가능한 매체 상에 하나 이상의 명령들 또는 코드로서 저장되거나 하나 이상의 명령들 또는 코드를 통해 전송될 수 있다. 컴퓨터-판독가능한 매체는 한 장소에서 또다른 장소로의 컴퓨터 프로그램의 이전을 용이하게 하는 임의의 매체를 포함하는 통신 매체와 컴퓨터 저장 매체 모두를 포함한다. 저장 매체는 범용 또는 특수 목적 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수 있다. 제한이 아닌 예시에 의해, 이러한 컴퓨터-판독가능한 매체는 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장소, 자기 디스크 저장소 또는 다른 자기 저장 디바이스, 또는 명령들 또는 데이터 구조들의 형태로 원하는 프로그램 코드 수단을 반송하거나 저장하기 위해 사용될 수 있고, 범용 또는 특수 목적 컴퓨터, 또는 범용 또는 특수-목적 프로세서에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 접속수단이 적절하게 컴퓨터-판독가능한 매체라고 명명된다. 예를 들어, 소프트웨어가 웹 사이트, 서버, 또는 다른 원격 소스로부터, 동축 케이블, 광섬유 케이블, 트위스티드 페어, DSL(digital subscriber line), 또는 적외선, 라디오 및 마이크로파와 같은 무선 기술들을 사용하여 전송되는 경우, 동축 케이블, 광섬유 케이블, 트위스티드 페어, DSL, 또는 적외선, 라디오 및 마이크로파와 같은 무선 기술들은 매체의 정의 내에 포함된다. disk 및 disc는, 본원에서 사용된 바와 같이, 컴팩트 disc(CD), 레이저 disc, 광 disc, DVD(digital versatile disc), 플로피 disk 및 블루-레이 disc를 포함하며, 여기서, disk들은 일반적으로 자기적으로 데이터를 재생하는 반면, disc들은 레이저를 이용하여 광학적으로 데이터를 재생한다. 위 항목들의 결합들이 또한 컴퓨터-판독가능한 매체의 범위 내에 포함되어야 한다.

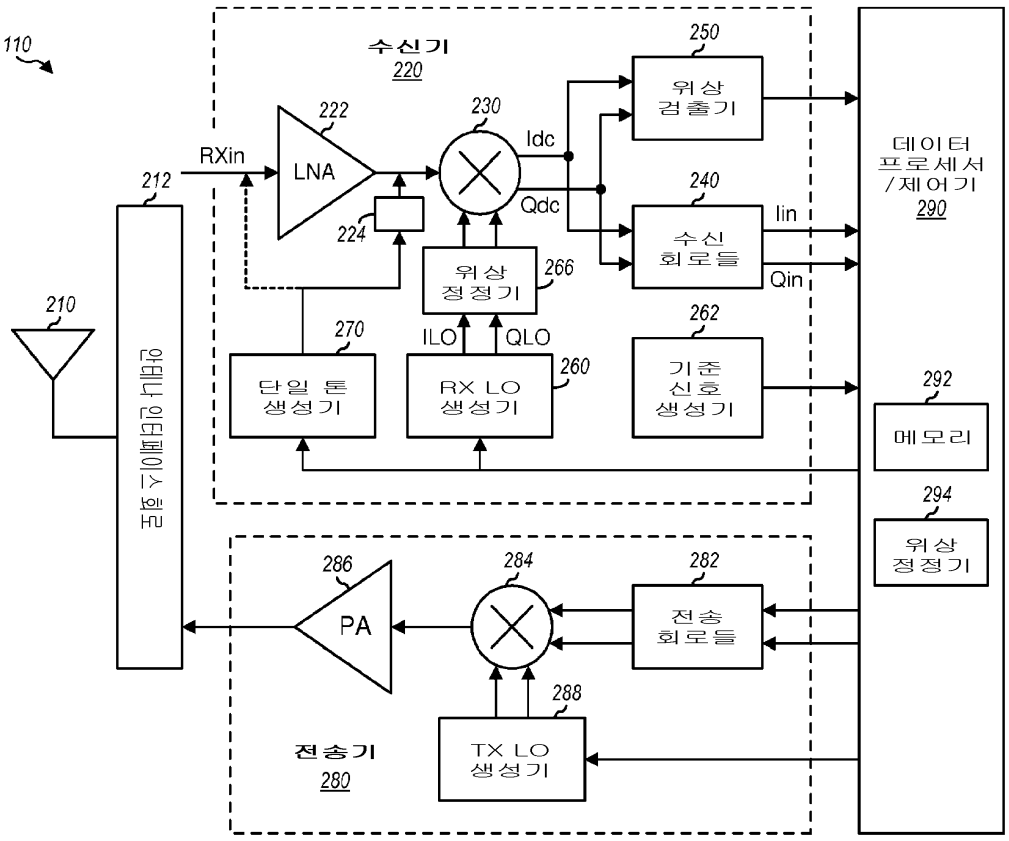
[0082] [0091] 개시내용의 이전 기재는 당업자가 개시내용을 실시하거나 사용할 수 있게 하기 위해 제공된다. 개시내용에 대한 다양한 수정들이 당업자에게 쉽게 명백할 것이며, 본원에 정의된 포괄적 원리들은 개시내용의 사상 또는 범위로부터의 이탈 없이 다른 변형들에 대해 적용될 수 있다. 따라서, 개시내용은 본원에 설명된 예들 및 설계들에 대해 제한되도록 의도되는 것이 아니라, 본원에 개시된 원리들 및 신규한 특징들에 부합하는 가장 넓은 범위에 따라야 한다.

도면

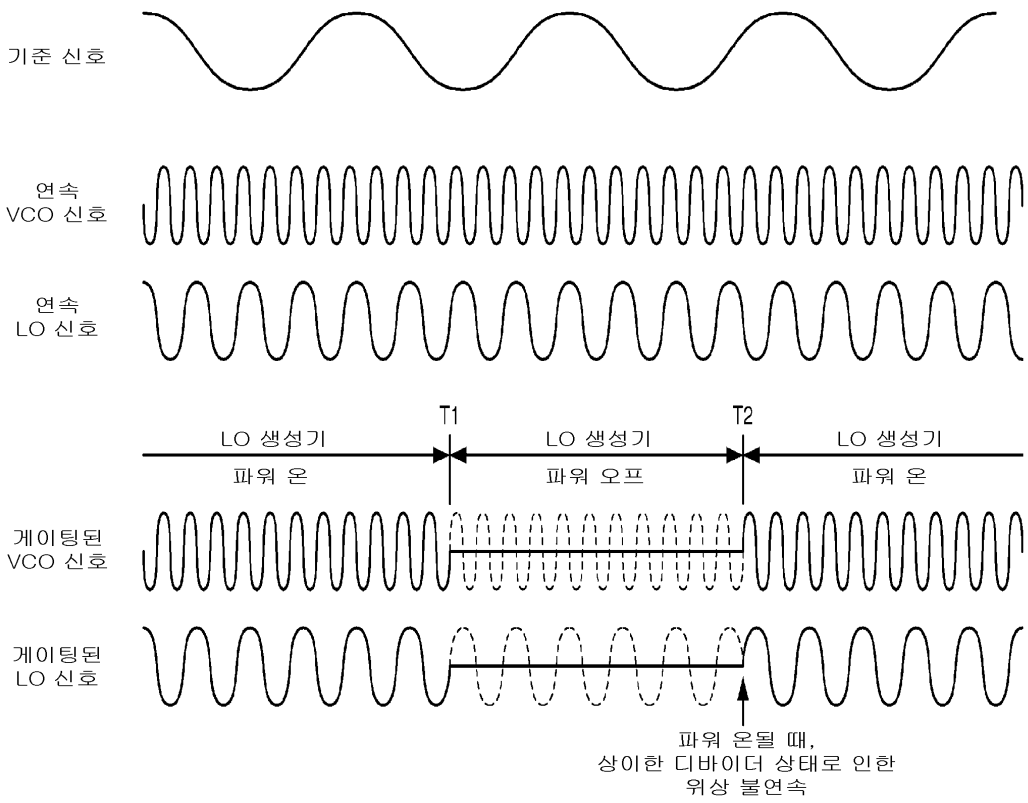
도면1



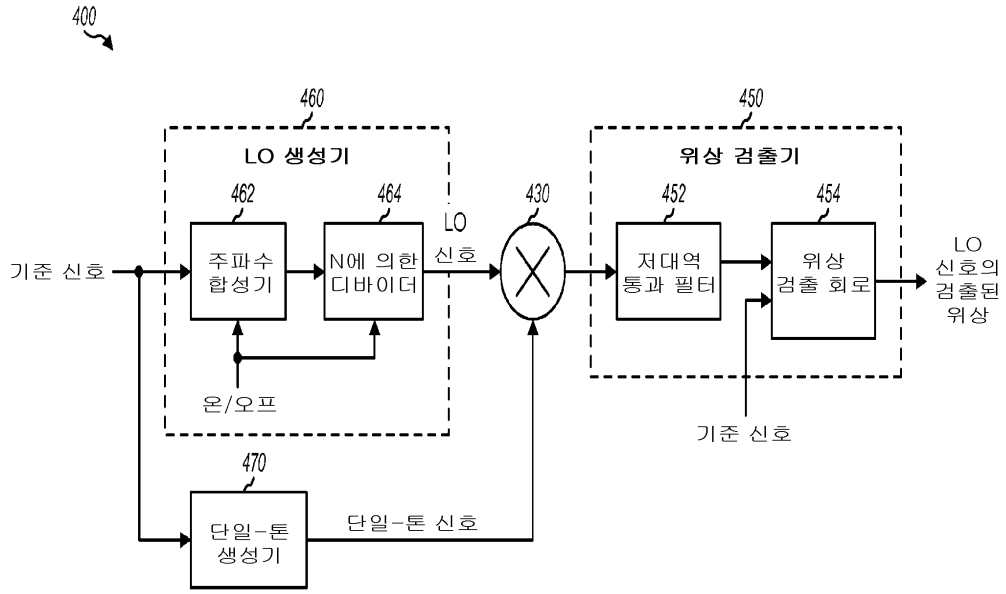
도면2


110
수신기
220
250
위상
검출기
222
230
RXin
LNA
Idc
212
Qdc
240
224
수신
회로들
Iin
데이터
프로세서
/제어기
290
위상
정정기
266
Qin
210
270
262
ILO
QLO
안테나 인터페이스 부
단일 톤
생성기
RX LO
생성기
260
기준
신호
생성기
292
메모리
294
위상
정정기
286
284
282
PA
전송
회로들
288
전송기
280
TX LO
생성기

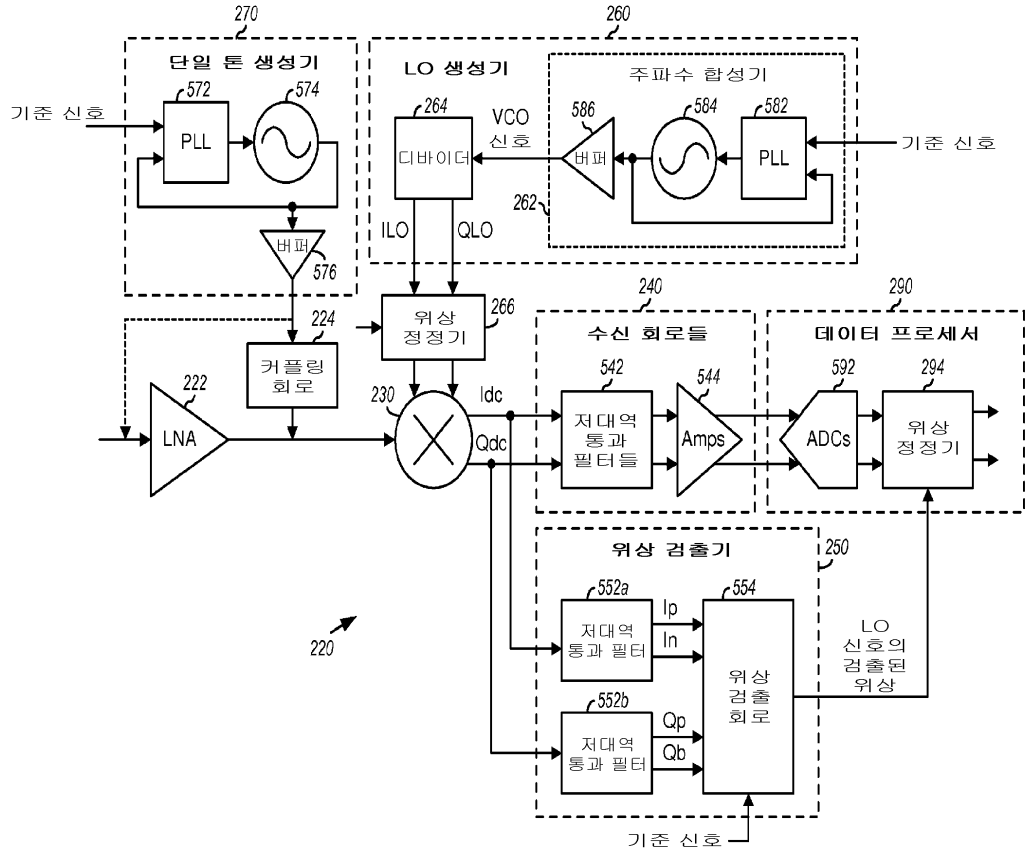
도면3


기준 신호
연속
VCO 신호
연속
LO 신호
T1
T2
LO 생성기
파워 온
LO 생성기
파워 오프
LO 생성기
파워 온
게이팅된
VCO 신호
게이팅된
LO 신호
파워 온될 때,
상이한 디바이더 상태로 인한
위상 불연속

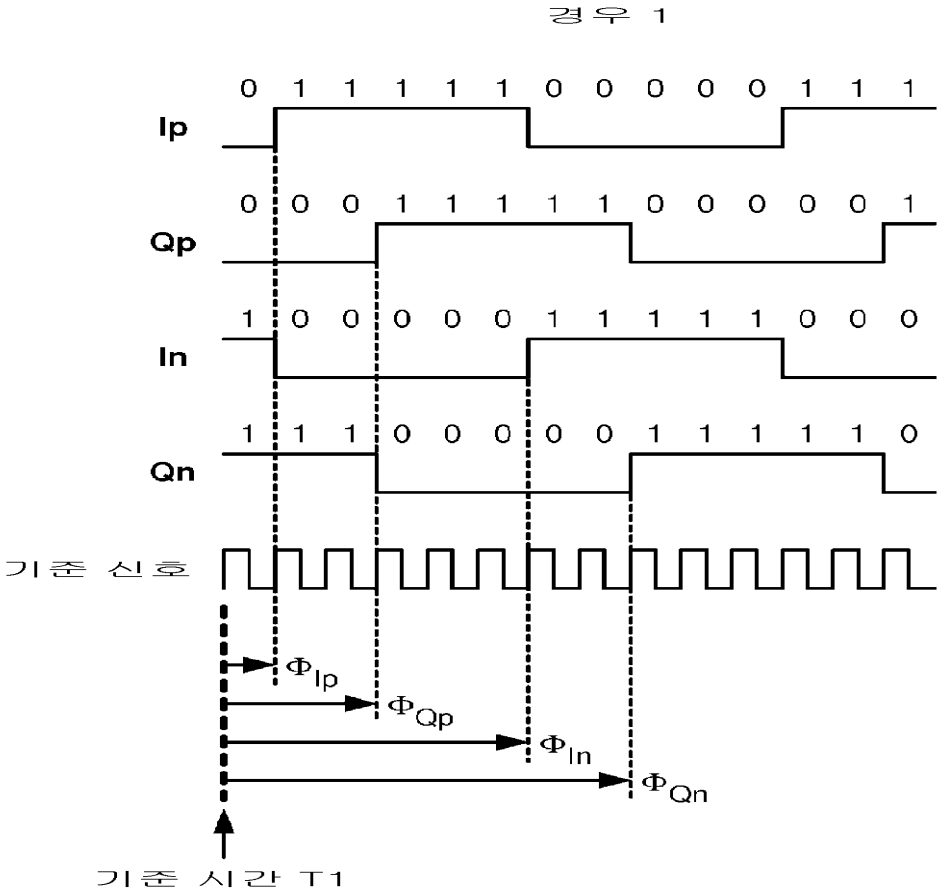
도면4


400
460
LO 생성기
462
주파수 합성기
464
N에 의한 디바이더
LO 신호
430
450
위상 검출기
452
저대역 통과 필터
454
위상 검출 회로
LO 신호의 검출된 위상
기준 신호
온/오프
기준 신호
470
단일-톤 생성기
단일-톤 신호

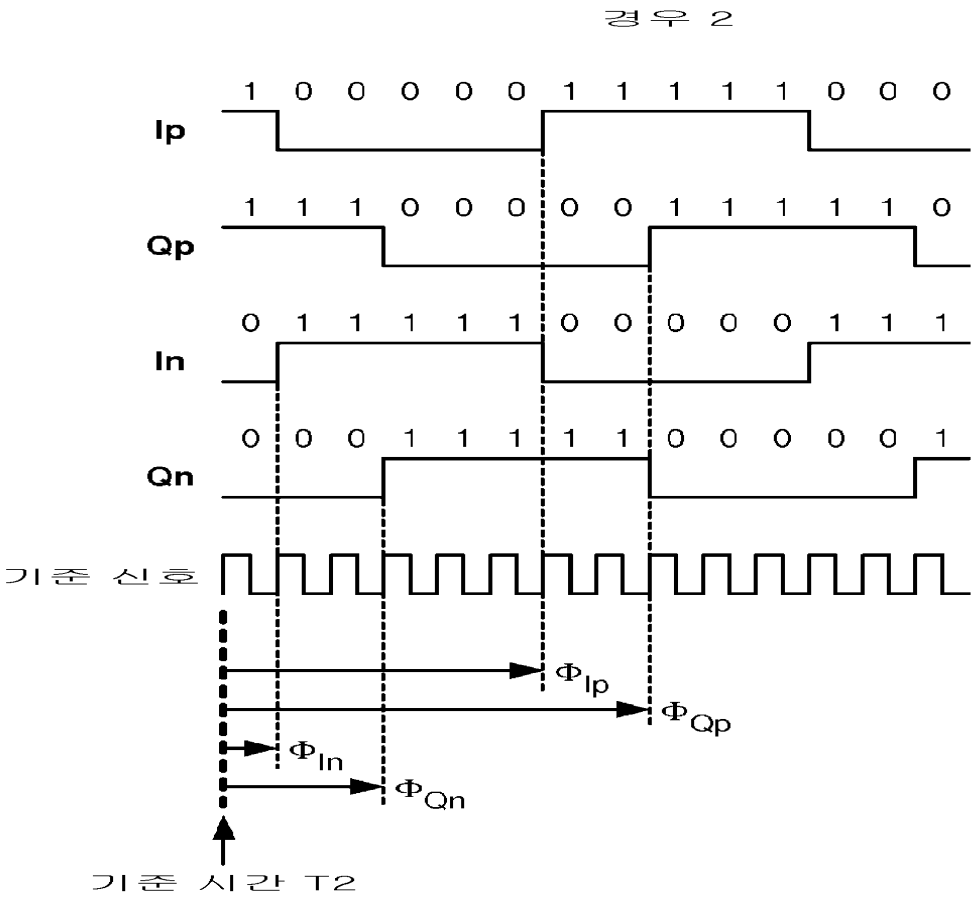
도면5


270
단일 톤 생성기
기준 신호
572
PLL
574
버퍼
576
260
LO 생성기
264
디바이더
VCO 신호
주파수 합성기
586
버퍼
584
582
PLL
기준 신호
262
ILO
QLO
224
커플링 회로
266
위상 정정기
240
수신 회로들
290
데이터 프로세서
222
LNA
230
Idc
Qdc
542
저대역 통과 필터들
544
Amps
592
ADCs
294
위상 정정기
위상 검출기
250
552a
저대역 통과 필터
Ip
In
554
위상 검출 회로
LO 신호의 검출된 위상
552b
저대역 통과 필터
Qp
Qb
220
기준 신호

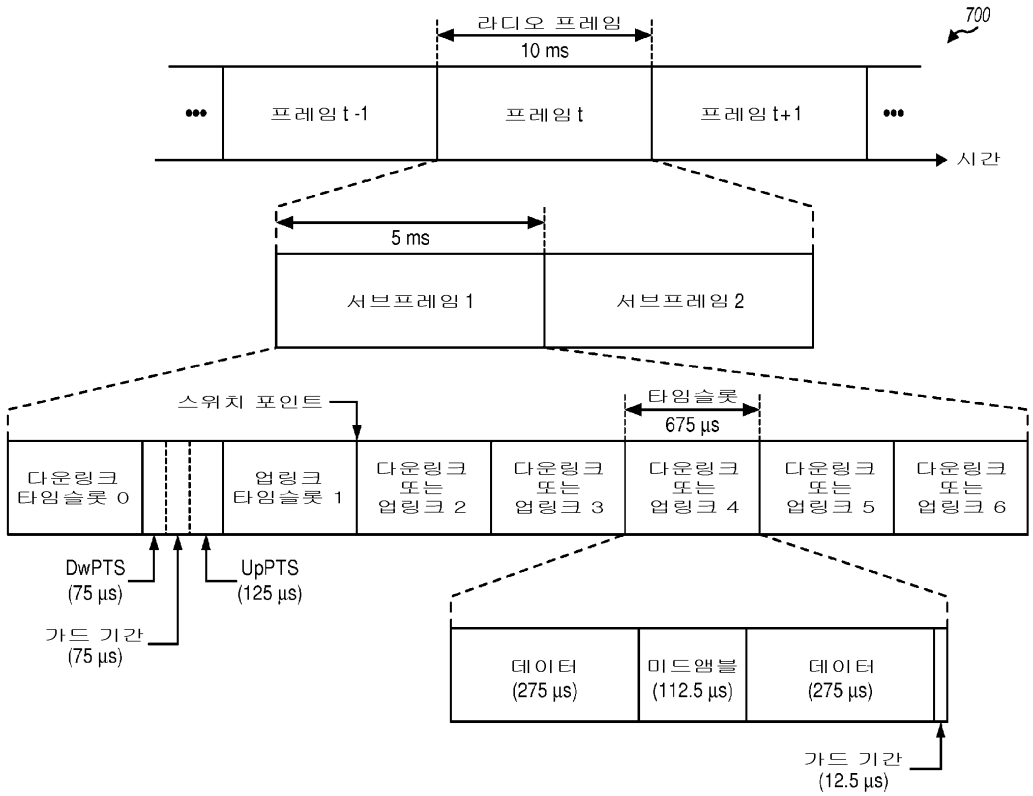
도면6a


경우 1
0 1 1 1 1 1 0 0 0 0 0 1 1 1
Ip
0 0 0 1 1 1 1 1 0 0 0 0 0 1
Qp
1 0 0 0 0 0 1 1 1 1 1 0 0 0
In
1 1 1 0 0 0 0 0 1 1 1 1 1 0
Qn
기준 신호
ΦIp
ΦQp
ΦIn
ΦQn
기준 시간 T1

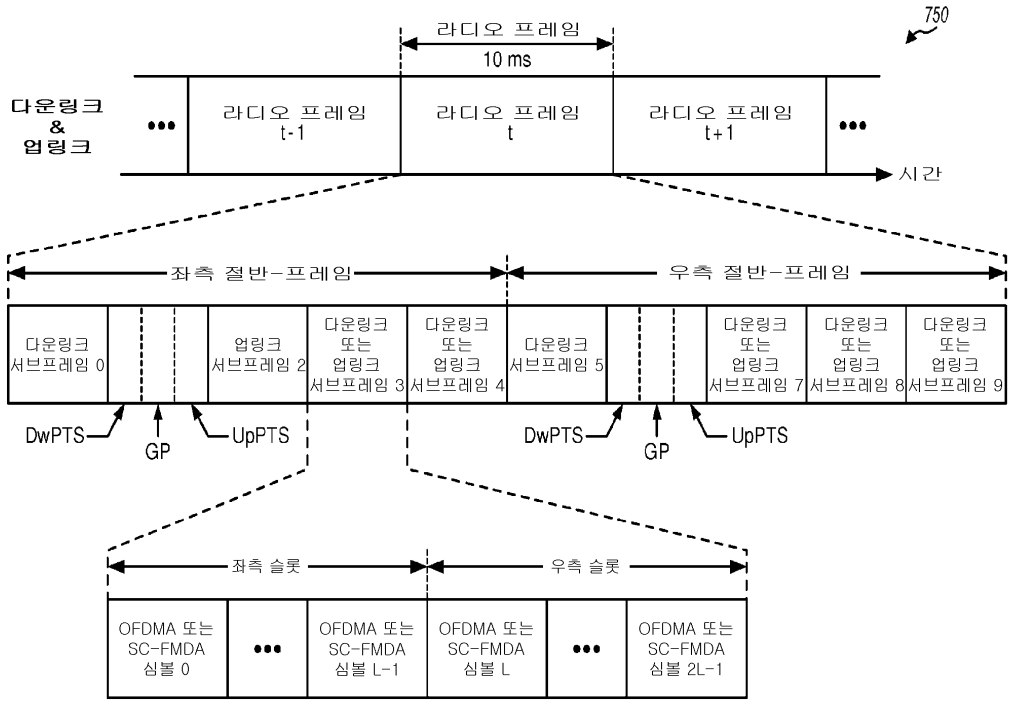
도면6b


경우 2
1 0 0 0 0 0 1 1 1 1 1 0 0 0
Ip
1 1 1 0 0 0 0 0 1 1 1 1 1 0
Qp
0 1 1 1 1 1 0 0 0 0 0 1 1 1
In
0 0 0 1 1 1 1 1 0 0 0 0 0 1
Qn
기준 신호
ΦIp
ΦQp
ΦIn
ΦQn
기준 시간 T2

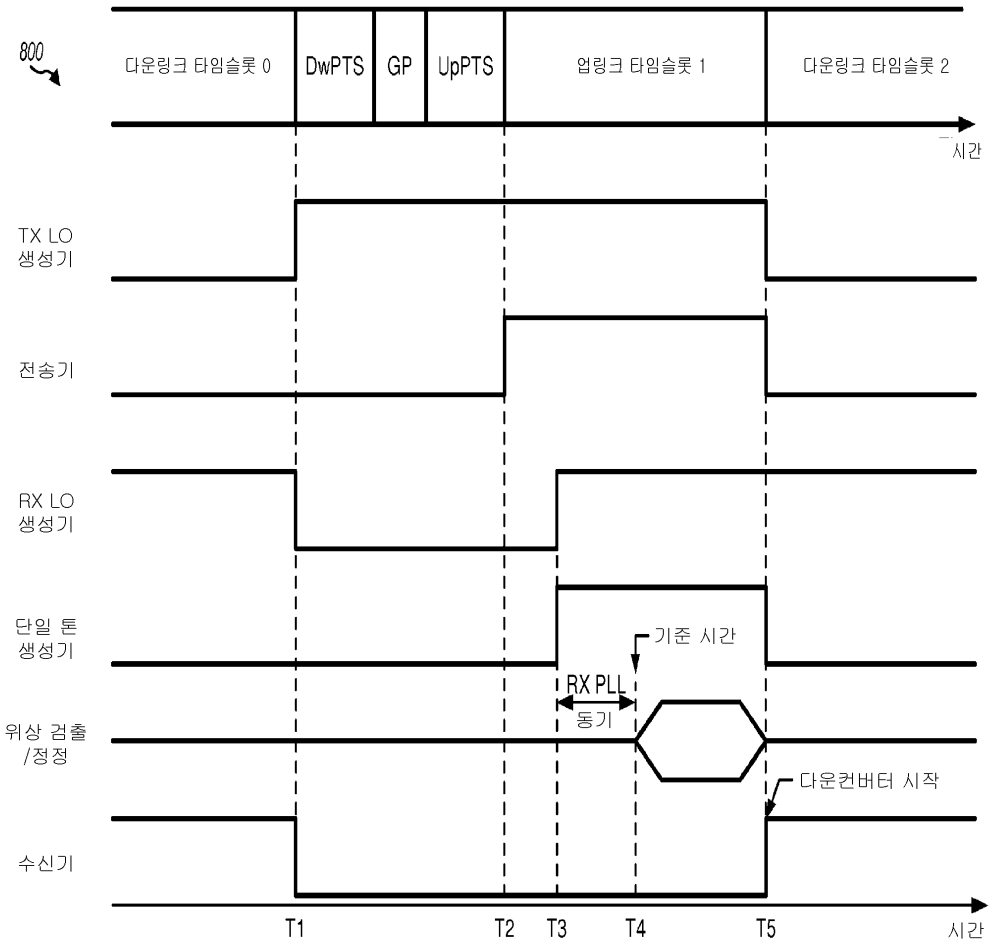
도면7a


700
라디오 프레임
10 ms
프레임 t-1
프레임 t
프레임 t+1
시간
5 ms
서브프레임 1
서브프레임 2
스위치 포인트
타임슬롯
675 μs
다운링크 타임슬롯 0
업링크 타임슬롯 1
다운링크 또는 업링크 2
다운링크 또는 업링크 3
다운링크 또는 업링크 4
다운링크 또는 업링크 5
다운링크 또는 업링크 6
DwPTS (75 μs)
UpPTS (125 μs)
가드 기간 (75 μs)
데이터 (275 μs)
미드앰블 (112.5 μs)
데이터 (275 μs)
가드 기간 (12.5 μs)

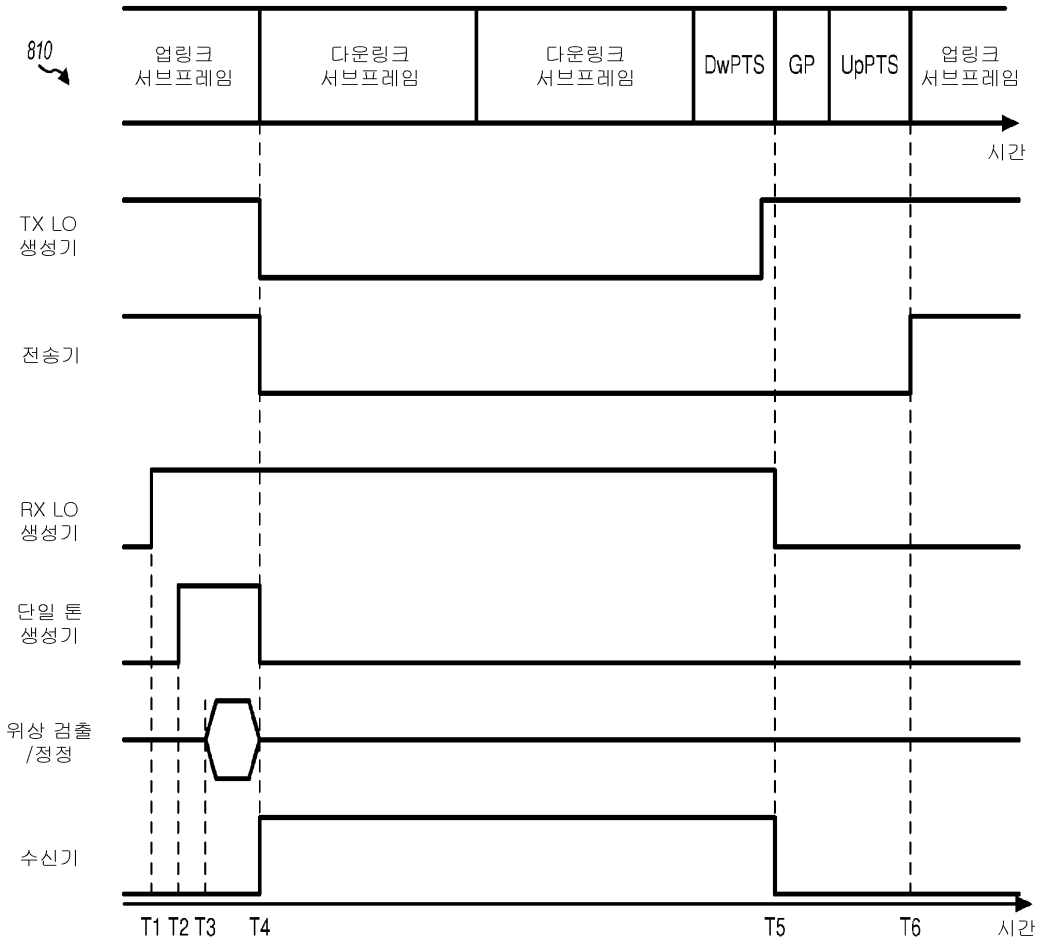
도면7b


750
라디오 프레임
10 ms
다운링크 & 업링크
라디오 프레임 t-1
라디오 프레임 t
라디오 프레임 t+1
시간
좌측 절반-프레임
우측 절반-프레임
다운링크 서브프레임 0
업링크 서브프레임 2
다운링크 또는 업링크 서브프레임 3
다운링크 또는 업링크 서브프레임 4
다운링크 서브프레임 5
다운링크 또는 업링크 서브프레임 7
다운링크 또는 업링크 서브프레임 8
다운링크 또는 업링크 서브프레임 9
DwPTS
GP
UpPTS
DwPTS
GP
UpPTS
좌측 슬롯
우측 슬롯
OFDMA 또는 SC-FMDA 심볼 0
OFDMA 또는 SC-FMDA 심볼 L-1
OFDMA 또는 SC-FMDA 심볼 L
OFDMA 또는 SC-FMDA 심볼 2L-1

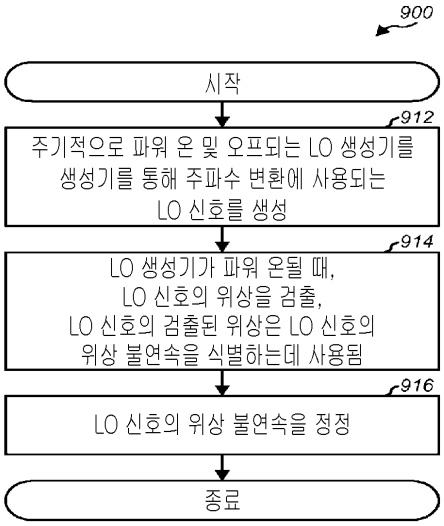
도면8a


800
다운링크 타임슬롯 0
DwPTS
GP
UpPTS
업링크 타임슬롯 1
다운링크 타임슬롯 2
시간
TX LO 생성기
전송기
RX LO 생성기
단일 톤 생성기
기준 시간
RX PLL 동기
위상 검출 /정정
다운컨버터 시작
수신기
T1
T2
T3
T4
T5
시간

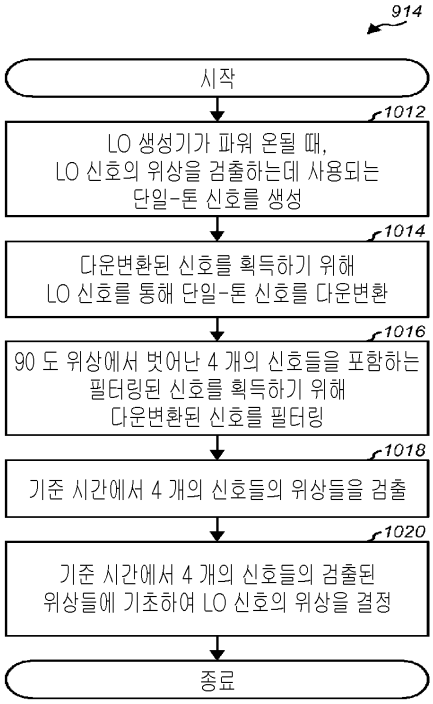
도면8b


810
업링크 서브프레임
다운링크 서브프레임
다운링크 서브프레임
DwPTS
GP
UpPTS
업링크 서브프레임
시간
TX LO 생성기
전송기
RX LO 생성기
단일 톤 생성기
위상 검출 /정정
수신기
T1 T2 T3
T4
T5
T6
시간

도면9


900
시작
912
주기적으로 파워 온 및 오프되는 LO 생성기를 생성기를 통해 주파수 변환에 사용되는 LO 신호를 생성
914
LO 생성기가 파워 온될 때, LO 신호의 위상을 검출, LO 신호의 검출된 위상은 LO 신호의 위상 불연속을 식별하는데 사용됨
916
LO 신호의 위상 불연속을 정정
종료

도면10


914
시작
1012
LO 생성기가 파워 온될 때,
LO 신호의 위상을 검출하는데 사용되는
단일-톤 신호를 생성
1014
다운변환된 신호를 획득하기 위해
LO 신호를 통해 단일-톤 신호를 다운변환
1016
90 도 위상에서 벗어난 4 개의 신호들을 포함하는
필터링된 신호를 획득하기 위해
다운변환된 신호를 필터링
1018
기준 시간에서 4 개의 신호들의 위상들을 검출
1020
기준 시간에서 4 개의 신호들의 검출된
위상들에 기초하여 LO 신호의 위상을 결정
종료