

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-118477

(P2018-118477A)

(43) 公開日 平成30年8月2日(2018.8.2)

(51) Int.Cl.	F I	テーマコード (参考)
<b>B 4 1 J</b> 29/38 (2006.01)	B 4 1 J 29/38 Z	2 C 0 6 1
<b>G 0 6 F</b> 1/32 (2006.01)	B 4 1 J 29/38 D	2 H 1 7 1
<b>H 0 4 N</b> 1/00 (2006.01)	G 0 6 F 1/32 B	2 H 2 7 0
<b>G 0 3 G</b> 21/00 (2006.01)	H 0 4 N 1/00 C	5 B 0 1 1
<b>G 0 3 G</b> 15/00 (2006.01)	G 0 3 G 21/00 3 9 8	5 C 0 6 2
審査請求 未請求 請求項の数 12 O L (全 23 頁) 最終頁に続く		

(21) 出願番号 特願2017-12540 (P2017-12540)  
 (22) 出願日 平成29年1月26日 (2017.1.26)

(71) 出願人 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100076428  
 弁理士 大塚 康德  
 (74) 代理人 100115071  
 弁理士 大塚 康弘  
 (74) 代理人 100112508  
 弁理士 高柳 司郎  
 (74) 代理人 100116894  
 弁理士 木村 秀二  
 (74) 代理人 100130409  
 弁理士 下山 治  
 (74) 代理人 100134175  
 弁理士 永川 行光

最終頁に続く

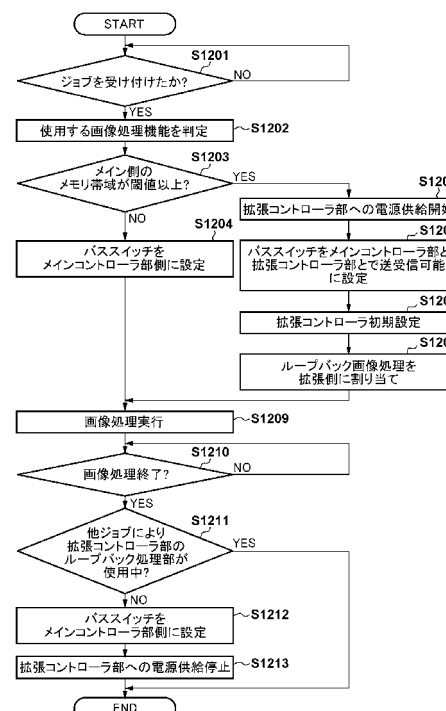
(54) 【発明の名称】 画像処理装置とその制御方法、及びプログラム

## (57) 【要約】

【課題】プロセス数のみで拡張部を通常状態に復帰させるか否かを判断すると、拡張部の消費電力を含めた全体の消費電力を低減させることは難しい。

【解決手段】複数の処理部を有する第1の制御部と、前記複数の処理部と少なくとも一つと共通する処理を実行できる第1処理部を含む複数の処理部を有する第2制御部とを有する画像処理装置において、第1の制御部の前記複数の処理部の少なくとも一つを使用してジョブを実行する際、当該ジョブの実行に使用される処理部とメモリとの間のメモリ帯域性能を測定し、その測定されたメモリ帯域性能が所定値よりも大きい場合は、第1の制御部の複数の処理部の少なくとも一つにより実行される処理を第1処理部に代替させ、測定されたメモリ帯域性能が所定値以下の場合は第2の制御部への電源供給を停止させる。

【選択図】 図12



**【特許請求の範囲】****【請求項 1】**

複数の処理部を有する第 1 の制御部と、

前記複数の処理部と少なくとも一つと共通する処理を実行できる第 1 処理部を含む複数の処理部を有する第 2 制御部と、

前記第 1 及び第 2 の制御部への電源供給を制御する電源供給手段と、

前記第 1 の制御部の前記複数の処理部の少なくとも一つを使用してジョブを実行する際、当該ジョブの実行に使用される処理部とメモリとの間のメモリ帯域性能を測定する測定手段と、

前記測定手段により測定された前記メモリ帯域性能が所定値よりも大きい場合は、前記第 1 の制御部の複数の処理部の少なくとも一つにより実行される処理を、前記第 1 処理部に代替させ、前記測定手段により測定された前記メモリ帯域性能が所定値以下の場合は、前記電源供給手段により前記第 2 の制御部への電源供給を停止させるように制御する制御手段と、

を有することを特徴とする画像処理装置。

**【請求項 2】**

前記メモリ帯域性能は、前記第 1 の制御部の複数の処理部と前記メモリとを接続するバスにおける単位時間当たりのデータ転送量であることを特徴とする請求項 1 に記載の画像処理装置。

**【請求項 3】**

前記制御手段は、前記測定手段により測定された前記メモリ帯域性能が所定値よりも大きくなることに応じて、前記第 1 の制御部の複数の処理部の少なくとも一つにより実行される処理の内、リアルタイム性を求められない処理を前記第 1 処理部に代替させることを特徴とする請求項 1 又は 2 に記載の画像処理装置。

**【請求項 4】**

前記リアルタイム性を求められない処理は、ループバック画像処理を含むことを特徴とする請求項 3 に記載の画像処理装置。

**【請求項 5】**

前記第 1 の制御部と前記第 2 の制御部とはリングバスを介して接続され、前記第 1 の制御部の前記複数の処理部は第 1 のバススイッチを介して接続され、前記第 2 の制御部の前記複数の処理部は第 2 のバススイッチを介して接続され、前記制御手段は、前記第 1 及び第 2 のバススイッチの切り替えを制御することにより、前記第 1 の制御部の複数の処理部の少なくとも一つにより実行される処理を、前記第 1 処理部に代替させることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の画像処理装置。

**【請求項 6】**

前記第 1 の制御部は、前記第 1 のバススイッチの設定値を保持する第 1 保持手段を有し、前記第 2 の制御部は、前記第 2 のバススイッチの設定値を保持する第 2 保持手段を有することを特徴とする請求項 5 に記載の画像処理装置。

**【請求項 7】**

前記制御手段は、前記第 1 保持手段及び前記第 2 保持手段の設定値を設定することにより、前記第 1 の制御部の複数の処理部の少なくとも一つにより実行される処理を前記第 1 処理部に代替させることを特徴とする請求項 6 に記載の画像処理装置。

**【請求項 8】**

前記制御手段は、前記測定手段により測定された前記メモリ帯域性能が所定値以下のとき、前記第 1 の制御部の処理部だけで前記ジョブを実行するように前記第 1 保持手段の設定値を設定することを特徴とする請求項 6 に記載の画像処理装置。

**【請求項 9】**

前記測定手段は、前記第 1 の制御部の複数の処理部と前記メモリとの間に接続されて前記メモリのメモリ帯域性能を測定することを特徴とする請求項 1 乃至 8 のいずれか 1 項に記載の画像処理装置。

10

20

30

40

50

**【請求項 10】**

前記第 1 の制御部は、前記画像処理装置に組み込まれているメインの制御部であり、前記第 2 の制御部は、前記メインの制御部と着脱可能な機能拡張用の制御部であることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の画像処理装置。

**【請求項 11】**

複数の処理部を有する第 1 の制御部と、前記複数の処理部と少なくとも一つと共通する処理を実行できる第 1 処理部を含む複数の処理部を有する第 2 制御部とを有する画像処理装置を制御する制御方法であって、

前記第 1 の制御部の前記複数の処理部の少なくとも一つを使用してジョブを実行する際、当該ジョブの実行に使用される処理部とメモリとの間のメモリ帯域性能を測定する測定工程と、

前記測定工程で測定された前記メモリ帯域性能が所定値よりも大きい場合、前記第 1 の制御部の複数の処理部の少なくとも一つにより実行される処理を、前記第 1 処理部に代替させ、前記測定工程で測定された前記メモリ帯域性能が所定値以下の場合には前記電源供給手段により前記第 2 の制御部への電源供給を停止させるように制御する制御工程と、を有することを特徴とする画像処理装置の制御方法。

**【請求項 12】**

コンピュータに、請求項 11 に記載の制御方法の各工程を実行させるためのプログラム。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、画像処理装置とその制御方法、及びプログラムに関する。

**【背景技術】****【0002】**

スキャナ、プリンタ、コピー、ファクシミリの送受信などの機能を備えたデジタル複合機は、外部装置との間で画像データの入出力動作を制御する制御部と、画像データに対して所定の画像処理を行う複数の画像処理部とを有している。このようなデジタル複合機は様々な顧客に対応するため、低速機から高速機まで幅広く製造されており、それら様々な機器に対応する性能に柔軟に対応できるコントローラが望まれている。そこで、低速機用のコントローラを拡張することで高速機の処理速度に対応できるコントローラ・アーキテクチャがある。機能拡張の例として、例えば低速機用のコントローラに画像処理用のハードウェアを新たに追加することによりメモリ帯域性能を向上させ、より高速な画像処理に対応できるものがある。このような機能拡張が必要な理由として、近年のデジタル複合機ではメモリの集約化が進んでいることが挙げられる。複数の画像処理用のハードウェアが同一のメモリデバイスをワークエリアとして共有するため、そのメモリデバイスのメモリ帯域性能が高速処理のボトルネックになる。従って、高速機では機能拡張により、画像処理用のハードウェアを追加してメモリ帯域性能を向上させている。

**【0003】**

一方、コントローラを含めたデジタル複合機の消費電力を可能な限り低減することが望まれている。上述した低速機用に用いられるメインのコントローラと高速機用の拡張部を備えた拡張コントローラでは、拡張部を利用しない場合は、その拡張コントローラを省電力状態にすることが望ましい。例えば特許文献 1 には、メイン側ノードと拡張側ノードにそれぞれ CPU を設け、拡張側ノードが未使用のときに拡張側ノード全体を省電力状態とする。そしてメイン側ノードの CPU のプロセス数が増加した場合に拡張側ノードを省電力状態から復帰させることが記載されている。

**【先行技術文献】****【特許文献】****【0004】**

【特許文献 1】特開 2010 - 211358 号公報

10

20

30

40

50

**【発明の概要】****【発明が解決しようとする課題】****【0005】**

しかしながらCPUのプロセス数に応じて、拡張部を通常状態に復帰させるか否かを判断すると、必要最低限の省電力状態からの復帰とならない場合がある。例えば、メインコントローラのメモリ帯域性能が処理のボトルネックになる場合、例えプロセス数が多くても、必ずしも拡張部を省電力状態から復帰させる必要がない場合がある。なぜなら、メインコントローラによる処理で求められるメモリ帯域は、その処理の種類により異なるため、例えプロセス数が多くても、必ずしもメモリ帯域性能がネックにならない場合があるためである。このように、メモリの帯域性能が処理のボトルネックになる場合でも、プロセス数のみで拡張部を通常状態に復帰させるか否かを判断すると、拡張部の消費電力を含めた全体の消費電力を低減させることは難しい。

10

**【0006】**

本発明の目的は、上記従来技術の課題を解決することにある。

**【0007】**

本発明の目的は、第1の制御部でのメモリ帯域性能に基づいて第2の制御部の処理部による処理の代替の制御、及び第2の制御部への電源供給を制御する技術を提供することにある。

**【課題を解決するための手段】****【0008】**

20

上記目的を達成するために本発明の一態様に係る画像処理装置は以下のような構成を備える。即ち、

複数の処理部を有する第1の制御部と、

前記複数の処理部と少なくとも一つと共通する処理を実行できる第1処理部を含む複数の処理部を有する第2制御部と、

前記第1及び第2の制御部への電源供給を制御する電源供給手段と、

前記第1の制御部の前記複数の処理部の少なくとも一つを使用してジョブを実行する際、当該ジョブの実行に使用される処理部とメモリとの間のメモリ帯域性能を測定する測定手段と、

前記測定手段により測定された前記メモリ帯域性能が所定値よりも大きい場合は、前記第1の制御部の複数の処理部の少なくとも一つにより実行される処理を、前記第1処理部に代替させ、前記測定手段により測定された前記メモリ帯域性能が所定値以下の場合は、前記電源供給手段により前記第2の制御部への電源供給を停止させるように制御する制御手段と、を有することを特徴とする。

30

**【発明の効果】****【0009】**

本発明によれば、第1の制御部でのメモリ帯域性能に基づいて第2の制御部の処理部による処理の代替制御、及び第2の制御部への電源供給の制御を行うことにより、装置全体の消費電力を、より低減させることができる。

**【0010】**

40

本発明のその他の特徴及び利点は、添付図面を参照とした以下の説明により明らかになるであろう。なお、添付図面においては、同じ若しくは同様の構成には、同じ参照番号を付す。

**【図面の簡単な説明】****【0011】**

添付図面は明細書に含まれ、その一部を構成し、本発明の実施形態を示し、その記述と共に本発明の原理を説明するために用いられる。

【図1】本発明の実施形態に係る画像処理装置の一例であるデジタル複合機の構成を説明するブロック図。

【図2】本実施形態に係るデジタル複合機のコントローラ部の構成を説明するブロック図

50

。

【図 3】本実施形態に係るシステム制御部の構成を説明するブロック図。

【図 4】実施形態に係る複合機のリングバスを流れるパケットデータの構造を説明する図

。

【図 5】実施形態に係るプリント処理部の構成を説明するブロック図（A）、実施形態に係るループバック処理部の構成を説明するブロック図（B）、実施形態に係るスキャン処理部の構成を説明するブロック図（C）。

【図 6】実施形態に係るループバック処理部のループバック画像処理部の構成を説明するブロック図。

【図 7】実施形態に係る複合機のリングバススイッチの構成を説明するブロック図。

10

【図 8】本実施形態に係る複合機のリングバススイッチによるリングバスの接続制御の一例を説明するブロック図で、拡張コントローラ部を使用しない場合の接続制御を示す。

【図 9】実施形態に係るリングバススイッチ設定部の構成を説明するブロック図。

【図 10】実施形態に係る複合機のメインコントローラ部と拡張コントローラ部とが接続されてリングバスを形成する場合の接続制御を説明する図。

【図 11】実施形態に係る複合機のメインコントローラ部の帯域モニタの構成を説明するブロック図。

【図 12】実施形態に係る複合機におけるメインコントローラ部と拡張コントローラ部による処理の制御を説明するフローチャート。

【発明を実施するための形態】

20

【0012】

以下、添付図面を参照して本発明の実施形態を詳しく説明する。尚、以下の実施形態は特許請求の範囲に係る本発明を限定するものでなく、また本実施形態で説明されている特徴の組み合わせの全てが本発明の解決手段に必須のものとは限らない。

【0013】

図 1 は、本発明の実施形態に係る画像処理装置の一例であるデジタル複合機 100 の構成を説明するブロック図である。

【0014】

スキャナ部 110 は、原稿を光学的に読み取り、その原稿の画像に対応する画像データを出力する。スキャナ部 110 は、原稿を光学的に読み取るためのレーザ光源やレンズ等を有する原稿読取部 112 と、原稿を搬送するベルト等を有する原稿搬送部 111 とを備えている。プリンタ部 140 は、記録媒体（用紙）を搬送し、その用紙に画像データに基づく画像を印刷する。プリンタ部 140 は、用紙を給紙する給紙部 142、画像データに基づいて画像を用紙に転写して定着させる転写定着部 141、印刷された用紙をソート、ステイプルして機外へ搬出する排紙部 143 を有している。

30

【0015】

コントローラ部 120 は、スキャナ部 110、プリンタ部 140 と電氣的に接続され、更に LAN、ISDN、インターネット/イントラネット等のネットワーク 150 と接続されている。ユーザがコピー機能を利用する場合、コントローラ部 120 は、スキャナ部 110 を制御して原稿の画像データを取得し、プリンタ部 140 を制御し、その原稿の画像を用紙に印刷して出力する。またスキャン機能を利用する場合、スキャナ部 110 を制御して原稿の画像データを取得してコードデータに変換し、ネットワーク 150 を介してホスト PC（不図示）等へ送信する。またプリント機能を利用する場合、ホスト PC からネットワーク 150 を介して受信した印刷データ（コードデータ）を画像データに変換し、プリンタ部 140 を制御して画像を用紙に印刷して出力する。また ISDN 等からデータを受信してプリントするファクシミリ（FAX）受信機能や、スキャナ部 110 から取得した画像データを ISDN 等へ送信する FAX 送信機能も有する。また、これら各機能による処理の実行指示をジョブと呼び、デジタル複合機 100 は各機能に対応するジョブに従って所定の処理を実行する。操作部 130 は、ユーザが入力操作を行うためのユーザインタフェースとして機能しており、例えばタッチパネル機能を有する表示部や各種ボタ

40

50

ンを含むキーボード等を備えている。

【 0 0 1 6 】

図 2 は、実施形態に係るデジタル複合機 1 0 0 のコントローラ部 1 2 0 の構成を説明するブロック図である。

【 0 0 1 7 】

コントローラ部 1 2 0 は、リングバス 2 0 2 を介して接続されたメインコントローラ部 2 0 0 と、機能拡張用の拡張コントローラ部 2 0 1 とを有する。更に、ROM 2 9 0、RAM 2 9 1 a ~ 2 9 1 c、HDD (ハードディスクドライブ) 2 9 2、PHY (Physical Layer) 2 9 3、電源供給部 2 9 4 を有している。以下、各部について詳しく説明する。尚、実施形態において、メインコントローラ部 2 0 0 及び拡張コントローラ部 2 0 1 はそれぞれ独立したプリント基板等の電子回路基板とする。また拡張コントローラ部 2 0 1 は、ユーザが機能を拡張できるよう着脱可能な構成とする。実施形態では、拡張コントローラ部 2 0 1 の構成をメインコントローラ部 2 0 0 と同一構成としている。但し、機能拡張モジュールとしては、リングバスに接続してパケットデータをやり取り可能なインタフェースを持つものであればどのような機能や構成でもよい。更に、例えば、メインコントローラ部 2 0 0 及び拡張コントローラ部 2 0 1 のそれぞれを、1 チップ化した L S I としてもよい。

【 0 0 1 8 】

まずメインコントローラ部 2 0 0 について説明する。メインコントローラ部 2 0 0 は、システム制御部 2 1 0、リングバススイッチ 2 2 0、プリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 を有する。更に、RAM コントローラ 2 6 0、リングバススイッチ設定部 2 7 0、リングバス外部 I / F 2 8 0、帯域モニタ 2 9 5 を有している。

【 0 0 1 9 】

システム制御部 2 1 0 は、スキャナ部 1 1 0 におけるスキャン処理や、プリンタ部 1 4 0 におけるプリント処理を制御する制御モジュールである。システム制御部 2 1 0 は、リングバススイッチ 2 2 0 とリングバスで接続される。またスキャン処理やプリント処理で用いる画像データの転送制御を、リングバススイッチ 2 2 0 を介して行う。更に、システム制御部 2 1 0 は、ネットワーク 1 5 0 へのデータ送信やネットワーク 1 5 0 からのデータ受信、操作部 1 3 0 への表示処理などシステム全体を統括制御する。

【 0 0 2 0 】

リングバススイッチ 2 2 0 は、コントローラ部 1 2 0 内の各モジュールへ画像データを転送するためのリングバスのスイッチ制御を行う。実施形態では、コントローラ部 1 2 0 内の各モジュールへ画像データを転送するためのリングバスが、リングバススイッチ 2 2 0 を介してリング状に繋がっている。これによりシステム制御部 2 1 0、プリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0、リングバス外部 I / F 2 8 0 の間で、画像データのやり取りが可能になっている。リングバススイッチ 2 2 0 の制御は、リングバススイッチ設定部 2 7 0 で行われ、必要に応じてリングバス上の各モジュールの接続先を変更することができる。スイッチ制御の詳細は後述する。

【 0 0 2 1 】

プリント処理部 2 3 0 は、プリンタ部 1 4 0 で使用する画像データのための色空間変換処理、中間調処理、ガンマ補正処理といったプリント用の画像処理を行う。プリント処理部 2 3 0 は、リングバススイッチ 2 2 0 を介して画像データを受け取り、その画像データに上記プリント用画像処理を施し、処理後の画像データをプリンタ部 1 4 0 へ出力する。

【 0 0 2 2 】

ループバック処理部 2 4 0 は、画像データの編集処理を行うブロックで、変倍処理、画像合成処理、回転処理など各種画像処理を実行できる。ループバック処理部 2 4 0 は、システム制御部 2 1 0 からリングバススイッチ 2 2 0 を介して画像データを受け取り、画像処理を施した後、システム制御部 2 1 0 へリングバススイッチ 2 2 0 を介して画像データを戻す。

## 【 0 0 2 3 】

スキャン処理部 2 5 0 は、スキャナ部 1 1 0 で取得した画像データに対し、シェーディング補正処理、MTF補正処理、ガンマ補正処理、フィルタ処理といったスキャナ用の画像処理を行う。スキャン処理部 2 5 0 は、スキャナ部 1 1 0 から転送されてきた画像データにスキャナ用の画像処理を施し、処理後の画像データをリングバススイッチ 2 2 0 へ転送する。リングバススイッチ 2 2 0 へ転送された画像データは、リングバスを介してシステム制御部 2 1 0 へ転送される。

## 【 0 0 2 4 】

RAMコントローラ 2 6 0 は、プリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 から受け取った画像データを RAM 2 9 1 b へ書き込み、RAM 2 9 1 b へ書き込んだ画像データを読み出して転送する処理を行う。プリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 は、それぞれが担当する画像処理を実行するために RAM 2 9 1 b を一時的な画像バッファとして利用する。このとき RAM コントローラ 2 6 0 と RAM 2 9 1 b との間の転送路には、プリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 それぞれの画像データが多重化して行き交う。そのため、この転送路の処理性能（メモリ帯域性能）を上回るデータ転送が要求されると転送待ち状態が発生する。よって、RAM コントローラ 2 6 0 と RAM 2 9 1 b との間のデータ転送が、メインコントローラ部 2 0 0 の処理能力のボトルネックとなるケースが多々発生することになる。このメモリ帯域性能はメモリデバイス、メモリコントローラ及び動作周波数により決まるものであり、一般に MB（メガバイト）/ s 等、単位時間当たりのデータ転送量で表される。RAM 2 9 1 b の使用帯域がメモリデバイスや動作周波数で決まる上限値に達した場合、RAM 2 9 1 b を使用するいずれかの処理が待たされるか、或いは処理が遅くなる。この時、スキャン処理部 2 3 0 やプリント処理部 2 5 0 などのリアルタイム処理が遅くなってしまった場合、システムとして破綻してしまうため、どのような状況においてもリアルタイム処理についてはメモリ帯域の保証が必要となる。

## 【 0 0 2 5 】

バス帯域モニタ 2 9 5 は、メインコントローラ部 2 0 0 における RAM 2 9 1 b のメモリ帯域性能を測定する。帯域モニタ 2 9 5 は、メインコントローラ部 2 0 0 のプリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 の各処理部と RAM コントローラ 2 6 0 との間に接続され、RAM 2 9 1 b の使用帯域性能をモニタする。帯域モニタ 2 9 5 の詳細については図 1 1 を参照して後述する。

## 【 0 0 2 6 】

リングバス外部 I / F 2 8 0 は、リングバススイッチ 2 2 0 を介してメインコントローラ部 2 0 0 と外部とを接続し、外部との間でパケットデータの入出力を行う。このリングバス外部 I / F 2 8 0 を介して、メインコントローラ部 2 0 0 と拡張コントローラ部 2 0 1 との間でデータ転送が行われる。つまり実施形態では、拡張コントローラ部 2 0 1 がリングバス外部 I / F 2 8 0 を介してメインコントローラ部 2 0 0 と接続され、1 個のリングバス 2 0 2 を形成している。

## 【 0 0 2 7 】

次に、拡張コントローラ部 2 0 1 について説明する。この拡張コントローラ部 2 0 1 は、コントローラ部 1 2 0 の処理を高速化するための機能拡張モジュールである。実施形態では、拡張コントローラ部 2 0 1 は、デジタル複合機 1 0 0 のメモリ帯域性能を増加させる目的で使用される。上述したようにメインコントローラ部 2 0 0 の RAM 2 9 1 b のメモリ帯域性能は、使用するメモリデバイス及び、動作周波数により決定されるため限界がある。高速機においては、中低速機に比べ高速に画像処理を行う必要があるため、メインコントローラ部 2 0 0 と拡張コントローラ部 2 0 1 の 2 つを使用することにより、画像処理システムとしてのメモリ帯域性能を向上させることができる。

## 【 0 0 2 8 】

実施形態では、拡張コントローラ部 2 0 1 の構成とメインコントローラ部 2 0 0 の構成が同一である。即ち、拡張コントローラ部 2 0 1 は、システム制御部 2 1 1、リングバス

10

20

30

40

50

スイッチ 2 2 1、プリント処理部 2 3 1、ループバック処理部 2 4 1、スキャン処理部 2 5 1を有している。更に、拡張コントローラ部 2 0 1は、RAMコントローラ 2 6 1、リングバススイッチ設定部 2 7 1、リングバス外部 I / F 2 8 1を有している。これら各部の機能は、メインコントローラ部 2 0 0内の対応する各部の機能と同じである。このような構成を採用することで、メインコントローラ部 2 0 0とは別に拡張コントローラ部 2 0 1を設計する開発コストを抑えることができる。尚、実施形態では、拡張コントローラ部 2 0 1のプリント処理部 2 3 1、ループバック処理部 2 4 1、スキャン処理部 2 5 1の内、実際に拡張機能として使用されるのはループバック処理部 2 4 1である。これはプリント処理部 2 3 1やスキャン処理部 2 5 1を使用すると、プリンタ部 1 4 0、スキャナ部 1 1 0の接続をメインコントローラ部 2 0 0から拡張コントローラ部 2 0 1へ変更する必要が発生し、コントローラ部 1 2 0の構成が複雑化するためである。図 2 において、拡張コントローラ部 2 0 1のシステム制御部 2 1 1、プリント処理部 2 3 1、スキャン処理部 2 5 1はグレーアウトし、動作させる必要のないことを示している。図 2 においてグレーアウトされた部分は、クロック信号の供給が停止された省電力状態としてもよい。

10

#### 【0029】

電源供給部 2 9 4は、メインコントローラ部 2 0 0と拡張コントローラ部 2 0 1への電源供給を制御する。複合機 1 0 0の電源がオンされると、電源供給部 2 9 4はコントローラ部 1 2 0内部でメインコントローラ部 2 0 0のみに電源供給を開始する。拡張コントローラ部 2 0 1への電源供給は、メインコントローラ部 2 0 0のシステム制御部 2 1 0からの指示に従って制御される。よって、システム制御部 2 1 0からの電源供給の指示があった場合にのみ拡張コントローラ部 2 0 1へ電源供給を行い、電源供給の停止指示があった場合には電源供給を停止させる。

20

#### 【0030】

図 3 は、実施形態に係るシステム制御部 2 1 0の構成を説明するブロック図である。以下、システム制御部 2 1 0を構成する各要素について説明する。尚、拡張コントローラ部 2 0 1のシステム制御部 2 1 1も同様の構成である。

#### 【0031】

CPU 3 1 0は、複合機 1 0 0全体を制御するプロセッサである。CPU 3 1 0は、RAM 2 9 1 aに展開されたOS（オペレーティングシステム）や制御プログラムに従って、プリント処理やスキャン処理といったジョブ処理を統括的に制御する。ROMコントローラ 3 2 0は、ブートプログラムを格納しているROM 2 9 0にアクセスするための制御モジュールである。デジタル複合機 1 0 0の電源がオンされるとCPU 3 1 0は、ROMコントローラ 3 2 0を介してROM 2 9 0にアクセスしてブートプログラムを実行し、HDD 2 9 2からRAM 2 9 1 aにプログラムを展開する。RAMコントローラ 3 3 0は、制御プログラムや画像データを格納するRAM 2 9 1 aにアクセスするための制御モジュールである。RAMコントローラ 3 3 0は、RAM 2 9 1 aの設定や制御を行うためのレジスタを備えており、このレジスタは、CPU 3 1 0からアクセス可能である。操作部インタフェース 3 4 0は、ユーザによる操作部 1 3 0を介した操作指示の受付、及び操作結果の表示等を制御する。HDD 2 9 2は、システムソフトウェアやアプリケーションプログラム、画像データと各画像データに対応するページ情報やジョブ情報を格納する。HDD 2 9 2は、HDDコントローラ 3 6 0を介してシステムバス 3 0 0に接続されており、CPU 3 1 0の指示に従ってデータの書き込みや読み出しを行う。LANコントローラ 3 7 0はPHY 2 9 3を介してネットワーク 1 5 0に接続し、外部のホストコンピュータとの間で画像データなどの情報の入出力を行う。モデム 3 7 2は図示しない公衆回線に接続され、FAX送信やFAX受信ジョブを処理する際に外部のFAX機器とデータ通信を行う。

30

40

#### 【0032】

画像圧縮部 3 5 0は、RAM 2 9 1 a又はHDD 2 9 2に格納される画像データを、例えばJPEGフォーマットに圧縮処理する。また画像伸張部 3 5 1は、例えばJPEGフォーマットに圧縮された画像データを伸張する。レンダリング部 3 5 2は、ネットワーク

50



150からLANコントローラ370を経由して受信した画像データ(PDLデータ)を、プリンタ部140で取り扱い可能なビットマップデータに変換する。

【0033】

電源制御部380は、メインコントローラ部200の各ブロックに対して、未使用ブロックへのクロック供給を止めるなどの省電力制御を行う。例えば、省電力では、拡張コントローラ201のシステム制御部211の電源制御部は、システム制御部211やプリント処理部231、スキャン処理部251といった未使用ブロックへのクロック信号の供給を停止している。

【0034】

GPIO制御部390は、コントローラ部120に備えられているGPIO(汎用I/Oポート)を制御するブロックである。このブロックはCPU310によって制御され、GPIOの状態を制御する。本実施形態では、GPIO制御部390から出力されるGPIO信号はシステム制御部210の外部へ出力され、コントローラ部120の電源供給部294へ接続されている。電源供給部294は、このGPIO信号がロウレベルの状態のとき拡張コントローラ201への電源供給を停止し、ハイレベルのときに拡張コントローラ201へ電源を供給する。これによりCPU310は、拡張コントローラ201への電源供給を制御することができる。尚、このGPIO信号の初期状態はロウレベルである。

【0035】

リングバスインタフェース301は、システム制御部210のシステムバス300と、システム制御部210外のリングバススイッチ220を中心としたリングバスとを接続するインタフェースである。リングバスを流れるデータをパケットデータと呼び、リングバスインタフェース301は、RAM291a又はHDD292に格納されたパケットデータをリングバスへ送信する。また、リングバスから受信したパケットデータをRAM291a又はHDD292に格納する。

【0036】

次にパケットデータについて説明する。

【0037】

図4は、実施形態に係る複合機100のリングバスを流れるパケットデータの構造を説明する図である。

【0038】

パケットデータ400は、ヘッダ部410とデータ部420とを含んでいる。ヘッダ部410は更に、パケットタイプ411、チップID412、ページID413、ジョブID414、パケットY座標、パケットX座標、パケットバイト長、データバイト長418を含んでいる。

【0039】

パケットタイプ411は、そのパケットが画像データか、コマンドなのかを示す。パケットタイプ411が画像データを示す場合には、データ部420には画像データが格納されている。一方、パケットタイプ411がコマンドを示す場合は、データ部420には各画像処理部の係数やモードなどを設定するための設定アドレスと設定値が格納されている。チップID412は、このパケットを送信するターゲットとなる処理部を識別するためのID(識別子)である。例えば、ID「0」はプリント処理部230、ID「1」はループバック処理部240、ID「2」はスキャン処理部250、ID「3」は拡張コントローラ201内のループバック処理部241等である。ページID413は、このパケットが属するページ番号を示す。スキャンやプリントといった処理は複数ページ実施される場合があり、その場合に、何ページ目に属するパケットかを示す。ジョブID414は、このパケットの属するジョブ番号を示している。例えば、スキャンジョブとプリントジョブが同時に実施される場合は、スキャンジョブのパケットには「ジョブ番号1」、プリントジョブのパケットには「ジョブ番号2」というように、ジョブ番号が付与され、これにより各ジョブを識別することができる。パケットY座標415は、データ部420に画像データが格納されている場合、その画像データがページ内のどのY座標に位置するかを示す

10

20

30

40

50

。またパケット X 座標 4 1 6 は、データ部 4 2 0 に画像データが格納されている場合、その画像データがページ内のどの X 座標に位置するかを示す。データ部 4 2 0 に格納される画像データは、ページ単位の画像データを、所定の画素数（例えば、3 2 画素 × 3 2 画素）の矩形サイズに分割したものである。よって、パケットデータからページデータを再生成する場合に、これら X , Y 座標が参照される。尚、この画像データは画像圧縮部 3 5 0 又は各画像処理部の内部に実装されている圧縮器によって圧縮されており、圧縮画像データとしてデータ部 4 2 0 に格納されている。パケットバイト長 4 1 7 は、このパケットのトータルバイト数を示し、データバイト長 4 1 8 はデータ部 4 2 0 のトータルバイト数を示す。

#### 【 0 0 4 0 】

10

以上説明したようなパケットデータがリングバス上を流れる。各画像処理部はパケットデータを受信、解釈し、コマンドを示すパケットであれば処理のモードや係数などを設定し、画像データを示すパケットであれば画像データに画像処理を実施する。

#### 【 0 0 4 1 】

次に、実施形態に係るプリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 について、図 5 を参照して詳しく説明する。

#### 【 0 0 4 2 】

図 5 ( A ) は、実施形態に係るプリント処理部 2 3 0 の構成を説明するブロック図である。

#### 【 0 0 4 3 】

20

リングバスインタフェース ( I / F ) 5 0 0 は、プリント処理部 2 3 0 内の各部と、プリント処理部 2 3 0 の外のリングバススイッチ 2 2 0 を中心としたリングバスとを接続するインタフェースである。リングバスインタフェース 5 0 0 は、パケット入力部 5 0 1 とパケット出力部 5 0 2 とを有している。パケットデータを受信すると、パケット入力部 5 0 1 はヘッダ部 4 1 0 のチップ ID 4 1 2 を参照し、パケット入力部 5 0 1 に割り振られたチップ ID と同一かどうかをチェックする。チップ ID 4 1 2 の示す ID が、そのパケット入力部 5 0 1 に割り振られたチップ ID と異なる場合、処理すべきパケットデータではないと判断して、そのパケットデータをパケット出力部 5 0 2 に転送する。

#### 【 0 0 4 4 】

30

一方、チップ ID 4 1 2 の示す ID が、そのパケット入力部 5 0 1 に割り振られたチップ ID と同一である場合、そのパケットが画像データであれば内部の画像処理バス（伸張器 5 0 3 ~ プリント画像処理部 5 0 5 ）を通して画像処理を実行する。またそのパケットがコマンドであれば、データ部 4 2 0 に格納されている設定アドレスと設定値とを参照し、指定された画像処理部の係数やモードを設定保持部 5 0 6 に設定する。またそのパケットが設定値をリードするコマンドであれば、設定保持部 5 0 6 は、設定値を格納したパケットデータをリングバスインタフェース 5 0 0 に送る。伸張器 5 0 3、パケットラスタ変換部 5 0 4 及びプリント画像処理部 5 0 5 は、設定保持部 5 0 6 に保持された設定値に基づいて処理を行う。

#### 【 0 0 4 5 】

40

パケット出力部 5 0 2 は、パケット入力部 5 0 1 から転送されるパケットデータ、及び設定保持部 5 0 6 からのパケットデータの調停を行って、リングバスにパケットデータを転送する。伸張器 5 0 3 は、リングバスインタフェース 5 0 0 から受け取った圧縮画像データを伸張し、後段の画像処理を実施可能な状態に復元する。パケットラスタ変換部 5 0 4 は、伸張器 5 0 3 から、伸張された画像データを受け取り、ラスタ画像データに変換する。前述したようにパケット内の画像データは、3 2 画素 × 3 2 画素の矩形単位のデータである。電子写真方式の画像形成装置であれば、プリント部 1 4 0 での印刷処理はラスタ順（ライン順）で行われるため、このパケットラスタ変換部 5 0 4 で画像データの画素の並びをラスタ順に変換している。また実施形態では、画像データを 3 2 画素 × 3 2 画素の矩形からラスタ順に変換するための一時バッファとして R A M 2 9 1 b を使用しており、パケットラスタ変換部 5 0 4 は、R A M コントローラ 2 6 0 を介して R A M 2 9 1 b にア

50

クセスする。

【 0 0 4 6 】

プリンタ画像処理部 5 0 5 は、上述のようにしてラスト順に変換された画像データをパケットラスト変換部 5 0 4 から受け取り、プリンタ部 1 4 0 による印刷の前処理としての画像処理を画像データに対して行う。具体的には、RGBをCMYKに変換する色空間変換処理、ディザ法や誤差拡散法による中間調処理、プリンタ部 1 4 0 の特性に合わせ階調を補正するガンマ補正処理などを行う。こうして画像処理が施された画像データはプリンタ部 1 4 0 へ出力される。またプリンタ画像処理部 5 0 5 は、プリンタ部 1 4 0 の起動及び給紙部 1 4 2 からの給紙に合わせて、プリンタ部 1 4 0 へ画像データを出力する必要がある。そのため、そのタイミングまでの待ち合わせ用のバッファとしてRAMコントローラ 2 6 0 を介して、RAM 2 9 1 b へ画像データを一時的に書き込む。そして、給紙タイミングに同期させてRAM 2 9 1 b から画像データを読み込んでプリンタ部 1 4 0 へ出力する。

10

【 0 0 4 7 】

図 5 ( B ) は、実施形態に係るループバック処理部 2 4 0 の構成を説明するブロック図である。

【 0 0 4 8 】

リングバスインタフェース ( I / F ) 5 1 0 は、ループバック処理部 2 4 0 の各部と、ループバック処理部 2 4 0 外のリングバススイッチ 2 2 0 を中心としたリングバスとを接続するインタフェースである。リングバスインタフェース 5 1 0 は、パケット入力部 5 1 1 とパケット出力部 5 1 2 とを有している。パケットデータを受信すると、パケット入力部 5 1 1 はヘッダ部 4 1 0 のチップID 4 1 2 を参照し、パケット入力部 5 1 1 に割り振られたチップIDと同一かどうかをチェックする。チップID 4 1 2 の示すIDがパケット入力部 5 1 1 に割り振られたチップIDと異なる場合、パケット入力部 5 1 1 で処理すべきパケットデータではないと判断して、そのパケットデータをパケット出力部 5 1 2 に転送する。一方、チップID 4 1 2 の示すIDが、パケット出力部 5 1 2 に割り振られたチップIDと同一の場合、そのパケットが画像データであれば内部の画像処理パス ( 伸張器 5 1 3、ループバック画像処理部 5 1 4 ) を通して画像処理を実行する。そしてリングバスインタフェース 5 1 0 は、画像処理後の圧縮画像データを圧縮器 5 1 5 から受け取ると、その画像データにヘッダを付与し、パケットデータとして整形し、システム制御部 2 1 0 へ送信する。そのパケットがコマンドであれば、データ部 4 2 0 に格納されている設定アドレスと設定値とを参照し、指定された画像処理部の係数やモードを設定保持部 5 1 6 に設定する。そのパケットが設定値をリードするコマンドであれば、設定保持部 5 1 6 は、保持している設定値を格納したパケットデータを作成してリングバスインタフェース 5 1 0 に送る。伸張器 5 1 3、ループバック画像処理部 5 1 4、圧縮器 5 1 5 は設定保持部 5 1 6 に保持された設定値に基づいて処理を行う。

20

30

【 0 0 4 9 】

パケット出力部 5 1 2 は、パケット入力部 5 1 1 から転送されるパケットデータ、圧縮器 5 1 5 からのパケットデータ、及び設定保持部 5 1 6 からのパケットデータの調停を行い、リングバスにパケットデータを転送する。

40

【 0 0 5 0 】

伸張器 5 1 3 は、リングバスインタフェース 5 1 0 から入力された圧縮画像データを伸張し、後段の画像処理を実施可能な画素状態に復元する。圧縮器 5 1 5 は、ループバック画像処理部 5 1 4 から入力された処理済みの画像データを圧縮してリングバスインタフェース 5 1 0 へ出力する。尚、この圧縮処理は、リングバスインタフェース 5 1 0 でパケットデータを整形するために行われる。ループバック画像処理部 5 1 4 は、伸張器 5 1 3 で伸張された画像データを受け取り、前述した編集系の画像処理を行う。この機能はプリント処理とスキャン処理のどちらでも利用することが可能であり、拡張コントローラ部 2 0 1 でも同様の機能が使用される。

【 0 0 5 1 】

50

図 6 は、実施形態に係るループバック処理部 2 4 0 のループバック画像処理部 5 1 4 の構成を説明するブロック図である。

【 0 0 5 2 】

セレクタ 6 0 0 は、伸張器 5 1 3 から入力される画像データ、或いは圧縮器 5 1 5 に出力する画像データを、内部のどの画像処理部に接続するかを選択する。このセレクタ 6 0 0 は、画像データが送信されてくる前に、C P U 3 1 0 がコマンドパケットによって、その切り替えを設定しており、画像データが入出力されるときには、その接続先が決定されている。

【 0 0 5 3 】

回転処理部 6 1 0 は、画像データを回転する処理を実施する。例えば、A 4 縦でスキャンされた画像を、A 4 横にして電子化するために使用し、また A 4 横の画像をプリントする場合に、給紙部 1 4 2 にセットされている記録紙が A 4 横でなく A 4 縦であった場合に画像を回転させるために使用される。2 値化処理部 6 1 1 は、入力された多値（例えば R G B それぞれ 8 ビット諧調）を誤差拡散法などで 2 値化する処理を実施する。これは例えば、スキャンした画像を F A X 送信する場合、2 値化のために使用される。色空間変換部 6 1 2 は、R G B 画像を Y U V 画像に変換する処理、及び Y U V 画像を R G B 画像に変換する処理を実施する。解像度変換部 6 1 3 は、入力された画像データの解像度を変換する処理を実施する。例えば F A X 送信であれば、スキャンされた高解像度の画像データを F A X 送信で使用する低解像度に変換するために使用する。また F A X 受信プリントであれば、受信した低解像度の画像データをプリント用に高解像度にするために使用される。画像合成部 6 1 4 は、印刷すべき画像データにページ印刷（ナンバリング）や部数印刷、地紋といった合成データを合成する処理を実施する。画像形成装置を使用するユーザによっては、セキュリティに関わる地紋印刷といった合成処理を常に使用することがあり、合成処理を常に使用したとしても性能が低下しないことが望まれる。

【 0 0 5 4 】

インターコネクト 6 2 0 は、2 値化処理部 6 1 1、解像度変換部 6 1 3、画像合成部 6 1 4 と、R A M コントローラ 2 6 0 とを接続するインターコネクトである。2 値化処理部 6 1 1 と解像度変換部 6 1 3 は、3 2 画素 × 3 2 画素の矩形のままで画像処理することが困難であり、一度 R A M 2 9 1 a を使用して画像データをラスタ順に変換してから画像処理を実施している。2 値化処理部 6 1 1 は、誤差拡散法を順次画素に適用していくためにラスタ順に画素が入力されることが望ましい。また解像度変換部 6 1 3 も、例えばバイキュービック法で変換する場合にフィルタ処理を行う必要があるため、一度ラスタ順に変換し、内部のラインバッファで画素を蓄積し、フィルタ処理を行うことが望ましい。また画像合成部 6 1 4 は、パケットとして送信されてくる合成データと、同じくパケットとして送信されてくる画像データとを待ち合わせるための一時バッファとして R A M 2 9 1 b を利用している。

【 0 0 5 5 】

以上説明したようにループバック画像処理部 5 1 4 は様々なジョブで利用される。しかしながら、ループバック画像処理部 5 1 4 は、R A M 2 9 1 a にスプールされた画像データを処理して R A M 2 9 1 a に書き戻す処理を行う。このため、プリント処理部 2 3 0、スキャン処理部 2 5 0 の処理に比べて、リアルタイム性を求められていないという特徴がある。

【 0 0 5 6 】

図 5 ( C ) は、実施形態に係るスキャン処理部 2 5 0 の構成を説明するブロック図である。

【 0 0 5 7 】

リングバスインタフェース 5 2 0 は、スキャン処理部 2 5 0 内の各部と、スキャン処理部 2 5 0 外のリングバススイッチ 2 2 0 を中心としたリングバスとを接続するインタフェースである。リングバスインタフェース 5 2 0 は、パケット入力部 5 2 1 とパケット出力部 5 2 2 とを有している。パケットデータを受信すると、パケット入力部 5 2 1 はヘッダ

部 4 1 0 のチップ I D 4 1 2 を参照し、自身に割り振られたチップ I D と同一かどうかをチェックする。チップ I D 4 1 2 の示す I D が自身に割り振られたチップ I D と異なる場合、自身で処理すべきパケットデータではないと判断して、パケット出力部 5 2 2 に、そのパケットデータを転送する。一方、チップ I D 4 1 2 の示す I D が自身に割り振られたチップ I D と同一である場合、パケットがコマンドであれば、データ部 4 2 0 に格納されている設定アドレスと設定値を参照し、指定された画像処理部の係数やモードを設定保持部 5 2 6 に設定する。このとき、スキャン処理部 2 5 0 に対して画像データはスキャナ部 1 1 0 からのみ入力されるため、受信したパケットが画像データを示すことにならない。また、パケットが設定値をリードするコマンドであれば、設定保持部 5 2 6 は、設定値を格納したパケットデータをリングバスインタフェース 5 2 0 に送る。スキャン画像処理部 5 2 3、ラスタパケット変換部 5 2 4、圧縮器 5 2 5 は、設定保持部 5 2 6 に保持された設定値を基に処理を行う。パケット出力部 5 2 2 は、パケット入力部 5 2 1 から転送されるパケットデータ、及び設定保持部 5 2 6 からのパケットデータの調停を行い、リングバスにパケットデータを転送する。

10

20

30

40

50

#### 【 0 0 5 8 】

圧縮器 5 2 5 は、ラスタパケット変換部 5 2 4 から入力された画像データを圧縮し、後段のリングバスインタフェース 5 2 0 へ出力する。圧縮処理はリングバスインタフェース 5 2 0 でパケットデータを整形するために行われる。ラスタパケット変換部 5 2 4 は、スキャン画像処理部 5 2 3 から入力された画素データを、3 2 画素 × 3 2 画素の矩形の画像データに変換する。前述したようにパケット内の画像データは 3 2 画素 × 3 2 画素の矩形単位であるため後段のパケット送信のために矩形に変換している。

#### 【 0 0 5 9 】

スキャナ部 1 1 0 内でのスキャン処理はライン型のイメージセンサを用いてラスタ順（ライン順）で行われるため、このラスタパケット変換部 5 2 4 で画像データの画素の並びを矩形に変換している。また、実施形態では画像データをラスタ順から 3 2 画素 × 3 2 画素の矩形に変換するための一時バッファとして R A M 2 9 1 b を使用しており、ラスタパケット変換部 5 2 4 は R A M コントローラ 2 6 0 を介して R A M 2 9 1 b にアクセスする。

#### 【 0 0 6 0 】

スキャン画像処理部 5 2 3 は、スキャナ部 1 1 0 から画像データを受け取り、シェーディング補正、M T F 補正、入力ガンマ補正、フィルタリングといった画像処理を行う。これらの画像処理が施された画像データは、ラスタパケット変換部 5 2 4 へ出力される。また、スキャン画像処理部 5 2 3 は、スキャナ部 1 1 0 でのスキャン動作を停止させないために、入力される画像データの転送速度に間に合うように画像データを受信する必要がある。一方で、リングバスインタフェース 5 2 0 によるパケット送信は、各画像処理部のパケット送信と自身のパケット送信のタイミングが重なった場合、送信を待たされることがあり、送信速度は安定しない。そのため、スキャン画像処理部 5 2 3 は、送信タイミングまでの一時的な干渉用の画像バッファとして、R A M コントローラ 2 6 0 を介して R A M 2 9 1 b へ画像データを一時的に書き込む。そして、パケット送信のタイミングに同期させ R A M 2 9 1 b から画像データを読み込み、ラスタパケット変換部 5 2 4 へ画像データを送信する。

#### 【 0 0 6 1 】

図 7 は、実施形態に係る複合機 1 0 0 のメインコントローラ部 2 0 0 のリングバススイッチ 2 2 0 の構成を説明するブロック図である。尚、拡張コントローラ部 2 0 1 のリングバススイッチ 2 2 1 の構成もこれと同様である。

#### 【 0 0 6 2 】

リングバススイッチ 2 2 0 は、リングバスにおいてデータの転送先となり得る各モジュールの合計数と同じ数だけ、その内部にスイッチを有する。実施形態では、システム制御部 2 1 0、プリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 及びリングバス外部 I / F 2 8 0 の各モジュールに対応する 5 つのスイッチ 7 0 1 ~ 7 0 5

を有している。これらスイッチ（SW）701～705のそれぞれは、リングバススイッチ設定部270によって設定された値（設定値）に従って、リングバスを介した接続先を切り替えることができる。これにより、システム制御部210、プリント処理部230、ループバック処理部240、スキャン処理部250、リングバス外部I/F280の、それぞれのリングバス上での接続順を自由に変更することができる。

#### 【0063】

図8は、本実施形態に係る複合機100のリングバススイッチ220（或いは221）によるリングバスの接続制御の一例を説明するブロック図である。特に図8はメインコントローラ部200内でリングバスが完結する場合、つまり拡張コントローラ部201を使用しない場合の接続制御を示している。そ

10

また図9は、リングバススイッチ設定部270の構成を説明するブロック図である。

#### 【0064】

リングバススイッチ設定部270は、スイッチ701～705を制御するためのレジスタ（制御用レジスタ）910～950を有している。そして、実施形態に係る各制御用レジスタ910、920、930、940、950は、いずれも4ビットのレジスタで構成され、例えば、ビット0（bit0）に「1」をセットした場合、「入力（1）」がそのスイッチにおける出力（Y）と接続される。同様に、ビット1に「1」をセットすると、「入力2（2）」が、ビット2に「1」をセットすると「入力3（3）」が、ビット3に「1」をセットすると「入力4（4）」がそれぞれ、そのスイッチの出力（Y）と接続される。このように、各制御用レジスタに格納された値に従って、各スイッチにおける入力データの転送先となるモジュールが特定される。リングバス上の図8に示す接続制御を行う場合の設定値（各制御用レジスタの値）は以下の通りである。

20

#### 【0065】

スイッチ701制御用レジスタ（910）の値... 1000（入力4を選択）  
 スイッチ702制御用レジスタ（920）の値... 1000（入力4を選択）  
 スイッチ703制御用レジスタ（930）の値... 0010（入力2を選択）  
 スイッチ704制御用レジスタ（940）の値... 0010（入力2を選択）  
 スイッチ705制御用レジスタ（950）の値... 0000（入力の選択なし）

つまり、図8のように接続する場合、スイッチ701は、設定値「1000」に従って「入力4」に対応するスキャン処理部250からのパケットデータをシステム制御部210へ出力する。スイッチ702は設定値「1000」に従って、「入力4」に対応するシステム制御部210からのパケットデータをプリント処理部230へ出力する。またスイッチ703は設定値「0010」に従って、「入力2」に対応するプリント処理部230からのパケットデータをループバック処理部240へ出力する。更にスイッチ704は設定値「0010」に従って、「入力2」に対応するループバック処理部240からのパケットデータをスキャン処理部250へ出力する。そしてスイッチ705は、設定値「0000」に従って何も出力もしない（リングバス外部I/F280が不使用となる）。

30

#### 【0066】

このようにリングバススイッチ220を制御することで、システム制御部210を起点としてパケットデータは、プリント処理部230、ループバック処理部240、スキャン処理部250へと順次回り、システム制御部210へと戻る。これにより、メインコントローラ部200単体での構成、つまり拡張コントローラ部201を使用しない構成となる。

40

#### 【0067】

図10は、実施形態に係る複合機100のメインコントローラ部200と拡張コントローラ部201とが接続されてリングバスを形成する場合の接続制御を説明する図である。ここで、図10に示す接続制御を行う場合の設定値（各制御用レジスタの値）は以下の通りである。

#### 【0068】

スイッチ701制御用レジスタ（910）の値... 1000（入力4を選択）

50

スイッチ 7 0 2 制御用レジスタ ( 9 2 0 ) の値 ... 1 0 0 0 ( 入力 4 を選択 )  
 スイッチ 7 0 3 制御用レジスタ ( 9 3 0 ) の値 ... 0 0 0 0 ( 入力の選択なし )  
 スイッチ 7 0 4 制御用レジスタ ( 9 4 0 ) の値 ... 0 0 0 1 ( 入力 1 を選択 )  
 スイッチ 7 0 5 制御用レジスタ ( 9 5 0 ) の値 ... 0 0 1 0 ( 入力 2 を選択 )  
 スイッチ 7 1 1 制御用レジスタの値 ... 0 0 0 0 ( 入力の選択なし )  
 スイッチ 7 1 2 制御用レジスタの値 ... 0 0 0 0 ( 入力の選択なし )  
 スイッチ 7 1 3 制御用レジスタの値 ... 0 0 0 1 ( 入力 1 を選択 )  
 スイッチ 7 1 4 制御用レジスタの値 ... 0 0 0 0 ( 入力の選択なし )  
 スイッチ 7 1 5 制御用レジスタの値 ... 0 1 0 0 ( 入力 3 を選択 )

つまり、図 1 0 に示すように接続する場合、スイッチ 7 0 1 は設定値「1 0 0 0」に従って、「入力 4」に対応するスキャン処理部 2 5 0 からのパケットデータをシステム制御部 2 1 0 へ出力する。スイッチ 7 0 2 は設定値「1 0 0 0」に従って、「入力 4」に対応するシステム制御部 2 1 0 からのパケットデータをプリント処理部 2 3 0 へ出力する。スイッチ 7 0 3 は設定値「0 0 0 0」に従って何も出力もしない(ループバック処理部 2 4 0 が不使用となる)。スイッチ 7 0 4 は設定値「0 0 0 1」に従って、「入力 1」に対応するリングバス外部 I / F 2 8 0 からのパケットデータをスキャン処理部 2 5 0 へ出力する。スイッチ 7 0 5 は設定値「0 0 1 0」に従って、「入力 2」に対応するプリント処理部 2 3 0 からのパケットデータをリングバス外部 I / F 2 8 0 へ出力する。

【 0 0 6 9 】

このようにリングバススイッチ 2 2 0 を制御することで、システム制御部 2 1 0 を起点としてパケットデータは、プリント処理部 2 3 0、リングバス外部 I / F 2 8 0、スキャン処理部 2 5 0 へと順次回り、システム制御部 2 1 0 へと戻る。

【 0 0 7 0 】

また拡張コントローラ部 2 0 1 のリングバススイッチ 2 2 1 では、スイッチ 7 1 1、7 1 2 及び 7 1 4 は設定値「0 0 0 0」に従って何も出力もしない(システム制御部 2 1 1、プリント処理部 2 3 1、スキャン処理部 2 5 1 が不使用となる)。スイッチ 7 1 3 は設定値「0 0 0 1」に従って、「入力 1」に対応するリングバス外部 I / F 2 8 1 からのパケットデータをループバック処理部 2 4 1 へ出力する。スイッチ 7 1 5 は設定値「0 1 0 0」に従って、「入力 3」に対応するループバック処理部 2 4 1 からのパケットデータをリングバス外部 I / F 2 8 1 へ出力する。

【 0 0 7 1 】

このようにリングバススイッチ 2 2 1 を制御することで、拡張コントローラ部 2 0 1 へ入力されたパケットデータは、ループバック処理部 2 4 1 を経由してメインコントローラ部 2 0 0 へ戻る。即ち、システム制御部 2 1 0 を起点としてパケットデータが、プリント処理部 2 3 0、ループバック処理部 2 4 1、スキャン処理部 2 5 0 へと順次経由してシステム制御部 2 1 0 へ戻るリングバスを形成することが可能となる。

【 0 0 7 2 】

以上のようにリングバスを形成することにより、メインコントローラ部 2 0 0 のループバック処理部 2 4 0 を使用しないことにより、R A M 2 9 1 b へのデータ転送路の混雑が緩和され、メインコントローラ部 2 0 0 の性能低下を防ぐことが可能となる。

【 0 0 7 3 】

尚、実施形態においては、メインコントローラ部 2 0 0 及び拡張コントローラ部 2 0 1 の外部から、これらレジスタの値を設定 / 変更できるようにしても良い。例えば、上述のリングバススイッチ制御用レジスタの値を編集可能なソフトウェアを用いて、ユーザが操作部 1 3 0 を介して新たな値を設定できるような構成でもよい。その場合、そのソフトウェアは、システム制御部 2 1 0 の C P U 3 1 0 が実行し、拡張コントローラ部 2 0 1 のシステム制御部 2 1 1 は使用しない。そのため、拡張コントローラ部 2 0 1 のリングバススイッチ設定部 2 7 1 における制御用レジスタ値の変更についても、メインコントローラ部 2 0 0 のシステム制御部 2 1 0 が、リングバス外部 I / F 2 8 0 及び 2 8 1 を介して行なうことになる。

10

20

30

40

50

## 【 0 0 7 4 】

尚、実施形態では、拡張コントローラ部 2 0 1 の構成はメインコントローラ部 2 0 0 と同じ構成としているが、一部が異なる構成でも構わない。また実施形態では、メインコントローラ部 2 0 0 と拡張コントローラ部 2 0 1 とにそれぞれリングバススイッチ設定部 2 7 0 , 2 7 1 を備える構成としたが、本発明はこれに限定されない。例えば、共通する 1 個のリングバススイッチ設定部によって、リングバススイッチ 2 2 0 , 2 2 1 双方のスイッチ制御を行う構成であっても構わない。

## 【 0 0 7 5 】

図 1 1 は、実施形態に係る複合機 1 0 0 のメインコントローラ部 2 0 0 の帯域モニタ 2 9 5 の構成を説明するブロック図である。

10

## 【 0 0 7 6 】

帯域モニタ 2 9 5 は、帯域検出部 1 1 0 1、帯域通知部 1 1 0 2、帯域閾値設定部 1 1 0 3、及び割り込み通知部 1 1 0 4 を有している。帯域モニタ 2 9 5 は、メインコントローラ部 2 0 0 の R A M 2 9 1 b のメモリ帯域を測定するために用いられる。即ち、メインコントローラ部 2 0 0 のプリント処理部 2 3 0、ループバック処理部 2 4 0、スキャン処理部 2 5 0 の各処理部と、R A M コントローラ 2 6 0 との間のデータ転送を帯域検出部 1 1 0 1 によりモニタする。そして、R A M 2 9 1 b の、その時点でのメモリ帯域を算出する。こうして帯域検出部 1 1 0 1 により取得されたメインコントローラ部 2 0 0 の R A M 2 9 1 b のメモリ帯域は、帯域通知部 1 1 0 2 を通して C P U 3 1 0 により読み取り可能である。

20

## 【 0 0 7 7 】

帯域閾値設定部 1 1 0 3 は、C P U 3 1 0 により帯域の閾値（所定値）が設定される。帯域閾値設定部 1 1 0 3 に設定された閾値は、帯域検出部 1 1 0 1 により計測された R A M 2 9 1 b の、その時点でのメモリ帯域との比較に用いられる。そのときのメモリ帯域が、帯域閾値設定部 1 1 0 3 に設定された閾値よりも大きい場合、割り込み通知部 1 1 0 4 を通して C P U 3 1 0 に通知することも可能である。実際の使用例として、帯域閾値設定部 1 1 0 3 には、先述したようなメモリデバイスや動作周波数で決まる R A M 2 9 1 b のメモリ帯域性能の上限値、或いは上限値に近い値を設定する。そして、プリント処理部 2 3 0、ループバック処理部 2 4 0 及びスキャン処理部 2 5 0 を使用する時に、帯域検出部 1 1 0 1 が示す、R A M 2 9 1 b のメモリ帯域との比較に用いられる。帯域検出部 1 1 0 1 が示す R A M 2 9 1 b の使用メモリ帯域が、帯域閾値設定部 1 1 0 3 に設定した閾値より大きい場合、メインコントローラ部 2 0 0 の R A M 2 9 1 b が混雑していると判断し、拡張コントローラ部 2 0 1 へ電源供給を開始する。そして、リアルタイム性が要求されていないループバック処理部 2 4 0 を使用する画像処理を、拡張コントローラ部 2 0 1 のループバック処理部 2 4 1 へ割り当てる。これにより、メインコントローラ部 2 0 1 の R A M 2 9 1 b の混雑を少なくし、リアルタイム処理が待たされたり、或いは遅延するのを防止できる。もちろん、各画像処理を行う時に、帯域検出部 1 1 0 1 が示す R A M 2 9 1 b の使用メモリ帯域と、これから実行する画像処理で使用するメモリ帯域の予想値との合計値を、帯域閾値設定部 1 1 0 3 に設定した閾値との比較に用いてもよい。こうすることにより、これから実行する画像処理を行った場合に、R A M 2 9 1 b のメモリ帯域が、R A M 2 9 1 b のメモリ帯域性能の上限値に達してしまうかどうかを事前に判断できる。

30

40

## 【 0 0 7 8 】

一方、帯域検出部 1 1 0 1 が示す R A M 2 9 1 b の使用メモリ帯域が、帯域閾値設定部 1 1 0 3 に設定した閾値以下（所定値以下）の場合、R A M 2 9 1 b の帯域は混雑していないと判断し、これから実行する処理をメインコントローラ部 2 0 1 に割り当てる。これにより、R A M 2 9 1 b のメモリ帯域に鑑み、メモリ帯域性能に影響がある場合のみ、拡張コントローラ部 2 0 1 を使用することが可能となる。

## 【 0 0 7 9 】

このように、帯域モニタ 2 9 5 により、C P U 3 1 0 は、R A M 2 9 1 b のメモリ帯域を知ることができ、それを拡張コントローラ部 2 0 1 を使用するか否かの判定に用いるこ

50



とができる。

【0080】

図12は、実施形態に係る複合機100におけるメインコントローラ部200と拡張コントローラ部201による処理の制御を説明するフローチャートである。尚、このフローチャートで示す処理は、CPU310がHDD292に格納されたプログラムをRAM291aに展開し、CPU310が、その展開したプログラムを実行することにより達成される。

【0081】

まずS1201でCPU310は、ジョブを受付けたかどうか判定する。ここでは例えば、ユーザからスキャンジョブやFAX送信ジョブを受付ける場合は、ユーザが操作部130を操作したことを操作部インタフェース340を介してCPU310が検知し、その操作内容に従ってジョブの入力を受け付ける。また、PC等からのプリントジョブの受信の場合は、ネットワーク150及びLANコントローラ370経由でCPU310はホストコンピュータからのジョブの入力を受け付ける。またFAX受信ジョブであれば、公衆回線及びモデム372を介してCPU310はジョブの入力を受け付ける。こうしてジョブを受け付けるとS1202へ進む。S1202でCPU310は、S1201で受け付けたジョブにより使用される画像処理機能を判定してS1203に進む。具体的には、プリント処理部230、ループバック処理部240、スキャン処理部250のどの処理が、受け付けたジョブによって使用されるかを判定する。

【0082】

例えば、ジョブとしてFAX送信ジョブを受け付けた場合、FAX送信のためにスキャナ部110を用いたスキャン処理を実行するためスキャン処理部250が使用される。またスキャンした画像データに対してFAX送信可能なフォーマットに変換するためにループバック処理部240が使用される。具体的には、2値化処理部711による送信画像の2値化処理、及び解像度変換部713によるFAX送信可能な解像度の画像データへの変換処理が実行される。つまり、スキャン処理部250とループバック処理部240の2つの画像処理部が使用されると判定する。

【0083】

また、ホストコンピュータからプリントジョブを受け付けた場合、プリンタ部140を用いたプリント処理を実行するためプリント処理部230が使用される。また例えば、ホストコンピュータから送付されてきたプリントすべき画像データと、給紙部142にセットされている記録紙の向きが異なる場合は、ループバック処理部240の回転処理部710を使用して画像データの向きを回転させる。また例えば、地紋などのデータを画像データに合成する指示があった場合は、ループバック処理部240の画像合成部714を使用して、画像データに地紋データを合成する。この場合は、プリント処理部230とループバック処理部240の2つの画像処理部が使用される。

【0084】

デジタル複合機100は一般的に、複数のジョブを同時に受け付けることができ、ジョブが重なる状態をジョブ競合状態と呼ぶ。ジョブ競合状態は、例えばデジタル複合機100がプリントジョブとFAX送信ジョブとをほぼ同時に受け付けた場合などに発生し、複数のジョブが競合した場合に、前述したRAM291bへのデータ転送路が混雑することとなる。

【0085】

S1203でCPU310は、S1202で判定した画像処理を実行する前に、帯域モニタ295が示すRAM291bの現在のメモリ帯域を確認する。ここで、この帯域モニタ295が示すRAM291bの帯域が、閾値より小さければ、RAM291bは混雑していないと判定してS1204へ進み、閾値以上であればRAM291bは混雑していると判定してS1205へ進む。ここで言う閾値は、帯域モニタの説明で前述したように、メモリデバイスや動作周波数で決まるRAM291bのメモリ帯域性能の上限値、或いは上限値に近い値である。もちろん、各画像処理を行う時に、帯域モニタ295が示すRA

10

20

30

40

50

M 2 9 1 b の現在のメモリ帯域と、これから実行する画像処理で使用するメモリ帯域の予想値との合計値を、閾値との比較に用いてもよい。こうすることにより、これから実行する画像処理を行った場合に、R A M 2 9 1 b のメモリ帯域が、R A M 2 9 1 b のメモリ帯域性能の上限値に達してしまうかどうかを事前に判定できる。

【 0 0 8 6 】

S 1 2 0 4 で C P U 3 1 0 は、リングバススイッチ 2 2 0 を、メインコントローラ部 2 0 0 でリングバスが完結する状態に設定して S 1 2 0 9 に進む。この S 1 2 0 4 は、C P U 3 1 0 が、メインコントローラ部 2 0 0 の R A M 2 9 1 b へのデータ転送路が混雑していないと判定した場合に実施されるため、図 8 で示したように拡張コントローラ部 2 0 1 を使用しないようリングバススイッチ 2 2 0 を設定する。

10

【 0 0 8 7 】

一方、S 1 2 0 5 で C P U 3 1 0 は、拡張コントローラ部 2 0 1 への電源供給を開始する。具体的には C P U 3 1 0 は、G P I O 制御部 3 9 0 を制御して G P I O 信号をハイレベルにする。これによりコントローラ部 1 2 0 の電源供給部 2 9 4 は、拡張コントローラ部 2 0 1 への電源供給を開始する。

【 0 0 8 8 】

次に S 1 2 0 6 に進み C P U 3 1 0 は、リングバス外部 I / F 2 8 0 を介してメインコントローラ部 2 0 0 と拡張コントローラ部 2 0 1 との間でパケットデータを送受信可能となるようにリングバススイッチ 2 2 0 及び 2 2 1 を設定する。具体的な設定は、例えば図 1 0 で示したものとなる。この S 1 2 0 6 は、メインコントローラ部 2 0 0 の R A M 2 9 1 b へのデータ転送路が混雑していると判定された場合に実施されるため、図 1 0 で示したように拡張コントローラ部 2 0 1 を使用できるようリングバススイッチ 2 2 0 及び 2 2 1 を設定する。次に S 1 2 0 7 に進み C P U 3 1 0 は、拡張コントローラ部 2 0 1 の初期設定を実行する。この初期設定は、ループバック処理部 2 4 1 及び R A M コントローラ 2 6 1 の設定である。本実施形態では、C P U 3 1 0 はパケットデータを拡張コントローラ部 2 0 1 へ送信することで拡張コントローラ部 2 0 1 の各種設定を行う。次に S 1 2 0 8 に進み C P U 3 1 0 は、ループバック画像処理を拡張コントローラ部 2 0 1 のループバック処理部 2 4 1 に割り当てて S 1 2 0 9 に進む。S 1 2 0 8 では、メインコントローラ部 2 0 0 の R A M 2 9 1 b へのデータ転送路が混雑していると判定されているため、更に画像処理を同時実行した場合に R A M 2 9 1 b のメモリ帯域性能の上限値に達してしまう可能性がある。そのため、プリント処理部 2 3 0 及びスキャン処理部 2 5 0 に対して、リアルタイム性を求められないループバック処理の画像処理を、拡張コントローラ部 2 0 1 のループバック処理部 2 4 1 に割り当てる。この時、他のジョブによりメインコントローラ部 2 0 0 のループバック処理部 2 4 0 が既に使用されていた場合は、ループバック処理部 2 4 0 の処理を停止し、拡張コントローラ 2 0 1 のループバック処理部 2 4 1 に、再度、その画像処理を割り当てる。

20

30

【 0 0 8 9 】

S 1 2 0 9 で C P U 3 1 0 は、デジタル複合機 1 0 0 の各部を制御し、受け付けたジョブに対する画像処理を実行する。このとき S 1 2 0 4 から S 1 2 0 9 に進んだ場合は、画像処理はコントローラ部 1 2 0 のメインコントローラ部 2 0 0 のみを用いて実行され、このとき拡張コントローラ部 2 0 1 には電源が供給されていない。また S 1 2 0 8 から S 1 2 0 9 に進んだ場合は、コントローラ部 1 2 0 において、メインコントローラ部 2 0 0 及び拡張コントローラ部 2 0 1 の両方を用いて画像処理が実行される。

40

【 0 0 9 0 】

次に S 1 2 1 0 に進み C P U 3 1 0 は、S 1 2 0 9 で実行している画像処理が終了したか否かを判定し、画像処理が終了したと判定すると S 1 2 1 1 へ進むが、そうでないときは S 1 2 1 0 を実行する。S 1 2 1 1 で C P U 3 1 0 は、拡張コントローラ部 2 0 1 のループバック処理部 2 4 1 が他のジョブで使用されているかどうか判定する。ここで他のジョブを受け付けて拡張コントローラ部 2 0 1 のループバック処理部 2 4 1 が使用されているときは、継続して拡張コントローラ部 2 0 1 を使用するようにして、この処理を終了す

50

る。

【0091】

一方、S1211でCPU301は、拡張コントローラ部201のループバック処理部241が使用されていないと判定するとS1212に進む。S1212でCPU310は、リングバススイッチ220及び221を、拡張コントローラ部201を使用しない図8の状態に戻す。そしてS1213に進みCPU310は、拡張コントローラ部201の電源供給を停止する。具体的にはCPU310は、GPIO制御部390を制御してGPIO信号をロウレベルにする。これにより電源供給部294は、拡張コントローラ部201への電源供給を停止する。これにより拡張コントローラ部201は、再び省電力状態へと戻る。

10

【0092】

以上説明したように実施形態によれば、メインコントローラ部200のRAM291bのメモリ帯域が、メモリ帯域性能の上限値に近づいた場合に、拡張コントローラ部へ電源を供給して、拡張コントローラ部により、機能の一部を代替させる。これにより、必要最低限、拡張コントローラ部を使用して、受け付けたジョブを実行させることができる。

【0093】

実施形態によれば、帯域モニタ295が示すメモリ帯域性能に鑑みて、拡張コントローラ部201が省電力状態から復帰するよう制御することで、拡張コントローラ部201を使用する期間を最小限にできる。これにより、動作中のコントローラ部120の消費電力を低減させることが可能となる。

20

【0094】

複数のプロセッサに処理を分散する場合、プロセスの数のみに基づいて、各プロセッサの負荷状況を判断する。そして、各プロセッサによるメモリアクセスの競合状態に関しては、各プロセスで使用するメモリ帯域の机上の計算値の合計に基づいて設計をする必要がある。このため、実際のメモリアクセスの競合の度合いに対して、マージンを持たせて設計する必要がある。従って、全体の消費電力を低減させるには限界がある。

【0095】

これに対して実施形態では、バス帯域モニタ295で動的にモニタされたメモリ帯域を使用するため、実際に使用されているメモリ帯域に基づいて拡張コントローラ部を使用するか、しないかを判定できる。これにより、より効率的に、拡張コントローラ部を省電力状態に留まらせることができ、装置全体の消費電力を、より低減させることができる。

30

【0096】

(その他の実施形態)

本発明は、上述の実施形態の1以上の機能を実現するプログラムを、ネットワーク又は記憶媒体を介してシステム又は装置に供給し、そのシステム又は装置のコンピュータにおける1つ以上のプロセッサがプログラムを読出し実行する処理でも実現可能である。また、1以上の機能を実現する回路(例えば、ASIC)によっても実現可能である。

【0097】

本発明は上記実施形態に制限されるものではなく、本発明の精神及び範囲から離脱することなく、様々な変更及び変形が可能である。従って、本発明の範囲を公にするために、以下の請求項を添付する。

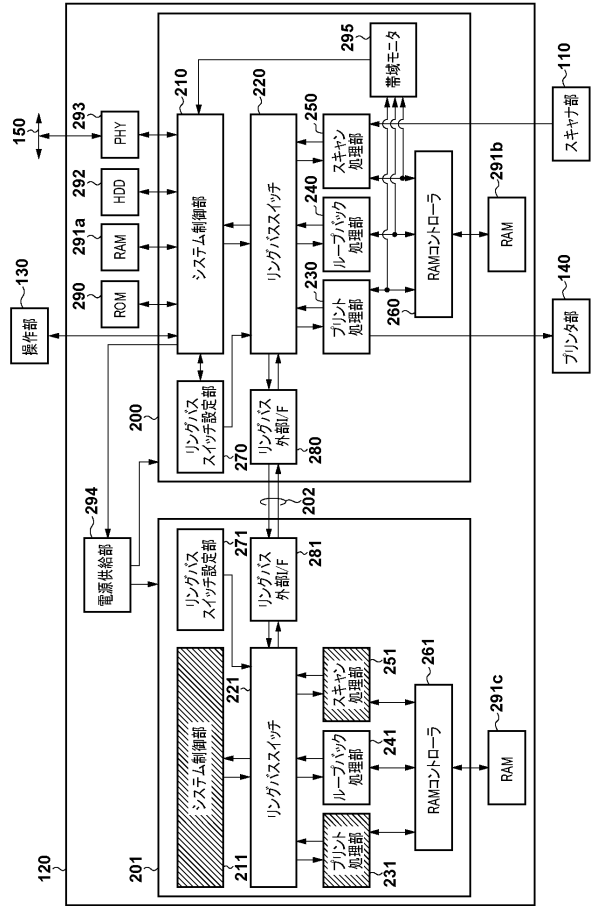
40

【符号の説明】

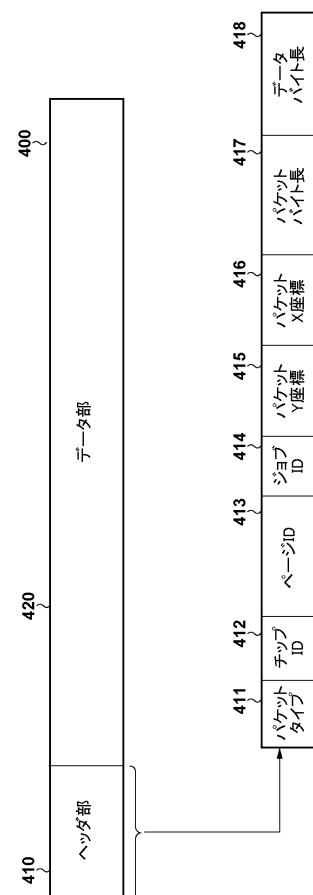
【0098】

100...複合機、120...コントローラ部、200...メインコントローラ部、201...拡張コントローラ部、210...システム制御部、220, 221...リングバススイッチ、270, 271...リングバススイッチ設定部、294...電源供給部、295...帯域モニタ、310...CPU

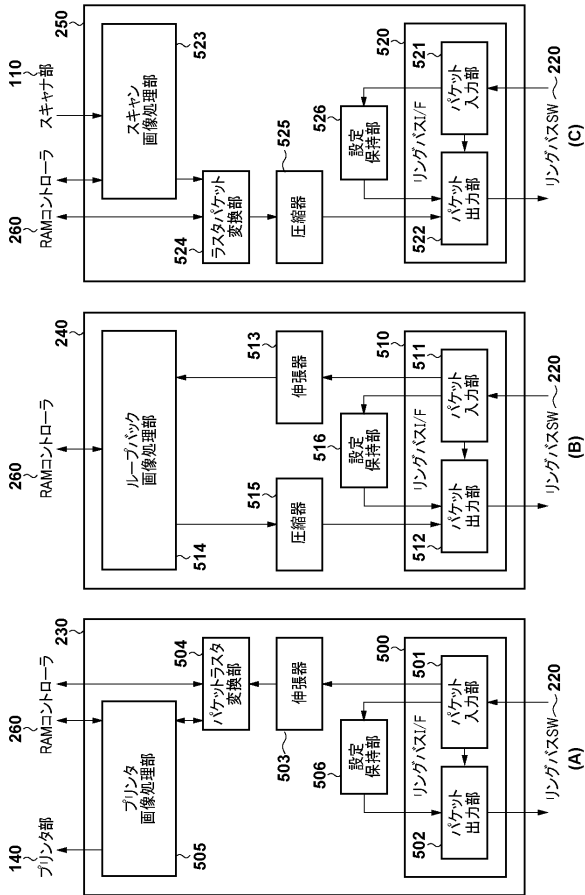
【 図 2 】



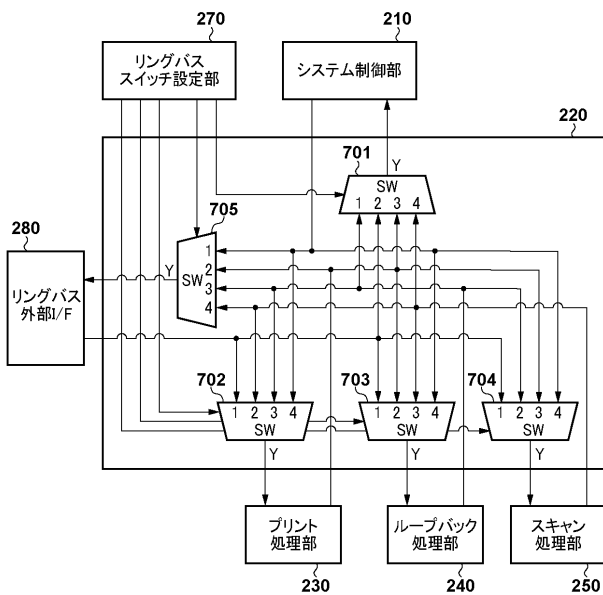
【 図 4 】



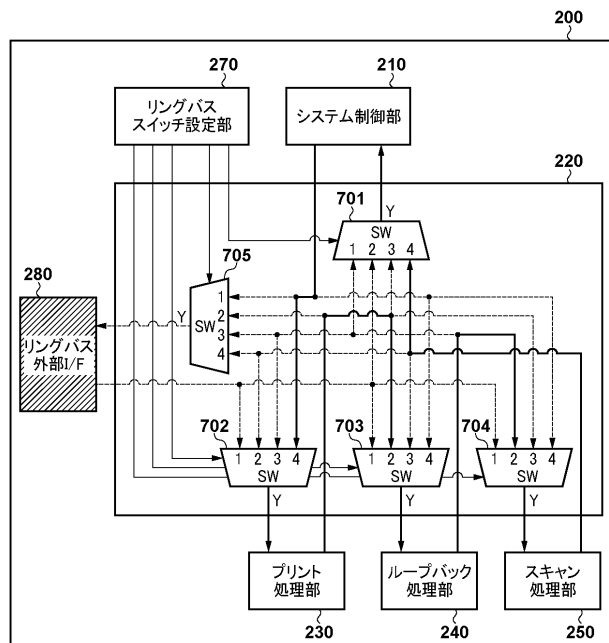
【 図 6 】



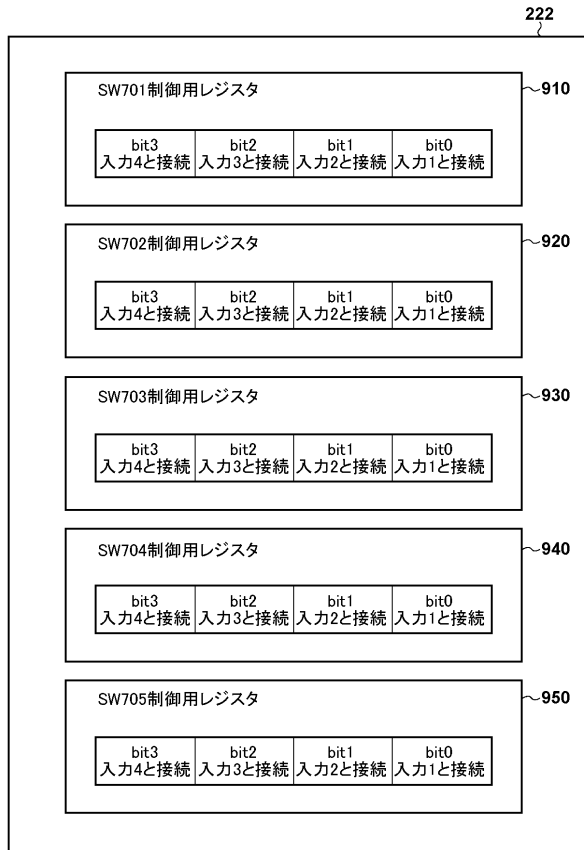
【 図 7 】



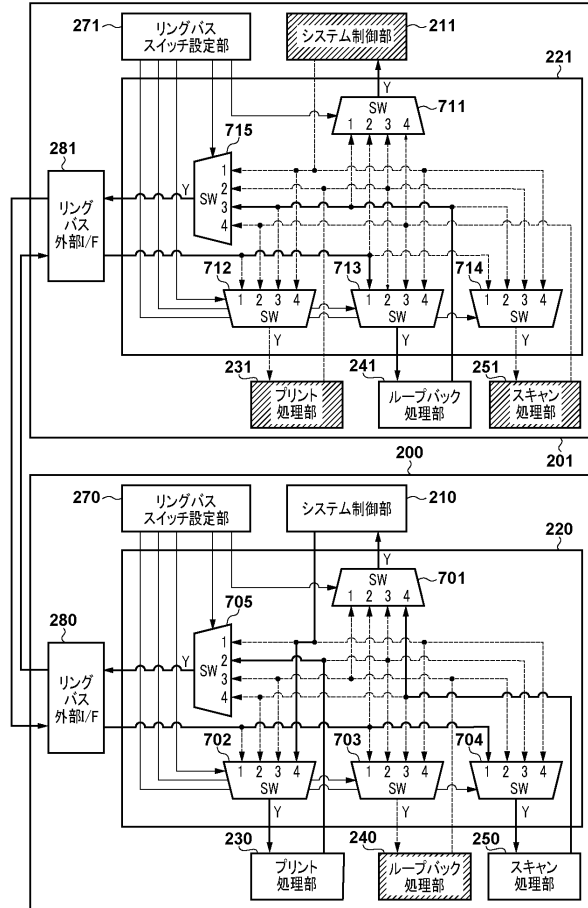
【 図 8 】



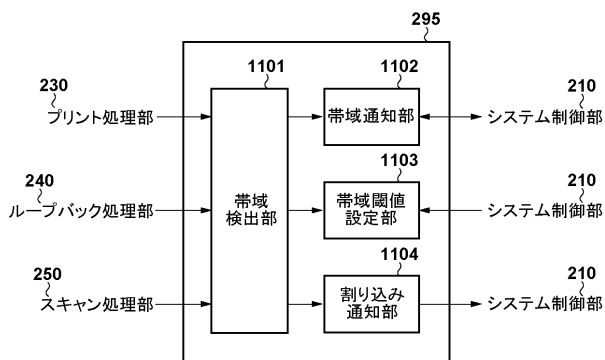
【図 9】



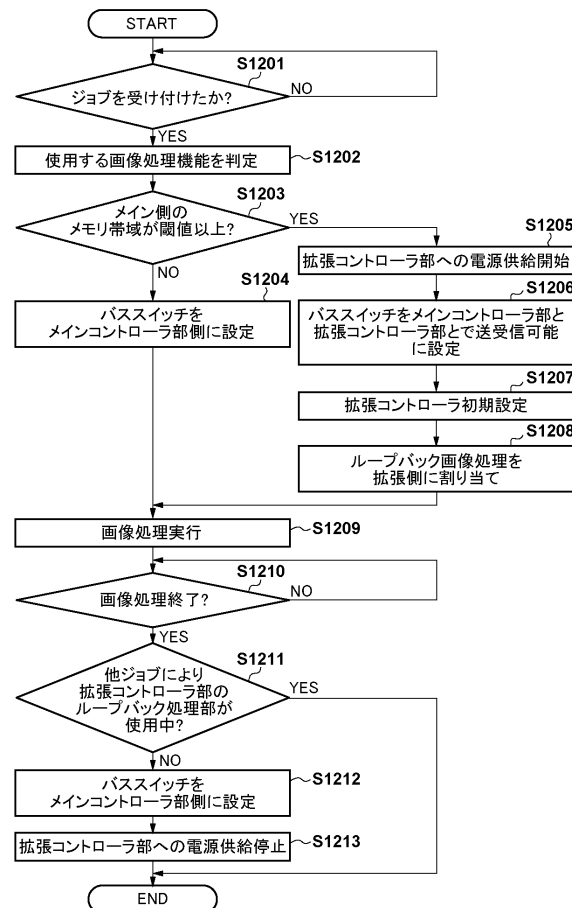
【図 10】



【図 11】



【図 12】



---

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
G 0 3 G 15/00 6 8 0

(72)発明者 田中 康智

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 2C061 AP07 AQ06 HH11 HJ10 HN22 HT07 HT13  
2H171 FA05 GA40 MA11  
2H270 MF03 MG03 MG06 ZC03 ZC04  
5B011 EB01 EB08 LL11  
5C062 AA05 AB41 AB42 AB43 AB44 AB46 AB49 AC55 AC58