



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201501279 A

(43)公開日：中華民國 104 (2015) 年 01 月 01 日

(21)申請案號：103114266

(22)申請日：中華民國 103 (2014) 年 04 月 18 日

(51)Int. Cl. : *H01L27/14 (2006.01)*

H01L31/10 (2006.01)

(30)優先權：2013/04/23 日本

2013-090478

2013/07/03 日本

2013-140001

2013/08/09 日本

2013-166656

(71)申請人：住友電氣工業股份有限公司 (日本) SUMITOMO ELECTRIC INDUSTRIES, LTD.
(JP)

日本

(72)發明人：柴田馨 SHIBATA, KAORU (JP)；秋田勝史 AKITA, KATSUSHI (JP)；藤井慧 FUJII, KEI (JP)；石塚貴司 ISHIZUKA, TAKASHI (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：20 項 圖式數：8 共 33 頁

(54)名稱

半導體元件及其製造方法

(57)摘要

本發明提供一種於近紅外~紅外區域量子效率或感度較高之半導體元件等。本發明之半導體元件具備：基板；複數對多重量子井構造，其等位於基板之上方，且以 a 層與 b 層作為 1 對；及結晶調整層，其位於基板與多重量子井構造之間；且結晶調整層包含：第 1 調整層，其包含與基板相同之材料，且接觸於該基板；及第 2 調整層，其包含與多重量子井構造之 a 層或 b 層相同之材料，且接觸於多重量子井構造。



- 1 . . . InP 基板
- 2 . . . 結晶調整層
- 2a . . . 第 1 調整層
- 2b . . . 第 2 調整層
- 3 . . . 類型 2 多重量子井構造之受光層
- 4 . . . InGaAs 擴散濃度分佈調整層
- 5 . . . InP 窗層
- 6 . . . p 型區域
- 11 . . . p 側電極(像素電極)
- 12 . . . 接地電極(n 側電極)
- 15 . . . pn 接面
- 35 . . . AR(抗反射)膜
- 36 . . . 選擇擴散掩膜圖案
- 50 . . . 受光元件(受光元件陣列)
- P . . . 像素

201501279

發明摘要

※ 申請案號：103/14266

※ 申請日：103.4.18

※IPC 分類：H01L 27/14 (2006.01)

【發明名稱】

H01L 31/10 (2006.01)

半導體元件及其製造方法

【中文】

本發明提供一種於近紅外～紅外區域量子效率或感度較高之半導體元件等。本發明之半導體元件具備：基板；複數對多重量子井構造，其等位於基板之上方，且以a層與b層作為1對；及結晶調整層，其位於基板與多重量子井構造之間；且結晶調整層包含：第1調整層，其包含與基板相同之材料，且接觸於該基板；及第2調整層，其包含與多重量子井構造之a層或b層相同之材料，且接觸於多重量子井構造。

【英文】

無

【代表圖】

【本案指定代表圖】：第（1）圖。

【本代表圖之符號簡單說明】：

1	InP基板
2	結晶調整層
2a	第1調整層
2b	第2調整層
3	類型2多重量子井構造之受光層
4	InGaAs擴散濃度分佈調整層
5	InP窗層
6	p型區域
11	p側電極(像素電極)
12	接地電極(n側電極)
15	pn接面
35	AR(抗反射)膜
36	選擇擴散掩膜圖案
50	受光元件(受光元件陣列)
P	像素

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

半導體元件及其製造方法

【技術領域】

本發明係關於一種半導體元件及其製造方法，更具體而言係關於一種具有對應於近紅外～紅外區域之帶隙能之半導體元件及其製造方法。

【先前技術】

InP等III-V族化合物半導體由於帶隙能對應於近紅外～紅外區域，因此針對其進行通信用、生物檢查用、夜間攝像用等之受光元件之研究開發。近紅外～紅外區域之波長區域存在與生物或環境關聯之物質之吸收光譜，因此，使用上述InP等之受光元件對長波長區域之受光感度之擴大成為重要之課題。例如，於非專利文獻1中提出有一種台面型單像素之光電二極體，其為進一步提高長波長區域之感度，而於InP基板上具備InGaAs/GaAsSb之類型2之多重量子井構造(MQW: Multiple Quantum Well)之受光層。該受光元件係於InP基板積層InGaAs緩衝層，並於該InGaAs緩衝層上積層InGaAs/GaAsSb之類型2之多重量子井構造。該台面型單像素之光電二極體之截止波長為 $2.39\text{ }\mu\text{m}$ ，呈現自波長 $1.7\text{ }\mu\text{m}$ 至 $2.7\text{ }\mu\text{m}$ 之感度特性。

另一方面，於攝像裝置等中使用排列有複數個像素(受光部)之受光元件。於專利文獻1、2中提出有一種受光元件，其係藉由利用選擇擴散導入雜質而形成像素之平面型受光元件，且使用上述InGaAs/GaAsSb之類型2之多重量子井構造，以多重量子井構造不會因雜質而劣化之方式研究半導體積層構造。藉由使用該積層構造，可

獲得於近紅外～紅外區域具有感度且具有陣列化之像素之受光元件。

又，於非專利文獻2中，提出有於InP基板上形成InGaAs/GaAsSb之類型2之MQW作為活性層且發光波長為2.14 μm 的LED及雷射二極體。該類型2之MQW係藉由有機金屬氣相成長(MOVPE：Metal-Organic Vapor Phase Epitaxy，有機金屬氣相沈積)法於溫度530℃成長。關於InGaAs及GaAsSb之原料，亦揭示有各自之有機金屬氣體。

[先前技術文獻]

[專利文獻]

[專利文獻1]日本專利特開2009-206499號公報

[專利文獻2]日本專利特開2011-54915號公報

[非專利文獻]

[非專利文獻1]R.Sidhu, et.al. "A Long-Wavelength Photodiode on InP Using Lattice-Matched GaInAs-GaAsSb Type-II Quantum Wells, IEEE Photonics Technology Letters, Vol.17, No.12(2005), pp.2715-2717

[非專利文獻2]M.Peter, et.al. "Light-emitting diodes and laser diodes based on a $\text{Ga}_{1-x}\text{In}_x\text{As}/\text{GaAs}_{1-y}\text{Sb}_y$ type II superlattice on InP substrate" Appl. Phys. Lett., Vol.74, No.14 (5 April 1999), pp.1951-1953

【發明內容】

[發明所欲解決之問題]

近紅外～紅外區域之光之能量較低，較強地受到環境溫度之影響，因此，於受光元件之情形時尤其必須將暗電流抑制為較低。因此，認識到提高結晶性而抑制暗電流較為重要。然而，提高感度或量子效率亦同樣較為重要。上述受光元件亦包含在內，於先前之半導體元件中，雖對暗電流之抑制給予較大之注意，但對感度或量子效率之最大化未給予充分之注意。

本發明之目的在於提供一種可於近紅外～紅外區域內提高感度或量子效率之半導體元件及其製造方法。

[解決問題之技術手段]

本發明之半導體元件具備：III-V族半導體之基板；複數對多重量子井構造，其等位於基板之上方，且以a層與b層作為1對；及結晶調整層，其位於基板與多重量子井構造之間；且結晶調整層包含：第1調整層。其包含與基板相同之材料且接觸於該基板；及第2調整層，其包含與多重量子井構造之a層或b層相同之材料。

[發明之效果]

根據本發明之半導體元件等，可於近紅外～紅外區域內提高量子效率。

【圖式簡單說明】

圖1係用以說明本發明之實施形態中之受光元件之剖面圖。

圖2係本發明之實施形態中之磊晶晶圓之概略圖。

圖3係圖2之磊晶晶圓中之結晶調整層之局部放大圖。

圖4係表示圖1之受光元件等待光之入射之狀態的圖。

圖5係表示InP基板之紅外區域之透過率之圖。

圖6係表示本發明之實施形態例、且圖1所示之受光元件之變化例的圖。

圖7係表示本發明之實施形態例、且圖1所示之受光元件之另一變化例的圖。

圖8係表示實施例1中之各試驗體之感度之圖。

【實施方式】

< 本案發明之實施形態例之列舉 >

首先，列舉關於1.半導體元件、2.磊晶晶圓、3.半導體元件或磊晶晶圓之製造方法之實施形態例來說明本案發明之實施形態例。

1. 半導體元件

本實施形態之半導體元件具備：III-V族半導體之基板；複數對多重量子井構造(MQW)，其等位於基板之上方，且以a層與b層作為1對；及結晶調整層，其位於基板與多重量子井構造之間；且結晶調整層包含：第1調整層，其包含與基板相同之材料且接觸於該基板；及第2調整層，其包含與多重量子井構造之a層或b層相同之材料。由此，結晶調整層中之第1調整層係與基板相同之材料，填補附著於基板之表面之氧等雜質高濃度地分佈而消除氧等之影響，且可填補表面之凹凸而使表面平坦。藉由使與受光層之a層或b層相同之材料之第2調整層磊晶成長於第1調整層上，而成為提高受光層之結晶性之良好之基底層。藉由該等結晶調整層之作用，可提高受光元件之感度。

(1) 基板

基板可使用InP基板、GaSb基板、GaAs基板、GaP基板、InAs基板、InSb基板、AlSb基板、AlAs基板等。基板係根據半導體元件之構造，可摻雜第1導電型之摻雜劑，或者亦可摻雜高電阻性之摻雜劑。又，亦可為非摻雜。例如，於InP基板之情形時，摻雜Fe之半絕緣性InP基板之近紅外～紅外區域之透過率，較摻雜S之n型InP基板提高。然而，即便於基板包含第1導電型之摻雜劑之情形時，亦有近紅外～紅外區域之透過率提高之情形。於GaSb基板之情形時，藉由摻雜作為n型雜質之碲(Te)，較之未有意地摻雜而結果顯示p型之GaSb基板，近紅外～紅外區域之透過率提高。另一方面，於在基板中不含導電性之摻雜劑之情形時，可增加基板種類之選擇項目。例如亦可使厚度超過對象光之波長之基板含有特定水平以上之第1導電型摻雜劑而不使自由載子增大。因此，於基板背面入射之受光元件中，可避免光被基板內之自由載子所吸收，與含有自由載子之基板相比，量子效率或感度大幅提高。

(2) 磊晶基板界面

於結晶調整層之第1調整層與基板之界面形成有所謂之磊晶基板界面。第1調整層於基板表面成長，但根據該磊晶基板界面，可辨別出第1調整層與基板不同而為成長於基板之上方之層。此處，所謂磊晶基板界面，係指例如切取半導體基板並利用蝕刻等使半導體基板之表面清潔、平坦後，暫時暴露於大氣中，再次利用蝕刻等進行調整之後，與基板接觸而使結晶層成長時之結晶層與基板的界面。通常，氧、碳作為雜質高濃度地混入。磊晶基板界面滿足氧濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 以上、碳濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 以上中之至少一者。通常之半導體層中之氧濃度等為 $5 \times 10^{16} \text{ cm}^{-3}$ 以下。

(3) 結晶調整層

結晶調整層位於基板與多重量子井構造之間，亦稱為緩衝層。結晶調整層中之第1調整層係與基板相同之材料，填補附著於基板之表面之氧等雜質高濃度地分佈而消除氧等之影響，且可填補表面之凹凸而使表面平坦。藉由使與受光層之a層或b層相同之材料之第2調整層磊晶成長於第1調整層上，而成為提高受光層之結晶性之良好之基底層。此外，藉由結晶調整層而可抑制由異物等基板之欠佳之表面性狀所引起的結晶性之降低。藉由該等結晶調整層之作用，可提高受光元件之感度。

(i) 結晶調整層之厚度

基板係於藉由蝕刻等而將表面性狀周到地潔淨後於該基板上進行結晶調整層之成長。此時，有存在無法完全瞭解原因之欠佳之表面性狀、例如以異物之用語總稱之表面部的情形。例如，有平均直徑 $5 \mu\text{m}$ 以下之雜質以平均密度 $0.05 \text{ 個 cm}^{-2} \sim 0.5 \text{ 個 cm}^{-2}$ 分散於該基板的情形。分散於基板上之異物可利用EDX(Energy Dispersive X-ray Spectroscopy，能量分散X射線光譜法)、AES(Auger Electron

Spectroscopy，奧傑電子能譜法)、SEM(Scanning Electron Microscope，掃描式電子顯微鏡)、分析SEM等觀察磊晶晶圓，且可計量其密度。若存在該等欠佳之表面性狀，則結晶性劣化，暗電流亦增大。隨著結晶性之降低而有於磊晶晶圓表面產生凸狀部之情形，從而有帶來製品良率降低之情形。例如，若結晶調整層之總厚度為約160 nm以上，則可將該異物完全或部分地埋入至該結晶調整層中，從而可防止結晶性之降低，且可抑制結晶缺陷放大。

結晶調整層包含第1調整層與第2調整層，且第1調整層之厚度亦可設為第2調整層之厚度之 $1/5$ 以下。基板多為吸收近紅外～紅外區域之光之材料，因此，理當將第1調整層形成得較薄。又，藉由使與受光層之a層或b層相同之材料之第2調整層較厚地磊晶成長，而成為提高受光層之結晶性之良好之基底層。第1調整層與第2調整層之厚度範圍之關係，更理想為使第1調整層之厚度為上述第2調整層之厚度之 $1/10$ 以下、進而可為 $1/20$ 以下。具體而言，可例示使第1調整層之厚度為10 nm以上且60 nm以下、使第2調整層之厚度為150 nm以上例如300 nm。藉此，由於在近紅外～紅外區域產生吸收之基板較多，因此，可抑制由包含相同材料之第1調整層所致之吸收。又，於第1調整層高濃度地包含摻雜劑之情形時，藉由使其厚度如上所述般較薄，而即便於構成基板背面入射之受光元件之情形時，亦較設為對象之光之波長顯著變薄，從而可避免因自由載子所致之光之吸收。其結果為，可提高量子效率或感度。

(ii)結晶調整層之摻雜劑

結晶調整層可包含第1導電型之摻雜劑，亦可設為非摻雜。又，於結晶調整層中，第1調整層之第1導電型之摻雜劑濃度，亦可高於第2調整層之第1導電型之摻雜劑濃度。該情形時，藉由包含高濃度之摻雜劑之第1調整層，可抑制因於磊晶層之成長前於大氣中露出而附著

之雜質(基板磊晶界面之雜質)之不良影響。基板之表面係於磊晶層之成長之前藉由濕式蝕刻等將微粒子等附著物或加工層去除。然而，當經過濕式蝕刻-乾燥步驟等而搬入至成長室時，無法避免曝露於大氣中。因此，通常會於基板之表面高濃度地殘留氧(氧化物)或碳。於此種磊晶基板界面，藉由二次離子質譜分析等，可知滿足氧濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 以上、碳濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 以上中之至少一者。上述第1導電型摻雜劑濃度較高之第1調整層與基板形成磊晶基板界面。藉由使高濃度地包含第1導電型摻雜劑之第1調整層成長於附著有氧化物等附著物之基板表面，可抑制附著物之不良影響。附著物使多重量子井之結晶性降低，且使多重量子井之各層之界面之平坦性劣化。雖不明確藉由何種機制提高半導體元件之量子效率，但多重量子井之界面平坦化這一情況發揮作用之可能性較高。根據結晶性之提高可預測，藉由利用第1調整層抑制不良影響，而於形成有受光元件之情形時抑制暗電流。因此，感度提高，進而暗電流亦得以抑制。

進而，亦可使第1調整層之第1導電型之摻雜劑濃度為第2調整層之第1導電型之摻雜劑濃度之5倍以上。藉此，可強化第1調整層之抑制磊晶基板界面之附著物之不良影響之作用。作為第1導電型摻雜劑之濃度之具體例，例如第1調整層之第1導電型之摻雜劑濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 以上且 $8 \times 10^{18} \text{ cm}^{-3}$ 以下，第2調整層之第1導電型之摻雜劑濃度可設為 $7 \times 10^{16} \text{ cm}^{-3}$ 以上且 $8 \times 10^{17} \text{ cm}^{-3}$ 以下。第2調整層如上所述厚於第1調整層，因此，若摻雜劑濃度變為高濃度(例如， $1 \times 10^{18} \text{ cm}^{-3}$ 左右)，則因自由載子所致之吸收增加而易於招致感度之降低。再者，只要為第1導電型摻雜劑，則摻雜於第1調整層與第2調整層之摻雜劑之材料可相同，亦可不同。

(4)第1導電側電極

(i)本實施形態之半導體元件可進而具備第1導電側電極，且第1

導電側電極(接地電極)亦可與結晶調整層歐姆接觸。該情形時，亦可設為基板包含高電阻性之摻雜劑，結晶調整層包含第1導電型之摻雜劑，且像素包含第2導電型區域。於基板為高電阻性之情形時，不於基板之背面配置第1導電側電極。於在結晶調整層配置第1導電側電極之情形時，設為第1導電側電極與結晶調整層歐姆接觸。可使第1導電側電極與結晶調整層之第1調整層或第2調整層歐姆接觸。

(a1)於使第1導電側電極與第2調整層歐姆接觸之情形時，設為至少第2調整層包含結晶調整層中之摻雜劑。由於結晶調整層中之第2調整層之膜厚較厚，故而該第2調整層適於配置第1導電側電極。若於第2調整層配置第1導電側電極，則第1調整層與向pin接面或pn接面施加逆向偏壓電壓之電壓路徑無關。因此，於第1調整層中可摻雜第1導電型之摻雜劑，亦可為非摻雜。於將第1導電型之摻雜劑摻雜於第1調整層之情形時，若使第1調整層之第1導電型之摻雜劑濃度高於第2調整層之第1導電型之摻雜劑濃度，則可抑制第1調整層與基板之間之磊晶基板界面之附著物之不良影響，從而可進一步期待暗電流之降低或感度之提高。

(a2)於使第1導電側電極與第1調整層接觸之情形時，結晶調整層之第1調整層之第1導電型之摻雜劑濃度，亦可高於第2調整層之第1導電型之摻雜劑濃度。該情形時，第1調整層之摻雜劑濃度較高，故而於進行歐姆接觸之方面較佳。又，藉由使高濃度地包含第1導電型摻雜劑之第1調整層成長於附著有氧化物等附著物之基板表面，可抑制附著物之不良影響。因此，於形成有受光元件之情形時，感度進一步提高，暗電流亦得以抑制。

使第1導電側電極與高濃度地包含第1導電型摻雜劑之第1調整層接觸時，於獲得歐姆接觸之方面係較佳，但大多情況下第1調整層之厚度較第2調整層非常薄。作為該問題之處理對策，係使第1調整層與

第2調整層之材料不同，且於第1導電側電極之形成步驟中，使用蝕刻第2調整層且不蝕刻第1調整層之具有選擇性之蝕刻劑即可。藉由該蝕刻劑而去除該第2調整層，其後，以與該第1調整層接觸之方式形成第1導電側電極。例如，於第1調整層/第2調整層為InP/InGaAs之情形時，使用磷酸(85%)：過氧化氫水(30%)：水=1：1：4之蝕刻劑。藉此，可確實地使第1調整層InP之表面露出，從而可使第1導電側電極與InP第1調整層歐姆接觸。

(ii)第1導電側電極(背面電極)亦可與基板之背面歐姆接觸。該情形時，以像素為第2導電型而對基板摻雜第1導電型之摻雜劑。由於對pin接面或pn接面施加逆向偏壓電壓，故而結晶調整層被摻雜有第1導電型之摻雜劑時可減小電壓電源。然而，亦可將結晶調整層設為非摻雜而使之為i型。於使結晶調整層為第1導電型之情形時，結晶調整層之摻雜劑亦可設為與基板之摻雜劑不同。其原因在於：基板成長時之較佳之第1導電型摻雜劑，與例如以MOVPE法成長時較佳之第1導電型摻雜劑不同。例如，基板與第1調整層相比具有數百倍之厚度，但根據摻雜劑之種類而有於近紅外～紅外區域產生較大吸收之種類。較理想為避免使基板含有此種摻雜劑，但厚度為數百分之一之第1調整層並不是那麼大之感度降低因素。又，於摻雜於結晶調整層之情形時，第1調整層與第2調整層之摻雜劑可相同，亦可不同。該情形時，藉由使第1調整層之第1導電型之摻雜劑濃度高於第2調整層之第1導電型之摻雜劑濃度，而可獲得抑制磊晶基板界面之附著物之不良影響的作用。

(5)多重量子井構造之種類

基板為InP基板、GaSb基板、及GaAs基板中之任一者，受光層為類型2之多重量子井構造，對(a/b)可設為(InGaAs/GaAsSb)或(InAs/GaSb)。藉此，可獲得具有對應於近紅外～紅外區域用之帶隙

且具備類型2之多重量子井的半導體元件。再者，InGaAs係 $\text{In}_x\text{Ga}_{1-x}\text{As}$ ($0.38 \leq x \leq 1$)，GaAsSb係 $\text{GaAs}_{1-y}\text{Sb}_y$ ($0.36 \leq y \leq 1$)。除上述以外，基板之種類可使用GaP基板、InAs基板、InSb基板、AlSb基板、AlAs基板等。

(5)使用半導體元件之製品

亦可將半導體元件設為包含多重量子井構造作為受光層之受光元件。藉此，可獲得於近紅外～紅外區域具有高感度之受光元件。又，亦可將該受光元件、與讀出電路組合而獲得攝像裝置等光學感測器裝置。又，亦可將半導體元件設為發出近紅外～紅外區域之光之雷射、發光二極體(LED：Light Emitting Diode)。藉此，亦可形成各種發光裝置。

2.磊晶晶圓

本發明之磊晶晶圓係設為具有III-V族半導體之基板及該基板上之半導體積層構造的上述任一受光元件中之磊晶晶圓。

3.半導體元件或磊晶晶圓之製造方法：

本發明之實施例之半導體元件之製造方法係藉由有機金屬氣相成長法(MOVPE)製造半導體元件之方法。該製造方法包括如下步驟：接觸於III-V族半導體之基板上，使結晶調整層成長；及接觸於結晶調整層，使以a層與b層作為1對之複數對類型2之多重量子井構造(MQW)成長；且於結晶調整層之成長步驟中，使該結晶調整層包含第1調整層與第2調整層，使第1調整層為與基板相同之材料、且接觸於該基板而成長，又，使第2調整層為與a層或b層相同之材料、且於第1調整層上以與多重量子井構造之下表面接觸的方式成長。藉此，如上所述，可藉由有機金屬氣相成長法效率良好地製造量子效率充分高之半導體元件。上述半導體元件或磊晶晶圓可使用市售之有機金屬氣相成長裝置，並由此使用常用之原料氣體製造上述半導體元件等。較理想為，

藉由使用全部有機金屬氣相成長法而可製造結晶性更進一步優異者。

(1)有機金屬氣相成長法(MOVPE法)

MOVPE法不易受基板尺寸之限制，適於效率良好地形成結晶性良好之半導體元件。本實施形態中之半導體元件或用於其之磊晶晶圓以任意成長方法成長均可，但就上述方面而言以MOVPE法成長為佳。MOVPE法中，磷原料使用無機材料之磷(PH_3)，作為As(砷)之原料而使用胂(AsH_3)。全部有機金屬氣相成長法係如下之方法，即於MOVPE法中，所有成膜材料均使用有機金屬氣體。至於與有機金屬氣相成長法之不同，於本實施形態之情形時，表現在包含磷(P)之III-V族半導體層之成長之原料。全部有機金屬氣相成長法與有機金屬氣相成長法之不同明顯地表現在該磷原料是否使用第三丁基磷(TBP)、或是否使用無機材料之磷(PH_3)。

(2)包含磷(P)之層

包含P之層當然可藉由MOVPE法成長。即，使用市售之MOVPE成長裝置，並使用市售之原料氣體，可成長例如InP窗層或InP第1調整層。但根據全部有機金屬氣相成長法，磷之原料使用TBP(第三丁基磷)，因該TBP與無機原料之磷(PH_3)相比於低溫下分解，故而能夠低溫成膜。該低溫成膜對氧等雜質向InP基板表面之埋入、使凹凸平穩地平坦化較為有效。

(3)類型2(InGaAs/GaAsSb)多重量子井構造

又，於使用InP基板之受光元件之情形時，於包含類型2之(InGaAs/GaAsSb)多重量子井構造等之半導體積層構造之最上層之窗層使用InP層的情形較多。該情形時，例如可藉由MOVPE法，於磷之原料使用磷(PH_3)而使InP窗層成長。更理想為，可藉由全部有機金屬氣相成長法，使用TBP於低溫下成長，因此，不會引起由位於下層之受光層中之GaAsSb之熱所致之損傷的產生而可獲得良好之結晶性之

受光層。

< 本案發明之實施形態之詳細 >

其次，一面參照圖式，一面對本案發明之實施形態之磊晶晶圓等之具體例進行說明。再者，本案發明並不限定於該等例示，而是藉由申請專利範圍所表示，且意欲包含與申請專利範圍均等之意思及範圍內之全部變更。

圖1係本發明之實施形態之詳細例中之受光元件(平面型光電二極體)50之剖面圖。受光元件50形成於圖2所示之磊晶晶圓。InP基板1與第1調整層2a之界面為磊晶基板界面18。

(InP基板1/結晶調整層2(第1調整層2a/第2調整層2b)/類型2之(InGaAs/GaAsSb)多重量子井構造(MQW)之受光層3/InGaAs擴散濃度分佈調整層4/InP窗層5)

如圖1～3等所示，結晶調整層2係由InP第1調整層2a/InGaAs第2調整層2b之複合層所形成。於InGaAs第2調整層2b摻雜有n型雜質(第1導電型摻雜劑)，第1導電側電極12(亦稱為接地電極或n側電極)進行歐姆接觸。結晶調整層2之總厚度係設為160 nm以上。於無法特別特定出原因之異物分散於即將在薄膜成長室內成長結晶調整層2之前之基板的情形時，藉由部分地或完全地埋入該異物，而可保持上層之類型2之多重量子井構造之受光層3之結晶性。尤其可抑制存在產生於窗層5之表面之情形之凸狀部之粗大(直徑超過30 μm)之成長。具體而言，InP第1調整層2a之厚度係10 nm以上且60 nm以下，InGaAs第2調整層2b之厚度係150 nm以上。InP第1調整層2a之厚度係InGaAs第2調整層2b之厚度之1/5以下。

受光元件50之像素P係以例如30 μm 間距縱橫地排列，提供近紅外～紅外區域之光之圖像。像素P之主要部分係藉由p型區域6形成。該p型區域係藉由自選擇擴散掩膜圖案36之開口部之窗層5之表面選擇

擴散作為p型雜質之鋅(Zn)而形成。與相鄰之像素P藉由未選擇擴散之區域隔開而確保獨立性。於各像素P之p型區域6之前端形成有pn界面15或pi界面(於亦包含第1導電側電極側在內之較廣之範圍來看，則為pin界面)。受光層3為設為本徵(intrinsic：本徵)而未添加雜質，意圖形成pin界面，但不可避免地以低濃度含有雜質(例如n型雜質)。因此，雖稱為pin型光電二極體，但於p型區域之前端實際上形成有pn界面。此處，包含pin界面及pn界面在內稱為pn界面15。

於根據平面方式而將雜質自窗層選擇擴散於受光層/窗層等積層體之情形時，於受光層為類型2之多重量子井構造之情形時，存在該多重量子井構造之結晶性相對於雜質較為脆弱之問題。即便相對於濃度相對較低之雜質，結晶性亦劣化而使暗電流較大地增大。因此，於形成pn界面15時，自窗層5導入之雜質之範圍必須位於InP窗層5內之上部、或者限於擴散濃度分佈調整層4內，而將多重量子井構造內之雜質之濃度嚴格地控制為較低。

為解決該問題，於類型2之多重量子井構造之受光層3、與窗層5之間配置擴散濃度分佈調整層4。於窗層內，窗層必須與像素電極歐姆接觸，選擇擴散之雜質之載子濃度以高濃度分佈，而於該擴散濃度分佈調整層4內必需使該選擇擴散之雜質之載子濃度以階梯狀急遽降低。使該選擇擴散之雜質之載子濃度以階梯狀急遽降低，而與擴散濃度分佈調整層4內之相反導電型載子之本底濃度交叉，或者於類型2之多重量子井構造內之上部與多重量子井內之相反導電型載子之本底濃度交叉。與該相反導電型載子之本底濃度之交叉點(面)構成pn界面15。藉由此種構造，類型2之多重量子井構造之受光層3內之雜質濃度分佈被嚴格地控制，從而可獲得感度較高且暗電流被抑制之近紅外～紅外區域之受光元件。用於擴散濃度分佈調整層4之InGaAs係與形成窗層5之InP相比，Zn之擴散速度較小，因此，於該InGaAs擴散濃度分

佈調整層4易於形成Zn濃度分佈急遽降低之部分。又，擴散濃度分佈調整層4較理想為包含導電率較高之材料以提高對動態圖像等之移動之追隨性。

於製造受光元件50時，於積層上述III-V族半導體而形成磊晶晶圓後，於該磊晶晶圓之InP窗層5配置選擇擴散掩膜圖案36，並將Zn選擇擴散而形成p型區域6、即pn接面15。像素電極11及第1導電側電極12均係於磊晶晶圓之狀態下形成。於針對每個受光元件(晶片)50進行封裝之階段，磊晶晶圓係針對各受光元件(晶片)50之每一個而被單片化。為針對基板背面入射而防止光之反射並提高量子效率或感度，於基板背面配置抗反射膜(AR：Anti-Reflection)35。

圖4係表示受光元件50等待對象光入射之受光等待之狀態的圖。若對pn接面15藉由像素電極11及共用之接地電極12施加逆向偏壓電壓，則於每個像素P，空乏層S向受光層3突出而成為受光等待狀態。若光入射至某個像素P之空乏層S而被接收，則產生電子電洞對，且電洞向像素電極11漂移，電子向接地電極12漂移。將蓄積於像素電極11之電荷以固定之時間間隔讀出，遍及像素製作受光信號之強度分佈，藉此可獲得圖像。該情形時，對pn接面15之逆向偏壓電壓係藉由接地電極12-InGaAs第2調整層2b-i型或低n型受光層3-p型區域6-像素電極11而施加。因此，InGaAs第2調整層2b必須包含n型雜質。第1調整層2a及InP基板1無需為導電性，可根據各自之作用而包含最佳之雜質，又亦可為非摻雜。例如，若使第1調整層2a之n型雜質濃度高於InGaAs第2調整層2b之n型雜質濃度，則可抑制磊晶基板界面之附著物之不良影響，從而可進一步提高感度。

又，關於InP基板1，例如如圖5所示，為提高近紅外～紅外區域之光之透過率，設為半絕緣性或高電阻性之摻雜鐵(Fe)之InP基板即可。於圖5中一併示有摻雜硫(S)之InP基板之近紅外～紅外區域之透

過率，較強表現表面粗研磨之影響，而誇大於波長區域 $2\ \mu\text{m}\sim 3\ \mu\text{m}$ 之較低之透過率。然而，認為於波長 $3\ \mu\text{m}$ 以上透過率降低，受摻雜劑(雜質)之影響較受粗研磨之影響更大。透過率之提高直接關係到感度提高。

又，雖未圖示，但於基板為GaSb之情形時，摻雜作為n型雜質之碲(Te)於提高近紅外～紅外區域之光之透過率之方面較為有效。非摻雜之GaSb基板不可避免地混入p型雜質而成為p型，存在如下傾向，即雖然近紅外區域之光之透過率較高，但於波長 $2.5\ \mu\text{m}$ 以上透過率急遽降低。因此，於GaSb基板之情形時，不論是否將接地電極與基板歐姆接觸均將Te摻雜於基板，如此係為於近紅外～紅外區域內確保較高之感度所不可或缺。

(變化例1)

圖6係表示圖1或圖4所示之受光元件之變化例之圖。於本變化例1中，將接地電極12與InP基板之背面歐姆接觸。於該構造中，為對pn接面15藉由接地電極12及像素電極11施加逆向偏壓電壓，而將InP基板1-結晶調整層2之第1調整層2a及第2調整層2b串列配置。InP基板必須表現第1導電性，但結晶調整層2可為第1導電性，亦可為i型。於結晶調整層2為第1導電型之情形時，到達pn接面15之期間之電壓降較小，故而有可減小電壓電源之優點。進而，若使第1調整層2a之第1導電型摻雜劑濃度高於第2調整層2b之第1導電型摻雜劑濃度，則可獲得抑制磊晶基板界面之附著物之不良影響之作用。於配置有背面電極之情形時，InP基板1摻雜有硫(S)即可。若限定於近紅外區域，則與摻雜Fe相比不會產生那麼大之透過率降低。

該圖6之變化例1與圖1或圖4之構造之不同表現在以下方面。於圖6之變化例1之情形時，對於pn接面15之逆向偏壓電壓之接地電極12側之電壓路徑必須包含InP基板1。因此，對pn接面15施加充分大之逆

向偏壓電壓所必需之電壓電源，係由於InP基板1之厚度較第2調整層2b之厚度厚而存在變大之傾向。

(變化例2)

圖7係表示圖1或圖4所示之受光元件之另一變化例之圖。於本變化例2中，結晶調整層2之InP第1調整層2a包含高濃度例如 $1 \times 10^{18} \text{ cm}^{-3}$ 之矽(Si)作為第1導電型摻雜劑，且厚度為30 nm(0.03 μm)。又，InGaAs第2調整層2b包含低於InP第1調整層2a之濃度例如 $1 \times 10^{17} \text{ cm}^{-3}$ 之Si，且厚度為300 nm(0.3 μm)。InP第1調整層2a之厚度係InGaAs第2調整層2b之厚度之1/5以下，於本實施形態之情形時為1/10。接地電極12歐姆接觸於InP第1調整層2a。因此，該構造中，對pn接面15之逆向偏壓電壓係藉由接地電極12-InP第1調整層2a-InGaAs第2調整層2b-i型或低n型受光層3-p型區域6-像素電極11而施加。因此，InP第1調整層2a高濃度地包含n型雜質。然而，InP基板1無需為導電性，可根據其作用而包含最佳之雜質，又亦可為非摻雜。

於本變化例2中，結晶調整層之第1調整層之第1導電型的摻雜劑濃度高於第2調整層之第1導電型之摻雜劑濃度。藉由使高濃度地包含第1導電型摻雜劑之第1調整層成長於附著有氧化物等附著物之基板表面，可抑制附著物之不良影響。藉此，可抑制多重量子井之結晶性之降低、或多重量子井之各層之界面之平坦性之劣化，提高半導體元件之量子效率，於形成有受光元件之情形時感度進一步提高，又，暗電流亦得以抑制。

於製造磊晶晶圓10後，進行利用上述選擇擴散之Zn之導入，而形成與相鄰之像素以未選擇擴散之區域隔開之像素P。其後，形成成為像素電極11之p側電極及成為與各像素共用之接地電極12之n側電極。於接地電極12之形成中，於磊晶晶圓10之特定之邊緣部藉由蝕刻將多重量子井3去除而使結晶調整層2露出。其後，形成開口部成為接

地電極12之平面位置之抗蝕劑掩膜圖案，利用上述磷酸(85%)：過氧化氫水(30%)：水=1：1：4之蝕刻劑，以蝕刻將InGaAs第2調整層2b去除。即，蝕刻InGaAs而使InP作為蝕刻終止(etch stop)層發揮功能。如此，於第1調整層/第2調整層為InP/InGaAs之情形時，使用磷酸(85%)：過氧化氫水(30%)：水=1：1：4之蝕刻劑。藉此，可確實地使第1調整層InP之表面露出，而容易使第1導電(n)側電極與InP第1調整層歐姆接觸。n側電極12可使用AuGeNi等，p側之像素電極可使用AuZn等。

如上所述，上述之半導體元件或磊晶晶圓可藉由通常之MOVPE法製造。即，可使用市售之MOVPE成長裝置，並由此使用常用之原料氣體製造上述半導體元件等。較理想為，藉由使用全部有機金屬氣相成長法而可製造結晶性更進一步優異者。如上所述，全部有機金屬氣相成長法係於所有成膜材料使用有機金屬氣體之方法。全部有機金屬氣相成長法、與MOVPE法之不同明顯地表現在磷原料是否使用第三丁基膦(TBP)、或是否使用無機材料之膦(PH₃)。

以上述變化例1、及變化例2為例，對藉由有機金屬氣相成長法製造上述實施形態之磊晶晶圓之方法進行說明。又，一面引用有機金屬氣相成長法之成膜裝置之各部分一面進行說明，但由於為市售之裝置，尤其成膜裝置之結構並不是於此扮演重要之角色，故而省略圖示。

(變化例1之製造方法)

於本變化例1中，首先準備藉由濕式蝕刻等而去除表層之殘留應力且實現特定之平坦化的摻雜S n型InP基板1，將該摻雜S n型InP基板1配置於基板台且成長結晶調整層2。結晶調整層2係使作為第1調整層2a之InP以厚度10 nm以上且60 nm以下之範圍、例如10 nm左右成長。原料氣體係於In使用TMIn(三甲基銦)或TEIn(三乙基銦)。又，作為P

之原料，使用 PH_3 (磷)。較理想為使用TBP(第三丁基磷)。該等有機金屬氣體原料由於分子量較大故而不穩定，即便使成膜溫度(成長溫度)為 525°C 以下之低溫、例如 $450^\circ\text{C} \sim 495^\circ\text{C}$ 之範圍之低溫，亦容易分解而於InP基板表面磊晶成長InP層。藉由使與InP基板1相同之InP第1調整層2a低溫成長，不會使基板之表面之微小之凹凸活性化，又不會使因濕式蝕刻後與大氣接觸所引起產生之氧等雜質活性化，而可藉由InP第1調整層2a埋入。此時，於設為第1導電性之情形時，使用有機原料氣體摻雜n型雜質。n型載子濃度係設為例如 $3 \times 10^{17} \text{ cm}^{-3}$ 左右。

其次，使InGaAs第2調整層2b以成為厚度150 nm以上例如150 nm左右之方式成長。作為Ga(鎵)之原料，可為TEGa(三乙基鎵)，亦可為TMGa(三甲基鎵)。作為In之原料，使用上述TMIn或TEIn。作為As(砷)之原料，使用肼(AsH_3)。較理想為使用TBAs(第三丁基肼)或TMAs(三甲基砷)。於摻雜n型雜質之情形時，使用與第1調整層2a相同之雜質並使n型載子濃度為例如 $3 \times 10^{17} \text{ cm}^{-3}$ 左右。藉此，可使與構成受光層3之類型2之(InGaAs/GaAsSb)多重量子井構造中之一者相同之材料之InGaAs第2調整層2b磊晶成長。該InGaAs第2調整層2b係作為多重量子井構造之受光層3之基底層發揮功能，於多重量子井構造中可實現良好之結晶性。

(變化例2之製造方法)

於本變化例2中，首先準備藉由濕式蝕刻等而去除表層之殘留應力且實現特定之平坦化的摻雜Fe半絕緣性InP基板1，將該摻雜Fe半絕緣性InP基板1配置於基板台且成長結晶調整層2。結晶調整層2係使作為第1調整層2a之InP以厚度10 nm以上且60 nm以下之範圍、例如30 nm左右成長。原料氣體係於In使用TMIn(三甲基銦)或TEIn(三乙基銦)。又，於P之原料使用磷(PH_3)或TBP(第三丁基磷)。該等有機金屬氣體原料由於分子量較大故而不穩定，即便使成膜溫度(成長溫度)為

525℃ 以下之低溫、例如450℃～495℃之範圍之低溫，亦容易分解而於InP基板1表面磊晶成長InP第1調整層2a。

當成長該InP第1調整層2a時，將n型雜質例如Si摻雜為 $1 \times 10^{18} \text{ cm}^{-3}$ 左右之高濃度。於Si之摻雜使用四乙基矽烷(TeESi)、四甲基矽烷(TeMSi)等即可。如上所述InP基板1之表面構成基板磊晶界面18，高濃度地殘留氧、碳。藉由使高濃度地包含Si之InP第1調整層2a磊晶成長於此種InP基板1表面，可抑制氧(氧化物)等附著物之不良影響。附著物使多重量子井之結晶性降低，且使多重量子井之各層之界面之平坦性劣化。雖不明確高濃度地包含摻雜劑之第1調整層2a以何種機制提高半導體元件之量子效率，但多重量子井3之界面得以平坦化這一情況發揮作用之可能性較高。進而，第1調整層2a之材料係與InP基板1相同之InP。藉由使該InP第1調整層2a低溫成長，不會使基板之表面之微小之凹凸活性化，又，不會使因濕式蝕刻後與大氣之接觸所引起產生之氧等雜質活性化，而可藉由InP第1調整層2a埋入。又，藉由高濃度之n型摻雜劑Si濃縮至與磊晶基板界面之附著物之局部之接觸部而提高靈活性，亦認為整體上發揮提高第1調整層之結晶性之作用。

其次，使InGaAs第2調整層2b以成為厚度150 nm以上、例如300 nm左右之方式成長。作為Ga(鎵)之原料，可為TEGa(三乙基鎵)，亦可為TMGa(三甲基鎵)。作為In之原料，使用上述TMIn或TEIn。作為As(砷)之原料，可為AsH₃，亦可為TBAs(第三丁基砷)，亦可為TMAs(三甲基砷)。於摻雜n型雜質之情形時，使用與InP第1調整層2a相同之雜質且使n型載子濃度為 $1 \times 10^{17} \text{ cm}^{-3}$ 左右即可。藉此，可使與構成受光層3之類型2之(InGaAs/GaAsSb)多重量子井構造之配對中之一者相同之材料之InGaAs第2調整層2b磊晶成長。該InGaAs第2調整層2b係與多重量子井構造中之一配對共用材料，故而作為基底層發揮功能，於多重量子井構造中可實現良好之結晶性。

繼上述變化例1或變化例2之結晶調整層2之InGaAs第2調整層2b之成長之後，藉由有機金屬氣相成長法，始終於相同之成長室使類型2之(InGaAs/GaAsSb)多重量子井構造之受光層3、InGaAs擴散濃度分佈調整層4及InP窗層5成長。其結果為，圖2、7所示之界面16、17不會變為再成長界面，無氧及碳之高濃度之殘留。即於多重量子井構造之受光層3與擴散濃度分佈調整層4之界面16、及擴散濃度分佈調整層4與InP窗層5之界面17不會附著大氣中之氧等雜質。其結果為，可避免暗電流之增大。此時，成長溫度或基板溫度維持於溫度400℃以上且525℃以下之範圍即可。若設為較該溫度範圍高之成長溫度，則於受光層3中之GaAsSb層大規模地產生相分離。因此於525℃以下成長、更佳為設為500℃以下為佳。若設為未達400℃之成長溫度，則有機MOVPE之原料氣體未充分分解，碳被引入至磊晶層。於原料氣體中為與金屬鍵結之烴之碳。若碳混入至磊晶層，則形成意料外之p型區域，於進行最終加工直至成為半導體元件為止之狀態下產生性能劣化。例如於受光元件之狀態下產生性能劣化。例如於受光元件之狀態下，暗電流較多，不會成為實用級別之製品。

其次，對多重量子井構造之受光層3之成長進行說明。量子井中之GaAsSb之膜厚係設為例如5 nm，又，InGaAs之膜厚亦設為例如5 nm。於GaAsSb之成膜中，使用TEGa(三乙基鎵)、TBAs(第三丁基肼)及TMSb(三甲基銻)。作為Sb(銻)之原料，可為TMSb(三甲基銻)，亦可為TESb(三乙基銻)。又Sb(銻)之原料亦可為TIPSb(三異丙基銻)，又Sb(銻)之原料亦可為TDMASb(三-二甲基胺基銻)。作為As(砷)之原料，可為肼(AsH₃)，亦可為TBAs(第三丁基肼)或TMAs(三甲基砷)。又，InGaAs可使用TEGa、TMIn、及TBAs。該等有機金屬氣體原料由於分子量較大故而不穩定，由此於400℃以上且525℃以下之相對較低之溫度下完全分解，可有助於結晶成長。對多重量子井之受光層3藉

由全部有機金屬氣相成長法，可使量子井之界面之組成變化急遽。其結果為，可進行高精度之分光測光。

以下簡單地對全部有機金屬氣相成長法之成膜裝置進行說明。於成長室(腔室)內配置石英管，向該石英管導入原料氣體。於石英管中，將基板台旋轉自如且以保持氣密性之方式配置。於基板台設置有基板加熱用之加熱器。成膜途中之磊晶晶圓1a之表面之溫度係通過設置於成長室之頂部之窗口，藉由紅外線溫度監測器裝置進行監測。該監測到之溫度為成長時之溫度、或者被稱為成膜溫度或基板溫度等之溫度。本發明中之製造方法中提及於溫度400℃以上且525℃以下形成InGaAs層等時的400℃以上及525℃以下係利用該溫度監測器計測之溫度。自石英管之強制排氣係藉由真空泵進行。

原料氣體係藉由與石英管連通之配管而供給。原料氣體無論為何種，均可增加配管並使該配管與石英管連通。有機金屬氣體之原料氣體進入至恆溫槽並被保持為固定溫度。搬送氣體使用氫氣(H₂)及氮氣(N₂)。有機金屬氣體係藉由搬送氣體而搬送，又，以真空泵抽吸並導入至石英管。搬送氣體之量係藉由MFC(Mass Flow Controller：質量流量控制器)而高精度地調節。多個流量控制器、電磁閥等係藉由微電腦自動控制。

[實施例]

(實施例1)

為驗證本發明之作用，試製圖6所示之變化例1之受光元件50作為本發明例A1並測定受光感度。試驗體係本發明例A1與比較例C1之兩種試驗體。又，作為參考例R1，使用基於非專利文獻1之圖5之資料換算成受光感度之結果。

(本發明例A1：第1調整層/第2調整層=InP/InGaAs)：

(1)積層構造：InP基板/InP第1調整層/InGaAs第2調整層/類型

2(InGaAs(5 nm)/GaAsSb(5 nm))受光層2 μm /InGaAs擴散濃度分佈調整層1 μm /InP窗層0.75 μm

(2)結晶調整層之構成：n型InP第1調整層(膜厚10 nm：載子濃度 $3 \times 10^{17} \text{ cm}^{-3}$)/n型InGaAs第2調整層(膜厚150 nm：載子濃度 $3 \times 10^{17} \text{ cm}^{-3}$)

(比較例C1：第1調整層/第2調整層 = InP/InP)：

(1)積層構造：InP基板/InP第1調整層/InP第2調整層/類型2(InGaAs(5 nm)/GaAsSb(5 nm))受光層2 μm /InGaAs擴散濃度分佈調整層1 μm /InP窗層0.75 μm

(2)結晶調整層之構成：n型InP第1調整層(膜厚10 nm：載子濃度 $3 \times 10^{17} \text{ cm}^{-3}$)/n型InP第2調整層(膜厚150 nm：載子濃度 $3 \times 10^{17} \text{ cm}^{-3}$)

(參考例(非專利文獻1)R1：第1調整層/第2調整層 = InGaAs/InGaAs)

(1)積層構造：InP基板/InGaAs第1調整層/InGaAs第2調整層/類型2(InGaAs(5 nm)/GaAsSb(5 nm))受光層1.5 μm /InGaAs擴散濃度分佈調整層45 nm/InGaAs窗層0.5 μm

(2)結晶調整層之構成：n型InGaAs第1調整層(膜厚500 nm：載子濃度高)/i型InGaAs第2調整層(膜厚50 nm：載子濃度稀薄)

於參考例R1中，結晶調整層之第1調整層與第2調整層之膜厚之大小關係與本發明例A1相比相反。本發明例A1及比較例C1中之InP基板係摻雜S之InP基板。又，非專利文獻1中之參考例R1之InP基板未明確記載，但記載為N-type(類型)，故而包含S或其他n型雜質。

將本發明例A1及比較例C1之受光感度之波長2.2 μm 中之測定結果示於圖8。又，一併表示自非專利文獻1之圖5之資料換算之受光感度作為參考例R1。圖8中分別表示試驗體A1、試驗體C1、試驗體R1。根據圖8，結晶調整層(=第1調整層/第2調整層)設為InP/InGaAs之本發明例即試驗體A1之感度最高而為1.0~1.2左右。相對於此，

InP/InP之比較例之試驗體C1成為顯著低至0.4~0.5左右之結果。又，參考例之試驗體R1之感度為0.75左右，為低於本發明例之感度。

(實施例2)

為研究結晶調整層之第1調整層與第2調整層之n型摻雜劑濃度之影響，模仿圖7所示之變化例2之受光元件50之構造而製造兩種試驗體。該兩種試驗體為試驗體A2、A3。共用之受光元件之部分為如下所述。

<磊晶晶圓之材料>：(摻雜Fe半絕緣性InP基板1/InP第1調整層2a/InGaAs第2調整層2b/類型2之(InGaAs/GaAsSb)多重量子井構造之受光層3/InGaAs擴散濃度分佈調整層4/InP窗層5)：

<InP第1調整層2a/InGaAs第2調整層2b之厚度>：30 nm/300 nm
試驗體互不相同之部分係以下方面。

(試驗體A2)：InP第1調整層2a之Si濃度 $1 \times 10^{18} \text{ cm}^{-3}$ /InGaAs第2調整層2b之Si濃度 $1 \times 10^{17} \text{ cm}^{-3}$

(試驗體A3)：InP第1調整層2a之Si濃度 $1 \times 10^{17} \text{ cm}^{-3}$ /InGaAs第2調整層2b之Si濃度 $1 \times 10^{17} \text{ cm}^{-3}$

針對各試驗體之受光元件，自InP基板之背面側入射波長2.2 μm (單色光)而測定受光感度。

關於受光感度，試驗體A2為1.5 A/W，試驗體A3為1.2 A/W。可知試驗體A2、A3均表現較高之感度，但第1調整層之n型摻雜劑濃度高於第2調整層之n型摻雜劑濃度之試驗體A2具有更優異之感度。

[產業上之可利用性]

根據本發明之半導體元件、例如受光元件，藉由研究受光層與基板之間之結晶調整層或緩衝層之構成，而可於近紅外~紅外區域內提高感度。

【符號說明】

1	InP基板
2	結晶調整層
2a	第1調整層
2b	第2調整層
3	類型2多重量子井構造之受光層
4	InGaAs擴散濃度分佈調整層
5	InP窗層
6	p型區域
10	磊晶晶圓
11	p側電極(像素電極)
12	接地電極(n側電極)
15	pn接面
16、17	磊晶層之界面
18	磊晶基板界面
35	AR(抗反射)膜
36	選擇擴散掩膜圖案
50	受光元件(受光元件陣列)
P	像素
S	空乏層

申請專利範圍

1. 一種半導體元件，其具備：

III-V族半導體之基板；

複數對多重量子井構造，其等位於上述基板之上方，且以a層與b層作為1對；及

結晶調整層，其位於上述基板與上述多重量子井構造之間；且

上述結晶調整層包含：第1調整層，其包含與上述基板相同之材料且接觸於上述基板；及第2調整層，其包含與上述多重量子井構造之a層或b層相同之材料。

2. 如請求項1之半導體元件，其中上述第1調整層之第1導電型之摻雜劑濃度，高於上述第2調整層之第1導電型之摻雜劑濃度。
3. 如請求項2之半導體元件，其中上述第1調整層之第1導電型之摻雜劑濃度為上述第2調整層之第1導電型之摻雜劑濃度之5倍以上。
4. 如請求項1之半導體元件，其中上述第1調整層之厚度為上述第2調整層之厚度之1/5以下。
5. 如請求項2之半導體元件，其中上述第1調整層之厚度為上述第2調整層之厚度之1/5以下。
6. 如請求項3之半導體元件，其中上述第1調整層之厚度為上述第2調整層之厚度之1/5以下。
7. 如請求項1至6中任一項之半導體元件，其中上述第1調整層之厚度為10 nm以上且60 nm以下，且上述第2調整層之厚度為150 nm以上。
8. 如請求項1至6中任一項之半導體元件，其進而具備第1導電側電極，且上述第1導電側電極歐姆接觸於上述結晶調整層。

9. 如請求項1至6中任一項之半導體元件，其進而具備第1導電側電極，且上述第1導電側電極歐姆接觸於上述基板之背面。
10. 如請求項1至6中任一項之半導體元件，其中上述基板為InP、GaSb、及GaAs中之任一者，且上述多重量子井構造為類型2之多重量子井構造，對(a/b)為(InGaAs/GaAsSb)或(InAs/GaSb)。
11. 如請求項1至6中任一項之半導體元件，其中上述基板為InP，上述多重量子井構造為類型2之(InGaAs/GaAsSb)多重量子井構造，且於上述結晶調整層中，上述第1調整層為InP且上述第2調整層為InGaAs。
12. 如請求項8之半導體元件，其中上述基板為InP，上述多重量子井構造為類型2之(InGaAs/GaAsSb)多重量子井構造，且於上述結晶調整層中，上述第1調整層為InP且上述第2調整層為InGaAs。
13. 如請求項9之半導體元件，其中上述基板為InP，上述多重量子井構造為類型2之(InGaAs/GaAsSb)多重量子井構造，且於上述結晶調整層中，上述第1調整層為InP且上述第2調整層為InGaAs。
14. 如請求項1至6中任一項之半導體元件，其中上述半導體元件係包含上述多重量子井構造作為受光層之受光元件。
15. 如請求項12之半導體元件，其中上述半導體元件係包含上述多重量子井構造作為受光層之受光元件。
16. 如請求項13之半導體元件，其中上述半導體元件係包含上述多重量子井構造作為受光層之受光元件。
17. 一種光學感測器裝置，其具備如請求項14至16中任一項之半導體元件、及讀出電路。
18. 一種半導體元件之製造方法，其係藉由有機金屬氣相成長法而製造半導體元件之方法，且包括如下步驟：

接觸於III-V族半導體之基板上，使結晶調整層成長；及

接觸於上述結晶調整層，使以a層與b層作為1對之複數對類型2之多重量子井構造成長；且

使上述結晶調整層包含第1調整層與第2調整層，使上述第1調整層為與上述基板相同之材料、且接觸於上述基板而成長，又，使上述第2調整層為與上述a層或b層相同之材料、且於上述第1調整層上以接觸於上述多重量子井構造之下表面的方式成長，且使上述第1調整層之第1導電型之摻雜劑濃度高於上述第2調整層之第1導電型之摻雜劑濃度。

19. 如請求項18之半導體元件之製造方法，其中於上述結晶調整層之成長步驟中，將上述第1調整層之膜厚設為上述第2調整層之膜厚之1/5以下。
20. 如請求項18或19之半導體元件之製造方法，其進而包括第1導電側電極之形成步驟，使用蝕刻上述第2調整層且不蝕刻上述第1調整層之具有選擇性之蝕刻劑，藉由上述蝕刻劑去除上述第2調整層，其後以接觸於上述第1調整層之方式形成上述第1導電側電極。

圖式

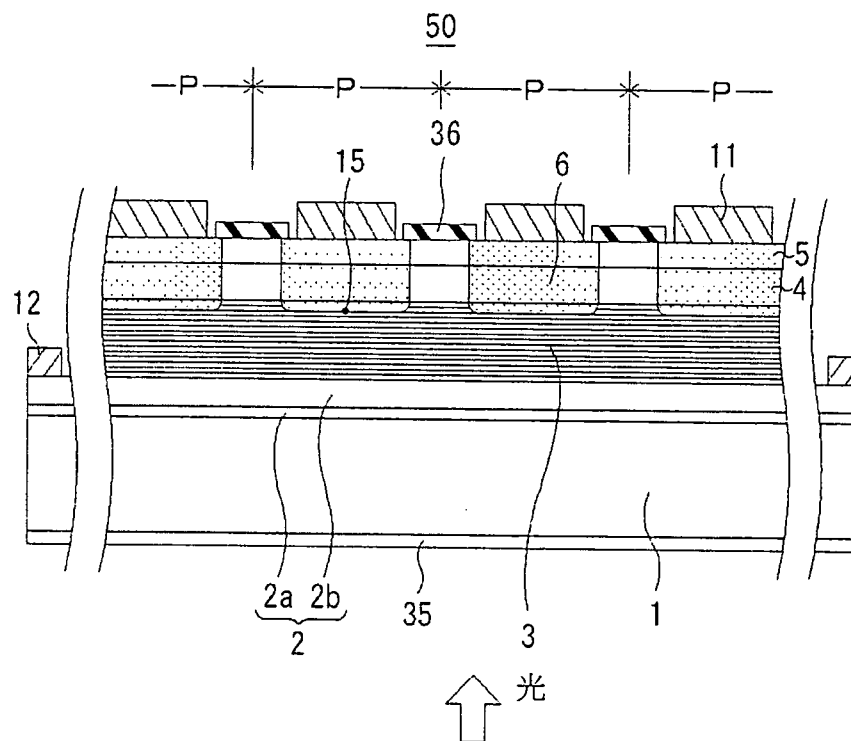
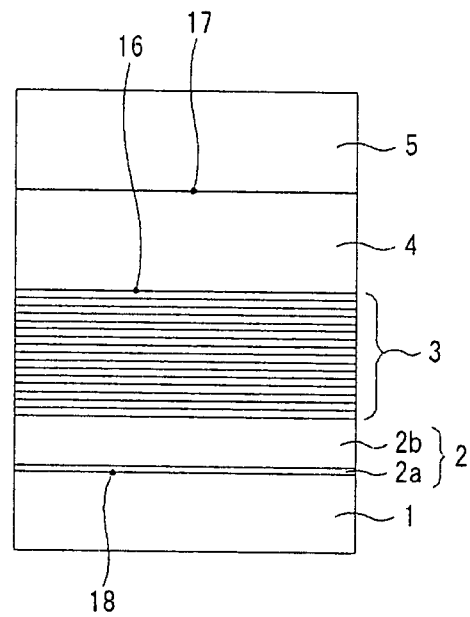


圖1



10

圖2

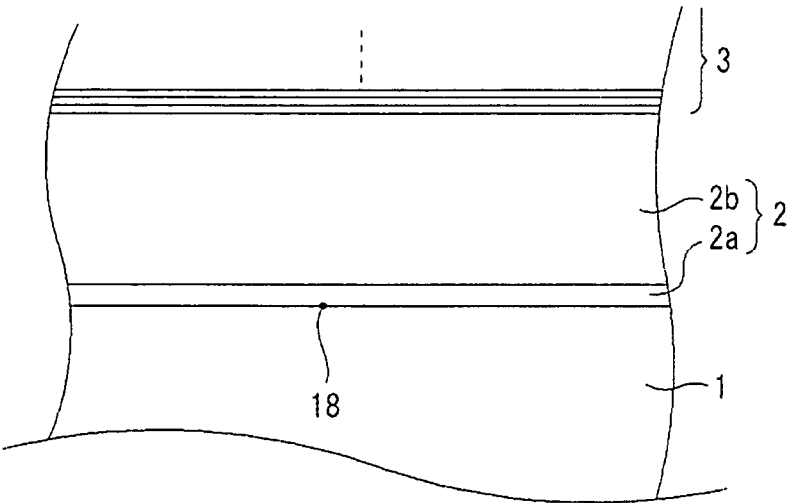
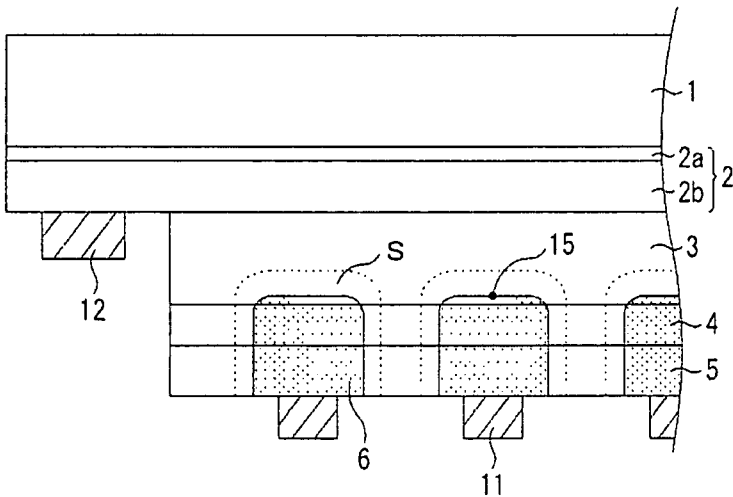
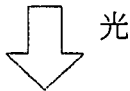


圖3



50

圖4

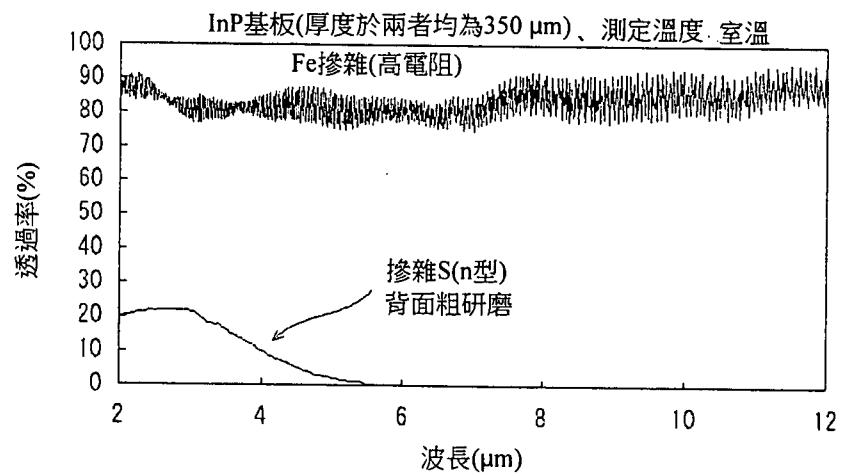
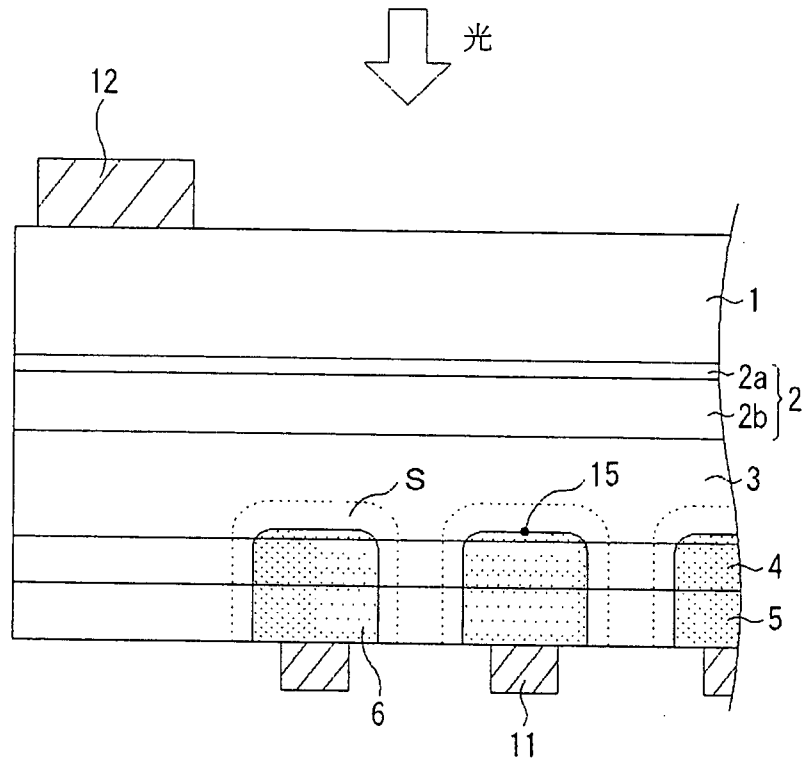


圖5



50

圖6

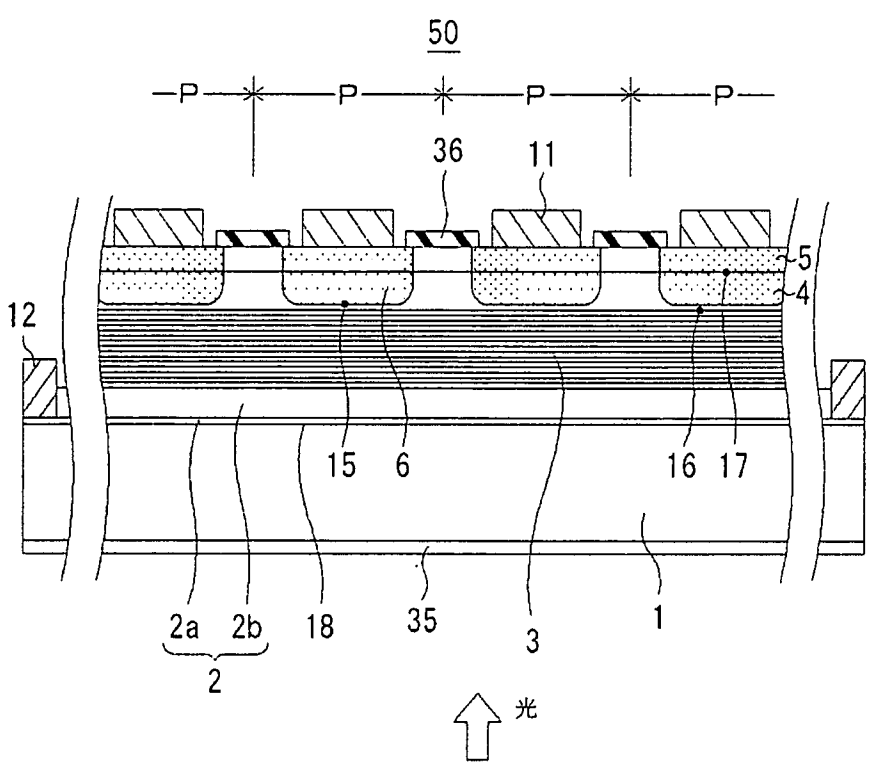


圖7

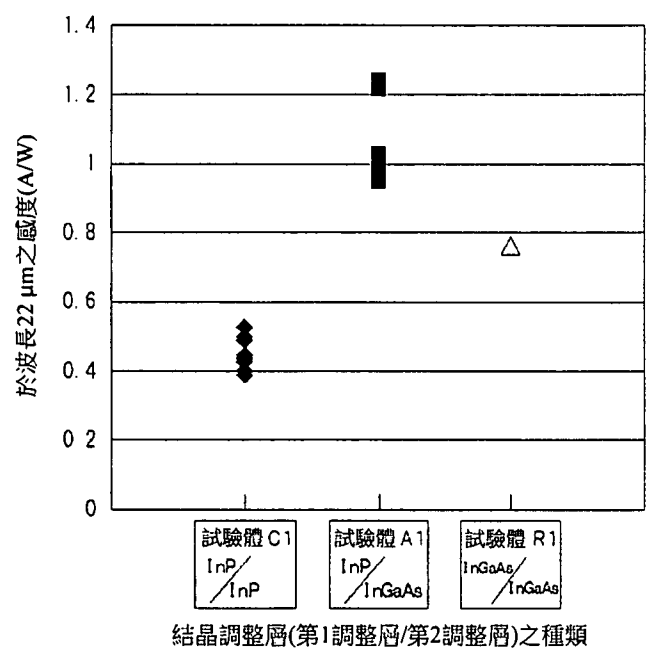


圖8