



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년05월20일
(11) 등록번호 10-2810660
(24) 등록일자 2025년05월16일

(51) 국제특허분류(Int. Cl.)
H02H 9/04 (2006.01) H02H 3/20 (2006.01)
(52) CPC특허분류
H02H 9/04 (2013.01)
H02H 3/202 (2013.01)
(21) 출원번호 10-2024-0050002
(22) 출원일자 2024년04월15일
심사청구일자 2024년04월15일
(56) 선행기술조사문헌
KR1020100016100 A
(뒷면에 계속)

(73) 특허권자
경상국립대학교산학협력단
경상남도 진주시 진주대로 501 (가좌동)
(72) 발명자
강필순
경상남도 진주시 사들로 61 진주혁신도시대방노블
랜드더캐슬아파트, 108-402
속 파넛
경상남도 진주시 강남로151번길 12, 스카이빌 20
5호
(74) 대리인
특허법인지명, 특허법인팬브릿지

전체 청구항 수 : 총 8 항

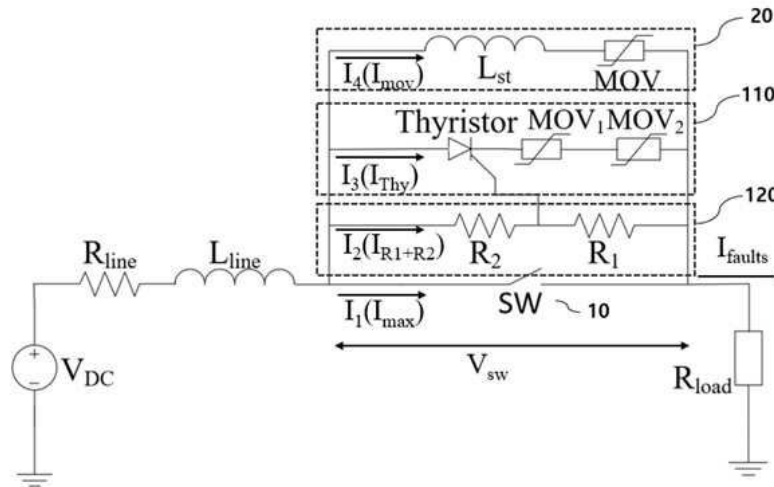
심사관 : 전정환

(54) 발명의 명칭 DC 차단기의 서지전압 저감을 위한 크로우바 클램핑 회로

(57) 요약

서지전압 저감을 위한 DC SSCB 시스템을 개시한다. 본 명세서는 과전압 보호 기능을 3개의 별도의 배리스터(varistor)로 분할하여 크로우바 회로 및 클램핑 회로를 사용하여 사고 전류로 인한 서지 전압을 효율적으로 저감시킨다. 클램핑 회로에 포함되는 직렬 연결된 이중 MOV의 상대적으로 낮은 DC 정격 전압은, 전압 분배기 회로에서 허용되는 서지 전압 보호를 위해 최적화될 수 있다.

대표도 - 도2



(56) 선행기술조사문헌
JP2014517668 A
KR1020180067511 A
KR100925342 B1
JP08103023 A

명세서

청구범위

청구항 1

반도체 스위치;

상기 반도체 스위치에 병렬로 연결된 직류 솔리드 스테이트 회로 차단기(DC SSCB: DC solid-state circuit breaker);

제1 저항(R1) 및 제2 저항(R2)으로 구성된 전압 분배기가 상기 반도체 스위치 및 DC SSCB에 병렬로 연결되는 크로우바 회로(Crowbar circuit); 및

상기 반도체 스위치, DC SSCB 및 전압 분배기에 병렬로 연결되고, 직렬 연결된 이중 MOV(Metal Oxide Varistor)와 직렬로 연결된 사이리스터(Thyristor)로 구성되는 클램핑 회로(Clamping circuit);를 포함하고,

상기 제1 저항 및 제2 저항으로 구성되는 상기 전압 분배기는 상기 사이리스터의 게이트의 턴 온을 제어하도록 연결되어 있는 것을 특징으로 하는 서지전압 저감을 위한 DC SSCB 시스템.

청구항 2

제 1 항에 있어서,

상기 DC SSCB는 부유 인덕턴스와 오리지널 MOV가 직렬연결 되는 구조이며, 상기 클램핑 회로의 이중 MOV는 상기 오리지널 MOV 보다 낮은 정격 전압을 갖는 것을 특징으로 하는 서지전압 저감을 위한 DC SSCB 시스템.

청구항 3

제 1 항에 있어서,

상기 이중 MOV는 동일한 DC 정격 전압(voltage rated DC)을 갖는 것을 특징으로 하는 서지전압 저감을 위한 DC SSCB 시스템.

청구항 4

제 1 항에 있어서,

사고 전류(fault current)가 발생되어 상기 반도체 스위치가 턴 오프되는 경우, 상기 사고 전류는 상기 DC SSCB, 상기 크로우바 회로, 상기 클램핑 회로로 분기되어 분배되는 것을 특징으로 하는 서지전압 저감을 위한 DC SSCB 시스템.

청구항 5

제 1 항에 있어서,

상기 사이리스터의 게이트는 상기 제1 저항 및 제2 저항 사이에 연결되는 것을 특징으로 하는 서지전압 저감을 위한 DC SSCB 시스템.

청구항 6

스위치와 병렬 연결되며, 직렬 연결된 이중 MOV와 직렬로 연결된 사이리스터를 포함하는 클램핑 회로(Clamping

circuit);

전압 분배기로 구성되며, 상기 전압 분배기의 복수의 저항 중 제1 저항과 제2 저항 사이와 상기 사이리스터의 게이트가 연결된 크로우바 회로(crowbar circuit)를 포함하되,

상기 크로우바 회로, 클램핑 회로는 각각 상기 스위치에 병렬로 연결되어 있는 것을 특징으로 하는 DC SSCB의 서지전압 저감을 위한 크로우바 클램핑 회로 장치.

청구항 7

제 6항에 있어서,

상기 이중 MOV는 동일한 DC 정격 전압(voltage rated DC)을 갖는 DC SSCB의 서지전압 저감을 위한 크로우바 클램핑 회로 장치.

청구항 8

제 7 항에 있어서,

상기 이중 MOV는 상기 DC SSCB에 포함된 오리지널 MOV 보다 낮은 DC 정격 전압(voltage rated DC)을 갖는 것을 특징으로 하는 DC SSCB의 서지전압 저감을 위한 크로우바 클램핑 회로 장치.

발명의 설명

기술 분야

[0001] 본 명세서는 서지전압 저감을 위한 DC SSCB 시스템에 관한 것으로서, 보다 구체적으로는, 크로우바 클램핑 회로를 이용하여 DC 차단기의 서지 전압을 차단하기 위한 시스템에 관한 것이다.

배경 기술

[0002] DC 솔리드 스테이트 회로 차단기(DC Solid State Circuit Breaker)는 사고(fault)를 감지하고, 사고로부터 회로를 격리하며 부하화 시스템 장비를 과도한 전류 손상으로부터 보호하도록 설계된다. DC SSCB는 10 μ s 이내에 사고 전류를 감지하는 기능을 보유하고 있지만, 서지 전압(surge voltage) 문제에 직면하게 된다.

[0003] 종래에 SSCB에서 서지 전압 문제를 해결하기 위해서 저항-커패시터 스너버(snubber) 회로를 사용하여 게이트와 소스 사이의 게이트 저항 병렬 커패시턴스를 증가시킴으로써, 전압 오버슈트(overshoot)를 억제하고 있었다. 또한 다른 방법으로는 과 전압 보호와 에너지 흡수를 두 개의 별도 배리스터로 나누어 전압을 최적화함으로써, 과 전압 보호를 위한 DC 정격 전압을 낮추고, 에너지 흡수를 위한 DC 정격 전압을 높이는 방법이 있다.

발명의 내용

해결하려는 과제

[0004] 그러나, 과전압 보호를 위해 배리스터의 더 낮은 DC 정격 전압을 사용하면, DC 최대 정격 전압도 낮은 값이며, 안전율(safety factor)가 포함되어 있으므로 배리스터의 손상에 쉽게 민감한 문제가 있다.

[0005] 본 명세서는 서지 전압을 최적화하기 위해 세 개의 별도의 배리스터를 사용하여 크로우바 클램핑 회로가 서지 전압을 줄이는 것을 목적으로 한다.

[0006] 또한, 본 명세서는 이중 배리스터(varistor)의 낮은 DC 정격 전압의 경우 사이리스터와 직렬로 연결되어 두 저항기의 전압 분배기 회로에 따라 에너지 흡수를 위한 더 높은 정격 전압 배리스터를 허용함으로써, 서지 전압 보호를 최적화하는 것을 목적으로 한다.

[0007] 본 명세서가 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 이하의 발명의 상세한 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가

진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0008] 본 명세서의 일 실시예에 따른 서지전압 저감을 위한 DC SSCB 시스템은, 반도체 스위치; 상기 반도체 스위치에 병렬로 연결된 직류 솔리드 스테이트 회로 차단기(DC SSCB: DC solid-state circuit breaker); 제1 저항(R1) 및 제2 저항(R2)으로 구성된 전압 분배기가 상기 반도체 스위치 및 DC SSCB에 병렬로 연결되는 크로우바 회로(Crowbar circuit); 및 상기 반도체 스위치, DC SSCB 및 전압 분배기에 병렬로 연결되고, 직렬 연결된 이중 MOV(Metal Oxide Varistor)와 직렬로 연결된 사이리스터(Thyristor)로 구성되는 클램핑 회로(Clamping circuit);를 포함하고, 상기 제1 저항 및 제2 저항으로 구성되는 상기 전압 분배기는 상기 사이리스터의 게이트의 턴 온을 제어하도록 연결된다.
- [0009] 상기 DC SSCB는 부유 인덕턴스와 오리지널 MOV가 직렬연결 되는 구조이며, 상기 클램핑 회로의 이중 MOV는 상기 오리지널 MOV 보다 낮은 정격 전압을 가질 수 있다.
- [0010] 상기 이중 MOV는 동일한 DC 정격 전압(voltage rated DC)을 가질 수 있다.
- [0011] 사고 전류(fault current)가 발생되어 상기 반도체 스위치가 턴 오프되는 경우, 상기 사고 전류는 상기 DC SSCB, 상기 크로우바 회로, 상기 클램핑 회로로 분기되어 분배될 수 있다.
- [0012] 상기 사이리스터의 게이트는 상기 제1 저항 및 제2 저항 사이에 연결될 수 있다.
- [0013] 본 명세서의 다른 실시예에 따른 DC SSCB의 서지전압 저감을 위한 크로우바 클램핑 회로 장치는 스위치와 병렬 연결되며, 직렬 연결된 이중 MOV와 직렬로 연결된 사이리스터를 포함하는 클램핑 회로(Clamping circuit); 전압 분배기로 구성되며, 상기 전압 분배기의 복수의 저항 중 제1 저항과 제2 저항 사이와 상기 사이리스터의 게이트가 연결된 크로우바 회로(crowbar circuit)을 포함하되, 상기 크로우바 회로, 클램핑 회로는 각각 상기 스위치에 병렬로 연결될 수 있다.
- [0014] 상기 이중 MOV는 동일한 DC 정격 전압(voltage rated DC)을 가질 수 있다.
- [0015] 상기 이중 MOV는 상기 DC SSCB에 포함된 오리지널 MOV 보다 낮은 DC 정격 전압(voltage rated DC)을 가질 수 있다.

발명의 효과

- [0016] 본 명세서의 일 실시예에 따르면, 부유 인덕턴스 및 MOV 특성으로 인해 DC SSCB가 가지는 반도체 스위치의 초기 턴 오프시 서지전압 문제를 보다 효율적으로 해결할 수 있다.
- [0017] 또한, 본 명세서는 크로우바 회로 및 클램핑 회로를 기반으로 서지 전압을 억제함으로써, MOV의 안전율(safety factor)에 비례하여 서지 전압을 효율적으로 차단하고 제한할 수 있다.
- [0018] 또한, 본 명세서는 MOV의 DC 정격 전압 및 성능 평가를 기반으로 MOV 선택방법을 제공할 수 있다.
- [0019] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0020] 본 명세서에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 명세서에 대한 실시예를 제공하고, 상세한 설명과 함께 본 명세서의 기술적 특징들을 설명한다.
- 도 1은 본 명세서의 일 실시예에 따른 솔리드 스테이트 회로 차단기를 포함하는 시스템을 설명하기 위한 도면이다.
- 도 2는 본 명세서의 일 실시예에 따른 DC SSCB 시스템을 구성하는 회로를 보다 구체적으로 설명하기 위한 도면이다.
- 도 3 내지 도 5는 본 명세서의 일 실시예에 따른 DC SSCB 시스템의 동작모드를 복수의 단계로 구분하여 설명하기 위한 도면을 개시한다.

도 6은 본 명세서의 일 실시예에 따른 DC SSCB의 차단기가 동작하는 순간 시뮬레이션 파형을 확대한 예이다.

도 7은 본 명세서의 일 실시예에 따라 DC SSCB 시스템에서 최적의 이중 MOV를 선택하기 위한 시뮬레이션 결과를 도시한다.

본 명세서에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 발명에 대한 실시예를 제공하고, 상세한 설명과 함께 본 발명의 기술적 특징을 설명한다.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0022] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.
- [0023] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [0024] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0025] 본 출원에서, "포함한다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0026] 도 1은 본 명세서의 일 실시예에 따른 솔리드 스테이트 회로 차단기를 포함하는 시스템을 설명하기 위한 도면이다. 본 명세서의 일 실시예에 따른 직류전원 솔리드 스테이트 회로 차단기(DC Solid State Circuit Breaker, DC SSCB)는 설명의 편의를 위해 솔리드 스테이트 회로 차단기, 차단기 또는 DC SSCB 등으로 호칭될 수 있음을 밝혀둔다.
- [0027] 도 1을 참조하면, 본 명세서의 일 실시예에 따른 DC SSCB 시스템은 반도체 스위치(10), DS SSCB(20), 클램핑 회로(110), 크로우바 회로(120)를 포함한다. 클램핑 회로(110)는 이중 배리스터 및 상기 이중 배리스터와 직렬 연결된 사이리스터로 구성될 수 있다. 크로우바 회로(120)는 두 개의 저항으로 구성된 전압 분배기 회로로 정의될 수 있다.
- [0028] 상기 클램핑 회로(110)와 크로우바 회로(120)는 상기 반도체 스위치(10) 및 상기 DC SSCB(20)와 각각 병렬로 연결될 수 있다.
- [0030] **Proposed Crowbar clamping circuit for DC SSCB**
- [0031] 도 2는 본 명세서의 일 실시예에 따른 DC SSCB 시스템을 구성하는 회로를 보다 구체적으로 설명하기 위한 도면이다.
- [0032] 본 명세서는 도 1 및/또는 2에 도시한 바와 같이 크로우바 클램핑 회로가 적용된 DC SSCB 구성을 개시한다.
- [0033] 본 명세서의 일 실시예에 따른 DC SSCB 시스템은 반도체 스위치(10), 상기 반도체 스위치(10)에 병렬로 연결된 DC SSCB(20)를 포함한다. 상기 DC SSCB(20)는 부유 인덕턴스(L_{st})와 MOV가 직렬로 연결된 회로 구조를 가진다. 크로우바 회로(20)는 제1 저항(R1)과 제2 저항(R2)으로 구성된 전압 분배기가 반도체 스위치(10) 및 DC SSCB(20) 및 크로우바 회로(20)에 병렬로 연결되고, 직렬 연결된 이중 MOV와 직렬로 연결된 사이리스터로 구성

된다.

- [0034] 여기서 상기 제1 저항(R1)과 제2 저항(R2)으로 구성되는 전압 분배기는 사이리스터의 게이트의 턴 온을 제어하도록 사이리스터의 게이트는 제1 저항(R1)과 제2 저항(R2) 사이에 연결될 수 있다.
- [0035] 차단기가 동작하는 동안 전압 오버슈트(voltage overshoot)는 DS SSCB(10) 내부의 부유 인덕턴스(stray inductance: L_{st})와 정격 전압(the rated DC voltage)에 비례한다. 이에 따라 표류 인덕턴스(L_{st})가 증가하면 과전압(overvoltage) 또한 증가하게 마련이다. 표류 인덕턴스(L_{st}) 값이 작으면 서지 전압은 감소하지만, 서지 전압이 높기 때문에 높은 정격 전압을 갖는 스위치가 필요할 수 있다. DC SSCB(10)는 정격 전압이 높은 스위치를 이용하거나, 복수의 스위치를 직렬로 연결하여 사용될 수도 있지만, 적절한 방법은 아닐 수 있다.
- [0036] 본 명세서는 서지 전압을 줄이기 위해 크로우바 클램핑 회로 구조를 제안한다. 도 2에 도시된 바와 같이 상기 크로우바 클램핑 회로 구조는 클램핑 회로(110)와 크로우바 회로(120)가 각각 반도체 스위치(10) 및 DS SSCB(20)에 병렬 연결되는 구조이다.
- [0037] 클램핑 회로(110)는 이중 MOV(MOV1, MOV2)와 직렬로 연결된 사이리스터(Thyristor)로 구성되고, 크로우바 회로(120)는 저항 R1과 R2로 구성되어, 상기 클램핑 회로(10)의 사이리스터(Thyristor)의 게이트의 온/오프 상태를 제어하는 전압 분배기(voltage divider)로 구성될 수 있다. 즉, 전압 분배기에 의한 크로우바 스위치가 사이리스터(Thyristor)의 트리거 회로로 구성된다. 일 실시예에 따라 본 명세서의 클램핑 회로(110)와 크로우바 회로(120)를 크로우바 클램핑 회로로 호칭될 수도 있음을 밝혀둔다.
- [0038] 사고 전류(fault current)가 발생하면, 전압 분배기의 R1에 대한 전류 및 전압이 증가하게 되어 사이리스터(Thyristor)의 게이트를 트리거 하게 된다.
- [0039] 클램핑 회로(110)에 흐르는 전류 $I_3(I_{Thy})$ 는 반도체 스위치(10)가 턴 오프될 때, 높은 전류 값을 가진다. 왜냐하면 본 명세서의 DC SSCB 시스템은 클램핑 회로(110)에서 더 낮은 DC 정격 전압의 이중 MOV(MOV1, MOV2)을 직렬 연결로 사용하며, DS SSCB(10)에서 더 높은 정격 전압의 MOV를 적용하기 때문이다. 한편, 반도체 스위치(10)가 턴 오프 되기 전에 클램핑 회로(110)의 사이리스터(Thyristor)가 턴 온 되도록 제어할 수 있다.
- [0040] 본 명세서의 일 실시예에 따른 DC SSCB의 파라미터 값은 아래 표 1에 개시된다. DS SSCB(10)에 포함되는 오리지널 MOV는 높은 DC 정격 전압 값을 갖는 MOV가 사용된다.

표 1

[0041] SIMULATION PARAMETERS

Description	Symbol	Value	Unit
Source voltage	V_{DC}	1000	V
Blocking current	I_{max}	400	A
Line resistance	R_{line}	2.5	Ω
Line inductance	L_{line}	50	μH
Stray inductance of MOV	L_{st}	100	nH
Load resistance	R_{load}	100	Ω
Resistor for voltage divider	R_1	20	Ω
	R_2	1	k Ω
Maximum clamping voltage	$V_{c(max)}$	2940	V
Rated current of MOV	I_c	200	A
Rated voltage of MOV	V_{mov}	1400	V

- [0042] 도 2에 도시된 본 명세서의 일 실시예에 따른 DC SSCB 시스템에서 MOV1 및 MOV2는 수학적 식 1에 의해 결정될 수 있다.

수학식 1

$$V_{\text{mov1}} + V_{\text{mov2}} \geq V_0 = V_{\text{DC}} - V_{\text{TM}} - \frac{(R_{\text{line}} + R_{\text{load}})I_{\text{thy}}}{1 - \exp\left[\frac{T(R_{\text{line}} + R_{\text{load}})}{(L_{\text{line}} + L_{\text{st}})}\right]}$$

[0043]

[0044]

V_{DC} 는 전압 소스이며, V_{TM} 는 턴 온 상태의 사이리스터(Thyristor)의 피크 전압 값이며, V_{TM} 는 1.96V이다. I_{thy} (I_3)는 사고전류가 발생하여 I_{max} 가 최대 블로킹 전류값(Maximum blocking current)을 가질 때, 사이리스터(Thyristor)에 흐를 수 있는 최대 전류이며, $I_{\text{thy max}}$ 이다. V_{MOV1} 및 V_{MOV2} 는 각각의 MOV1 및 MOV2에 대한 최대 정격전압이고, R_{Line} 은 Line Resistance이며, L_{Line} 은 Line inductance이고, L_{st} 은 Stray inductance이고 R_{load} 는 Load resistance이고, V_0 은 based voltage이고, T 는 본 명세서의 일 실시예에 따른 DC SSCB의 사고 전류에 의한 효과가 사라지는 시간(extinguishing time)이다.

[0045]

일 실시예에 따라, 표 1의 파라미터 및 수학식 1을 참조할 때, $T=10\mu\text{s}$ and $I_{\text{thy}}=I_{\text{max}}$ 인 경우, $V_{\text{MOV1}}+V_{\text{MOV2}} \geq 98.04\text{V}$ 이다.

[0046]

한편, V_{mov} 값이 낮을 때, 클램핑 전압(clamping voltage)이 비례하여 낮아지므로 V_{mov} 의 정격 전압은 가능한 한 낮은 전압 값을 가지도록 설계될 필요가 있다.

[0047]

시뮬레이션을 위해 PSpice 라이브러리를 참고하면, 적용 가능한 MOV 타입은 아래의 표 2와 같다.

표 2

[0048]

parameters according to the MOV type of PSpice LIBRARY

Type	$V_{\text{c(max)}}$	I_{c}	V_{mov}
B32K460	1240V	200A	615V
B80K460	1240V	800A	615V

[0050]

표 2를 참조하면, 이중 MOV로서, B32K460 또는 B80K460가 선택되고, 동일한 타입을 사이리스터(Thyristor)에 직렬로 연결하는 경우, 각각의 MOV에 동일한 안전율(safety factor) 값 23.6%가 제공될 수 있다. 안전율은 하기 수학식 2를 통해 산출될 수 있다.

수학식 2

$$\text{Safety factor (\%)} = 100 \cdot (V_{\text{mov1}} + V_{\text{mov2}} - V_0) / V_0$$

[0052]

[0053]

각각의 MOV 타입의 최대 클램핑 전압(maximum clamping voltage) 그래프에 기초하여 전압은 전류에 비례하는 것을 예측할 수 있으며, B32K460 대신 두 개의 B80K460를 이용하는 것이 서지 전압 감소에 최적의 조합임을 알 수 있다.

[0055]

Operation principle of crowbar clamping method

[0056]

도 3 내지 도 5는 본 명세서의 일 실시예에 따른 DC SSCB 시스템의 동작모드를 복수의 단계로 구분하여 설명하기 위한 도면을 개시한다.

[0057]

도 3의 (a)는 사고 전류가 발생되기 전 정상 모드이며, (b)는 사고 전류가 발생되었지만 스위치가 턴 오프되기 전의 전류 흐름 상태를 나타낸다. 도 4의 (c)는 사고 전류가 발생되어 스위치가 턴 오프된 상태에서 DC SSCB 전체 시스템에서 사고 전류가 세 가지 분기로 전류가 분배되는 과정이며, (d)는 사고 전류 발생 후 DC SSCB에서 짧은 시간 동안 전류가 흐르고 사라진 후 클램핑 회로와 크로우바 회로에 전류가 잔류한 상태를 나타낸다. 도 5

의 (e)는 사고 전류가 DC SSCB 시스템에서 모두 사라진 상태를 개시한다.

[0058] 이하, 도 3 내지 도 5를 참조하여 사고 전류 발생 시 본 명세서의 일 실시예에 따른 DC SSCB 시스템의 동작에 대해 보다 구체적으로 설명한다.

[0059] 정상 모드에서 DC SSCB 시스템의 전류($I_1: I_{main}$)는 전압 소스(V_{DC})에서 부하(R_{load})로 전류가 흐른다(도 3의 (a)).

[0060] 단락에 의해 사고전류가 발생하면 사고전류는 지수적 RL 회로(R_{line} , L_{line})로 상승하고, I_{main} 은 스위치를 오프 시킬 수 있는 임계 값에 도달하지는 않는다. 그러나, $I_2(I_{R1}, I_{R2})$ 는 동시에 증가한다. I_{main} 값이 I_{max} 의 80%에 근접하면, 저항 R_1 의 전압과 전류는 사이리스터 게이트를 트리거 하여 턴 온(turn on) 시킨다(도 3의 (b)).

[0061] 도 4는 본 명세서의 일 실시예에 따라 사고 전류로 인해 스위치가 턴 오프될 때 DC SSCB 시스템의 동작을 설명하기 위한 도면이다. 도 4의 (c)를 참조하면, 사고 전류(fault current)는 임계값 까지 상승하고, 스위치(SW)는 턴 오프될 수 있다. 이 경우, 사고 전류는 DC SSCB 시스템 회로의 세 가지 분기로 분배될 수 있다. 도 6은 본 명세서의 일 실시예에 따른 DC SSCB의 차단기가 동작하는 순간 시뮬레이션 파형을 확대한 예이다. 상기 세 가지 분기는 도 2에서 I_2 , I_3 , I_4 에 각각 대응되는 분기이다. 스위치가 턴 오프되는 경우 DC SSCB로 흐르는 전류 $I_4(I_{mov})$ 는 매우 짧은 시간에 발생했다가 점차적으로 사라지게 된다. 그러나, 크로우바 회로로 흐르는 $I_2(I_{R1R2})$ 는 사고 전류가 발생되어 $I_1(I_{main})$ 이 I_{max} 의 80%가 되는 경우(스위치 턴 오프 전, 도 3의 (b))일정한 전류가 흐르게 되며, 도 4의 (c)에서와 같이 스위치가 턴 오프 되더라도 $I_2(I_{R1R2})$ 값은 거의 일정하게 유지된다. 한편, 클램핑 회로로 흐르는 전류 $I_3(I_{Thy})$ 는 $I_1(I_{main})$ 가 임계치에서 스위치가 오프됨에 따라 사이리스터 브랜치로 급격하게 전류가 증가하게 되며, 시간이 흐르면서 점차적으로 전류가 감소하게 된다.

[0062] 다시 도 4의 (c)를 참조하면, 클램핑 회로에 흐르는 전류(I_3)는 사이리스터 브랜치이고, $I_4(I_{mov})$ 는 매우 짧은 시간에 발생했다가 사라진다. 결국, 서지 전압을 최적화하기 위해 이중 MOV의 더 낮은 DC 정격 전압을 사용하기 때문에 새로운 서지 전압은 사이리스터 브랜치의 MOV에 의존하여 감소하게 된다.

[0063] 도 4의 (d) 및 도 6을 참조하면, 스위치가 턴 오프 된 후 $I_4(I_{mov})$ 가 0에 가까워진 후에도 사이리스터 브랜치로 흐르는 $I_3(I_{Thy})$ 는 계속해서 감소하게 된다.

[0064] 도 5의 (e)를 참조하면, 사고 전류가 DC SSCB 시스템에 포함된 MOV의 일반적인 정전 용량으로 인해 사고 전류는 DC SSCB 전체 시스템에서 사라진다. 스위치 양단의 전압 V_{sw} 는 RLC 회로 구성에 따라 자연 감쇠 응답(natural damped response)을 갖는다. 자연 감쇠 응답은 과소 감쇠 유형(under damped type)에 속하며, 고유 주파수(natural frequency)를 가지며 감쇠부분은 지수 음수 계수(exponential negative coefficient)를 갖는다.

[0065] 도 7은 본 명세서의 일 실시예에 따라 DC SSCB 시스템에서 최적의 이중 MOV를 선택하기 위한 시뮬레이션 결과를 도시한다. 도 7을 참조하면, 시뮬레이션 결과 서지 전압을 감소시키기 위한 최적의 방법은 B80K460을 이중으로 직렬 연결하여 사용하는 것이다. 즉, 두 개의 MOV 타입이 동일한 DC 정격 전압을 갖는 경우, 동일한 안전율(safety factor)을 제공하며, 이 경우 DC SSCB 시스템은 사이리스터에 직렬로 이중 연결하여 더 높은 전류를 갖는 MOV 타입을 선택하는 것이 바람직하다. 일 실시예에 따라 MOV1과 MOV2는 DC SSCB에 포함된 원래의 MOV 보다 낮은 정격 전압을 유지하면서 시스템을 구축하기 위한 다양한 DC 정격 전압을 선택할 수 있다. 아래 표 3은 동일한 유형과 다른 유형의 이중 MOV 구조에 대한 결과를 개시한다.

표 3

[0066] Surge voltage and safety factor depending on MOV COMBINATION

MOV combination	V_{Peak} [kV]	Safety factor [%]
B80K550+B80K550	2.65	49.59
B80K460+B80K460	2.36	23.24
B80K440+B80K440	2.31	17.23
B80K420+B80K420	2.15	12.22
B80K750+B40K75	2.09	7.21
B80K550+B80K230	2.05	4.71
B80K460+B80K330	2.02	3.70

B80K440+B80K320	2.01	0.70
-----------------	------	------

[0068] 부유 인덕턴스와 MOV 특성으로 인해, DC SSCB는 반도체 스위치의 초기 턴 오프 구간에서 서지 전압의 이슈가 매우 중요할 수 있다. 본 명세서는 크로우바 클램핑 회로 방식에 기반하여 서지 전압을 감소시킬 수 있다. 전술한 바와 같이 본 명세서는 MOV의 안전율(safety factor)에 비례하여 서지 전압을 효과적으로 차단하고 제한할 수 있다.

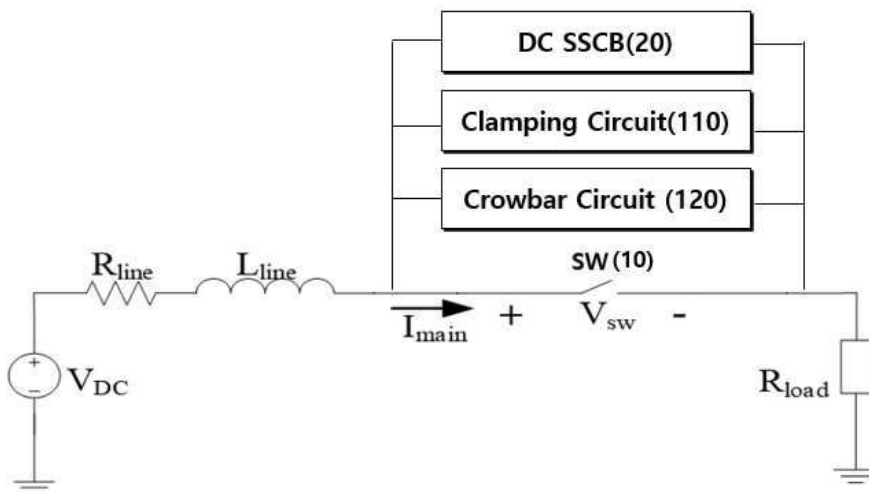
[0069] 상기의 상세한 설명은 모든 면에서 제한적으로 해석되어서는 아니되고 예시적인 것으로 고려되어야 한다. 본 발명의 범위는 첨부된 청구항의 합리적 해석에 의해 결정되어야 하고, 본 발명의 등가적 범위 내에서의 모든 변경은 본 발명의 범위에 포함된다.

부호의 설명

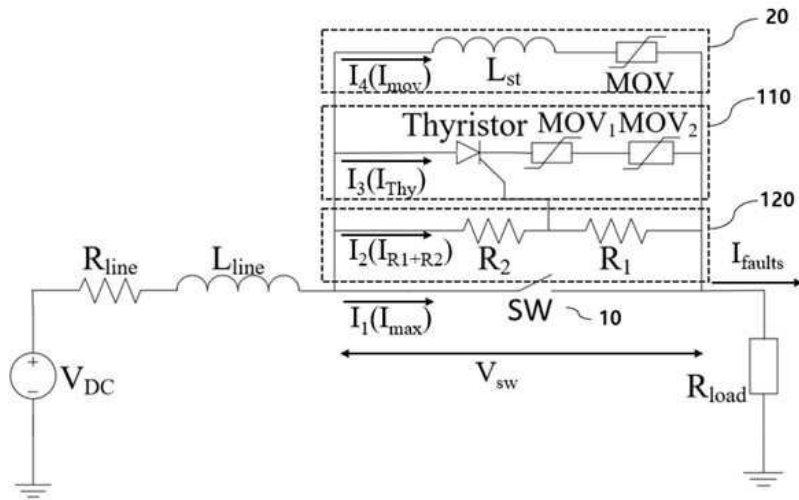
[0071] 반도체 스위치 : 10
DC SSCB : 20
클램핑 회로 : 110
크로우바 회로 : 120

도면

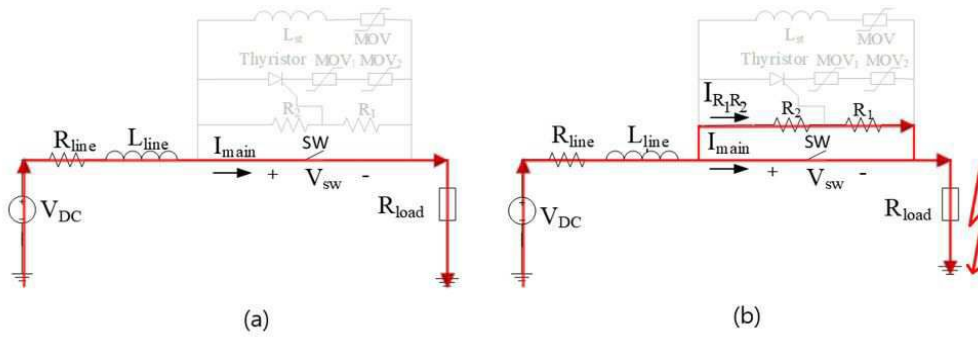
도면1



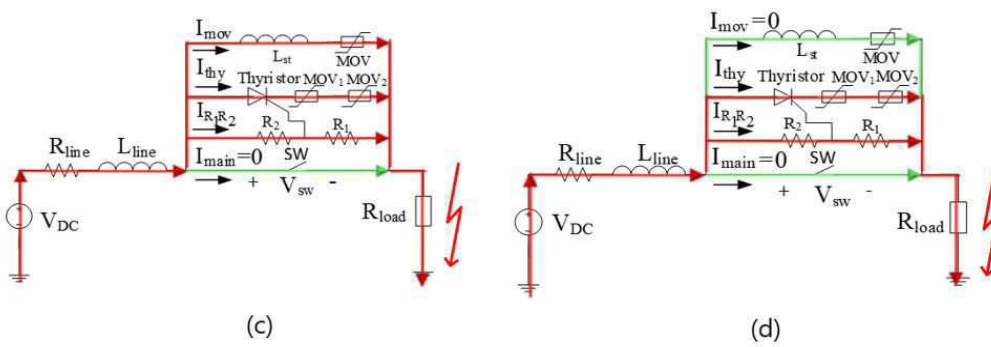
도면2



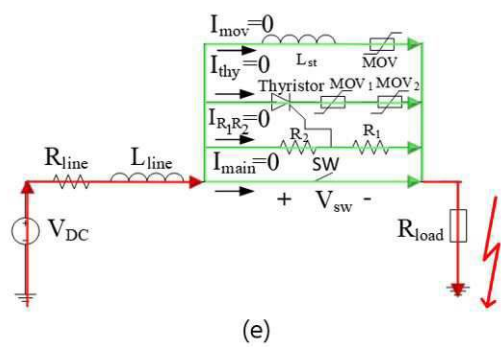
도면3



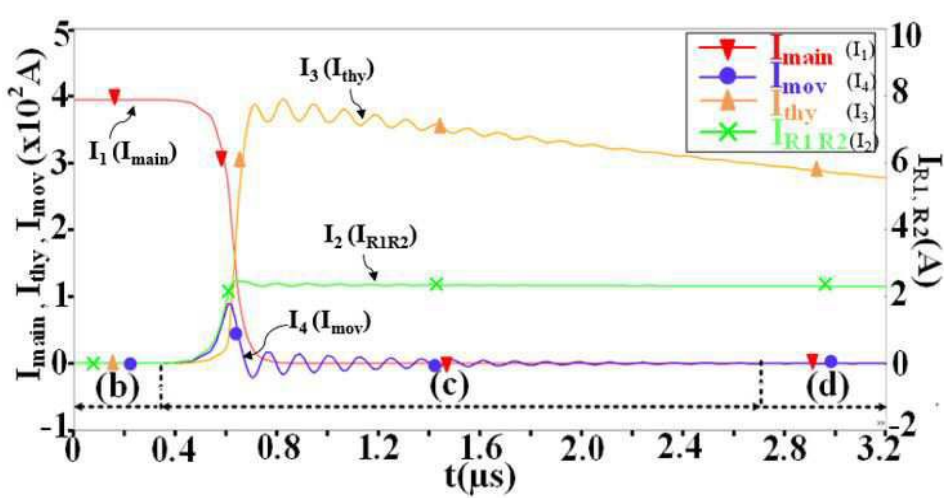
도면4



도면5



도면6



도면7

