

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-58784
(P2009-58784A)

(43) 公開日 平成21年3月19日(2009.3.19)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 660V	5C006
G02F 1/133 (2006.01)	G09G 3/20 641R	5C080
	G09G 3/20 641E	
	G09G 3/20 612F	
審査請求 未請求 請求項の数 8 O L (全 15 頁) 最終頁に続く		

(21) 出願番号 特願2007-226307 (P2007-226307)
(22) 出願日 平成19年8月31日 (2007.8.31)

(71) 出願人 502356528
株式会社 日立ディスプレイズ
千葉県茂原市早野3300番地
(74) 代理人 100083552
弁理士 秋田 収喜
(74) 代理人 100103746
弁理士 近野 恵一
(72) 発明者 栗原 博司
千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内
Fターム(参考) 2H093 NA16 NA53 NA55 NC03 NC10
NC12 NC26 NC28 NC29 NC34
NC35 ND06 NH15 NH18

最終頁に続く

(54) 【発明の名称】 表示装置

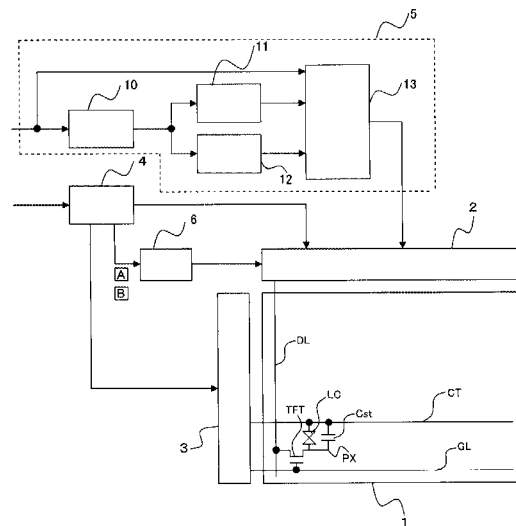
(57) 【要約】

【課題】 F B I 駆動方法を採用する表示装置において、滑らかな階調表示を実現する。

【解決手段】 連続する2フレーム期間の中の一方のフレーム期間をフレームA、フレームAに連続する次のフレーム期間をフレームBとすると、前記各サブピクセルは、前記フレームAと前記フレームBの2フレーム期間内に2つの階調を表示することにより、外部システムから要求された1つの階調を表示する表示装置であって、前記フレームAの期間に表示される画像Aの表示データと、前記フレームBの期間に表示される画像Bの表示データは、前記外部システムから入力される表示データから生成された表示データであり、前記映像線駆動回路は、表示データに対応する階調電圧として、フレームAの期間に第1群の階調電圧を前記各映像線に供給し、フレームAに連続する次のフレームBの期間に第2群の階調電圧を前記各映像線に供給する。

【選択図】 図1

図1



【特許請求の範囲】**【請求項 1】**

複数のサブピクセルと、前記各サブピクセルに階調電圧を入力する複数の映像線とを有する表示パネルと、

入力される表示データに基づき、前記表示データに対応する前記階調電圧を前記各映像線に供給する映像線駆動回路とを備え、

連続する 2 フレーム期間の中の一方のフレーム期間をフレーム A、フレーム A に連続する次のフレーム期間をフレーム B とするとき、前記各サブピクセルは、前記フレーム A と前記フレーム B の 2 フレーム期間内に 2 つの階調を表示することにより、外部システムから要求された 1 つの階調を表示する表示装置であって、

前記フレーム A の期間に表示される画像 A の表示データと、前記フレーム B の期間に表示される画像 B の表示データは、前記外部システムから入力される表示データから生成された表示データであり、

前記映像線駆動回路は、表示データに対応する階調電圧として、フレーム A の期間に第 1 群の階調電圧を前記各映像線に供給し、フレーム A に連続する次のフレーム B の期間に第 2 群の階調電圧を前記各映像線に供給することを特徴とする表示装置。

【請求項 2】

前記外部システムから要求された階調が最大階調と最小階調との間の中間階調のうちの低階調側に含まれる場合に、前記フレーム A の期間の階調は前記外部システムから要求された階調に応じて変化し、前記フレーム B の期間の階調は前記最小階調であり、

前記外部システムから要求された階調が前記中間階調のうちの高階調側に含まれる場合に、前記フレーム A の期間の階調は前記最大階調であり、前記フレーム B の期間の階調は前記外部システムから要求された階調に応じて変化することを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記外部システムから要求された階調の前記低階調側と前記高階調側の境界は、前記フレーム A の期間とフレーム B の連続するフレーム期間内の 2 つの階調の一方を前記最小階調とし他方を前記最大階調として得られる階調であることを特徴とする請求項 2 に記載の表示装置。

【請求項 4】

前記外部システムから入力される表示データを格納するフレームメモリと、前記フレームメモリに格納された前記外部システムから入力される表示データを、画像 A の表示データに変換する第 1 のルックアップテーブルと、

前記フレームメモリに格納された前記外部システムから入力される表示データを、画像 B の表示データに変換する第 2 のルックアップテーブルと、

前記第 1 のルックアップテーブルにより変換された画像 A の表示データ、あるいは、前記第 2 のルックアップテーブルにより変換された画像 B の表示データを選択して、前記映像線駆動回路に入力するセクタとを備えることを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

複数の階調基準電圧を生成する階調基準電圧生成回路を備え、

前記映像線駆動回路は、前記階調基準電圧生成回路から入力される複数の階調基準電圧に基づき、階調電圧を生成する階調電圧生成回路を有し、

前記階調基準電圧生成回路は、前記フレーム A の期間に第 1 群の複数の階調基準電圧を生成し、かつ、前記フレーム B の期間に第 2 群の複数の階調基準電圧を生成し、

前記階調電圧生成回路は、前記階調基準電圧生成回路から入力される前記第 1 群の複数の階調基準電圧に基づき前記第 1 群の階調電圧を生成し、かつ、前記階調基準電圧生成回路から入力される前記第 2 群の複数の階調基準電圧に基づき前記第 2 群の階調電圧を生成することを特徴とする請求項 1 ないし請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 6】

10

20

30

40

50

表示制御回路を備え、

前記階調基準電圧生成回路は、前記表示制御回路からの階調基準電圧データに基づき、前記フレーム A の期間に生成する前記第 1 群の複数の階調基準電圧と、前記フレーム B の期間に生成する前記第 2 群の複数の階調基準電圧のそれぞれの電圧を設定することを特徴とする請求項 5 に記載の表示装置。

【請求項 7】

前記階調基準電圧生成回路は、第 1 群の複数の階調基準電圧を生成する第 1 の階調基準電圧生成回路と、

第 2 群の複数の階調基準電圧を生成する第 2 の階調基準電圧生成回路と、

前記第 1 の階調基準電圧生成回路、あるいは前記第 2 の階調基準電圧生成回路の出力を選択するセレクタとで構成され、

前記セレクタは、前記フレーム A の期間に前記第 1 の階調基準電圧生成回路で生成された前記第 1 群の複数の階調基準電圧を選択し、前記フレーム B の期間に前記第 2 の階調基準電圧生成回路で生成された前記第 2 群の複数の階調基準電圧を選択することを特徴とする請求項 5 に記載の表示装置。

【請求項 8】

同一階調において、第 2 群の複数の階調基準電圧の絶対値は、第 1 群の複数の階調基準電圧の絶対値よりも、大きいことを特徴とする請求項 6 または請求項 7 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置、有機 E L (Electro Luminescence) ディスプレイや L C O S (Liquid Crystal On Silicon) ディスプレイのようなホールド型の表示装置に係り、特に、動画表示に適した表示装置に関する。

【背景技術】

【0002】

ディスプレイ装置を、特に動画表示の観点で分類した場合、インパルス応答型ディスプレイ装置とホールド応答型ディスプレイ装置とに大別される。ホールド応答型ディスプレイとは、液晶ディスプレイ装置のように、表示データに基づく輝度を次の走査まで保持し続けるタイプである。

ホールド応答型ディスプレイ装置の特徴としては、静止画の場合はちらつきのない良好な表示品質を得ることができるが、動画の場合には移動する物体の周囲がぼやけて見える、所謂、動画ぼやけが発生し、著しく表示品質が低下するという課題がある。

この動画ぼやけの発生要因は、物体の移動に伴い視線を移動する際、輝度のホールドされた表示画像に対して移動前後の表示イメージを観測者が補間する、所謂、網膜残像に起因するため、表示ディスプレイ装置の応答速度をどれだけ向上させても動画ぼやけは完全に解消しない。

これを解決するためには、より短い周波数で表示画像を更新するか、黒画面などの挿入によって一旦網膜残像をキャンセルすることで、インパルス応答型ディスプレイ装置に近づける方法が有効である。

【0003】

インパルス応答型ディスプレイ装置に近づける方法として、明フレームと暗フレームの連続する 2 フレームの期間に、複数の階調を表示することにより、外部システムから要求される階調を擬似的に表示する方法（以下、F B I 駆動方法と称する）が知られている。

（下記、特許文献 1 参照）

F B I 駆動方法では、外部システムから要求される階調が中間低階調である場合に、複数の階調の少なくとも 1 つの階調は最小階調（最小輝度）とし、外部システムから要求された階調が中間高階調である場合に、複数の階調の他の少なくとも 1 つの階調は最大階調（最大輝度）とする。

10

20

30

40

50

つまり、外部システムから要求された階調が低階調側である場合に、明フレーム期間に所定の階調を、暗フレーム期間に最小階調を切り替えて表示することにより、外部システムから要求された階調を擬似的に表示する。一方、外部システムから要求された階調が高階調側である場合に、明フレーム期間に最大階調を、暗フレームに所定の階調を切り替えて表示することにより、外部システムから要求された階調を擬似的に表示する。

【0004】

なお、本願発明に関連する先行技術文献としては以下のものがある。

【特許文献1】特開2006-343706号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0005】

前述したFBI駆動方法では、ルックアップテーブルにより、入力された表示データを、明フレーム用の表示データおよび暗フレーム用の表示データに変換し、変換後の表示データに基づき、ドレインドライバから階調電圧を出力する。

しかしながら、ドレインドライバで生成される階調電圧が、明フレームと暗フレームとで共通の値となっているため、明フレームと暗フレームとの相対輝度を合成した合成相対輝度の変化が急峻になってしまう箇所があり、各階調に対するドライバの電圧値を調整しても滑らかな階調表示が得られないことが想定される。

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、FBI駆動方法を採用する表示装置において、滑らかな階調表示を実現することが可能となる技術を提供することにある。

20

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【0006】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

(1) 複数のサブピクセルと、前記各サブピクセルに階調電圧を入力する複数の映像線とを有する表示パネルと、入力される表示データに基づき、前記表示データに対応する前記階調電圧を前記各映像線に供給する映像線駆動回路とを備え、連続する2フレーム期間の中の一方のフレーム期間をフレームA、フレームAに連続する次のフレーム期間をフレームBとすると、前記各サブピクセルは、前記フレームAと前記フレームBの2フレーム期間内に2つの階調を表示することにより、外部システムから要求された1つの階調を表示する表示装置であって、前記フレームAの期間に表示される画像Aの表示データと、前記フレームBの期間に表示される画像Bの表示データは、前記外部システムから入力される表示データから生成された表示データであり、前記映像線駆動回路は、表示データに対応する階調電圧として、フレームAの期間に第1群の階調電圧を前記各映像線に供給し、フレームAに連続する次のフレームBの期間に第2群の階調電圧を前記各映像線に供給する。

30

(2) (1)において、前記外部システムから要求された階調が最大階調と最小階調との間の中間階調のうちの低階調側に含まれる場合に、前記フレームAの期間の階調は前記外部システムから要求された階調に応じて変化し、前記フレームBの期間の階調は前記最小階調であり、前記外部システムから要求された階調が前記中間階調のうちの高階調側に含まれる場合に、前記フレームAの期間の階調は前記最大階調であり、前記フレームBの期間の階調は前記外部システムから要求された階調に応じて変化する。

40

【0007】

(3) (2)において、前記外部システムから要求された階調の前記低階調側と前記高階調側の境界は、前記フレームAの期間とフレームBの連続するフレーム期間内の2つの階調の一方を前記最小階調とし他方を前記最大階調として得られる階調である。

(4) (1)ないし(3)の何れかにおいて、前記外部システムから入力される表示デー

50

タを格納するフレームメモリと、前記フレームメモリに格納された前記外部システムから入力される表示データを、画像 A の表示データに変換する第 1 のルックアップテーブルと、前記フレームメモリに格納された前記外部システムから入力される表示データを、画像 B の表示データに変換する第 2 のルックアップテーブルと、前記第 1 のルックアップテーブルにより変換された画像 A の表示データ、あるいは、前記第 2 のルックアップテーブルにより変換された画像 B の表示データを選択して、前記映像線駆動回路に入力するセクタとを備える。

(5)(1)ないし(4)の何れかにおいて、複数の階調基準電圧を生成する階調基準電圧生成回路を備え、前記映像線駆動回路は、前記階調基準電圧生成回路から入力される複数の階調基準電圧に基づき、階調電圧を生成する階調電圧生成回路を有し、前記階調基準電圧生成回路は、前記フレーム A の期間に第 1 群の複数の階調基準電圧を生成し、かつ、前記フレーム B の期間に第 2 群の複数の階調基準電圧を生成し、前記階調電圧生成回路は、前記階調基準電圧生成回路から入力される前記第 1 群の複数の階調基準電圧に基づき前記第 1 群の階調電圧を生成し、かつ、前記階調基準電圧生成回路から入力される前記第 2 群の複数の階調基準電圧に基づき前記第 2 群の階調電圧を生成する。

10

【0008】

(6)(5)において、表示制御回路を備え、前記階調基準電圧生成回路は、前記表示制御回路からの階調基準電圧データに基づき、前記フレーム A の期間に生成する前記第 1 群の複数の階調基準電圧と、前記フレーム B の期間に生成する前記第 2 群の複数の階調基準電圧のそれぞれの電圧を設定する。

20

(7)(5)において、前記階調基準電圧生成回路は、第 1 群の複数の階調基準電圧を生成する第 1 の階調基準電圧生成回路と、第 2 群の複数の階調基準電圧を生成する第 2 の階調基準電圧生成回路と、前記第 1 の階調基準電圧生成回路、あるいは前記第 2 の階調基準電圧生成回路の出力を選択するセクタとで構成され、前記セクタは、前記フレーム A の期間に前記第 1 の階調基準電圧生成回路で生成された前記第 1 群の複数の階調基準電圧を選択し、前記フレーム B の期間に前記第 2 の階調基準電圧生成回路で生成された前記第 2 群の複数の階調基準電圧を選択する。

(8)(6)または(7)において、同一階調において、第 2 群の複数の階調基準電圧の絶対値は、第 1 群の複数の階調基準電圧の絶対値よりも、大きい。

30

【発明の効果】

【0009】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明によれば、FBI駆動方法を採用する表示装置において、滑らかな階調表示を実現することが可能となる。

【発明を実施するための最良の形態】

【0010】

以下、図面を参照して本発明の実施例を詳細に説明する。

なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

40

[実施例 1]

図 1 は、本発明の実施例 1 の液晶表示モジュールの概略構成を示すブロック図である。

本実施例の液晶表示モジュールは、液晶表示パネル 1 と、ドレインドライバ(本発明の映像線駆動回路) 2 と、ゲートドライバ 3 と、表示制御回路 4 と、表示データ変換回路 5 と、階調基準電圧生成回路 6 とで構成される。

ドレインドライバ 2 と、ゲートドライバ 3 は、液晶表示パネル 1 の周辺部に設置される。ゲートドライバ 3 は、液晶表示パネル 1 の一辺に配置された複数のゲートドライバ IC から構成される。また、ドレインドライバ 2 は、液晶表示パネル 1 の他の辺に配置された複数のドレインドライバ IC から構成される。

表示制御回路 4 は、外部システム(例えば、TV 本体や PC 本体)から入力される、 1

50

フレーム期間（1画面分を表示する期間）を規定する垂直同期信号（Vsync）、1水平走査期間（1ライン分を表示する期間）を規定する水平同期信号（Hsync）、表示データの有効期間を規定するディスプレイタイミング信号（DISP）、及び表示データと同期した基準クロック信号（CLK）に基づき、ゲートドライバ3、ドレインドライバ2を駆動する。

【0011】

図1において、DLは、映像線（ドレイン線、ソース線ともいう）、GLは走査線（ゲート線ともいう）、PXは各色（赤、緑、青）の画素電極であり、CTは対向電極（コモン電極ともいう）、LCは液晶層を等価的に示す液晶容量、Cstは、対向電極（CT）と画素電極（PX）の間に形成された保持容量である。

10

本実施例の液晶表示パネル1において、列方向に配置された各サブピクセルの薄膜トランジスタ（TFT）のドレイン電極は、それぞれ映像線（DL）に接続され、各映像線（DL）は列方向に配置されたサブピクセルに、表示データに対応する映像電圧を供給するドレインドライバ2に接続される。

また、行方向に配置された各サブピクセルにおける薄膜トランジスタ（TFT）のゲート電極は、それぞれ走査線（GL）に接続され、各走査線（GL）は、1水平走査時間、薄膜トランジスタ（TFT）のゲートに走査電圧（正または負のバイアス電圧）を供給するゲートドライバ3に接続される。

ゲートドライバ3は、表示制御回路4の制御の基に走査線（GL）に選択走査電圧を供給し、また、ドレインドライバ2は、表示制御回路4の基に映像線（DL）に映像電圧を供給する。

20

液晶表示パネル1に画像を表示する際、ゲートドライバ3は、走査線（GL）を上から下（あるいは、下から上）に向かって選択し、一方で、ある走査線（GL）の選択期間中に、ドレインドライバ2は、表示データに対応する映像電圧を、映像線（DL）に供給し、画素電極（PX）に印加する。

映像線（DL）に供給された電圧は、薄膜トランジスタ（TFT）を経由して、画素電極（PX）に印加され、最終的に、保持容量（Cst）と、液晶容量（LC）に電荷がチャージされ、液晶分子をコントロールすることにより画像が表示される。

【0012】

液晶表示パネル1は、画素電極（PX）、薄膜トランジスタ（TFT）、映像線（DL）、走査線（GL）などが設けられた第1の基板（TFT基板、アクティブマトリクス基板ともいう）と、カラーフィルタ等が形成される第2の基板（対向基板ともいう）とを、所定の間隙を隔てて重ね合わせ、該両基板間の周縁部近傍に枠状に設けたシール材により、両基板を貼り合わせると共に、シール材の一部に設けた液晶封入口から両基板間のシール材の内側に液晶を封入、封止し、さらに、両基板の外側に偏光板を貼り付けて構成される。

30

また、対向電極（CT）は、TN方式やVA方式の液晶表示パネルであれば第2の基板側に設けられる。IPS方式の場合は、第1の基板側に設けられる。

なお、本発明は、液晶パネルの内部構造とは関係がないので、液晶パネルの内部構造の詳細な説明は省略する。また、本発明は、どのような構造の液晶パネルであっても適用可能である。

40

さらに、実際の製品では、液晶表示パネル1の後ろ側にバックライトが配置されるが、本発明は、バックライトの構造とは関係がないので、バックライトの詳細な説明も省略する。

【0013】

図2は、図1に示すドレインドライバ2の一例の概略構成を示すブロック図である。

図2において、21はクロック制御部、22はラッチアドレスセレクタ、23はラッチ回路、24はD/Aコンバータ回路、25は出力アンプ回路である。

ラッチ回路23は、ラッチアドレスセレクタ22の制御の元に、表示制御回路4から出力される表示データラッチ用クロック（CL2）に同期して、外部から入力される表示デ

50

ータ（ここでは、8ビットのR[7:0]、G[7:0]、B[7:0]の表示データ）を順次ラッチする。

ラッチ回路23にラッチされた表示データは、表示制御回路4から出力される、出力タイミング制御用クロック信号（CL1）に基づき、D/Aコンバータ回路24に出力される。

D/Aコンバータ回路24は、階調基準電圧生成回路6から入力される、正極性のV1～V6の階調基準電圧と、負極性のV7～V12の階調基準電圧に基づき、正極性および負極性の0～255階調の階調電圧を生成する階調電圧生成回路（24-1）を有する。

【0014】

D/Aコンバータ回路24は、階調電圧生成回路（24-1）で生成された、正極性および負極性の0～255階調の階調電圧の中から、ラッチ回路23から入力された表示データに対応した階調電圧を選択して、出力アンプ回路25に inputs する。

出力アンプ回路25は、D/Aコンバータ回路24から入力された階調電圧を、アンプ回路で電流増幅し、対応する映像線（DL）に出力する。

図3は、図2に示す階調電圧生成回路（24-1）の回路構成を示す図であり、図3（a）は全体の回路構成を、図3（b）は、図3（a）の（イ）で示す部分を拡大して示す図である。

図3（a）に示すように、図2に示す階調電圧生成回路（24-1）は、階調基準電圧生成回路6から入力される6値の階調基準電圧（V1-V6）の各階調基準電圧間を、直列抵抗分圧回路（24-2）により分圧して、正極性の0～255階調分の階調電圧（Vp0～Vp255）を生成する部分と、階調基準電圧生成回路6から入力される6値の階調基準電圧（V7-V12）の各階調基準電圧間を、直列抵抗分圧回路（24-3）により分圧して、負極性の0～255階調分の階調電圧（Vn0～Vn255）を生成する部分とで構成される。

【0015】

本実施例の液晶表示モジュールでは、動画特性を向上させるために、1フレーム期間が（1/120）秒の倍速駆動が採用されている。そのため、表示データ変換回路5が設けられる。

表示データ変換回路5は、フレームメモリ10と、明フレーム用のFBI設定値を格納するルックアップテーブル11と、暗フレーム用のFBI設定値を格納するルックアップテーブル12と、セクタ13とで構成される。

外部から（1/60）秒毎に表示データが入力され、この表示データは、フレームメモリ10に格納される。

フレームメモリ10に格納された表示された表示データは、（1/120）秒毎に読み出され、ルックアップテーブル11により明フレーム用の表示データ、およびルックアップテーブル12により暗フレーム用の表示データに変換され、セクタ13により、どちらか一方の表示データが、ドレインドライバ2に inputs される。

【0016】

以下、従来のFBI処理について簡単に説明する。

図8は、横軸を入力表示データ、縦軸を明フレーム用の表示データ及び暗フレーム用の表示データとし、入力表示データから明フレーム用の表示データ、及び暗フレーム用の表示データへの変換特性を示す図であり、図8のAが明フレーム用の表示データへの変換特性、図8のBが暗フレーム用の表示データへの変換特性である。また、一般に、液晶表示パネルは、液晶印加電圧Vに応じて静的輝度Tが変化するが、その輝度が最小となるTminと、最大となるTmaxを有する。

従来のFBI処理の変換アルゴリズムは、明フレームと暗フレームを合わせて入力表示データに対応した目視輝度を実現し、且つ暗フレームはできるだけ、液晶表示パネルのTminとなる動的輝度を得ること、入力表示データが最も明るくなる256階調の場合の静的輝度はTmaxと同等であることを条件とする。

暗フレームの動的輝度が小さいほど、暗フレームの動的輝度が小さい範囲が大きいほど

10

20

30

40

50

動画ぼやけを低減できる。よって、暗フレームは T_{min} であるのが好ましいが、 T_{min} よりも少し高い輝度であってもよい。暗フレームの動的輝度が T_{min} である範囲は、0 階調から明フレームの動的輝度を T_{max} とし、暗フレームの動的輝度を T_{min} とし得られる目視輝度に対応する入力表示データの階調までの範囲である。但し、明フレームの動的輝度を T_{max} とし暗フレームの動的輝度を T_{min} とし得られる目視輝度に対応する入力表示データの階調よりも少し小さい階調までであってもよい。

また、明フレームの動的輝度が T_{max} である範囲は、明フレームの動的輝度を T_{max} とし暗フレームの動的輝度を T_{min} とし得られる目視輝度に対応する入力表示データの階調から 256 階調までの範囲である。但し、明フレームの動的輝度を T_{max} とし暗フレームの動的輝度を T_{min} とし得られる目視輝度に対応する入力表示データの階調よりも少し小さい階調からであってもよい。

10

【0017】

表示ディスプレイは人間の目視で各階調間の輝度差が等間隔に近いことが望ましく、一般に 256 階調の場合、液晶駆動用の表示データ D と静的輝度 T との関係は、下記 (1) 式の、所謂、ガンマカーブを満足するよう設計される。

[数1]

$$(\text{静的輝度 } T) = (\text{液晶駆動データ } D / 255) ^{\gamma} \dots (1)$$

尚、 $\gamma = 2.2$ が用いられることが一般的であることから、以下 $\gamma = 2.2$ とし説明する。

液晶表示パネル 1 の立上り時間 T_r 、立下り時間 T_f が共に 0 と仮定すると、表示輝度は下記 (2) 式のように近似できる。

20

[数2]

$$\text{表示輝度} = (\text{明フレームの静的輝度 } T / 2) + (\text{暗フレームの静的輝度 } T) / 2 \dots (2)$$

入力表示データを D_{in} 、明フレーム用の表示データを D_{light} 、暗フレーム用の表示データを D_{dark} とすると、(1) 式、(2) 式から $\gamma = 2.2$ において、下記 (3) 式が得られる。

【0018】

【数3】

$$D_{light} = \begin{cases} 2^{(1/2.2)*D_{in}} & \text{但し、} 2^{(1/2.2)*D_{in}} < 255 \text{ の場合} \\ 255 & \text{但し、} 2^{(1/2.2)*D_{in}} \geq 255 \text{ の場合} \end{cases}$$

30

$$D_{dark} = \begin{cases} 0 & \text{但し、} 2^{(1/2.2)*D_{in}} < 255 \text{ の場合} \\ 255 * \{ 2 * (D_{in}/255)^{2.2} - 1 \}^{(1/2.2)} & \text{但し、} 2^{(1/2.2)*D_{in}} \geq 255 \text{ の場合} \end{cases} \dots (3)$$

なお、216, 217 のルックアップテーブルは、必ずしも全ての入力表示データ (D_{in}) に対するテーブル値を持つ必要はなく、階調間でのリニアリティが十分満足されれば、例えば、図9に示すように、16 階調毎のテーブルを用意しておき、その間の階調に関しては、線形補間等といった補間によって変換表示データを生成してもよい。これによって変換テーブルのサイズを小さくすることが可能となる。

40

【0019】

以下、従来 of F B I 駆動方法の問題点を説明する。

図10は、従来 of F B I 駆動方法の問題点を説明するための図である。図10は、ドレインドライバ2に入力される階調基準電圧が、0 階調、63 階調、127 階調、191 階調、255 階調の計5入力ある場合の構成図である。なお、実際は正極性、負極性に対応した階調基準電圧が入力されるが、ここでは説明を簡便にするために省略している。また、ここでは、各サブピクセルに供給される階調電圧が、大きくなるほど高い輝度を示す、

50

所謂、ノーマリ黒表示モード (Normally Black-displaying Mode) で動作することを前提とする。

図10 - (a) は、入力表示データ (Din) と、明フレーム用の表示データ (Dlight) と、暗フレーム用の表示データ (Dark) との関係を示す図であり、図8と同様な図である。図10 - (a) のAが明フレーム用の表示データへの変換特性、図10 - (a) のBが暗フレーム用の表示データへの変換特性である。

図10 - (b) は、階調基準電圧 (NO-K) と、各階調の階調電圧 (V-KAI) との関係を示す図である。

図10 - (c) は、液晶への印加電圧 (V-LCD) と相対輝度 (Br) との関係を示す図である。なお、図10 - (b) および図10 - (c) では説明を簡便にするため、対向電極 (CT) に入力する電圧 (Vcom) を0Vと仮定したときの電圧としている。

【0020】

図10 - (d) は、入力表示データ (Din) と相対輝度 (Br) との関係を示す図である。図10 - (d) のAが明フレームときの相対輝度、図10 - (d) のBが暗フレームときの相対輝度、図10 - (d) のCが、AとBとを合成したときの合成相対輝度である。

ここで、実際には、明フレームから暗フレームへの応答時間と、暗フレーム 明フレームへの応答時間は一致しないため、合成輝度は暗フレーム、明フレームそれぞれの輝度の平均値とはならないが、説明を簡便にするため、合成輝度は、明フレームと暗フレームの単純な平均とした。

図10 - (d) のCの合成相対輝度から分かるように、V127の階調基準電圧当たりで、合成相対輝度の変化が急峻になっており、滑らかな階調表示が得られていない。

従来 of F B I 駆動方法では、暗フレーム、明フレームの両方とも共通の階調基準電圧が入力されるため、図10 - (d) に示す と の電圧 (即ち、V63の階調基準電圧) を調整することはできるが、それぞれを独立に調整することはできない。また、その他の階調に関しても同様である。

このように、従来 of F B I 駆動方法では、階調基準電圧が、暗フレームと明フレームとで同一であるため、階調電圧が、暗フレームと明フレームとで連動し、細かい調整が困難となり、結果的にグラデーションパターン等を表示した際に、滑らかな輝度表示ができるような調整は困難となっていた。

【0021】

図4は、本実施例 of F B I 駆動方法における設定電圧、相対輝度特性の関係を示す図である。

図4は、ドレインドライバ2に入力される階調基準電圧が、0階調、63階調、127階調、191階調、255階調の計5入力ある場合の構成図である。なお、実際は正極性、負極性に対応した階調基準電圧も入力されるが、ここでも説明を簡便にするために省略している。また、ここでも、各サブピクセルに供給される階調電圧が、大きくなるほど高い輝度を示す、所謂、ノーマリ黒表示モード (Normally Black-displaying Mode) で動作することを前提とする。

図4 - (a) は、入力表示データ (Din) と、明フレーム用の表示データ (Dlight) と、暗フレーム用の表示データ (Dark) との関係を示す図であり、図8と同様な図である。図4 - (a) のAが明フレーム用の表示データへの変換特性、図4 - (a) のBが暗フレーム用の表示データへの変換特性である。

図4 - (b) は、階調基準電圧 (NO-K) と、各階調の階調電圧 (V-KAI) との関係を示す図である。

【0022】

本実施例は、明フレームと、暗フレームとで、階調基準電圧 (NO-K) を異ならせ、明フレームの階調電圧と、暗フレームの階調電圧とを変化させたものである。図4 - (b) のAが、明フレーム時の階調電圧、図4 - (b) のBが、暗フレーム時の階調電圧である。

10

20

30

40

50

図 4 - (c) は、液晶への印加電圧 (V - L C D) と相対輝度 (B r) との関係を示す図である。なお、図 4 - (b) および図 4 - (c) では説明を簡便にするため、対向電極 (C T) に入力する電圧 (V c o m) を 0 V と仮定したときの電圧としている。

図 4 - (d) は、入力表示データ (D i n) と相対輝度 (B r) との関係を示す図である。図 4 - (d) の A が明フレームときの相対輝度、図 4 - (d) の B が暗フレームときの相対輝度、図 4 - (d) の C が、A と B とを合成したときの合成相対輝度である。

ここで、実際には、明フレームから暗フレームへの応答時間と、暗フレーム 明フレームへの応答時間は一致しないため、合成輝度は暗フレーム、明フレームそれぞれの輝度の平均値とはならないが、説明を簡便にするため、合成輝度は、明フレームと暗フレームの単純な平均とした。

本実施例では、暗フレーム用の階調基準電圧と、明フレーム用の階調基準電圧とを異ならせ、暗フレーム用の階調電圧と、明フレーム用の階調電圧とを異ならせるようにしたので、図 4 - (d) の C に示すように、合成相対輝度を滑らかに変化させることができる。

【 0 0 2 3 】

そのため、本実施例では、図 1 に示すように、階調基準電圧生成回路 6 が、明フレーム用の階調基準電圧と、暗フレーム用の階調基準電圧を生成し、ドレインドライバ 2 に入力し、階調電圧生成回路 (2 4 - 1) が、明フレーム用の階調電圧と、暗フレーム用の階調電圧を生成する。なお、図 4 - (b) に示すように、本実施例では、同一階調において、暗フレーム用の階調基準電圧の絶対値が、明フレーム用の階調基準電圧の絶対値よりも、大きくなっている。

図 5 は、本実施例の動作を説明するための図である。

図 5 に示すように、入力表示データ (D i n) は、(1 / 6 0) 秒毎に入力され、この入力表示データは、(1 / 1 2 0) 秒の明フレーム用の表示データと、(1 / 1 2 0) 秒の暗フレーム用の表示データとされる。

本実施例では、表示制御回路内に、明フレーム用の階調基準電圧データ「 A 」と、暗フレーム用の階調基準電圧データ「 B 」を持ち、垂直帰線期間中にそれぞれのデータを階調基準電圧生成回路 6 に出力する。

階調基準電圧生成回路 6 は、明フレーム用の階調基準電圧データ「 A 」と、暗フレーム用の階調基準電圧データ「 B 」とに基づき、明フレーム用の階調基準電圧 (N O - k) と、暗フレーム用の階調基準電圧 (N O - K) を生成し、ドレインドライバ 2 に入力する。

そして、ドレインドライバ 2 の階調電圧生成回路 (2 4 - 1) が、明フレーム用の階調電圧 (V - K A I) と、暗フレーム用の階調電圧 (V - K A I) を生成する。

その結果として、図 4 - (b) の A に示すように、明フレーム時の階調電圧と、図 4 - (b) の B に示す暗フレーム時の階調電圧を生成することができる。

【 0 0 2 4 】

[実施例 2]

図 6 は、本発明の実施例 2 の液晶表示モジュールの概略構成を示すブロック図である。

以下、本実施例の液晶表示モジュールについて、前述の実施例の液晶表示モジュールとの相異点を中心に説明する。

本実施例の液晶表示モジュールは、階調基準電圧生成回路が、明フレーム用の階調基準電圧生成回路 6 1 と、暗フレーム用の階調基準電圧生成回路 6 2 と、セクタ 1 5 とで構成される点で、前述の実施例の液晶表示モジュールと相異なる。

図 7 は、本実施例の動作を説明するための図である。

本実施例では、明フレーム用の階調基準電圧生成回路 6 1 が、明フレーム用の階調基準電圧を生成し、暗フレーム用の階調基準電圧生成回路 6 2 が、暗フレーム用の階調基準電圧を生成する。そして、垂直帰線期間中に、セクタ 1 5 により、明フレーム用の階調基準電圧、あるいは、暗フレーム用の階調基準電圧を選択して、ドレインドライバ 2 に入力する。そして、ドレインドライバ 2 の階調電圧生成回路 (2 4 - 1) が、明フレーム用の階調電圧と、暗フレーム用の階調電圧を生成する。

【 0 0 2 5 】

10

20

30

40

50

以上説明したように、本実施例によれば、明フレームと暗フレームとで、階調基準電圧を異ならせ、明フレームと暗フレームとで、それぞれ独立に階調電圧を設定できるようにしたので、それぞれのフレームごとに階調表示が滑らかとなる、ルックアップテーブルの設定、階調電圧の調整が容易になる。

これにより、階調表示が滑らかで動画性能にすぐれた液晶表示モジュールを実現することができる。

なお、前述までの説明では、本発明を液晶表示モジュールに適用した実施例について説明したが、本発明は、有機EL (Electro Luminescence) ディスプレイやLCOS (Liquid Crystal On Silicon) ディスプレイのようなホールド型表示装置にも適用可能である。

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【図面の簡単な説明】

【0026】

【図1】本発明の実施例1の液晶表示モジュールの概略構成を示すブロック図である。

【図2】図1に示すドライバの一例の概略構成を示すブロック図である。

【図3】図2に示す階調電圧生成回路の回路構成を示す図である。

【図4】本発明の実施例1のFBI駆動方法における設定電圧、相対輝度特性の関係を示す図である。

【図5】本発明の実施例1の液晶表示モジュールの動作を説明するための図である。

【図6】本発明の実施例2の液晶表示モジュールの概略構成を示すブロック図である。

【図7】本発明の実施例2の液晶表示モジュールの動作を説明するための図である。

【図8】本発明の実施例の液晶表示モジュールにおいて、入力表示データから明フレーム用の表示データ及び暗フレーム用の表示データへの変換特性を示す図である。

【図9】図1に示すルックアップテーブルの他の例を示す図である。

【図10】従来のFBI駆動方法の問題点を説明するための図である。

【符号の説明】

【0027】

- 1 液晶表示パネル
- 2 ドライバ
- 3 ゲートドライバ
- 4 表示制御回路
- 5 表示データ変換回路
- 6, 61, 62 階調基準電圧生成回路
- 10 フレームメモリ
- 11, 12 ルックアップテーブル
- 13, 15 セレクタ
- 21 クロック制御部
- 22 ラッチアドレスセレクタ
- 23 ラッチ回路
- 24 D/Aコンバータ回路
- 24-1 階調電圧生成回路
- 24-2, 24-3 直列抵抗分圧回路
- 25 出力アンプ回路
- DL 映像線 (ドレイン線、ソース線)
- GL 走査線 (ゲート線)
- PX 画素電極
- CT 対向電極 (コモン電極)
- LC 液晶容量

10

20

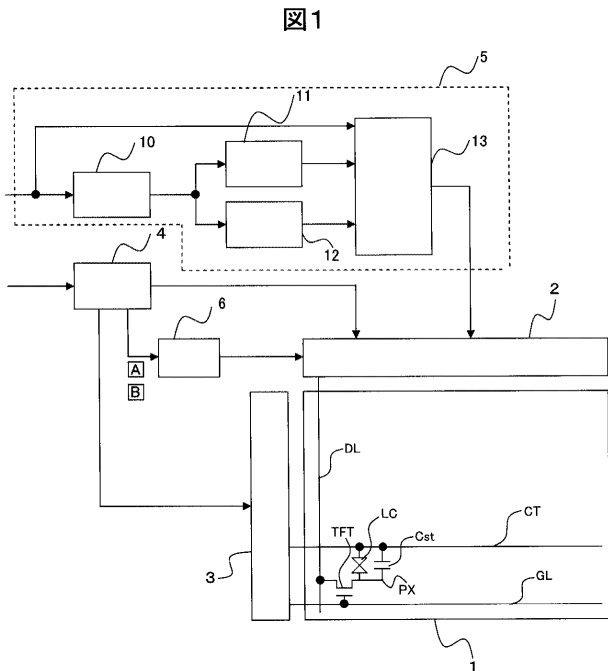
30

40

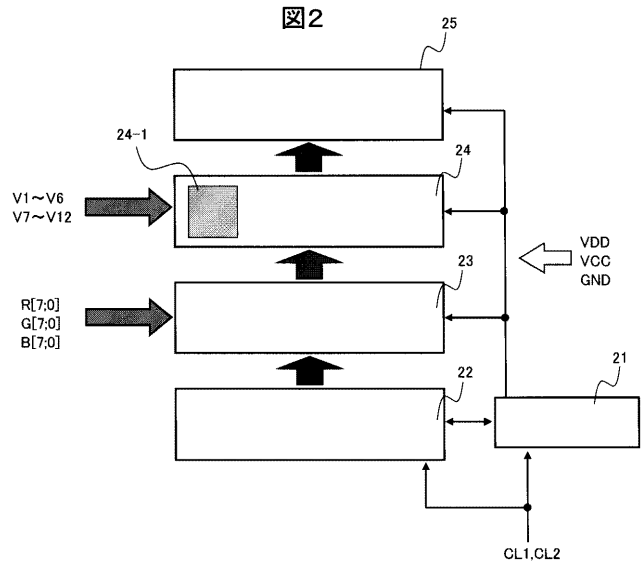
50

C s t 保持容量
T F T 薄膜トランジスタ

【 図 1 】

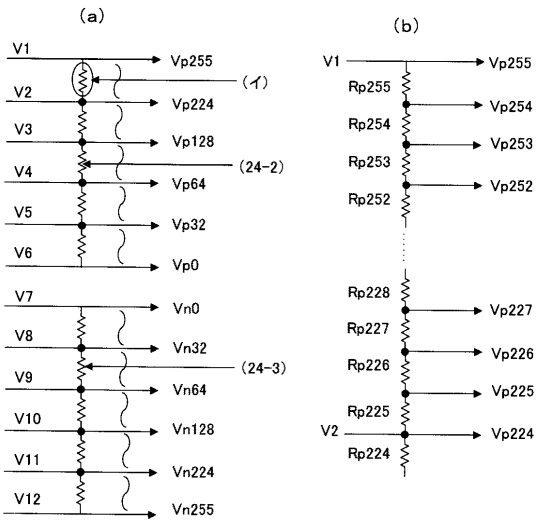


【 図 2 】

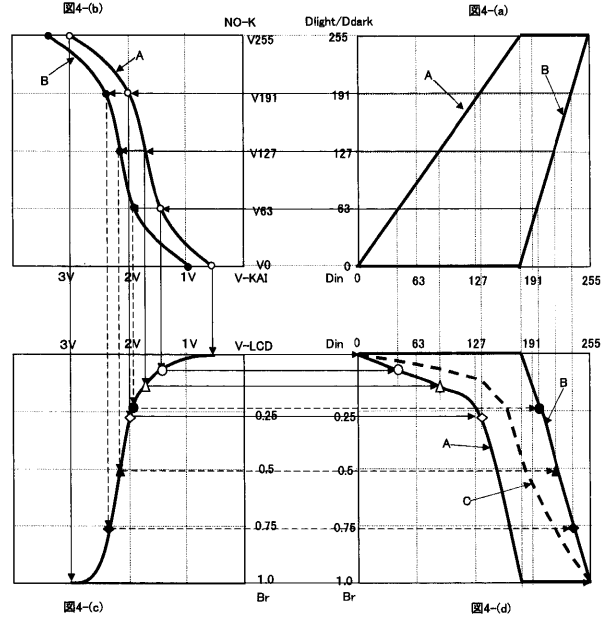


【 図 3 】

図3



【 図 4 】



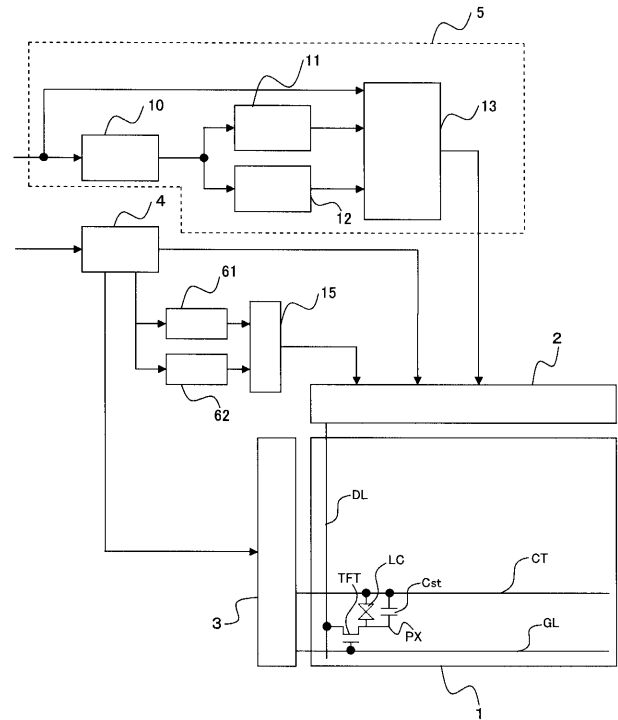
【 図 5 】

図5

入力表示データ	Nフレーム		(N+1)フレーム	
液晶駆動データ	(n-1)フレーム(明)	(n-1)フレーム(暗)	nフレーム(明)	nフレーム(暗)
階調基準電圧転送	A	B	A	B
階調電圧	Bに基づく電圧値	Aに基づく電圧値	Bに基づく電圧値	Aに基づく電圧値
ドレインドライバからの階調電圧	(n-2)フレーム(暗)の表示データで、Bに基づく電圧値	(n-1)フレーム(明)の表示データで、Aに基づく電圧値	(n-1)フレーム(暗)の表示データで、Aに基づく電圧値	nフレーム(明)の表示データで、Aに基づく電圧値

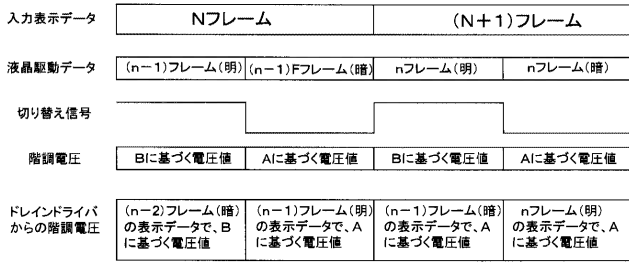
【 図 6 】

図6



【 図 7 】

図7



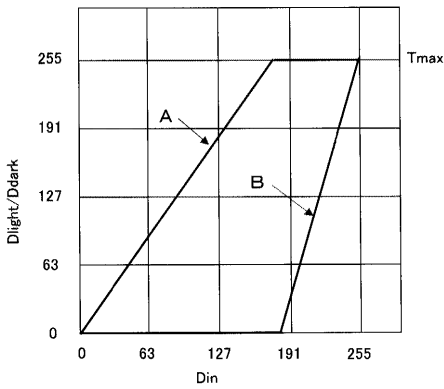
【 図 9 】

図9

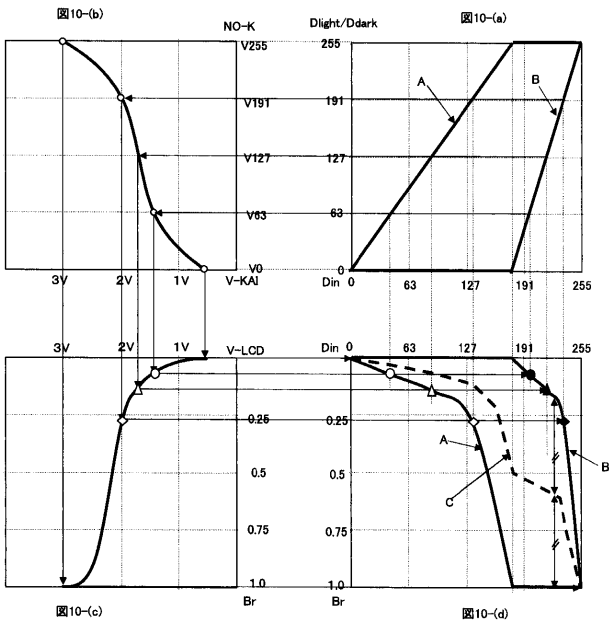
Din	Dlight	Dark
0	0	0
15	21	0
31	42	0
47	64	0
63	86	0
79	108	0
95	130	0
111	152	0
127	174	0
143	196	0
159	218	0
175	240	0
191	255	70
207	255	139
223	255	184
239	255	222
255	255	255

【 図 8 】

図8



【 図 10 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 1 2 U
	G 0 9 G 3/20	6 3 1 V
	G 0 2 F 1/133	5 7 5
	G 0 2 F 1/133	5 2 0

Fターム(参考) 5C006 AA14 AC11 AC21 AF05 AF12 AF44 AF45 AF46 AF83 BB16
BC12 BF43 FA04 FA12 FA29
5C080 AA10 BB05 DD02 EE19 EE29 FF01 FF11 JJ02 JJ03 JJ05