



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년05월13일
(11) 등록번호 10-1620389
(24) 등록일자 2016년05월04일

(51) 국제특허분류(Int. Cl.)
H04N 19/117 (2014.01) H04N 19/423 (2014.01)
H04N 19/436 (2014.01) H04N 19/70 (2014.01)
(52) CPC특허분류
H04N 19/117 (2015.01)
H04N 19/423 (2015.01)
(21) 출원번호 10-2015-0038905
(22) 출원일자 2015년03월20일
심사청구일자 2015년03월20일
(56) 선행기술조사문헌
KR1020140116991 A
KR1020140139531 A
KR101413154 B1

(73) 특허권자
한밭대학교 산학협력단
대전광역시 유성구 동서대로 125 (덕명동)
(72) 발명자
류광기
대전광역시 유성구 노은동로 111 열매마을
1007-105
조현표
대전 동구 동대전로248번길 132, 1동 502호 (가양
동, 삼흥빌라)
(74) 대리인
추혁

전체 청구항 수 : 총 3 항

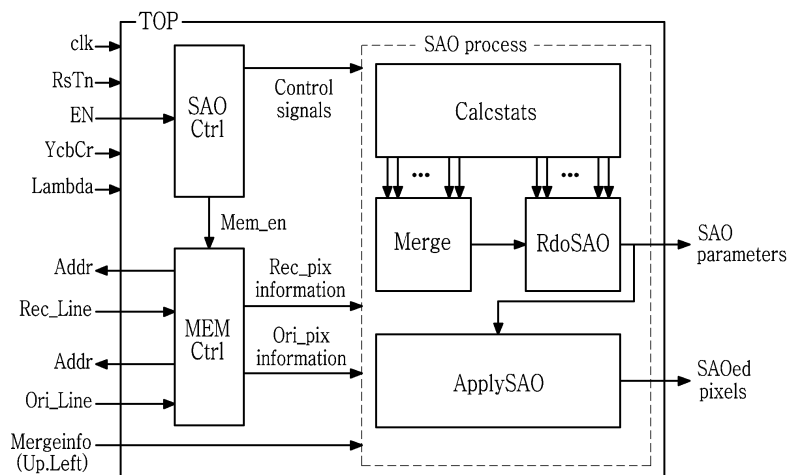
심사관 : 김영태

(54) 발명의 명칭 HEVC의 적응적 샘플 오프셋(SAO)

(57) 요약

HEVC의 적응적 샘플 오프셋(SAO)이 개시된다. 제어 신호를 출력하는 제어 모듈, 상기 제어 신호에 따라 가장 큰 코딩 유닛 정보를 저장하는 외부 메모리로부터 화소 정보를 읽고 처리 모듈로 전송하는 메모리 모듈 및 상기 제어 신호에 따라 상기 화소 정보를 에지 오프셋과 밴드 오프셋으로 분류하고, 최적 오프셋과 최적 적응적 샘플 오프셋 파라미터를 결정하여 출력하고 적응적 샘플 오프셋 파라미터를 이용하여 복원 영상을 보상하는 처리 모듈을 포함하는 HEVC의 적응적 샘플 오프셋(SAO)을 구성한다. 따라서 연산시간과 연산량을 줄일 수 있다.

대표도 - 도3



(52) CPC특허분류

H04N 19/436 (2015.01)

H04N 19/70 (2015.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 2014029505

부처명 교육부

연구관리전문기관 한국연구재단(교육부)

연구사업명 지역혁신인력양성사업

연구과제명 고령자 및 저시력 장애인용 전자독서확대기를 위한 고성능 시스템칩 개발

기 여 율 1/1

주관기관 연구사업지원팀

연구기간 2014.05.01 ~ 2015.04.30

공지예외적용 : 있음

명세서

청구범위

청구항 1

제어 신호를 출력하는 제어 모듈,

상기 제어 신호에 따라 가장 큰 코딩 유닛 정보를 저장하는 외부 메모리로부터 복수개의 화소 정보를 읽고 처리 모듈로 전송하는 메모리 모듈 및

상기 제어 신호에 따라 상기 복수개의 화소 정보 중 4개의 화소 정보 각각에 대해 에지 오프셋과 밴드 오프셋으로 분류하고, 최적 적응적 샘플 오프셋 파라미터를 결정하여 출력하고 상기 최적 적응적 샘플 오프셋 파라미터를 이용하여 상기 4개의 화소 정보 각각을 병렬적으로 보상하는 처리 모듈을 포함하되,

상기 처리 모듈은 2차원 배열 버퍼 구조를 가지는 상기 메모리 모듈을 기반으로 상기 4개의 화소를 병렬적으로 처리하여 상기 4개의 화소에 대한 상기 최적 적응적 샘플 오프셋 파라미터를 적용하고,

상기 처리 모듈은 상기 4개의 화소에 대한 병렬적인 상기 에지 오프셋 및 상기 밴드 오프셋에 대한 분류를 위한 4개의 클래시피케이션 모듈을 포함하는 것을 특징으로 하는 HEVC의 적응적 샘플 오프셋(SAO).

청구항 2

제1항에서,

상기 복수개의 화소 정보는 64개의 화소 정보이고,

상기 2차원 배열 버퍼 구조는 상기 64개의 화소 정보인 입력 라인을 입력받아 상기 64개의 화소 정보를 바텀 버퍼(bottom buffer), 미들 버퍼(middle buffer), 탑 버퍼(top buffer)의 순서로 쉬프트 업하여 저장하고, 적응적 샘플 오프셋 수행 순서에 따라 상기 바텀 버퍼, 상기 미들 버퍼, 상기 탑 버퍼 각각에 저장된 화소 정보를 출력하여 전송하는 HEVC의 적응적 샘플 오프셋(SAO).

청구항 3

제1항에서,

4개의 화소 정보 각각에 대한 상기 에지 오프셋의 카테고리 정보는 플래그 정보를 기반으로 결정되고,

상기 플래그 정보는 4개의 비교 연산자를 포함하고,

상기 4개의 비교 연산자는 Less A, Equi A, Less B, Equi B를 포함하고,

상기 A 및 상기 B 각각은 상기 4개의 화소 정보 각각의 주변 화소의 값인 것을 특징으로 하는 HEVC의 적응적 샘플 오프셋(SAO).

청구항 4

삭제

청구항 5

삭제

발명의 설명

기술 분야

본 발명은 HEVC의 적응적 샘플 오프셋(SAO)에 관한 것으로, 더욱 상세하게는 연산시간과 연산량을 줄이는 HEVC의 적응적 샘플 오프셋(SAO)에 관한 것이다.

[0001]

배경 기술

- [0002] 최근 영상 및 통신 기술이 빠르게 발전함에 따라 고해상도 영상을 지원하는 HDTV와 멀티미디어 기기의 대중화가 이루어졌고, 고해상도 영상 서비스에 대한 사용자들의 관심과 수요가 증가하였다. 차세대 영상 기기들의 개발 방향은 1920x1080 해상도인 FHD(Full High Definition)급을 넘어서 4배 이상의 해상도인 4K, 8K UHD(Ultra High Definition)급의 초고해상도 영상으로 발전하고 있다.
- [0003] 영상의 해상도가 증가하면서 새로운 영상 압축 표준 기술의 필요성이 대두되었고, 국제 표준화 기관인 ITU-T의 VCEG(Video Coding Experts Group) 그룹과 ISO/IEC의 MPEG(Moving Picture Experts Group) 그룹은 공동으로 JCT-VC(Joint Colaborative Team on Video Coding)를 결성하여 차세대 영상 압축 표준 기술인 HEVC를 개발하였다.
- [0004] HEVC는 초고해상도 영상과 병렬 처리 구조를 주요 이슈로 개발되었으며, 2013년 4월에 국제 표준화로 제정되었다. HEVC는 저해상도 영상부터 초고해상도 영상까지 다양한 해상도의 영상 압축을 지원하고, 부호화 효율을 개선하기 위해 다양한 영상 압축 기술들을 포함하고 있다. HEVC는 이전 영상 압축 표준인 H.264/AVC와 비교하여 약 50% 이상 개선된 부호화 효율을 갖는다.
- [0005] HEVC는 이전 영상 압축 표준들과 마찬가지로 블록 기반 부호화와 양자화 기술을 사용하면서, 고정된 8x8 매크로 블록 단위를 사용하여 변환 부호화를 수행하는 H.264/AVC와 다르게 4x4부터 32x32까지 다양한 크기의 블록 단위를 사용하여 변환 부호화를 수행한다. 하지만 변환 부호화의 블록 단위가 클수록 변환 계수들을 양자화하는 과정에서 발생하는 에러로 인하여 영상의 왜곡 현상은 더욱 강하게 발생한다. 따라서 HEVC는 양자화 과정에서 발생하는 영상의 왜곡 현상을 감소시키기 위한 기술을 필요로 하였고, 루프 내 필터 기술로서 기존 DBF(DeBlocking Filter)와 함께 새로운 기술인 적응적 샘플 오프셋(SAO: Sample Adaptive Offset)을 채택하였다.
- [0006] 적응적 샘플 오프셋은 영역 기반 필터로써 영역 내 화소 간 특성을 기반으로 최적의 오프셋 값을 구한 후, 화소 단위로 오프셋 값을 적용하여 영역 내 평균 화소 왜곡을 감소시키는 기술이다. 하지만 화소 단위로 연산을 수행하기 때문에 초고해상도 영상을 처리하기 위해서 많은 연산시간과 연산량을 요구한다.

발명의 내용

해결하려는 과제

- [0007] 상기와 같은 문제점을 해결하기 위한 본 발명의 목적은, 연산시간과 연산량을 줄이는 HEVC의 적응적 샘플 오프셋을 제공하는데 있다.

과제의 해결 수단

- [0008] 상기 목적을 달성하기 위한 본 발명은, 제어 신호를 출력하는 제어 모듈, 제어 신호에 따라 가장 큰 코딩 유닛 정보를 저장하는 외부 메모리로부터 화소 정보를 읽고 처리 모듈로 전송하는 메모리 모듈 및 제어 신호에 따라 화소 정보를 에지 오프셋과 밴드 오프셋으로 분류하고, 최적 오프셋과 최적 적응적 샘플 오프셋 파라미터를 결정하여 출력하고 적응적 샘플 오프셋 파라미터를 이용하여 복원 영상을 보상하는 처리 모듈을 포함하는 HEVC의 적응적 샘플 오프셋을 제공한다.
- [0009] 여기에서, 메모리 모듈은 화소 정보를 입력받아 병렬 처리를 위해 643 버퍼로 쉬프트 업하여 저장하고 적응적 샘플 오프셋 수행 순서에 따라 각 버퍼에 저장된 화소 정보를 출력하여 전송한다.
- [0010] 이때, 처리 모듈은 화소 정보를 입력받아 밴드 오프셋과 에지 오프셋으로 분류될 정보를 구하고, 에지 오프셋의 경우 화소 분류 조건 테이블로 플래그 정보를 생성하고 생성된 플래그 정보를 이용하여 에지 오프셋의 카테고리를 결정하는 클래시피케이션 모듈을 포함한다.
- [0011] 이때, 처리 모듈은 원본 화소와 복원 화소 간 차이의 누적 값을 입력받아 오프셋에 대한 윗-왜곡 비용 계산식에 포함된 곱을 쉬프트기와 덧셈기로 구현하여 윗-왜곡 비용을 한 번에 생성하는 공통 연산기를 포함한다.
- [0012] 이때, 처리 모듈은 현재 가장 큰 코딩 유닛 내 화소 정보를 분류한 후 최적 적응적 샘플 오프셋 파라미터를 결정하고, 결정된 적응적 샘플 오프셋 파라미터를 기반으로 현재 가장 큰 코딩 유닛을 보상하고, 다음 가장 큰 코딩 유닛의 화소 분류와 최적 적응적 샘플 오프셋 파라미터 결정을 수행한다.

발명의 효과

[0013] 상기와 같은 본 발명에 따른 HEVC의 적응적 샘플 오프셋(SAO)을 이용할 경우에는 연산시간과 연산량을 줄일 수 있다.

도면의 간단한 설명

- [0014] 도 1은 에지 오프셋의 4가지 패턴 클래스를 보인 예시도이다.
- 도 2는 밴드 오프셋의 밴드 구성 예를 보인도이다.
- 도 3은 본 발명의 일실시예에 따른 적응적 샘플 오프셋 하드웨어 구조를 보인 블록도이다.
- 도 4는 2차원 배열 버퍼 구조를 보인 예시도이다.
- 도 5는 화소 분류 구조를 보인 예시도이다.
- 도 6은 에지 오프셋의 카테고리 결정을 위한 플래그 생성을 보인 예시도이다.
- 도 7은 율-왜곡 비용 계산을 위한 공통 연산기를 보인 블록도이다.
- 도 8은 적응적 샘플 오프셋의 2단계 파이프라인 구조를 보인 예시도이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.
- [0016] 제1, 제2, A, B 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 및/또는 이라는 용어는 복수의 관련된 기재된 항목들의 조합 또는 복수의 관련된 기재된 항목들 중의 어느 항목을 포함한다.
- [0017] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [0018] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0019] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0020] 이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.
- [0021] 도 1은 에지 오프셋의 4가지 패턴 클래스를 보인 예시도이다.
- [0022] 적응적 샘플 오프셋(SAO: Sample Adaptive Offset)은 영역 기반 필터로 DBF가 처리된 후 수행된다. 적응적 샘플 오프셋의 기본 개념은 필터링을 수행하는 영역내 화소들을 분류하고, 분류된 정보를 기반으로 최적의 오프셋 값을 구한 후 복원 화소에 오프셋 값을 적용함으로써 영역 내 평균 화소 왜곡을 감소시키는 것이다.

- [0023] 적응적 샘플 오프셋은 영역 내 화소들을 분류하고 오프셋 값을 구하기 위해 두 가지 타입인 에지 오프셋과 밴드 오프셋을 사용한다. 에지 오프셋은 영역 내 화소 간의 에지 특성을 고려하여 복원 영상의 왜곡을 효과적으로 감소시키기 위한 방법이다. 밴드 오프셋은 영역 내 화소 간의 유사한 밝기 값 특성을 고려하여 복원 영상의 왜곡을 효과적으로 감소시키기 위한 방법이다.
- [0024] 적응적 샘플 오프셋은 원본 영상과 복원 영상 간의 왜곡을 감소시켜 영상의 주관적 화질 및 객관적 화질을 향상시킬 뿐만 아니라 부호화 효율도 향상시킨다.
- [0025] 에지 오프셋
- [0026] 에지 오프셋은 영역 내 화소들의 에지 특성을 고려하여 화소들을 분류하기 위해서 1차원적인 방향성을 나타내는 4개의 패턴 클래스를 사용한다. 도 1은 에지 오프셋의 4가지 패턴 클래스를 나타낸다.
- [0027] 도 1의 각 클래스에 표시된 C는 현재 분류할 화소를 나타내고, A와 B는 각 방향성에 따른 주변 화소들을 나타낸다. 에지 오프셋은 도 1과 같은 수평, 수직 클래스와 2개의 대각 클래스에 대한 주변 화소 정보를 얻고, 현재 분류할 화소와 2개의 주변 화소 정보를 표 1에 나타난 화소 분류 조건식에 따라 하위 카테고리 분류한다.
- [0028] 표 1. 에지 오프셋의 화소 분류 조건식이다.

표 1

Category	Condition
1	$(C < A) \ \&\& \ (C < B)$
2	$((C < A) \ \&\& \ (C == B)) \ \ ((C == A) \ \&\& \ (C < B))$
3	$((C > A) \ \&\& \ (C == B)) \ \ ((C == A) \ \&\& \ (C > B))$
4	$(C > A) \ \&\& \ (C > B)$
0	None of the above

- [0030] 에지 오프셋은 표 1의 조건식을 사용하여 현재 분류할 화소를 4개의 패턴 클래스에 따른 주변 화소 정보와 비교하여 각각의 하위 카테고리로 분류하고, 분류된 정보를 기반으로 각 카테고리에 해당하는 최적의 오프셋값을 구한다. 즉, 에지 오프셋의 4개 패턴 클래스들은 각각의 하위 카테고리 4개씩을 갖게 되고, 에지 오프셋은 분류된 정보들을 기반으로 총 16개의 오프셋 값을 구한다.
- [0031] 도 2는 밴드 오프셋의 밴드 구성 예를 보인다이다.
- [0032] 밴드 오프셋은 영역 내 화소들의 유사한 밝기 값 특성을 고려하여 화소들을 분류하는 방법이다. 밴드 오프셋은 화소의 밝기 값 범위를 일정한 구간을 갖는 밴드들로 나눈 후 분류할 화소의 밝기 값에 따라 해당하는 밴드로 분류한다.
- [0033] 도 2는 8비트 심도를 갖는 화소 표현 체계에서 밴드 오프셋의 화소를 분류하기 위한 밴드 구성의 예를 나타낸다.
- [0034] 밴드 오프셋은 도 2와 같이 화소의 밝기 범위를 32 개의 균일한 밴드 구간으로 나누고, 분류할 화소의 밝기 값에 따라 해당하는 밴드로 분류한다. 즉, 분류할 화소의 밝기 값이 21일 경우 3번째 밴드로 화소를 분류한다. 밴드 오프셋은 총 32개의 밴드에 대하여 각각 오프셋 값을 구한다.
- [0035] 적응적 샘플 오프셋 파라미터
- [0036] 적응적 샘플 오프셋은 에지 오프셋의 16개 오프셋 값들과 밴드 오프셋의 32개 오프셋 값들을 구할 때 각각의 율-왜곡 비용을 계산하여 최소의 율-왜곡 비용을 갖는 오프셋 값들을 최적의 오프셋 값으로 결정한다.
- [0037] 에지 오프셋과 밴드 오프셋에 대하여 모든 48개의 최적 오프셋 값들이 결정되면, 에지 오프셋에서는 각각의 클래스에 대한 율-왜곡 비용을 계산하고, 그 중 최소의 율-왜곡 비용을 갖는 최적의 클래스를 결정한다. 밴드 오프셋에서는 각각의 연속한 4개 밴드들로 이루어진 밴드 그룹에 대한 율-왜곡 비용을 계산하고, 그 중 최소의 율-왜곡 비용을 갖는 최적의 밴드 그룹을 결정한다.
- [0038] 마지막으로 적응적 샘플 오프셋은 현재 영역에 대하여 최적의 적응적 샘플 오프셋 파라미터를 결정하기 위해,

각각 Merge 파라미터와 에지 오프셋, 밴드 오프셋의 율-왜곡 비용을 비교하여 최소의 율-왜곡 비용을 갖는 정보를 최적 적응적 샘플 오프셋 파라미터로 결정하며, 적응적 샘플 오프셋 파라미터는 타입 정보, 4개의 오프셋 값, Merge 플래그 정보 등을 포함한다.

[0039] 도 3은 본 발명의 일실시예에 따른 적응적 샘플 오프셋 하드웨어 구조를 보인 블록도이다.

[0040] 본 발명에서 제안하는 적응적 샘플 오프셋 하드웨어 구조는 표준 적응적 샘플 오프셋 기술의 화소 단위 연산으로 인한 많은 연산시간을 감소시키기 위해 4개 화소를 병렬적으로 처리하며, 화소를 분류하고 율-왜곡 최적화를 수행하여 최적의 적응적 샘플 오프셋 파라미터를 생성하는 과정과 최적의 적응적 샘플 오프셋 파라미터를 복원 화소에 적용하여 보상하는 과정을 2단계 파이프라인 구조로 구현하였다. 또한 하드웨어 면적을 최소화하기 위해 영상의 휘도 성분과 색차 성분을 단일 구조로 처리하여 하드웨어 자원을 재사용하도록 구현하였고, 하드웨어에 적합한 연산기 및 공통 연산기를 구현하여 사용하였다.

[0041] 본 발명에서 제안하는 적응적 샘플 오프셋 하드웨어 구조의 전체 블록 다이어그램은 도 3과 같다.

[0042] 제어 신호를 출력하는 제어 모듈(SAOCtrl), 제어 신호에 따라 가장 큰 코딩 유닛 정보를 저장하는 외부 메모리로부터 화소 정보를 읽고 처리 모듈로 전송하는 메모리 모듈(MEMCtrl) 및 제어 신호에 따라 화소 정보를 에지 오프셋과 밴드 오프셋으로 분류하고, 최적 오프셋과 최적 적응적 샘플 오프셋 파라미터를 결정하여 출력하고 적응적 샘플 오프셋 파라미터를 이용하여 복원 영상을 보상하는 처리 모듈(SAO process)을 포함한다.

[0043] 본 발명에서 제안하는 적응적 샘플 오프셋 하드웨어 구조는 도 3과 같이 제어 모듈(SAOCtrl)에서 적응적 샘플 오프셋의 전체 동작을 제어하는 신호를 생성하여 각각 처리 모듈(SAO process)과 메모리 모듈(MEMCtrl)로 전송한다. 메모리 모듈(MEMCtrl)은 제어신호에 따라 가장 큰 코딩 유닛(LCU: Largest Coding Unit) 정보를 저장하고 있는 외부 메모리로부터 적응적 샘플 오프셋을 수행할 화소 정보들을 읽고 저장한 후 수행 순서에 따라 필요한 화소 정보들을 처리 모듈(SAO process)로 전송한다.

[0044] 처리 모듈(SAO process)은 실제 적응적 샘플 오프셋을 수행하는 CalcStats, Merge, RdoSAO, ApplySAO 모듈들로 구성된다. 처리 모듈(SAO process)은 입력 화소들을 에지 오프셋과 밴드 오프셋으로 분류하며, 최적 오프셋 값들과 최적 적응적 샘플 오프셋 파라미터를 결정하여 출력함과 동시에 적응적 샘플 오프셋 파라미터 정보를 이용하여 복원 영상을 보상한다.

[0045] 도 4는 2차원 배열 버퍼 구조를 보인 예시도이다.

[0046] 메모리 모듈(MEMCtrl)은 화소 정보를 입력받아 병렬 처리를 위해 643 버퍼로 쉬프트 업하여 저장하고 적응적 샘플 오프셋 수행 순서에 따라 각 버퍼에 저장된 화소 정보를 출력하여 전송한다.

[0047] 본 발명에서 제안하는 적응적 샘플 오프셋 하드웨어 구조는 4개 화소를 병렬적으로 처리함으로써 1개 화소 단위로 처리하는 표준 적응적 샘플 오프셋 방식과 비교하여 연산시간을 4배 감소시킨다.

[0048] 4개의 화소를 에지 오프셋과 밴드 오프셋으로 분류할 때, 밴드 오프셋의 경우 분류할 4개의 화소 정보만 필요하지만 에지 오프셋의 경우 4개의 패턴 클래스에 따른 각각 2개씩의 주변 화소 정보가 추가적으로 필요하다. 따라서 제안하는 적응적 샘플 오프셋 하드웨어 구조는 4개의 화소를 병렬적으로 처리하기 위해 그림 4와 같은 2차원 배열 버퍼 구조를 사용한다.

[0049] 2차원 배열 버퍼 구조는 그림 4와 같이 가장 큰 코딩 유닛(LCU)(64x64) 정보를 저장하고 있는 외부 메모리로부터 한 사이클 당 64개 화소 정보인 Input Line을 입력받아 바텀 버퍼(Bottom buffer)와 미들 버퍼(Mid buffer), 탑 버퍼(Top buffer)로 쉬프트 업을 수행하여 저장한다. 그리고 적응적 샘플 오프셋 수행 순서에 따라 각 버퍼에 저장된 화소 정보를 출력하여 전송한다.

[0050] 2차원 배열 버퍼 구조는 메모리로부터 가장 큰 코딩 유닛(LCU)의 처음 화소 정보들을 입력받을 때 바텀 버퍼(Bottom buffer)와 미들 버퍼(Mid buffer), 탑 버퍼(Top buffer)를 채우기 위해 3 사이클의 딜레이가 발생하지만, 다음 동작 시에는 한 사이클 당 한 줄의 화소 정보를 입력받아 저장할 수 있을 뿐만 아니라 메모리 접근 횟수를 최소화할 수 있고, 제안하는 적응적 샘플 오프셋 하드웨어 구조와 대응되어 한 번에 4개의 복원 화소 정보와 주변 화소 정보를 효율적으로 전송하여 처리할 수 있다.

[0051] 도 5는 화소 분류 구조를 보인 예시도이다.

[0052] 적응적 샘플 오프셋은 입력 화소를 각각 에지 오프셋과 밴드 오프셋으로 분류한 후 분류된 정보를 기반으로 최적 오프셋 값들을 계산한다. 분류된 정보란 화소가 분류될 때 해당하는 카테고리 또는 밴드에 대하여 원본 화소

와 복원 화소 간 차이의 누적 값과 분류된 화소 개수의 누적 값을 말한다. 따라서 적응적 샘플 오프셋의 화소 분류 작업은 화소를 분류함과 동시에 각각의 카테고리나 밴드에 분류된 복원 화소와 원본 화소 간 차이 값과 분류된 복원 화소의 개수를 누적하여 저장하여야 한다.

[0053] 도 5는 제안하는 적응적 샘플 오프셋 하드웨어 구조의 화소 분류 구조를 나타낸다.

[0054] 처리 모듈(SAO process)은 화소 정보를 입력받아 밴드 오프셋과 에지 오프셋으로 분류될 정보를 구하고, 에지 오프셋의 경우 화소 분류 조건 테이블로 플래그 정보를 생성하고 생성된 플래그 정보를 이용하여 에지 오프셋의 카테고리를 결정하는 클래시피케이션 모듈(Classification)을 포함한다.

[0055] 본 발명에서 제안하는 적응적 샘플 오프셋 하드웨어의 화소 분류 구조는 도 5와 같이 클래시피케이션 모듈(Classification)에서 분류될 정보(Error, Category, Band)를 구하고, 공통 레지스터(Common Regs)에서 분류된 정보(Error, Count)를 해당하는 카테고리 또는 밴드 레지스터에 누적하여 저장한다. 도 5의 클래시피케이션 모듈(Classification)은 한 화소에 대한 분류 작업을 나타낸 것이며, 제안하는 적응적 샘플 오프셋 하드웨어 구조는 4개의 화소를 병렬적으로 처리하므로 4개의 클래시피케이션 모듈(Classification)이 존재한다. 공통 레지스터(Common Regs)는 분류된 정보(Error, Count)를 누적하여 저장하기 위해 4개의 클래시피케이션 모듈(Classification)이 공통으로 사용한다.

[0056] 화소를 분류할 때, 밴드 오프셋의 경우 각 밴드 구간이 일정한 8의 크기를 갖기 때문에 복원 화소 값의 상위 5비트를 이용하여 쉽게 해당하는 밴드로 분류할 수 있다. 하지만 에지 오프셋의 경우 복원 화소를 각 패턴 클래스에 따른 2개의 주변 화소 정보와 표 1의 조건식에 따라 하위 카테고리로 분류해야 한다.

[0057] 도 6은 에지 오프셋의 카테고리 결정을 위한 플래그 생성을 보인 예시도이다.

[0058] 에지 오프셋의 카테고리 결정 모듈을 하드웨어로 구현 시 표 1의 조건식들을 조건문(if statement)과 비교 연산자들(>, <, ==)을 사용하여 구현 할 수 있다. 하지만 표 1과 같이 많은 비교 연산자들을 사용하는 것과 각각의 조건문에서 비교 연산자들을 사용하는 것은 불필요한 로직 게이트의 발생을 야기하기 때문에 하드웨어 면적을 증가시킬 수 있다. 따라서 불필요한 로직 게이트의 발생을 방지하고 하드웨어 면적을 감소시키기 위해 도 6과 표 2에 나타난 바와 같이 플래그 정보를 생성하고, 생성된 플래그 정보를 이용하여 카테고리를 결정할 수 있다. 도 6은 Verilog HDL로 작성한 코드이며, 표 1에서 12개의 비교 연산자를 사용하는 것과 비교하여 4개의 비교 연산자만을 사용하여 플래그(LessA, EquA, LessB, EquB) 정보를 생성한다. 생성된 플래그 정보를 기반으로 표 2와 같이 카테고리를 결정할 수 있으며, 이러한 방법은 불필요한 로직 게이트의 발생을 방지하고 보다 적은 수의 비교 연산자를 사용하기 때문에 하드웨어 면적을 감소시킬 수 있다.

[0059] 표 2는 플래그 정보에 따른 카테고리 결정을 나타낸다.

표 2

LessA	EquA	LessB	EquB	Category
1	0	1	0	1
1	0	0	1	2
0	1	1	0	
0	0	0	1	3
0	1	0	0	
0	0	0	0	4
None of the above				0

[0061] 도 7은 율-왜곡 비용 계산을 위한 공통 연산기를 보인 블록도이다.

[0062] 처리 모듈(SAO process)은 원본 화소와 복원 화소 간 차이의 누적 값을 입력받아 오프셋에 대한 율-왜곡 비용 계산식에 포함된 곱을 쉬프트기와 덧셈기로 구현하여 율-왜곡 비용을 한 번에 생성하는 공통 연산기를 포함한다.

[0063] 적응적 샘플 오프셋은 영역 내 화소들의 분류가 완료되면 분류된 정보를 기반으로 에지 오프셋과 밴드 오프셋에 대한 최적 오프셋 값들을 결정하고, 현재 영역에 대하여 최적 적응적 샘플 오프셋 파라미터를 결정한다.

[0064] 최적 오프셋 및 적응적 샘플 오프셋 파라미터를 결정할 때, 적응적 샘플 오프셋은 각각의 율-왜곡 비용을 계산하여 최소의 율-왜곡 비용을 갖는 오프셋 및 파라미터를 결정한다.

[0065] HEVC의 참조 소프트웨어인 HM-11은 화소가 8비트로 표현되는 영상에서 최적 오프셋 값을 결정할 때 오프셋 값이 0보다 작거나 7보다 클 수 없도록 임계값을 설정하고 있다. 또한 율-왜곡 비용을 계산하기 위해 필요한 변수인 R(Rate)을 에지 오프셋과 밴드 오프셋에서 각각 (Offset+1)과 (Offset+2)로 정의하고 있다. 표 3은 오프셋 0부터 7까지의 율-왜곡 비용을 계산하기 위한 식을 나타낸다.

[0066] 표 3은 오프셋에 따른 율-왜곡 비용 계산을 나타낸다.

표 3

RDcost = Nh2 2Eh + R		
Offset(h)	RDcost	R
0	0	-
1	(N*1) - (E*2) + (*R)	EO : 2 BO : 3
2	(N*4) - (E*4) + (*R)	EO : 3 BO : 4
3	(N*9) - (E*6) + (*R)	EO : 4 BO : 5
4	(N*16) - (E*8) + (*R)	EO : 5 BO : 6
5	(N*25) - (E*10) + (*R)	EO : 6 BO : 7
6	(N*36) - (E*12) + (*R)	EO : 7 BO : 8
7	(N*49) - (E*14) + (*R)	EO : 8 BO : 9

[0068] 표 3의 RDcost는 율-왜곡 비용을 나타내며, N은 분류된 누적 개수, E는 원본 화소와 복원 화소 간 차이의 누적 값, h는 오프셋 값, 는 율-왜곡 비용을 계산하기 위한 라그랑지 승수, R은 오프셋을 표현하기 위한 비트 레이트를 나타낸다.

[0069] 각 오프셋에 따른 율-왜곡 비용을 계산하기 위한 모듈을 하드웨어로 구현 시 표 3과 같이 많은 수의 곱셈기와 덧셈기, 뺄셈기가 필요하다. 하지만 오프셋(h)과 오프셋에 따른 비트레이트(R)를 상수로 표현할 수 있기 때문에 그림 7과 같이 쉬프트기와 덧셈기만을 사용하여 공통 연산기를 구현할 수 있다.

[0070] 도 7은 공통 연산기를 사용하여 율-왜곡 비용 계산식 중 (2Eh) 부분을 구현한 것이다. 도 7의 공통 연산기는 원본 화소와 복원 화소 간 차이의 누적 값(Error)을 입력받아 오프셋 0부터 7까지에 대한 (2Eh) 값을 한 번에 생성한다. 율-왜곡 비용 계산식 중 나머지 (Nh2)와 (R)도 도 7과 같은 공통 연산기 구조로 구현하였으며, 이러한 구조는 연산기의 사용을 최소화하여 하드웨어 면적을 감소시킬 수 있다.

[0071] 도 8은 적응적 샘플 오프셋의 2단계 파이프라인 구조를 보인 예시도이다.

[0072] 처리 모듈(SAO process)은 현재 가장 큰 코딩 유닛 내 화소 정보를 분류한 후 최적 적응적 샘플 오프셋 파라미터를 결정하고, 결정된 적응적 샘플 오프셋 파라미터를 기반으로 현재 가장 큰 코딩 유닛을 보상하고, 다음 가장 큰 코딩 유닛의 화소 분류와 최적 적응적 샘플 오프셋 파라미터 결정을 수행한다.

[0073] 적응적 샘플 오프셋은 크게 3단계로 화소 분류, 최적 적응적 샘플 오프셋 파라미터 결정, 복원 영상 보상 단계로 나눌 수 있다. 적응적 샘플 오프셋은 화소 분류가 끝나면 최적 적응적 샘플 오프셋 파라미터를 결정하고, 결정된 적응적 샘플 오프셋 파라미터 정보를 기반으로 복원 영상을 보상한다.

[0074] 복원 영상 보상 단계의 경우 결정된 적응적 샘플 오프셋 파라미터 정보만 입력되면 화소 분류와 최적 적응적 샘플 오프셋 파라미터 결정 단계와 독립적으로 수행될 수 있다. 따라서 도 8과 같은 2단계 파이프라인 구조의 적용이 가능하다.

[0075] 도 8의 2단계 파이프라인 구조는 현재 가장 큰 코딩 유닛(LCU) 내 화소들을 분류한 후 최적 적응적 샘플 오프셋 파라미터를 결정한다. 그리고 결정된 적응적 샘플 오프셋 파라미터 정보를 기반으로 현재 가장 큰 코딩 유닛(LCU)을 보상함과 동시에 다음 가장 큰 코딩 유닛(LCU)의 화소 분류와 최적 적응적 샘플 오프셋 파라미터 결정

을 수행한다.

[0076] 2단계 파이프라인 구조는 처음 가장 큰 코딩 유닛(LCU)을 처리할 때에만 모든 소요 사이클이 필요하지만, 두 번째 가장 큰 코딩 유닛(LCU)부터는 소요 사이클이 1/2로 줄기 때문에 연산시간을 감소시킬 수 있다.

[0077] 단일 적응적 샘플 오프셋 구조

[0078] 적응적 샘플 오프셋은 휘도 성분과 색차 성분에 대하여 독립적으로 수행되며 비슷한 수행 구조를 갖는다. 따라서 휘도 성분을 위한 적응적 샘플 오프셋 구조는 색차 성분을 위해 재사용될 수 있고, 이러한 단일 구조는 별도의 색차 성분을 위한 적응적 샘플 오프셋 구조가 필요하지 않기 때문에 하드웨어 면적을 크게 감소시킬 수 있다.

[0079] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

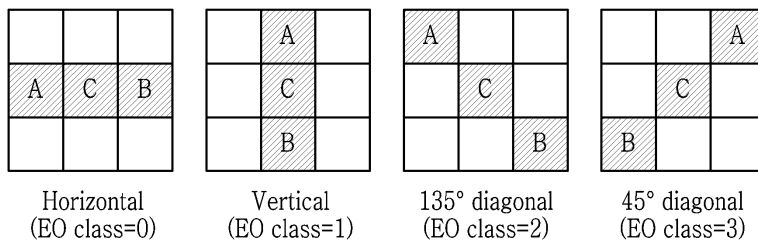
부호의 설명

[0080] SAOCtrl: 제어 모듈 SAO process: 처리 모듈

MEMCtrl: 메모리 모듈

도면

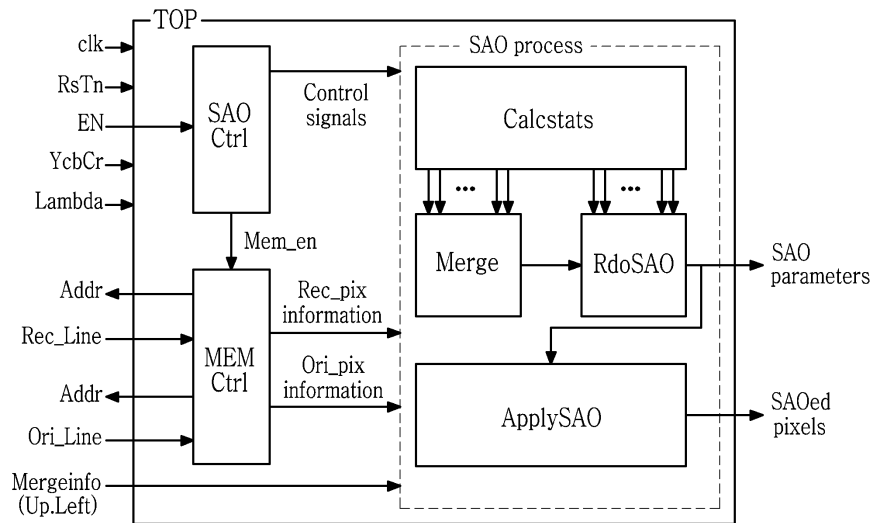
도면1



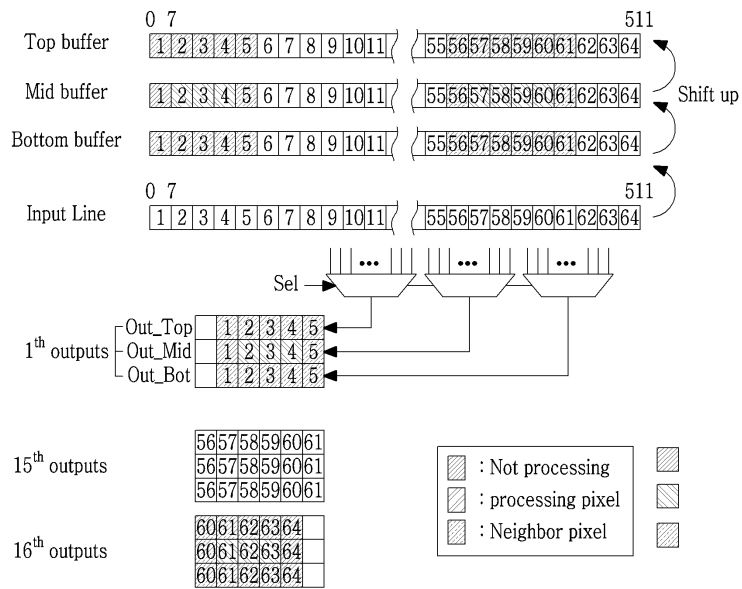
도면2



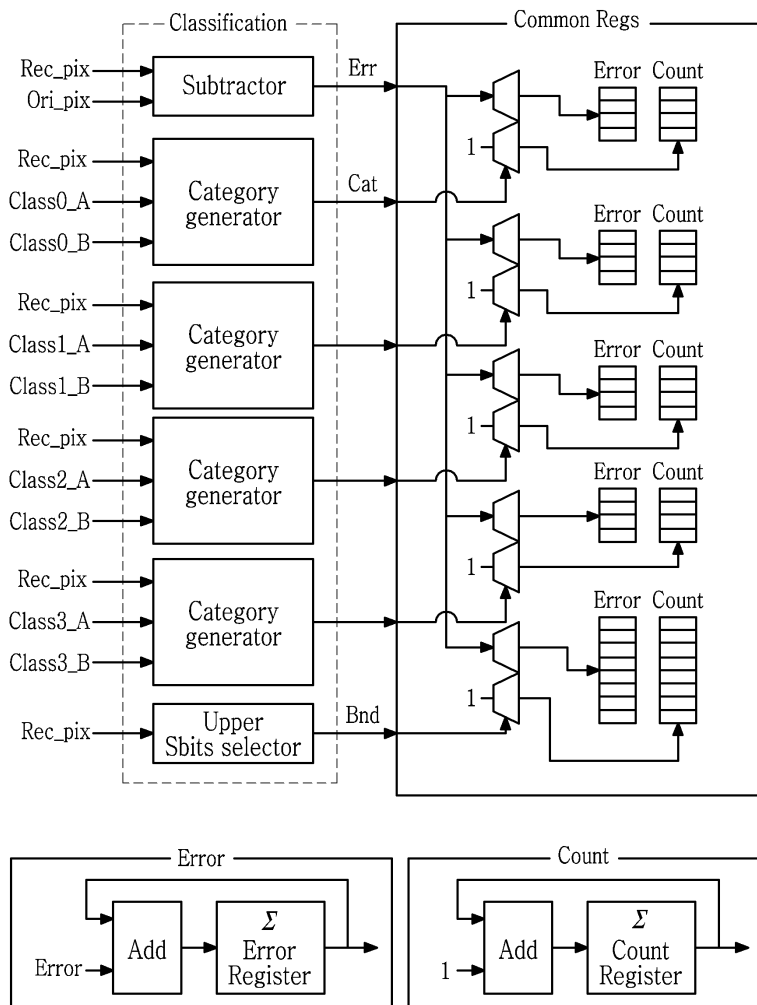
도면3



도면4



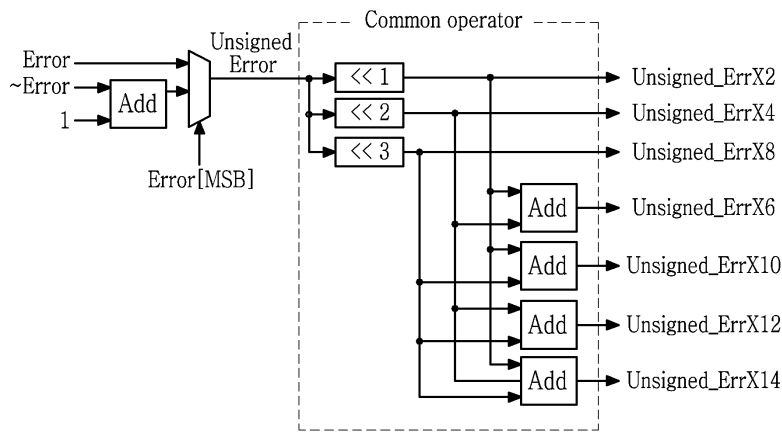
도면5



도면6

```
assign {LessA, EquA} = (C < A) ? 2'b10 : (C == A) ? 2'b01 : 2'b00;
assign {LessB, EquB} = (C < B) ? 2'b10 : (C == B) ? 2'b01 : 2'b00;
```

도면7



도면8

