

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3686809号  
(P3686809)

(45) 発行日 平成17年8月24日(2005.8.24)

(24) 登録日 平成17年6月10日(2005.6.10)

(51) Int. Cl.<sup>7</sup>

F I

H04J 13/04

H04J 13/00

G

H04Q 7/38

H04B 7/26

I09A

請求項の数 6 (全 14 頁)

(21) 出願番号 特願2000-20657 (P2000-20657)  
 (22) 出願日 平成12年1月28日(2000.1.28)  
 (65) 公開番号 特開2001-217814 (P2001-217814A)  
 (43) 公開日 平成13年8月10日(2001.8.10)  
 審査請求日 平成15年5月15日(2003.5.15)

(73) 特許権者 000153465  
 株式会社日立コミュニケーションテクノ  
 ジー  
 東京都品川区南大井六丁目26番3号  
 (73) 特許権者 000208891  
 KDDI株式会社  
 東京都新宿区西新宿二丁目3番2号  
 (74) 代理人 100078134  
 弁理士 武 顕次郎  
 (72) 発明者 斎藤 謙一  
 神奈川県横浜市戸塚区戸塚町216番地  
 株式会社 日立製作所 通信システム事業  
 本社内

最終頁に続く

(54) 【発明の名称】 通信システム

(57) 【特許請求の範囲】

【請求項1】

受信信号の干渉キャンセラ装置を有する無線基地局と、多数の無線移動局装置とを備え、無線基地局と無線移動局装置との間で符号分割多元接続による通信を行う通信システムにおいて、前記干渉キャンセラ装置は、受信信号をある時間間隔で分割し、分割された信号をより高速な周期の信号へ変換した後、変換された高速な周期の信号の同一の信号のステージ処理段数に相当する複数個をシリアル的なスロット構成の信号に変換するスロット構成回路と、スロット構成の信号の逆拡散処理を行う相関回路と、逆拡散処理後の逆拡散信号をステージ処理段数加算を行うステージ加算回路と、ステージ加算後の信号の再拡散処理を行う再拡散回路と、再拡散処理を施した全ての拡散信号の合成処理を行いレプリカ信号の生成を行う合成回路と、レプリカ信号と受信信号との減算処理を行う減算処理回路とを備え、レプリカ信号と受信信号との減算処理を行った信号を繰り返し相関回路に帰還させることにより干渉成分の除去を行うように構成されていることを特徴とする通信システム。

【請求項2】

前記スロット構成回路は、受信信号をある時間間隔で分割する際、信号の分割点において、前後の信号の一部が重複するように分割を行うことを特徴とする請求項1記載の通信システム。

【請求項3】

前記シリアル的なスロット構成の信号のうち、逆拡散処理が施されるスロット信号は、

10

20

相関回路に入力される前に第1スロットのみが通過させられ、残りのスロット信号を通過させず遮断した信号とされ、相関回路の入力には第2スロット以降のスロットに干渉キャンセル処理を施して帰還させた信号が配置されることを特徴とする請求項1記載の通信システム。

【請求項4】

前記ステージ加算回路は、入力されてくる逆拡散信号のうち有効である信号の選択と、加算を行う信号の選択と、再拡散を行う信号の選択とを行い、これらの選択を制御して加算を行う逆拡散信号の選択を行うことによりステージ段数の変更が可能に構成されていることを特徴とする請求項1記載の通信システム。

【請求項5】

前記相関回路は、シフトレジスタと、逆拡散符号設定素子と、加算回路とを有するマッチドフィルタを備え、該マッチドフィルタは、シフトレジスタに入力される受信信号を後段へ順次シフトさせ、その間に逆拡散符号設定素子との積算処理を行い積算後の信号を加算することにより相関値信号を出力する相関検出処理を行うに際して、シフトレジスタの信号を次段へ1段シフトを行う時間内に、逆拡散符号設定素子に設定する逆拡散符号を切り替えて相関検出を行うことにより、複数ユーザーの逆拡散処理を行うことを特徴とする請求項1記載の通信システム。

【請求項6】

干渉抑圧信号のパス検出を行うパス検出回路をさらに備え、該パス検出回路は、相関回路より出力される相関値信号の先頭パイロット信号部分を選択するセレクタと、スロット信号内の選択したパイロット信号の平均化処理を行う平均化回路と、平均化したパイロット信号と後段のスロット信号との累積加算を行う累積加算回路と、累積加算を行った信号を後段の他の累積加算を行った信号と忘却平均処理を行う忘却平均回路と、忘却平均を行った相関値信号より受信信号のパス検出を行い、有効パスのピーク検出と位置検出とを行うパス検出・ピーク検出回路と、パス検出・ピーク検出回路により検出された有効パス情報より相関値信号から逆拡散信号の検出を行う逆拡散信号検出回路とを備えて構成されることを特徴とする請求項1記載の通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、通信システムに係り、特に、符号分割多元接続方式による無線通信システムに関する。

【0002】

【従来の技術】

符号分割多元接続方式を用いた無線通信システムは、他のシステムからの相互干渉に強い、マルチパスに強い、ハンドオフが容易、秘匿性に優れている等の移動通信に適した特徴を持っている。しかし、符号分割多元接続方式の通信システムは、他の多元接続方式と異なり、同一の基地局セル内に存在している複数の端末ユーザーが同時に同一の周波数と同一の周波数帯域とを用いて通信を行っているため、チャンネル使用の効率性に対する問題点も持ち合わせている。この問題点は、遠近問題存在下における基地局に近いユーザーの強い通信信号が他の弱い通信信号を覆うことにより生じる干渉や、自局からの不必要な送信電力により生じる他局への干渉等がチャンネルの使用効率の低下を招いてしまうために生じる。

【0003】

チャンネルの使用効率の低下を防止する対策として、信号の広帯域化による広帯域利得の利用、相互相関の小さい符号系列の使用、遠近問題の解決を行う電力制御の採用等が行われている。特に、電力制御は、自局からの不必要な送信電力を抑え、自局の送信電力を必要最小に抑えることにより他局への干渉を最小限の抑えるばかりでなく、遠近問題を解決するためにも有効である。

【0004】

10

20

30

40

50

しかし、これらの対策を用いても同時通信を行っているユーザー数の増加による相互相関干渉の増加（信号対雑音比の劣化）に伴う通信品質の低下を防ぐことは困難である。

【0005】

前述した問題点を解決するための手段として、他のチャネルからの干渉の除去を行う干渉キャンセル技術が有効であり、様々な方式の干渉キャンセル技術が検討されている。他のユーザーからの干渉は受信機において予測可能であり、干渉を除去するための処理を行うことが可能である。これらの干渉キャンセル方式のうち、復調の対象となる複数のユーザー信号情報を利用するマルチユーザー受信方式の干渉キャンセル方式が提案されている。この方式を用いた干渉キャンセル装置は、復調の対象となる複数のユーザー信号を復調処理し、復調処理を施した信号から再拡散処理と合成処理とを施してレプリカ信号を作成し、多重波受信信号との減算処理を行い復調処理を行うことによって干渉成分の抑圧を行うものである。そして、干渉キャンセル処理をカスケード接続された多段型の構成として行なうことにより干渉成分の抑圧効果を高めている。

10

【0006】

なお、この種の干渉キャンセルに関する情報として、例えば、特開平10-51353号公報、特開平10-190494号公報等に記載された技術が知られている。

【0007】

【発明が解決しようとする課題】

前述したような符号分割多元接続を用いた移動通信システムは、同時に通信を行っているユーザー数の増加による相互相関干渉の増加が避けられず、干渉キャンセル技術が必須の技術となっている。これら干渉キャンセル方式のうち、マルチユーザー受信方式の干渉キャンセル方式は、復調の対象となる複数のユーザー信号情報を利用するため、複数の相関器や再拡散器などを含めた干渉成分の抑圧処理を行う信号処理部を必要とする。この干渉成分の抑圧処理を行う信号処理部は、干渉成分のキャンセル効果を高めるため多段構成となっているため装置規模と信号処理規模とが大きくなってしまふ。このため、このような干渉キャンセル方式を使用する通信システムは、基地局装置の装置規模が大きくなってしまふ、コストも増加するという問題点を有している。

20

【0008】

本発明の目的は、前述した従来技術の問題点を解決し、複数の無線移動局装置と同時通信を行っている無線基地局装置における、通信ユーザー数の増加により生じる相互相関干渉の抑制を行う干渉抑圧機能を備えることによる装置規模の増大を抑えた符号分割多元接続を用いる通信システムを提供することにある。

30

【0009】

また、本発明の目的は、チャネルの使用効率の低下を防ぎ、高品質の通信を行うことを可能にした低コストの符号分割多元接続を用いる通信システムを提供することにある。

【0010】

【課題を解決するための手段】

本発明によれば前記目的は、受信信号の干渉キャンセラ装置を有する無線基地局と、多数の無線移動局装置とを備え、無線基地局と無線移動局装置との間で符号分割多元接続による通信を行う通信システムにおいて、前記干渉キャンセラ装置が、受信信号をある時間間隔で分割し、分割された信号をより高速な周期の信号へ変換した後、変換された高速な周期の信号の同一の信号のステージ処理段数に相当する複数個をシリアル的なスロット構成の信号に変換するスロット構成回路と、スロット構成の信号の逆拡散処理を行う相関回路と、逆拡散処理後の逆拡散信号をステージ処理段数加算を行うステージ加算回路と、ステージ加算後の信号の再拡散処理を行う再拡散回路と、再拡散処理を施した全ての拡散信号の合成処理を行いレプリカ信号の生成を行う合成回路と、レプリカ信号と受信信号との減算処理を行う減算処理回路とを備え、レプリカ信号と受信信号との減算処理を行った信号を繰り返し相関回路に帰還させることにより干渉成分の除去を行うように構成されていることにより達成される。

40

【0011】

50

また、前記目的は、前記スロット構成回路が、受信信号をある時間間隔で分割する際、信号の分割点において、前後の信号の一部が重複するように分割を行うことにより、また、前記シリアル的なスロット構成の信号のうち、逆拡散処理が施されるスロット信号が、相関回路に入力される前に第1スロットのみが通過させられ、残りのスロット信号を通過させず遮断した信号とされ、相関回路の入力には第2スロット以降のスロットに干渉キャンセル処理を施して帰還させた信号が配置されることにより達成される。

【0012】

また、前記目的は、前記ステージ加算回路が、入力されてくる逆拡散信号のうち有効である信号の選択と、加算を行う信号の選択と、再拡散を行う信号の選択とを行い、これらの選択を制御して加算を行う逆拡散信号の選択を行うことによりステージ段数の変更が可能に構成されていることにより達成される。

10

【0013】

また、前記目的は、前記相関回路が、シフトレジスタと、逆拡散符号設定素子と、加算回路とを有するマッチドフィルタを備え、該マッチドフィルタが、シフトレジスタに入力される受信信号を後段へ順次シフトさせ、その間に逆拡散符号設定素子との積算処理を行い積算後の信号を加算することにより相関値信号を出力する相関検出処理を行うに際して、シフトレジスタの信号を次段へ1段シフトを行う時間内に、逆拡散符号設定素子に設定する逆拡散符号を受信ユーザ数分切り替えて相関検出を行うことにより、複数ユーザの逆拡散処理を行うことにより達成される。

【0014】

20

さらに、前記目的は、干渉抑圧信号のパス検出を行うパス検出回路をさらに備え、該パス検出回路は、相関回路より出力される相関値信号の先頭パイロット信号部分を選択するセレクタと、スロット信号内の選択したパイロット信号の平均化処理を行う平均化回路と、平均化したパイロット信号と後段のスロット信号との累積加算を行う累積加算回路と、累積加算を行った信号を後段の他の累積加算を行った信号と忘却平均処理を行う忘却平均回路と、忘却平均を行った相関値信号より受信信号のパス検出を行い、有効パスのピーク検出と位置検出とを行うパス検出・ピーク検出回路と、パス検出・ピーク検出回路により検出された有効パス情報より相関値信号から逆拡散信号の検出を行う逆拡散信号検出回路とを備えて構成されることにより達成される。

【0015】

30

【発明の実施の形態】

以下、本発明による通信システムの実施形態を図面により詳細に説明する。

【0016】

図1は本発明の一実施形態による符号分割多元接続を用いる通信システムの構成を示すブロック図、図2は干渉キャンセラ装置を有する無線基地局装置の構成を示すブロック図であり、まず、本発明の実施形態による通信システムと無線基地局との構成の概略を説明する。図1、図2において、11は無線移動局装置(MS)、12は無線基地局装置(BTS)、13は無線制御部(BSC)、14は交換制御部(MSC)、15は公衆通信網、20はアンテナ部、21は送受信増幅部、22は無線部、23はベースバンド処理部、24は有線伝送路インタフェース部、25は無線基地局制御部である。

40

【0017】

本発明が適用される動通信システムは、図1に示すように、無線移動局装置11と、複数の無線移動局装置11と符号分割多元接続方式を用いて通信を行う無線基地局装置12と、複数の無線基地局装置12と接続され通信信号と制御信号との選択合成処理や分配処理を行い無線移動局装置11に対してダイバーシチハンドオーバー処理を行う無線制御部13と、複数の無線制御部13や他の通信設備と接続され通信信号の交換処理を行う交換制御部14とからなり公衆通信網15に接続されて構成されている。

【0018】

無線基地局装置12は、その通信方式として符号分割多元接続方式を用い、無線基地局装置12の無線エリア内に存在している複数の無線移動局装置11と通信を行う。そして

50

、移動端末ユーザーである複数の無線移動局装置 1 1 は、同一の周波数と同一の周波数帯域とを用いて通信を行っており、個々の通信は、それぞれ異なった符号を用いることにより通信の分割が行われている。また、無線基地局装置 1 2 に近い移動端末ユーザーの強い通信信号が他の移動端末ユーザーの弱い通信信号を覆うことにより生じる遠近問題を解決するため電力制御等の処理が行われている。

【 0 0 1 9 】

無線制御部 1 3 は、複数の無線基地局装置 1 2 と接続されており、それぞれの無線基地局装置 1 2 からの通信信号と制御信号との選択合成処理、及び、それぞれの無線基地局装置 1 2 に対して通信信号と制御信号との分配処理を行っている。また、無線制御部 1 3 は、それらの通信しに対して無線移動局装置 1 1 が 1 つの無線基地局装置 1 2 がカバーしている無線エリアから移動し、他の無線基地局装置がカバーしている無線エリアへ移っていった場合に、無線基地局装置間の通信信号の切り替えを行うダイバーシチハンドオーバ処理をも行っている。

10

【 0 0 2 0 】

無線基地局装置 1 2 は、図 2 に示すように、アンテナ部 2 0 と、送受信増幅部 2 1 と、無線部 2 2 と、ベースバンド信号処理部 2 3 と、有線伝送路インターフェース部 2 4 と、無線基地局制御部 2 5 とにより構成されている。

【 0 0 2 1 】

無線信号の送受信を行うアンテナ部 2 0 は、ダイバーシチ受信を行うため 1 つの通信エリアに対し 2 系統の送受信アンテナを持ち、無線基地局装置が複数セクタ処理に対応した無線基地局の場合、セクタ数に応じた複数のアンテナを備えている。

20

【 0 0 2 2 】

送受信増幅部 2 1 は、送信無線信号を増幅する送信アンプと受信無線信号を増幅する低雑音アンプとを装備しており、無線送信信号と無線受信信号との分離多重を行っている。

【 0 0 2 3 】

無線部 2 2 は、ベースバンド信号処理が施された送信信号を D / A 変換し直交変調後に無線周波数信号に変換し送受信増幅部 2 1 の送信アンプに送る無線送信部と、送受信増幅部 2 1 の受信アンプからの受信信号をベースバンド信号周波数に変換し準同期検波後に A / D 変換してベースバンド信号処理部 2 3 に伝送を行う無線受信部とからなっている。

【 0 0 2 4 】

ベースバンド信号処理部 2 3 は、送信データの誤り訂正符号化、フレーム化、データ変調、拡散変調等の信号処理を行うベースバンド送信部と、干渉キャンセラ装置を備え、無線部 2 2 からの受信信号の受信同期、逆拡散、干渉抑圧処理、誤り訂正復号、データの多重分離、セクタ間ダイバーシチハンドオーバ時の最大比合成等の信号処理を行うベースバンド受信部とからなっている。

30

【 0 0 2 5 】

有線伝送路インターフェース部 2 4 は、無線基地局装置 1 2 と無線制御部 1 3 との間の局間伝送路のインターフェース部であり、無線制御部 1 3 との通信信号の送受信を行っている。

【 0 0 2 6 】

無線基地局制御部 2 5 は、無線制御部 1 3 との制御信号の送受信を行い、無線回線管理、無線回線の設定開放等を行っている。

40

【 0 0 2 7 】

次に、無線基地局装置 1 2 内の干渉キャンセラの詳細な構成と動作とを図面により説明する。

【 0 0 2 8 】

図 3 はキャンセラ装置の構成を示すブロック図、図 4 はスロット構成回路による受信信号のスロット構成信号への変換について説明する図、図 5 はスロット構成信号の干渉キャンセルステージの処理過程における信号配置方法について説明する図、図 6 はステージ処理回路の構成と、該回路での逆拡散信号の加算処理について説明する図、図 7 は干渉キャン

50

セラ装置の相関回路の構成を説明するブロック図、図8は干渉キャンセラ装置のパス検出回路の構成を説明するブロック図である。図3、図6～図8において、101は同期処理・初期パス検出回路、102、113、114、404は遅延回路、103はスロット信号構成回路、104、107、109、401、403、405、504、601はセレクタ、105は相関回路、106はパス検出回路、108は符号生成回路、110は再拡散回路、111は合成回路、112は減算処理回路、115はステージ処理回路、116は復調回路、402は加算器、501はシフトレジスタ、502は逆拡散符号設定素子、503は加算回路、505は制御部、506はマッチフィルタ、602は平均化回路、603は累積加算処理回路、604は忘却平均処理回路、605は逆拡散信号検出回路、606はパス検出・ピーク検出回路である。

10

**【0029】**

無線基地局装置12に設けられる干渉キャンセラ装置は、図3に示すように、無線受信部で受信された多重波信号の同期処理と初期のパス位置検出とを行う同期処理・初期パス検出回路101と、パス検出結果を信号の分割に反映させるための遅延を行う遅延回路102と、パス検出を行った受信信号をある時間間隔で分割してスロット構成の信号への変換を行うスロット構成回路103と、スロット信号の信号選択を行うセレクタ104と、スロット構成の信号の逆拡散処理を行う相関回路105と、干渉抑圧信号のパス検出を行うパス検出回路106と、逆拡散処理後の逆拡散信号をステージ処理段数加算を行うステージ加算回路115と、ステージ加算後の信号の再拡散処理を行う再拡散回路110と、再拡散処理を行った全ての信号の合成処理を行いレプリカ信号を生成する合成回路111と、合成処理後のレプリカ信号を受信信号から減算する処理を行う減算処理回路112と、逆拡散、再拡散処理を行う符号を生成する符号生成回路108と、その符号の切り替えを行うセレクタ107、109と、干渉キャンセル後の信号について復調処理を行う復調回路116とにより構成されている。

20

**【0030】**

前述において、入力される受信信号は、無線部22により受信された多重波信号を同期処理とパス検出とを行った後の受信信号であり、この受信信号は、スロット信号構成回路103によりある時間間隔で分割され、より高速な周期の信号へと変換した後シリアル的なスロット構成の信号にされる。スロット構成にされた信号は、分割した信号と同じ信号が繰り返し配置されるような構成となっている。このスロット構成にされた信号は、一方は減算処理を行うため繰り返し信号が配置されたスロット構成のまま遅延回路113を介して減算処理部112へ入力される。そして、もう一方のスロット構成の信号は、セレクタ104により、最初の第1スロットの信号のみが通過させられ残りのスロットの信号が遮断された信号に変換された後、干渉キャンセル処理を行うための後段の処理回路へ入力される。

30

**【0031】**

第1スロットのみが通過した信号は、逆拡散処理を行うため相関回路105に入力される。この相関回路105は、多重化された入力信号に対して、ユーザー数分の相関検出処理を行い、ユーザー数分の逆拡散処理を行う。逆拡散された信号は、パス検出回路106、ステージ処理回路115を経て、スロット構成のまま再拡散回路110に入力され再拡散信号に作成した後、合成回路111により全てのユーザーの再拡散信号が合成されレプリカ信号に生成される。レプリカ信号は、減算処理回路に入力される繰り返し信号のスロット構成となっている信号と減算処理が行われた後に、逆拡散処理を行う先ほどの相関回路105へ遅延回路114とセレクタ104とを介して帰還される。

40

**【0032】**

相関回路105に帰還された減算処理後の信号についても同様に逆拡散処理が行われる。このときの時間的なタイミングは、先ほどの帰還前の信号、つまり受信後の信号が第1スロットの信号であるとすると、この信号を処理して帰還された信号が第2スロットの信号となるように配置され連続して信号の処理を行うことが可能なようにされている。帰還され逆拡散処理された第2スロットの信号についても先ほどの処理と同様に再び再拡散処理

50

、合成処理が行われレプリカ信号が生成される。このレプリカ信号についても、前回同様減算処理を行った後に再び相関回路に帰還されるのである。この帰還された信号は第3スロットの信号となり、同様の処理を繰り返し行うことにより、マルチステージ型の干渉キャンセル機能を持ち、干渉成分の抑圧効果を高めることができる。

【0033】

前述で説明したように、本発明の実施形態は、マルチステージ干渉キャンセラの処理において、受信信号をある時間間隔で分割し、より高速な周期の信号へと変換した後シリアル的なスロット構成に変換した信号を使用する。このスロット構成に変換した信号は相関回路にて逆拡散処理が行われる。このとき、連続信号をスロットに分割することにより不連続信号となるため、そのまま分割した信号をスロットに配置したのでは、不連続点での相関回路による復調処理ができなくなる。そのため、本発明の実施形態は、不連続点においても相関回路による復調が連続信号と同様に行えるようにするため、分割する信号を分割点において前後の分割した信号と一部分の信号が重複するように分割を行い、その信号をスロット構成の信号として配置するものである。この分割方法により不連続点での信号も信号の欠落なく逆拡散処理が可能となる。

10

【0034】

次に、前述したような信号の分割を行うスロット構成回路103での受信信号をスロット構成の信号に変換する様子を、図4を参照して説明する。

【0035】

受信された信号は、多数の無線移動局装置11の加入者からの信号が符号分割多重された状態の信号であり、スロット構成回路103は、このような受信信号201を任意に設定されたある時間間隔で分割し、より高速な周期の信号へと変換した後シリアルなスロット構成の信号に変換する。この信号変換は、前述の時間間隔で分割した信号を、前述と同一の時間間隔の中にm個の高速な同一の信号として並べて、スロット構成の信号202となるように行われる。

20

【0036】

受信信号201は、任意に設定されたある時間間隔で分割されるので、無線移動局装置11からの各加入者の信号は、不連続な信号となってしまいうため、変換されたスロット信号202は、以後の処理において、不連続点での相関回路による逆拡散処理ができないものとなる。そこで、本発明の実施形態によるここでの信号変換は、不連続点においても相関回路による逆拡散が連続信号と同様に行うことを可能とするため、受信信号201の分割点において、前後の分割した信号と一部分の信号が重複するように分割を行っている。分割された信号は、スロット信号202に示すように分割された信号と同一のものが繰り返してm個配置されるような構成となっている。mは、干渉キャンセル行うステージ処理の段数であり、この段数が多ければ干渉キャンセルの効果が大きくなるがそのための処理時間も多く要することになるので、干渉キャンセルの効果と処理時間とにより、システムとして、最適な値が設定される。

30

【0037】

本発明の干渉キャンセラの処理は、スロット構成にした信号をスロットの第1スロットに受信信号を配置し逆拡散処理を行い、第2スロットに帰還した信号を配置して逆拡散処理を行うことにより干渉キャンセルステージ処理を行うものである。逆拡散処理後のデータは、スロット毎に逆拡散された逆拡散信号をステージ毎に累積加算を行うことによりステージ処理利得を高める構成とされている。また、この各ステージ処理段での逆拡散信号の累積加算を行う回路は、信号の入出力部にセレクタ回路を設け、加算を行う信号の選択や次段へと送る信号の選択を可能とする構成となっている。多重数が少ない場合等でステージ数が少なくてもよい場合、このセレクタを切り替えることによりスロット構成を変えることなくステージ処理段数の変更が可能となる。また、次段へと送る信号をセレクタにより選択することによりレプリカ信号を作成するための復調信号として使用可能な信号の選択が可能となる。

40

【0038】

50

次に、前述したような干渉キャンセルステージでの処理過程について図5を参照して説明する。

【0039】

スロット構成回路103によりスロット構成の信号202に変換された信号は2分されて、その一方が、減算処理を行うため前述のスロット構成のまま減算処理部112へ入力され、他の一方が、干渉キャンセルステージ処理を行うため信号301として示すように最初の1スロットの信号のみがセレクタ104により選択されて通過させられて相関回路105に入力される。その後、セレクタ104を通過した信号は、相関回路105による逆拡散処理、再拡散回路110による再拡散処理、合成回路111による合成処理、減算信号回路112による減算処理が行われる。減算処理が行われた信号は、遅延回路114を

10

【0040】

帰還された信号は、再び相関回路105により逆拡散処理が行われ、各スロットにおける復調データは、ステージ処理回路115により逆拡散信号の加算処理が行われる。次に、この逆拡散信号の加算処理を図6を参照して説明する。

【0041】

ステージ処理回路115は、図6(a)に示すように、セレクタ401と、加算器402と、セレクタ403と、遅延回路404と、セレクタ405とにより構成されている。入力される逆拡散信号には、加算器402と遅延回路404とにより、前のスロットの逆拡散信号が累積的に加算されていく処理が施される。この結果、ステージ処理回路115から出力される逆拡散信号が累積的に加算された信号は、図6(b)に406として示すようなものとなる。多数の逆拡散信号が累積加算された信号は、干渉がキャンセルされた信号とされていることになり、この信号が復調処理されることにより、干渉がキャンセルされた信号に復調される。

20

【0042】

相関回路105は、従来、復調するユーザー数と同じ数必要であったが、本発明の実施形態は、信号処理方法を工夫することにより1つの相関回路で複数のユーザー信号を復調可能となるように構成されている。本発明の実施形態は、この構成によりユーザー数の増加とともに増えていた相関回路の数を減少させることを可能とした。

30

【0043】

相関回路に入力される受信信号は、シフトレジスタに入力され、順次後段のレジスタにシフトされていく。相関回路は、この受信信号と逆拡散を行う符号を積算し積算結果の和をとることにより相関値を出力し、その処理を連続的に行うことにより信号の復調を行っている。逆拡散を行うために設定される符号は、符号生成回路108により生成され、それぞれのユーザー信号を復調するのに必要な符号をそれぞれ別々に生成する。この生成された逆拡散符号を相関回路の符号設定素子に設定して復調処理を行うのであるが、このときに設定される符号の設定方法が本発明の特徴である。

【0044】

通常、受信信号と逆拡散符号とは、受信信号がオーバーサンプル処理されているためシフトレジスタの遅延段数が異なるが、受信信号と逆拡散符号とは同期するように後段へと送られる。そのため、それぞれの相関回路に入力される受信信号が全く同一であるにもかかわらず設定される逆拡散符号がユーザーにより異なるために復調を行うユーザー数の相関回路が必要となっているのである。そこで、本発明の実施形態は、受信信号がシフトレジスタに設定され後段のレジスタに1つシフトする時間内に、相関回路の符号設定素子に設定される符号を瞬時に切り替えられる構成にし、全てのユーザー信号の逆拡散符号を切り替えて設定を行うことにより複数ユーザー信号の逆拡散処理を可能にしたものである。このとき、設定される符号を切り替える瞬間に同期して復調信号の出力も切り替える構成をとることにより出力には複数ユーザーの相関検出した相関値信号が並列して出力されることになり、1つの相関回路で複数のユーザー信号の逆拡散処理が可能となる。

40

50

## 【0045】

次に、図7を参照して、前述したような相関回路105の構成とその動作とについて説明する。

## 【0046】

相関回路105は、マッチドフィルタ506として、シフトレジスタ501と、逆拡散符号設定素子502と、加算回路503と、セレクタ504とを備えて構成されている。周知のように、受信信号をベースバンド信号に周波数に変換された信号は、I軸信号とQ軸信号とに分けられているので、マッチドフィルタ506としても、前述の構成を2組備えている。そして、このマッチドフィルタ506には、逆拡散符号を設定するための符号の生成を行う符号生成器108と、セレクタ107と、セレクタの切り替え制御を行う制御部505とが接続されている。

10

## 【0047】

符号生成器108は、受信信号の復調を行う全てのユーザーに対する復調用の逆拡散符号の生成を個別に行う。そして、それらの逆拡散符号は、セレクタ107によって順次高速に切り替えられ拡散符号設定素子502に設定される。制御部505は、この逆拡散符号の設定切り替えと同時に相関値の出力を切り替えるセレクタ504の切り替えの制御を行う。セレクタ504の出力には、説明している装置により逆拡散処理可能なユーザー数の信号線が接続されており、セレクタ504の切り替えにより相関回路105の出力には、相関検出した相関値処理が復調ユーザー数分並列に出力される。

## 【0048】

本発明の実施形態におけるマルチステージ干渉キャンセラ装置で使用するパス検出回路106は、相関検出され干渉キャンセルステージ処理を施した後の信号によりパス検出を行うことを可能としたものである。通常、受信信号の同期処理とパス検出、並びにパス選択は、受信初期に行われ、そのデータに基づいて逆拡散処理が行われる。しかし、符号分割多元接続無線通信システムは、基地局、移動局間で細かな電力制御が行われ、常に受信信号電力と受信干渉電力との比であるSIRが同じとなるように送信電力の制御が行われている。このため、干渉キャンセラにより干渉成分を抑圧された後の信号は、電力を下げるように送信相手側に電力制御信号が送られ、受信信号の電力が徐々に小さくなってしまふ。このように、干渉キャンセラの干渉抑圧効果により受信信号の電力は徐々に小さくなるため、初段の同期処理、パス検出回路だけでは、パス検出が難しくなってしまう。

20

30

## 【0049】

そこで、本発明の実施形態に使用するパス検出回路106は、受信初期の同期処理、パス検出を通常のパス検出回路にて行うだけでなく、干渉キャンセラにより干渉成分を抑圧した後の信号においてもパス検出を行うことが可能な構成とされている。すなわち、まず、1番最初の第1スロットの信号は、初段のパス検出信号を使用し逆拡散処理を行い、第2スロットの信号は、第1スロットの信号を逆拡散処理したときの相関値信号を使用する。そして、第3スロットの信号を逆拡散処理するときには、第1スロットの相関値信号と、第2スロットの相関値信号との両方を加算した相関値信号を使用する。これは、干渉キャンセル処理を施した干渉キャンセル第1ステージの相関値信号である。同様に、第4スロットの信号を逆拡散処理するときは、第1、第2、第3スロットの相関値信号を加算した

40

## 【0050】

次に、図8を参照して、前述したようなパス検出回路106の構成とその動作とについて説明する。

## 【0051】

パス検出回路106は、セレクタ601と、平均化回路602と、累積加算回路603と

50

、忘却平均化回路604と、パス検出・ピーク検出回路606と、逆拡散信号検出回路605とから構成されている。この回路においても、I軸信号とQ軸信号とに対応する前述の構成をパス検出・ピーク検出回路606を覗いて2組備えている。パス検出回路106は、相関回路105より出力されている信号線のうち必要な復調信号と、復調信号のうちパス検出に必要なパイロット信号部分とのみをセレクタ601により選択し、1スロット内のパイロット信号を平均化回路602に平均化処理を行わせる。

#### 【0052】

スロット毎に平均化されたパイロット信号の相関値信号は、加算回路によりステージ処理が施された後段の各スロットの平均化された相関値信号と累積加算回路603により累積加算され、干渉キャンセルステージ処理が施された相関値信号とされることになる。この干渉キャンセルステージ処理が行われた相関値信号は、忘却平均回路604により干渉キャンセルステージ処理が施されたいくつかの相関値信号の平均化処理が行われる。この干渉キャンセルステージ処理が施された相関値信号を使用して受信信号のパス検出と、シンボル復調を行うパスのピーク検出とが、パス検出・ピーク検出回路606により行われる。このパス検出・ピーク検出回路606によりピーク検出が行われたパス情報に基づいて、相関回路105より出力される相関値データからシンボル復調データの抽出が行われる。

10

#### 【0053】

前述した本発明の実施形態によれば、干渉キャンセルステージ処理を施した信号を帰還させて信号の処理を行うことにより、従来の従属接続していたステージ処理と同様の信号処理を可能にした上で、従来ステージ段数必要としていたハード量を大幅に削減することができるという効果を得ることができる。

20

#### 【0054】

また、前述の本発明の実施形態によれば、復調すべきユーザーの数だけ必要としていた相関回路を高速な逆拡散符号の切り替えと出力の同期切り替えとを行うことにより、1つの相関回路より複数のユーザー信号の復調を行うことを可能にし、これにより、相関回路の数を減少させることができるという効果を得ることができる。

#### 【0055】

さらに、前述した本発明実施形態によれば、干渉キャンセル処理により復調信号の干渉量が減少し、この電力制御に伴い受信電力が小さくなった場合においても受信信号のパス検出を可能にし更に多くの受信信号の多重化が可能になるという効果を得ることができる。

30

#### 【0056】

##### 【発明の効果】

以上説明したように本発明によれば、複数の無線移動局装置と同時通信を行っている無線基地局装置における、通信ユーザー数の増加により生じる相互相関干渉の抑制を行う干渉抑圧機能を備えることによる装置規模の増大を抑え、チャネルの使用効率の低下を防ぎ、高品質の通信を行うことを可能にした低コストの符号分割多元接続を用いる通信システムを得ることができる。

##### 【図面の簡単な説明】

【図1】本発明の一実施形態による符号分割多元接続を用いる通信システムの構成を示すブロック図である。

40

【図2】干渉キャンセラ装置を有する無線基地局装置の構成を示すブロック図である。

【図3】干渉キャンセラ装置の構成を示すブロック図である。

【図4】スロット構成回路による受信信号のスロット構成信号への変換について説明する図である。

【図5】スロット構成信号の干渉キャンセルステージの処理過程における信号配置方法について説明する図である。

【図6】ステージ処理回路の構成と、該回路での逆拡散信号の加算処理について説明する図である。

【図7】干渉キャンセラ装置の相関回路の構成を説明するブロック図である。

50

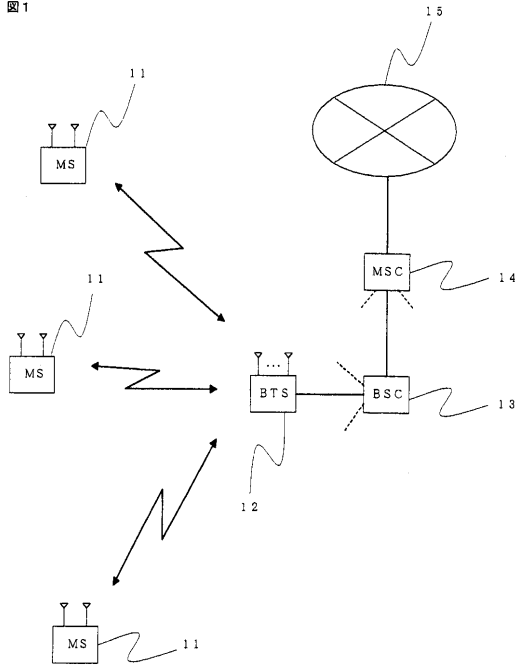
【図8】干渉キャンセラ装置のパス検出回路の構成を説明するブロック図である。

【符号の説明】

1 1	無線移動局装置 (MS)	
1 2	無線基地局装置 (BTS)	
1 3	無線説明部 (BSC)	
1 4	交換制御部 (MSC)	
1 5	公衆通信網	
2 0	アンテナ部	
2 1	送受信増幅部	
2 2	無線部	10
2 3	ベースバンド処理部	
2 4	有線伝送路インタフェース部	
2 5	無線基地局制御部	
1 0 1	同期処理・初期パス検出回路	
1 0 2、1 1 3、1 1 4、4 0 4	遅延回路	
1 0 3	スロット信号構成回路	
104、107、109、401、403、405、504、601	セレクタ	
1 0 5	相関回路	
1 0 6	パス検出回路	
1 0 8	符号生成回路	20
1 1 0	再拡散回路	
1 1 1	合成回路	
1 1 2	減算処理回路	
1 1 5	ステージ処理回路	
1 1 6	復調回路	
4 0 2	加算器	
5 0 1	シフトレジスタ	
5 0 2	逆拡散符号設定素子	
5 0 3	加算回路	
5 0 5	制御部	30
5 0 6	マッチドフィルタ	
6 0 2	平均化回路	
6 0 3	累積加算処理回路	
6 0 4	忘却平均処理回路	
6 0 5	逆拡散信号検出回路	
6 0 6	パス検出・ピーク検出回路	

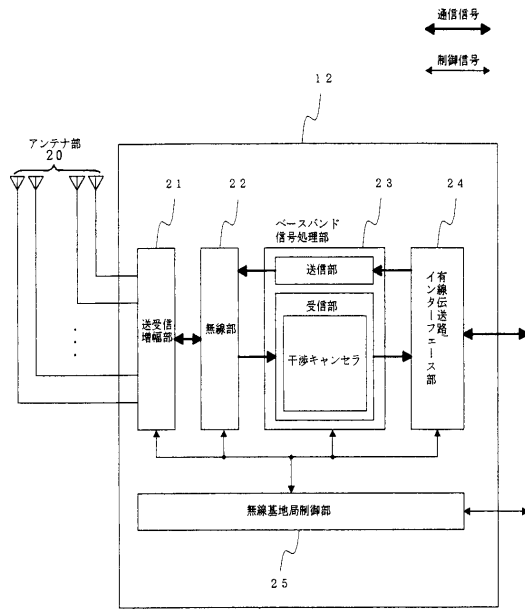
【 図 1 】

図 1



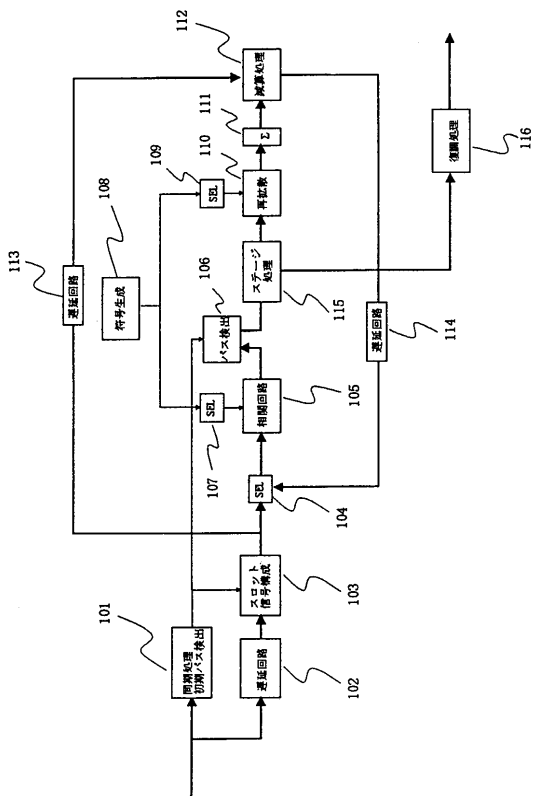
【 図 2 】

図 2



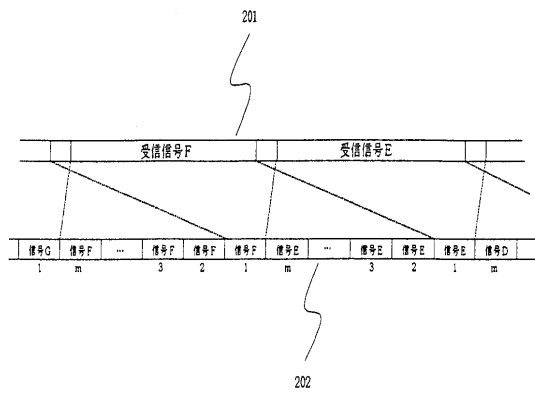
【 図 3 】

図 3



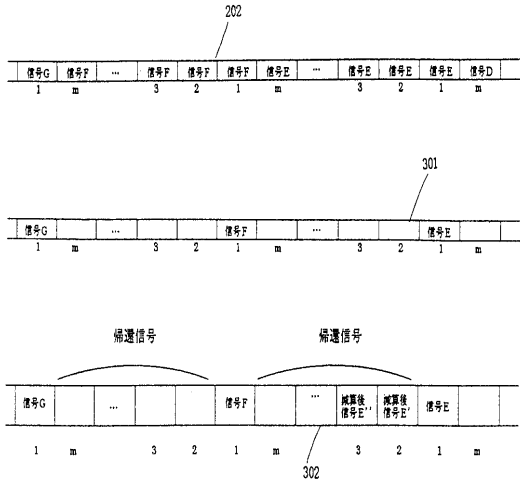
【 図 4 】

図 4



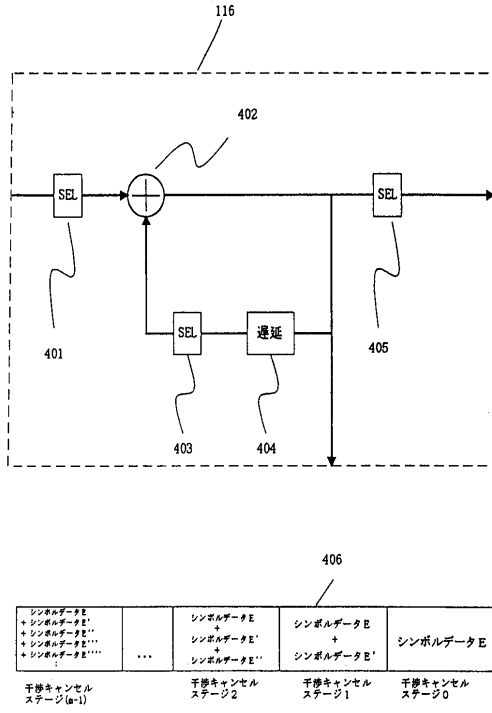
【 図 5 】

図 5



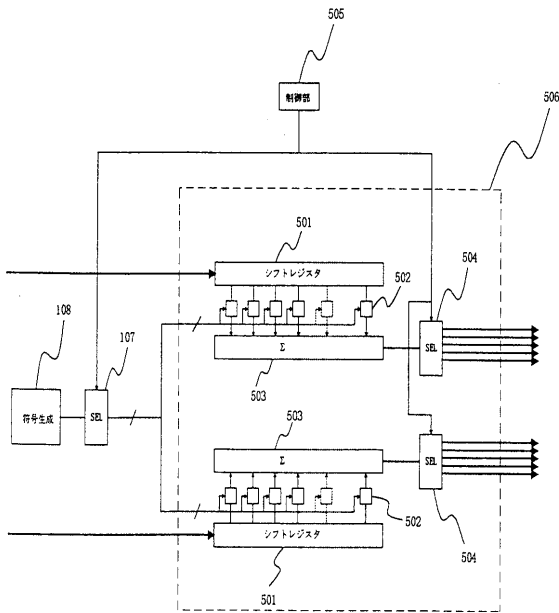
【 図 6 】

図 6



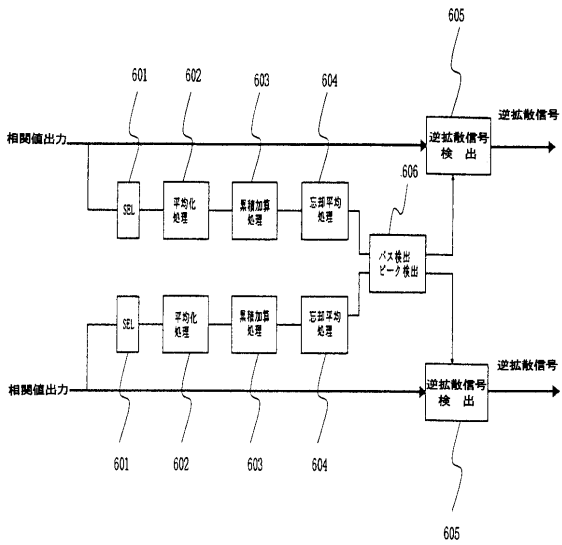
【 図 7 】

図 7



【 図 8 】

図 8



---

フロントページの続き

- (72)発明者 清水 英希  
神奈川県横浜市戸塚区戸塚町2 1 6 番地 株式会社 日立製作所 通信システム事業本部内
- (72)発明者 椿 直樹  
神奈川県横浜市戸塚区戸塚町2 1 6 番地 株式会社 日立製作所 通信システム事業本部内
- (72)発明者 石田 雄爾  
神奈川県横浜市戸塚区戸塚町2 1 6 番地 株式会社 日立製作所 通信システム事業本部内
- (72)発明者 鈴木 利則  
埼玉県上福岡市大原二丁目1 番1 5 号 株式会社 ケイディディ研究所内

審査官 石井 研一

- (56)参考文献 特開2 0 0 0 - 0 1 3 3 6 0 ( J P , A )  
特表平0 9 - 5 0 3 1 1 3 ( J P , A )  
特開平1 0 - 2 6 2 0 2 4 ( J P , A )  
特開平0 9 - 1 6 2 7 8 0 ( J P , A )

- (58)調査した分野(Int.Cl.<sup>7</sup>, D B名)  
H04J 13/04  
H04Q 7/38