



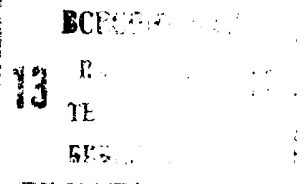
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1406738** **A1**

(51) 4 Н 03 К 3/84

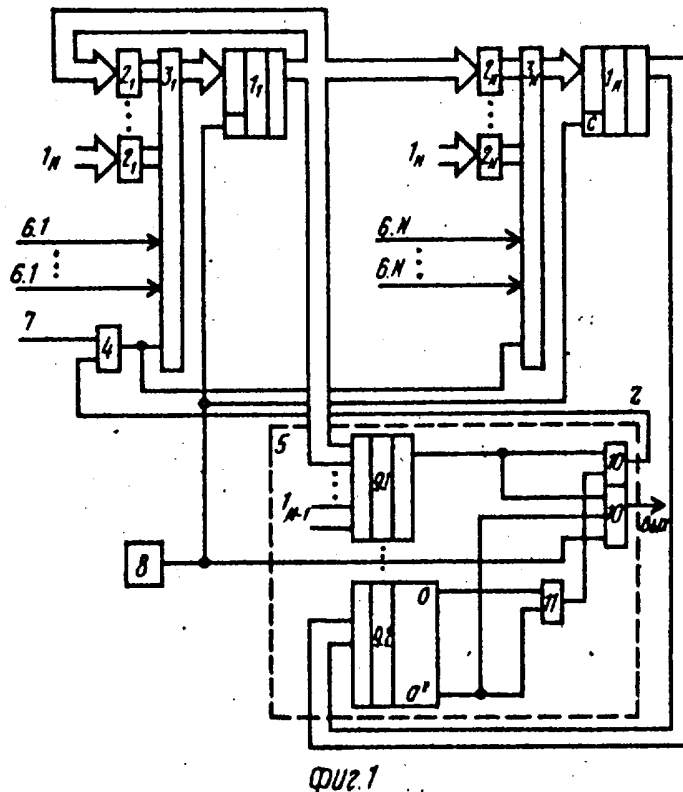
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 4141675/24-21
(22) 30.10.86
(46) 30.06.88. Бюл. № 24
(71) Московский инженерно-физический институт
(72) М.А. Иванов
(53) 621.372.4(088.8)
(56) Авторское свидетельство СССР
№ 1173529, кл. Н 03 К 3/84, 1984.
Авторское свидетельство СССР
№ 1251303, кл. Н 03 К 3/84, 1986.
(54) ГЕНЕРАТОР ПСЕВДОСЛУЧАЙНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ
(57) Изобретение может быть использо-
вано в информационно-измерительной

и контрольно-измерительной технике.
Цель изобретения - расширение функци-
ональных возможностей устройства. Ге-
нератор содержит N регистров 1.1, ...,
1.N, блок 3 сложения, группу блоков
2.1 умножения, элемент И 4, генератор
8 импульсов. Введение (N-1) групп
блоков умножения, (N-1) блоков сложе-
ния, блока 5 управления, группы 6 ин-
формационных шин, шины 7 управления и
и образование новых функциональных
связей увеличивает число формируемых
последовательностей. В описании при-
веден пример реализации блока 5 управ-
ления. 1 з.п. ф-лы, 3 ил.



(19) **SU** (11) **1406738** **A1**

Изобретение относится к импульсной технике и может быть использовано в информационно-измерительной и контрольно-испытательной технике.

Целью изобретения является расширение функциональных возможностей за счет увеличения числа формируемых последовательностей.

На фиг. 1 представлена структурная схема генератора псевдослучайных последовательностей; на фиг. 2 - схема примера конкретного выполнения генератора псевдослучайных последовательностей; на фиг. 3 - диаграмма переходов устройства фиг. 2.

Генератор псевдослучайных последовательностей (фиг. 1) содержит N регистров 1.1-1.N, N групп 2.1-2.N блоков умножения, N блоков 3.1-3.N сложения, элемент И 4, блок 5 управления, группу 6 информационных шин, шину 7 управления, генератор 8 импульсов, выход которого соединен с входом синхронизации регистров 1.1-1.N и с входом блока 5 управления, выход которого соединен с вторым входом элемента И 4, первый вход которого соединен с шиной 7 управления. Выход элемента И 4 соединен с входами управления j-х блоков 3j (j = 1, N) сложения, выходы которых соединены с информационными входами j-х регистров 1j, выходы которых соединены с соответствующими входами блоков умножения j-х групп 2j, выходы которых соединены с входами j-х блоков 3j сложения, соответствующие входы которых соединены с группой 6 информационных шин. Выходы регистров 1.1-1.N соединены с соответствующими информационными входами блока 5 управления.

Блок 5 управления (фиг. 2) содержит N групп 9 дешифраторов, соответствующие выходы которых соединены с соответствующими входами соответствующих элементов И группы 10 элементов И, соответствующие входы элементов И которой соединены с выходом элемента ИЛИ 11, входы которого соединены с соответствующими выходами группы 9 дешифраторов, входы которых являются соответствующими информационными входами блока 5 управления, вход которого соединен с входом соответствующего элемента И группы 10, выход соответствующего элемента И кото-

рой является выходом блока 5 управления.

Генератор псевдослучайных последовательностей работает следующим образом.

Перед началом работы все регистры 1.1-1.N устройства устанавливаются в начальное нулевое состояние (на чертеже цепь установки в исходное состояние не показана). При наличии сигнала "0" на шине 7 управления устройство работает в режиме многоканального генератора псевдослучайных чисел или многоканального анализатора сигналов (на группу 6 информационных шин подаются управляющие или контролируемые коды соответственно).

При наличии сигнала "0" на шине 7 управления устройство работает в режиме генератора последовательностей 2ⁿ-ричных чисел (n - разрядность регистров 1) длиной 2^{nN} (на группу 6 информационных шин в этом случае подаются сигналы "0"). При работе устройства в режиме генератора 2ⁿ-ричных последовательностей длиной 2^{nN} предусмотрена возможность объединения нескольких генераторов: на тактовый вход генератора следующей ступени подается сигнал с выхода предыдущей ступени. Таким образом, появляется возможность проверки сложных цифровых устройств, для которых характерна различная частота переключений сигналов на входах, имеющих различное функциональное назначение: установочные, синхровходы, адресные, информационные, управляющие и т.п.

При наличии сигнала "0" на шине 7 управления регистры 1i переключаются в соответствии со следующими уравнениями:

$$Q_i(t+1) = A_i(t) + \sum_{j=1}^N a_{ji} Q_j(t), \quad i = \overline{1, N},$$

где a_{ji} - элементы сопровождающей матрицы, вид которой определяется видом образующего многочлена $\Phi(x)$ и индексом децимации K ;

$Q_i(t)$ и

$Q_i(t+1)$ - состояния регистра 1i соответственно в моменты времени t и (t+1) (до и после прихода заднего фронта тактового импульса);

$A_i(t)$ - двоичный код на i-й группе bi информационных шин.

При наличии сигнала "1" на шине 7 управления регистры 1i переключаются в соответствии с уравнениями:

$$Q_i(t+1) = A_i(t) + \sum_{j=1}^N a_{ji} Q_j(t) + Z \sum_{j=1}^N a_{ji} a_j^*, \quad i = \overline{1, N}, \quad 5$$

где сигнал Z снимается с выхода блока управления. 0

При начальном нулевом состоянии регистров 1.1-1.N следующим состоянием регистров $1_1, 1_2, 1_3, \dots, 1_N$ будет состояние

$$\sum_{j=1}^N a_{j1} a_j^*, \sum_{j=1}^N a_{j2} a_j^*, \sum_{j=1}^N a_{j3} a_j^*, \dots, \sum_{j=1}^N a_{jN} a_j^*. \quad 15$$

Далее работа генератора продолжается 20 в соответствии с указанными уравнениями. Последнее 2^{nN} -е состояние генератора - $a_1^*, a_2^*, a_3^*, \dots, a_N^*$ ($a_i^* \neq 0$ - состояние i-го регистра, $i = \overline{1, N}$).

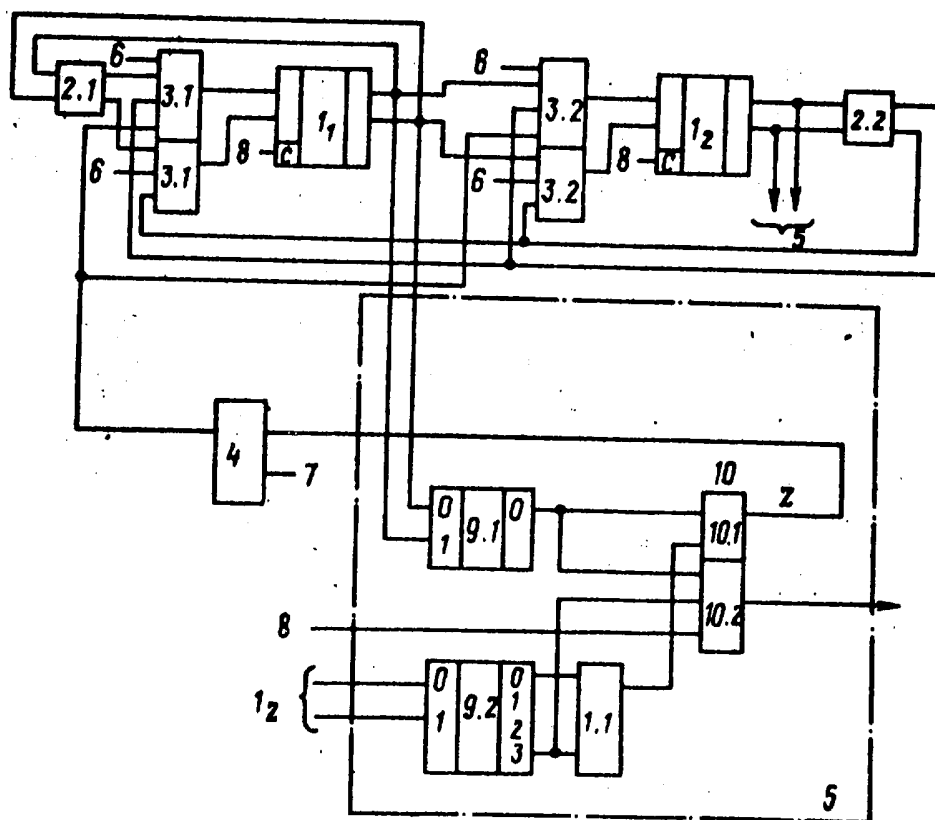
На фиг. 2 представлен пример выполнения генератора псевдослучайных последовательностей для $\phi(x) = \omega x^2 + x + 1$; $n = 2$, где ω - примитивный элемент поля $GF(2^2) = \{0, 1, \omega, \omega^2\}$. Блоки 3.1 и 3.2 сложения реализованы на сумматорах по модулю два. Сигнал "1" на выходе дешифратора 9.1 появляется в случае, если регистр 1.1 находится в нулевом состоянии. Сигнал "1" появляется на выходе элемента ИЛИ 11 в случае, если регистр 1.2 находится 35 либо в нулевом состоянии, либо в состоянии $a_2^* \neq 0$. Таким образом, на выходе блока 5, соединенном с входом элемента И 4, появляется сигнал "1" ($Z = 1$) в случае, когда регистры 1.1; 40 1.2 находятся в одном из двух состояний - 00 или 0 a_2^* ($a_2^* = \omega^2$). Диаграмма переходов примера устройства приведена на фиг. 3.

Ф о р м у л а и з о б р е т е н и я

1. Генератор псевдослучайных последовательностей, содержащий N ре-

гистров, первый блок сложения, первую группу блоков умножения, выходы которых соединены с соответствующими входами первого блока сложения, элемент И, выход которого соединен с входом управления первого блока сложения, генератор импульсов, выход которого соединен с входами синхронизации N регистров, выходы которых соединены с соответствующими блоками умножения первой группы, о т л и ч а ю щ и й с я тем, что, с целью расширения функциональных возможностей за счет увеличения числа формируемых последовательностей, в него введены (N-1) групп блоков умножения, (N-1) блоков сложения, блок управления, группа информационных шин и шина управления, соединенная с первым входом элемента И, выход которого соединен с входами управления j-х блоков сложения ($j = \overline{2, N}$), выходы которых соединены с информационными входами j-х регистров, выходы регистров через блоки умножения соответствующих i-х групп ($i = \overline{2, N}$) соединены с соответствующими входами i-х блоков сложения, выходы N регистров соединены с соответствующими информационными входами блока управления, вход и выход которого соединены соответственно с выходом генератора импульсов и вторым входом элемента И, информационные шины группы соединены с соответствующими входами блоков сложения.

2. Генератор по п.1, о т л и ч а ю щ и й с я тем, что блок управления содержит группу дешифраторов, элемент ИЛИ и группу элементов И, входы которых соединены с соответствующими выходами дешифраторов группы, с выходом элемента ИЛИ и входом блока управления, информационные входы которого соединены с соответствующими входами соответствующих дешифраторов группы, выходы соответствующих дешифраторов которой соединены с входами элемента ИЛИ.



Page 2

1	0
ω^2	1
0	1
ω	ω
ω	1
ω^2	0
ω	ω^2
0	ω^2
0	0
1	1
1	ω^2
ω	0
1	ω
0	ω
ω^2	ω^2
ω^2	ω
1	0

$\Phi_{uz,3}$

Редактор М. Бандура Составитель Ю. Бурмистров
Техред А. Кравчук Корректор Л. Пилипенко

Заказ 3205/52 Тираж 928 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4