

Figure 1 is a cross-sectional view of a semiconductor device assembly. The assembly includes a substrate 1 with a conductive layer 2 on its top surface. A semiconductor body 1A is mounted on the conductive layer 2. The semiconductor body 1A has a top surface 10, a side surface 11, and a bottom surface 12. A conductive band 7 is located on the top surface 10. A semiconductor chip 6 is mounted on the conductive band 7. A pump electrode 8 is located on the side surface 11. A dam portion 9 is located on the bottom surface 12. A seal body 13 is located on the bottom surface 12. A conductive paste 4 is located on the bottom surface 12. A solder ball 5 is located on the bottom surface 12. An underfill material 11 is located on the bottom surface 12. A through hole 12 is located in the bottom surface 12. A conductive paste 4 is located on the bottom surface 12. A solder ball 5 is located on the bottom surface 12. An underfill material 11 is located on the bottom surface 12. A through hole 12 is located in the bottom surface 12.

【特許請求の範囲】

【請求項 1】

配線基板と、該配線基板の一方の面に隙間を介して接続された半導体チップと、前記一方の面の上に前記半導体チップの外周縁に沿って形成された枠状のダム部と、前記隙間に配設されつつ前記ダム部と接する樹脂と、を有し、

前記ダム部は、前記樹脂が前記半導体チップの外周縁を這い上がって前記半導体チップの前記配線基板とは反対側の面に回り込むことを防止する這い上がり防止部を有する、半導体装置。

【請求項 2】

配線基板と、該配線基板の一方の面にフリップチップ実装方法で電氣的に接続された半導体チップと、前記一方の面の上に前記半導体チップの外周縁に沿って形成された枠状のダム部と、前記配線基板と前記半導体チップとの間の隙間に配設されつつ前記ダム部と接するアンダーフィル材としての樹脂と、を有し、

前記ダム部は、前記樹脂が前記半導体チップの外周縁を這い上がって前記半導体チップの前記配線基板とは反対側の面に回り込むことを防止する這い上がり防止部を有する、半導体装置。

【請求項 3】

配線基板と、該配線基板の一方の面にフリップチップ実装方法で電氣的に接続された半導体チップと、前記一方の面の上に前記半導体チップの外周縁に沿って形成された枠状のダム部と、前記配線基板と前記半導体チップとの間の隙間に配設されつつ前記ダム部と接するアンダーフィル材としての樹脂と、を有し、

前記ダム部は、前記樹脂が前記半導体チップの外周縁を這い上がって前記半導体チップの前記配線基板とは反対側の面に回り込むことを防止する這い上がり防止部を有し、

前記這い上がり防止部は、前記ダム部の内周部に、前記配線基板に近くなるほど該ダム部と前記半導体チップの外周縁との間隔が広くなるようにテーパ状に形成されている、半導体装置。

【請求項 4】

前記ダム部の、前記配線基板の側とは反対側の面が、前記半導体チップの前記配線基板とは反対側の面の高さと同じになっている、請求項 1 から 3 のいずれかに記載の半導体装置。

【請求項 5】

前記這い上がり防止部は、前記半導体チップの外周縁を構成する 4 辺の中央部のみに対して設けられている、請求項 1 から 4 のいずれかに記載の半導体装置。

【請求項 6】

前記ダム部は、前記樹脂を前記ダム部の内縁から外縁に向けて流通させられる流通穴が配設されている、請求項 1 から 5 のいずれかに記載の半導体装置。

【請求項 7】

複数の前記半導体チップが前記配線基板の一方の面の上に配置されている、請求項 1 から 6 のいずれかに記載の半導体装置。

【請求項 8】

前記複数の半導体チップは、前記配線基板の一方の面に bumps 電極を介して電氣的に接続された第 1 の半導体チップと、該第 1 の半導体チップに積層された第 2 の半導体チップとを含む、請求項 7 に記載の半導体装置。

【請求項 9】

前記第 2 の半導体チップは、該第 2 の半導体チップの電極パッドが形成された面とは反対側の面が前記第 1 の半導体チップの前記配線基板とは反対側の面に接着されている、請求項 8 に記載の半導体装置。

【請求項 10】

前記第 2 の半導体チップは、前記配線基板への投影面積が前記第 1 の半導体チップよりも大きいチップであり、該第 2 の半導体チップの、該第 1 の半導体チップの外周縁よりも

10

20

30

40

50

外側に突き出た部分は前記ダム部で支持されている、請求項 8 に記載の半導体装置。

【請求項 1 1】

前記ダム部が導電材料で構成されており、

該導電材料で構成されたダム部は、前記配線基板の一方の面に配設された複数の接続パッドのうち一つの接続パッドと電氣的に接続されるように該一方の面に配置されており、

前記第 2 の半導体チップに設けられている共通化可能な複数の電極パッドが、前記ダム部に電氣的に接続されている、請求項 9 に記載の半導体装置。

【請求項 1 2】

前記配線基板の他方の面に複数の外部端子が配設されており、該複数の外部端子は、それぞれ、前記配線基板の一方の面に配設された複数の接続パッドのそれぞれと対応して電氣的に接続されている、請求項 1 から 1 1 のいずれかに記載の半導体装置。

10

【請求項 1 3】

前記配線基板の一方の面の上で前記半導体チップ及び前記ダム部を覆う封止樹脂をさらに有する、請求項 1 から 1 2 のいずれかに記載の半導体装置。

【請求項 1 4】

配線基板と、該配線基板の一方の面にバンプ電極を介して電氣的に接続された半導体チップと、前記一方の面の上に前記半導体チップの外周縁に沿って形成された枠状のダム部と、前記配線基板と前記半導体チップとの間の隙間に配設されつつ前記ダム部と接するアンダーフィル材としての樹脂と、を有し、前記ダム部は内周部に、前記配線基板に近くなるほど該ダム部と前記半導体チップの外周縁との間隔が広くなるようにテーパ形状を有している半導体装置を製造する方法であって、

20

前記配線基板と前記枠状のダム部とを用意し、該ダム部の内周部が前記テーパ形状になるように前記配線基板の一方の面に前記ダム部を配置する段階と、

前記一方の面の前記ダム部の内側に前記樹脂を配置する段階と、

前記ダム部の内側に前記半導体チップを挿入し、前記半導体チップの前記バンプ電極を前記一方の面に配設された接続パッドに電氣的に接続する段階と、

を有する、半導体装置の製造方法。

【請求項 1 5】

前記配線基板の一方の面の上で前記半導体チップ及び前記ダム部を封止樹脂で覆い、該封止樹脂を硬化させる段階と、

30

前記配線基板の他方の面に、複数の前記接続パッドのそれぞれと対応して電氣的に接続する複数の外部端子を配設する段階と、

をさらに有する、請求項 1 4 に記載の半導体装置の製造方法。

【請求項 1 6】

前記配線基板は、複数の単位基板構成部がマトリクス状に構成された一つの母基板を個別の前記単位基板構成部に分割することで得られる、請求項 1 4 または 1 5 に記載の半導体装置の製造方法。

【請求項 1 7】

前記ダム部は、前記樹脂を前記ダム部の内縁から外縁に向けて流通させられる流通穴が配設されている、請求項 1 4 から 1 6 のいずれかに記載の半導体装置の製造方法。

40

【請求項 1 8】

前記ダム部の、前記配線基板の側とは反対側の面は、前記半導体チップの前記配線基板とは反対側の面の高さと同じにされる、請求項 1 4 から 1 7 のいずれかに記載の半導体装置の製造方法。

【請求項 1 9】

複数の前記半導体チップが前記配線基板の一方の面の上に積層される、請求項 1 4 から 1 8 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、半導体チップを配線基板にフリップチップ実装方法で接続してなる半導体装置及びその製造方法に関する。

【背景技術】

【0002】

近年、電子機器、例えば携帯機器の小型、薄型化等に伴い、半導体チップに設けられた bumps によって半導体チップを配線基板に接続するフリップチップ実装技術が検討されている。フリップチップ実装方法を使って半導体チップを配線基板に接続してなる半導体装置では、配線基板と半導体チップとの間にアンダーフィル材を配設することが一般的である。アンダーフィル材は、bumps と配線基板を接続する部分（以下、電気接続部）を保護したり、半導体チップを樹脂で封止する際のボイドの発生を避けたりするために使用される。

10

【0003】

配線基板と半導体チップとの間にアンダーフィル材を配設する技術としては、例えば、1) 配線基板に半導体チップをフリップチップ実装方法で接続した後、配線基板と半導体チップとの隙間にアンダーフィル材を充填する方法がある。また、2) 配線基板の、半導体チップを搭載するエリア（以下、チップ搭載エリアと呼ぶ）に、アンダーフィル材を配置した後、配線基板に半導体チップをフリップチップ実装方法で接続する方法がある。

【0004】

1) の方法では、アンダーフィル材を毛細管現象により、配線基板と半導体チップとの隙間に充填させるため、充填時間が長くなってしまい、製品量産の効率化の面から、2) の方法（図9の（a）（b）に示す作業フロー）が検討されている。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2006-351559号

【特許文献2】特開2008-187054号

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、2) の方法では、半導体チップをボンディングツールで保持しつつ配線基板に接続するとき、配線基板に予め塗布されていたアンダーフィル材が半導体チップの外周縁面を這い上がり、半導体チップ裏面への付着とボンディングツールへの付着とが起る。この現象は、半導体チップの厚さが薄くなるほど顕著に現れる。このようなボンディングツールと半導体チップの裏面へ付着した樹脂が硬化されると、ボンディングツールに半導体チップが固着されてしまう。結果、ボンディングツールの動作時に配線基板と半導体チップとの電気接着部を破断させる虞があった（図9の（b））。

30

【0007】

また、配線基板と半導体チップとの間にアンダーフィル材を配設する構成において、配線基板のチップ搭載エリアの周囲に沿って、枠状のダム部を設けるという技術が上記の特許文献1および2に提案されている。

40

【0008】

しかし、当該特許文献1および2に開示された構成を、2) の方法に採用しても、これらの構成はアンダーフィル材が半導体チップの外周縁面を這い上がり、半導体チップ裏面へ回り込んでしまうことを防げないので、上記した電気接続部の破断の問題を解決できない虞があった。また、フリップチップ実装工程中にアンダーフィル材が半導体チップ裏面に回りこむという問題は半導体チップの厚みが薄いほど起こりやすいため、半導体装置の薄型化も困難である。

【課題を解決するための手段】

【0009】

本発明は、上記のような課題を解決できる半導体装置及びその製法を提供するものであ

50

る。

【0010】

本発明の一つの態様例による半導体装置は、配線基板と、該配線基板の一方の面にフリップチップ実装方法で電気的に接続された半導体チップと、該一方の面の上に半導体チップの外周縁に沿って形成された枠状のダム部と、配線基板と半導体チップとの間の隙間に配設されつつダム部と接するアンダーフィル材としての樹脂と、を有する。

【0011】

ダム部は、樹脂が半導体チップの外周縁を這い上がって半導体チップの配線基板とは反対側の面に回り込むことを防止する這い上がり防止部を有する。

【0012】

這い上がり防止部は、ダム部の内周部に、配線基板に近くなるほど該ダム部と半導体チップの外周縁との間隔が広くなるようにテーパ状に形成されている。

【0013】

このような這い上がり防止部を有する枠状のダム部を設けたことにより、配線基板のチップ搭載エリアに樹脂を配設した後に配線基板に半導体チップを接続する工程において、樹脂が半導体チップの外周縁を這い上がることなく、配線基板の外周縁側に向けて流れることとなる。結果、半導体チップの配線基板とは反対側の面へ樹脂が回り込むことが抑制される。また、樹脂の回りこみが防止できることにより、従来技術で生じていた電気接着部の破断の問題が解決される。つまり、上記の樹脂が硬化して、ボンディングツールの動作時に配線基板と半導体チップとの電気接着部を破断させるという問題が解決される。さらに、このことにより、従来よりも厚みが薄い半導体チップを使用することができ、半導体装置の薄型化が可能となる。

【発明の効果】

【0014】

本発明によれば、フリップチップ実装方法で半導体チップを配線基板に接続するときに樹脂（アンダーフィル材）が半導体チップ裏面へ回り込んでしまうという課題を解決することができる。また半導体装置の薄型化が可能になる。

【図面の簡単な説明】

【0015】

【図1】本発明の実施例1によるBGA型半導体装置の概略構成を示す断面図。

【図2】本発明の実施例1によるBGA型半導体装置に用いられる配線基板（母基板の単位基板構成部）を示す平面図。

【図3】図2のA-A'断面及びB-B'断面の概略構成を示す図。

【図4】実施例1の半導体装置における這い上がり防止部の変形例を示す平面図。

【図5】実施例1の半導体装置の製造工程を示す図であって、基板にアンダーフィル材を供給した後、基板に半導体チップを接続する工程を示す図。

【図6】実施例1の半導体装置の製造工程を示す図であって、基板上の半導体チップを樹脂封止し、基板に半田ボールを搭載し、単位装置ごとに基板を分割する工程を示す図。

【図7】本発明の実施例2による半導体装置の概略構成を示す断面図。

【図8】本発明の実施例3による半導体装置の概略構成を示す断面図。

【図9】配線基板のチップ搭載エリアにアンダーフィル材を配置した後に配線基板に半導体チップをフリップチップ実装方法で接続する方法を用いて、半導体装置を製造するときの様子と、このときに懸念される課題とを示した図。

【発明を実施するための形態】

【0016】

以下、本発明の実施の形態について図面を参照して説明する。

【0017】

（実施例1）

図1は、本発明の実施例1によるBGA型半導体装置の概略構成を示す断面図である。図2は、本発明の実施例1によるBGA型半導体装置に用いられる配線基板の単位基板構

10

20

30

40

50

成を示す平面図である。図3は、図2のA-A'断面及びB-B'断面の概略構成を示す図である。

【0018】

実施例1の半導体装置1Aは、略四角形で所定の配線が形成された配線基板2を有している。配線基板2は例えば0.2mm厚のガラスエポキシ基板であり、基材の両面に所定の配線が形成され、この配線は部分的に図示しない絶縁膜、例えばソルダーレジストで覆われている。配線基板2の一面の配線の、ソルダーレジストから露出された部位には、複数の接続パッド3が形成されている。また、配線基板2の他面の配線の、ソルダーレジストから露出された部位には、複数のランド4が形成されている。そして、接続パッド3とこれに対応するランド4とは配線基板1の配線によりそれぞれ電氣的に接続されている。また、複数のランド4には、それぞれ外部端子となる半田ボール5がそれぞれ搭載されており、半田ボール5は所定の間隔で格子状に配置されている。

10

【0019】

また、配線基板2の一面の略中央部位の上方には、半導体チップ6が配置されている。半導体チップ6は、例えば100 μ m厚のSi基板で、第1の面（すなわち表面）に例えば論理回路や記憶回路が形成されている。また、半導体チップ6の第1の面の周辺近傍位置には複数の電極パッド7が形成されており、該電極パッド7を除く半導体チップ6の第1の面には、図示しないパッシベーション膜が形成されて、回路が形成された面（回路形成面）を保護している。

20

【0020】

そして、半導体チップ6の電極パッド7上には、例えばバンプ電極8が設けられている。各電極パッド7は、バンプ電極8を介して、それぞれ対応する配線基板2の接続パッド3と電氣的に接続されている。バンプ電極8は例えばCuからなる。尚、バンプ電極8はAuからなるワイヤバンプで構成されても良い。

【0021】

また、図1及び図2に示すように、配線基板2の上に、半導体チップ6の周縁に沿ってダム部9が配置されており、ダム部9は半導体チップ6を囲むように枠形状に形成されている。また、ダム部9の上面が半導体チップ6の裏面の高さと同じになるように、ダム部9は半導体チップ6と同等の厚さで構成されている。ダム部9はその内周部に、半導体チップ6の、第1の面とは反対側の第2の面（すなわち裏面）に対して樹脂が這い上がるのを防止する部分（這い上がり防止部10と呼ぶ）を有している。

30

【0022】

這い上がり防止部10は配線基板2に近くなるほどダム部9と半導体チップ6の外周縁との間隔が広くなるように、テーパ状に形成されている。この形状により、アンダーフィル材11が塗布された配線基板2上に半導体チップ6を接続したときに半導体チップ6の外周縁面に沿って這い上がろうとするアンダーフィル材11を、配線基板2の周縁側へ流すようになっている。尚、這い上がり防止部10と半導体チップ6とのクリアランスは例えば5～10 μ m程度にされている。この事により、這い上がり防止部10を設けられた状態でも問題なくフリップチップ実装方法を実施することができる。

【0023】

なお、半導体チップ6を配線基板2に接続するときの、アンダーフィル材11の這い上がりは半導体チップ6周囲の各辺の中央部で大きくなる。そのため、図4に示すように、這い上がり防止部10を各辺の中央部のみに対して設けた構成にしても良い。

40

【0024】

また、枠状のダム部9の、半導体チップ6周囲の4辺それぞれに対応する部位には、アンダーフィル材11を流通させられる流通穴12が配置されている。各流通穴12は、配線基板2の一面に沿って枠状のダム部9の内縁から外縁へ向かう方向に貫通している。本例では4方向に流通穴12が配置されている。このような構成により、配線基板2の周縁側に流れるアンダーフィル材11で、ダム部8の内側領域が満たされても、アンダーフィル材11がダム部8の上方（半導体チップ6の第2の面側）へは行かないようになる。

50

【0025】

以上のように、配線基板2のチップ搭載エリアの周囲に、半導体チップ6の表面側から裏面の近傍の位置に向かって延在する這い上がり防止部10を有する枠状のダム部9が設けられた。このことにより、配線基板2に半導体チップ6を接続するときに半導体チップ6の外周縁面に這い上がってくるアンダーフィル材11を配線基板2の周縁側に向かって流すことができる。結果、フィリップチップ実装工程中に半導体チップ6の裏面へアンダーフィル材11が回り込むことを抑制できる。

【0026】

また、フィリップチップ実装工程中におけるアンダーフィル材11の半導体チップ裏面への回り込みを防止できることにより、従来技術で生じていた電気接着部の破断の問題が解決される。つまり、回り込んだアンダーフィル材11が硬化して、ボンディングツールの動作時に配線基板2と半導体チップ6との電気接着部を破断させるという問題が解決される。さらに、このことにより従来よりも厚みが薄い半導体チップ6（例えば100μm以下のチップ）を使用できるので、半導体装置の薄型化が可能となる。

【0027】

さらに、ダム部9を用いることで、アンダーフィル材11が配線基板2と半導体チップ6の間のみでなく、ダム部9と配線基板2及び半導体チップ6との間にも配置されたため、半導体チップ6と配線基板2との接続強度を向上することができる。また、そのような接続強度が向上することで、半導体装置の信頼性及び機械的強度が向上する。

【0028】

また、枠状のダム部9に複数の流通穴12を設けたことで、ダム部9の上部方向にアンダーフィル材11が溢れ出すことなく、ダム部9の内側領域にアンダーフィル材11を収めることができる。

【0029】

また、ダム部9における這い上がり防止部10をテーパ形状で構成したことで、配線基板2に半導体チップ6を接続するときにダム部9の上部方向へ這い上がろうとするアンダーフィル材11を、良好に配線基板2の周縁側へ流すことができる。結果、アンダーフィル材11のフィレット形状も安定する。このことにより、半導体チップ6と配線基板2との電氣的接続の信頼性が向上する。

【0030】

また、配線基板2の、半導体チップ6が配置された面の上には、半導体チップ6及びダム部9を覆うように封止体13が配置されている。封止体13は、例えばエポキシ樹脂等の熱硬化性樹脂からなり、配線基板2上に配置された半導体チップ6を保護する。

【0031】

尚、半導体装置の保護や耐湿性の向上の為に封止体13が配線基板2上に設けられたが、本発明は、封止体13が設けられていない構成でも良い。

【0032】

次に、実施例1の半導体装置の製造方法について説明する。

【0033】

本実施例に用いられる配線基板2は、母基板をMAP（Mold Array Process）方式で処理したものである。母基板には、図2及び図3に示すような単位基板構成部がマトリクス状に複数個、形成されている。その一つの母基板を個別の単位基板構成部に分割することで、配線基板2が得られる。図2に示す配線基板2は、母基板から分割された一つの単位基板構成部である。

【0034】

母基板のそれぞれの単位基板構成部では、ガラスエポキシ基材の両面に所定の配線が形成され、前記配線が部分的に、図示しない絶縁膜、例えばソルダーレジストで覆われている。ガラスエポキシ基材の一面の配線の、ソルダーレジストから露出された部位には、複数の接続パッド3が形成されている。また、ガラスエポキシ基材の他面の配線の、ソルダーレジストから露出された部位には、複数のランド4が形成されている。そして、接続パ

10

20

30

40

50

ッド3とこれに対応するランド4とは、ガラスエポキシ基材中の配線によりそれぞれ電氣的に接続されている。

【0035】

ガラスエポキシ基材の一面の各チップ搭載エリアの周囲には、図2及び図3に示すように、略四角形で枠状のダム部9が配置されている。ダム部9は、配線基板2に垂直な方向に関して半導体チップ6と同等の厚さで構成されている。

【0036】

ダム部9は、半導体チップ6の表面側から裏面の近傍の位置に延在する這い上がり防止部10を有している。這い上がり防止部10は、配線基板2に近くなるほどダム部9と半導体チップ6の外周縁との間隔が広くなるように、テーパ状に構成されている。尚、這い

10

【0037】

そして、前記マトリックス状に配置された複数の単位基板構成部の周囲には、図示しない枠部が設けられていて、母基板の搬送及び位置決めが可能となっている。また、単位基板構成部の間にダイシングラインが設けられる。このように配線基板2の基になる母基板が準備される。

【0038】

次に、母基板のそれぞれの単位基板構成部（即ち、配線基板2に相当する部分）にアンダーフィル材11およびNCP（Non Conductive Paste：非導電性ペースト）を供給する。

20

【0039】

詳述すると、母基板14は、図示しないポッティング装置のステージに保持される。そして、図5（a）に示すように、ポッティング装置のディスペンサー15によって、所定量のアンダーフィル材11が、それぞれの単位基板構成部（配線基板2）の一面のチップ搭載エリアに供給される。

【0040】

続いて、それぞれの単位基板構成部（配線基板2）に半導体チップ6をフリップチップ実装方法で接続する。

30

【0041】

詳述すると、この接続工程では、まず、例えば、図示しないフリップチップボンダーに母基板14を保持する。そして、図5（b）に示すように、バンプ電極8を備えた半導体チップ6の表面とは反対側の裏面を、吸着孔16aを有するボンディングツール16で真空吸着することで、半導体チップ6を保持する。その後、半導体チップ6を保持したボンディングツール16を母基板14側へ下降させる。そして、図5（c）に示すように、枠状のダム部8の開口に半導体チップ6を通し、半導体チップ6のバンプ電極8を単位基板構成部（配線基板2）の接続パッド3に接触させつつ、超音波熱圧着方式でバンプ電極8と接続パッド3を電氣的に接続する。また、NCPは熱硬化されて、単位基板構成部に半導体チップ6が固定される。

40

【0042】

このチップ接続工程では、単位基板構成部に前もって塗布されていたアンダーフィル材11が半導体チップ6の外周縁面に沿って這い上がろうとする。しかしながら、ダム部9は這い上がり防止部10を有しているので、アンダーフィル材11は上方へ向かうことなく、配線基板2に沿ってチップ搭載エリアからダム部9の周縁側に向かって流れてダム部9内に収まる。

【0043】

尚、ダム部9には、配線基板2の一面に沿って枠状のダム部9の内縁から外縁へ向かう4方向に、アンダーフィル材11の流通穴12が配置されている。そのため、アンダーフィル材11でダム部8の内側領域が満たされても、アンダーフィル材11がダム部8の上

50

方（半導体チップ6の第2の面側）へは行かないようになっている。

【0044】

さらに、ダム部9が設けられたことで、アンダーフィル材11が配線基板2と半導体チップ6の間のみでなく、ダム部9と配線基板2及び半導体チップ6との間にも配置される。そのため、アンダーフィル材11のフィレット形状が安定化し、半導体チップ6と配線基板2との接続強度を向上することができる。

【0045】

上記フリップチップ実装方法によるチップ接続が完了した母基板14は、封止工程に移行される。

【0046】

詳細に述べると、封止工程では、複数の配線基板2の基になる母基板14は、図示しないトランスファモールド装置の上型と下型からなる成型金型にセットされる。この成型金型の上型には、複数の単位基板構成部を一括的に覆うようにキャビティが形成されている。このようなキャビティ内に、母基板14に接続された複数の半導体チップ6の全てが配置され、前記キャビティは母基板14で閉じた状態にされる。成型金型の上型にはゲート部が形成されており、このゲート部からキャビティ内へ、加熱溶融された封止樹脂が注入される。これにより、複数の半導体チップ6が接続されている母基板14の面全体が封止樹脂17で覆われる。封止樹脂17は、例えばエポキシ樹脂のような熱硬化性樹脂が用いられる。

【0047】

そして、前記キャビティが封止樹脂17で完全に満たされた状態で、所定の温度、例えば180℃程度で封止樹脂17を加熱することで、封止樹脂17が熱硬化される。結果、図6(a)に示すように、母基板の複数の単位基板構成部を一括的に覆う封止樹脂17が形成される。

【0048】

続いて、封止樹脂17で覆われた母基板14は所定の温度でベーキングすることで、封止樹脂17が完全に硬化される。また、半導体チップ6と母基板14との間にアンダーフィル材11が配置されてから、母基板14の上に封止樹脂14を形成するため、半導体チップ6と母基板14（配線基板2）との間におけるボイドを低減することができる。尚、硬化した封止樹脂17は、母基板の分割によって、図1に示す封止体13となる。

【0049】

続いて、上面に封止樹脂17が形成された母基板14はボールマウント工程に移行され、図6(b)に示すように、母基板14の半導体チップ6と反対側の面に配設された複数のランド4上に導電性の半田ボール18を搭載して外部電極を形成する。

【0050】

詳述すると、ボールマウント工程では、母基板14の単位基板構成部上のランド4の位置に合うように複数の吸着孔が形成された図示しないマウントツールを用いて、例えば半田からなる金属ボール（半田ボール18）を前記マウントツールに保持する。そして、保持された半田ボール18にフラックスを形成する。その後、単位基板構成部のランド4が形成された面へ前記マウントツールを近づけ、複数の半田ボールを単位基板構成部の複数のランド4に一括で搭載する。全ての単位基板構成部に半田ボール18が搭載された後、母基板14をリフロー工程に流すことで、外部電極が形成される。

【0051】

続いて、その全ての単位基板構成部に半田ボール18が搭載された母基板14は基板ダイシング工程に移行され、図6(c)に示すように、母基板14および封止樹脂17をダイシングラインDLの所で切断する。

【0052】

詳細に述べると、基板ダイシング工程では、封止樹脂17の表面を接着テープ（ダイシングテープ）19に貼り付け、ダイシングテープ19によって母基板14を固定する。その後、図示しないダイシング装置のダイシングブレードにより、母基板14および封止樹脂

10

20

30

40

50

脂 17 をダイシングライン D L に沿って切断して、複数の単位装置に分離する。分離後、単位装置を接着テープ 19 からピックアップすることで、図 1 に示すような略六面体形状の半導体装置が得られる。このように製造された半導体装置は、上述したとおり、半導体装置の薄型化が可能になり、かつ、半導体装置の信頼性及び機械的強度が向上する。

【0053】

(実施例 2)

図 7 は、本発明の実施例 2 の半導体装置の概略構成を示す断面図である。

【0054】

実施例 2 の半導体装置 1 B は、実施例 1 と同様に、略四角形で所定の配線が形成された配線基板 2 を有している。そして、配線基板 2 の一方の面には複数の接続パッド 3 が形成され、その他方の面にはそれぞれの接続パッド 3 に電氣的に接続された複数のランド 4 が形成されている。また、配線基板 2 の一方の面の略中央部位の上には、実施例 1 と同様にフリップチップ実装方法で半導体チップ 6 が接続されている。配線基板 2 上のチップ搭載エリアの周囲には、図 7 に示すように、実施例 1 と同様な枠状のダム部 9 が配置されている。

【0055】

本実施例の場合、半導体チップ 6 の第 2 の面（裏面）とダム部 9 の上方とに、第 2 の半導体チップ 20 が搭載されている。この第 2 の半導体チップ 20 は、電極パッド 21 が形成された第 1 の面（おもて面）とは反対側の第 2 の面（裏面）20a が半導体チップ 6 の裏面とダム部 9 の上方とに、絶縁性の接着部材 22、例えば D A F (Die Attach Head Film) を介して、接着されている。

【0056】

第 2 の半導体チップ 20 の電極パッド 21 と、配線基板 2 の、ダム部 9 の外側に配置された接続パッド 3a とを導電性のワイヤ 23 で結線することで、第 2 の半導体チップ 20 と配線基板 2 とが電氣的に接続される。導電性のワイヤ 23 は、例えば Au、Cu 等が用いられる。

【0057】

半導体チップ 6、20 及びダム部 9 は封止体 13 で覆われていてもよい。

【0058】

以上のように構成された実施例 2 は、フリップチップ実装方法によって配線基板に半導体チップ 6 を接続するときにアンダーフィル材 11 が半導体チップ 6 の外周縁面を這い上がって半導体チップ 6 の裏面へ回り込むことを防止することができる。また、このような実施例 1 と同様の効果だけでなく、配線基板 2 への投影面積が第 1 の半導体チップ 6 よりも大きい第 2 の半導体チップ 20 を第 1 の半導体チップ 6 の上に、安定して積層することができる。第 2 の半導体チップ 20 の、第 1 の半導体チップ 6 の外周縁面よりも外側に突き出た部分はダム部 9 で支持されているため、第 2 の半導体チップ 20 の厚みを薄くすることも可能である。このことにより、MCP (Multi Chip Package) 型の半導体装置の薄型化ができる。さらに、第 2 の半導体チップ 20 の、第 1 の半導体チップ 6 の外周縁面よりも外側に突き出た部分に配置された電極パッド 21 に対して、ワイヤボンディングを良好に実施できる。

【0059】

(実施例 3)

図 8 は、本発明の実施例 3 による半導体装置の概略構成を示す断面図である。

【0060】

実施例 3 の半導体装置 1 C は、実施例 1 と同様に、略四角形で所定の配線が形成された配線基板 2 を有している。そして、配線基板 2 の一方の面には複数の接続パッド 3 が形成され、その他方の面にはそれぞれの接続パッド 3 に電氣的に接続された複数のランド 4 が形成されている。また、配線基板 2 の一方の面の略中央部位の上には、実施例 1 と同様にフリップチップ実装方法で半導体チップ 6 が接続されている。配線基板 2 上のチップ搭載エリアの周囲には、図 8 に示すように、実施例 1 と同様な枠状のダム部 9 が配置されてい

る。

【0061】

半導体チップ6の第2の面（裏面）とダム部9の上方とに、第2の半導体チップ20が搭載されている。この第2の半導体チップ20は、電極パッド21が形成された第1の面（おもて面）とは反対側の第2の面（裏面）20aが半導体チップ6の裏面とダム部9の上方とに、絶縁性の接着部材22、例えばDAFを介して、接着されている。第2の半導体チップ20の電極パッド21aと、配線基板2の、ダム部9の外側に配置された接続パッド3aとを導電性のワイヤ23で結線することで、第2の半導体チップ20と配線基板2とが電氣的に接続される。

【0062】

半導体チップ6、20及びダム部9は封止体13で覆われていてもよい。

【0063】

本実施例においては、ダム部9は、導電材料（例えば金属材料）で構成される。導電材料で構成されたダム部9は、配線基板2上に搭載されて、配線基板2上の一つの接続パッド3bと電氣的に接続されている。そして、第2の半導体チップ20に設けられている共通化可能な複数の電極パッド21b（例えばGND用端子或いは電源用端子等）を、ダム部9にワイヤ23で接続することで、それら複数の電極パッド21bに繋がる外部端子が一つの外部端子（半田ボール5a）で間に合うようになる。すなわち本実施例は共通ピン化が可能である。

【0064】

実施例3は、フリップチップ実装方法によって配線基板に半導体チップ6を接続するときにアンダーフィル材11が半導体チップ6の外周縁面を這い上がって半導体チップ6の裏面へ回り込むことを防止することができる。また、このような実施例1と同様の効果だけでなく、共通ピン化が可能であるため、外部電極の数を減らすことができる。

【0065】

また、第1の半導体チップ6に積層された第2の半導体チップ20と、ダム部9とをワイヤ23で電氣的に接続することで、この接続部分でのワイヤ長を短くできる。結果、封止体13を樹脂で成形するときにワイヤ23が倒れるという問題の発生頻度を少なくすることができる。

【0066】

以上、本発明者によってなされた発明を実施例に基づき説明したが、本発明は上記の実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0067】

例えば本実施例では、配線基板2の一方の面に一つの半導体チップ6が搭載された半導体装置に適用した場合について説明したが、本発明は、複数の半導体チップ6が配線基板2の一面に沿って横並びに配置された半導体装置に適用されても良い。

【0068】

また本実施例では、ガラスエポキシ基材からなる配線基板2について説明したが、配線基板2はポリイミド基材からなるフレキシブルな配線基板であっても良い。

【符号の説明】

【0069】

- 1 A, 1 B, 1 C 半導体装置
- 2 配線基板
- 3、3 a、3 b 接続パッド
- 4 ランド
- 5、5 a 半田ボール
- 6 半導体チップ、第1の半導体チップ
- 7、21、21 a、21 b 電極パッド
- 8 バンプ電極

10

20

30

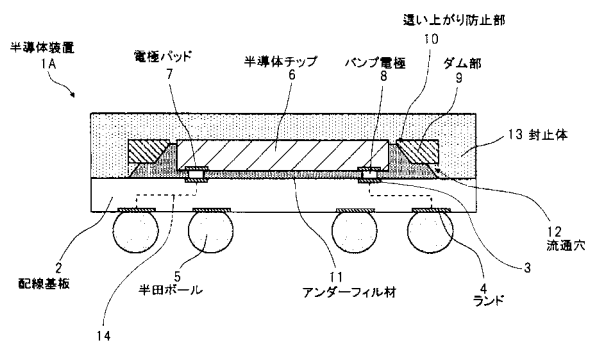
40

50

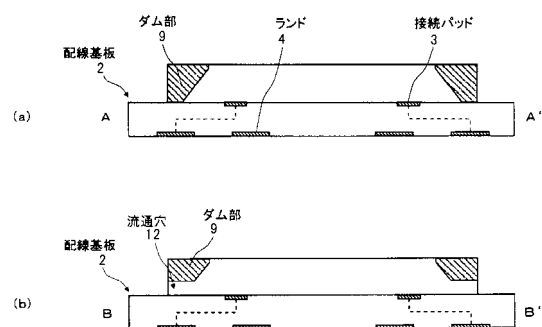
- 9 ダム部
- 10 這い上がり防止部
- 11 アンダーフィル材
- 12 流通穴
- 13 封止体
- 14 母基板
- 15 ディスペンサー
- 16 ボンディングツール
- 17 封止樹脂
- 18 半田ボール
- 19 接着テープ
- 20 第2の半導体チップ
- 22 接着部材
- 23 ワイヤ
- D L ダイシングライン

10

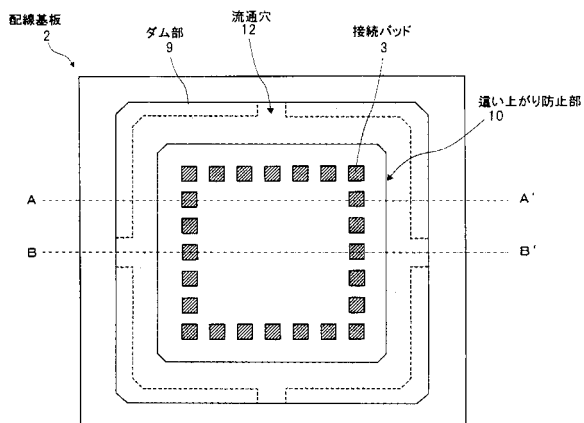
【図1】



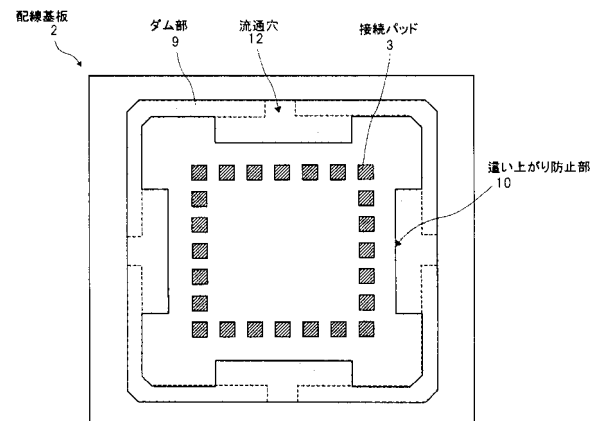
【図3】



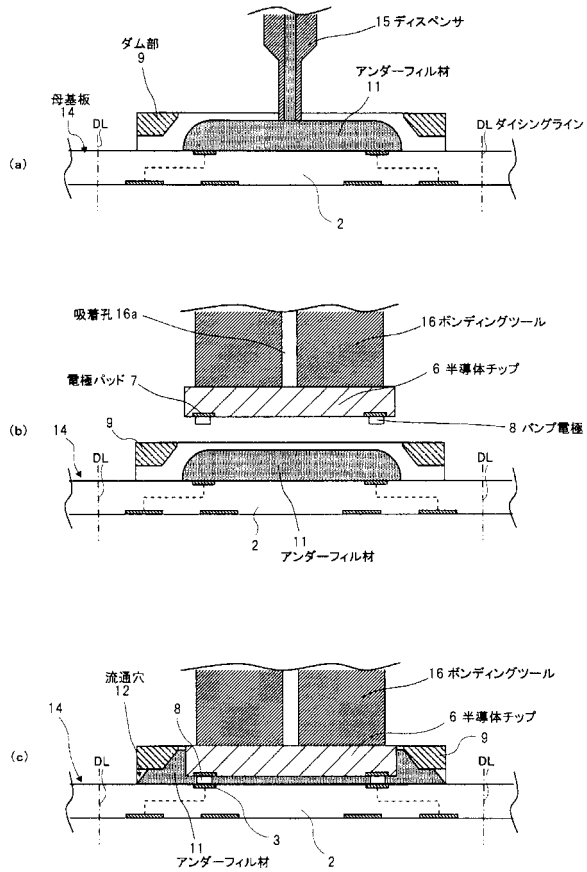
【図2】



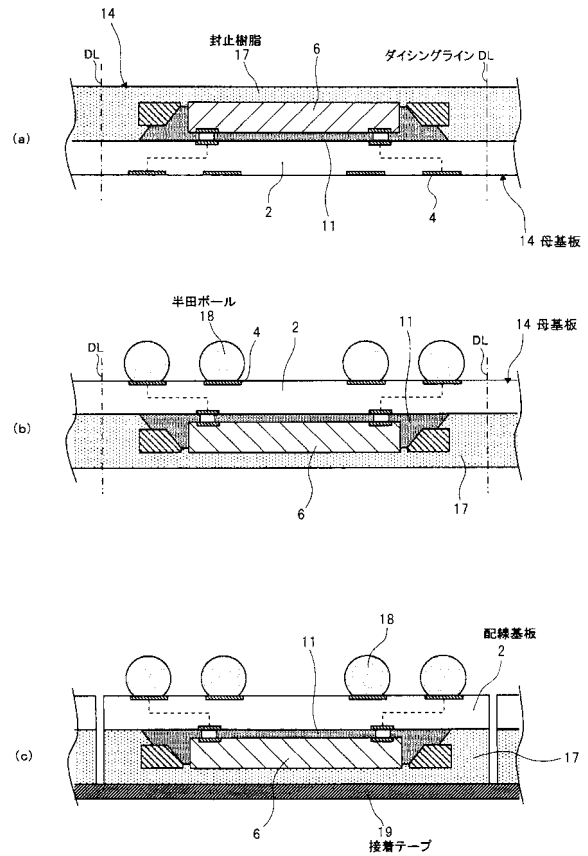
【図4】



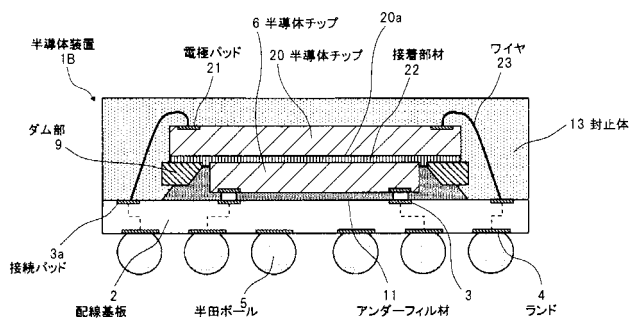
【図 5】



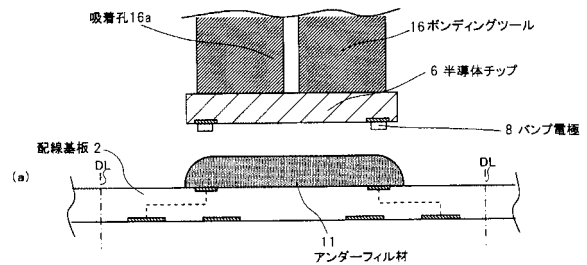
【図 6】



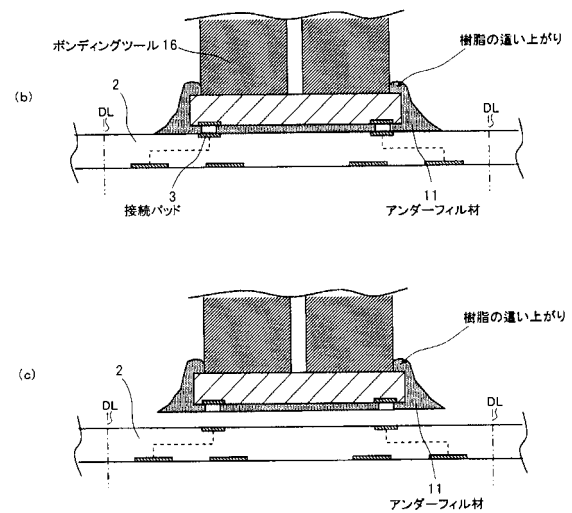
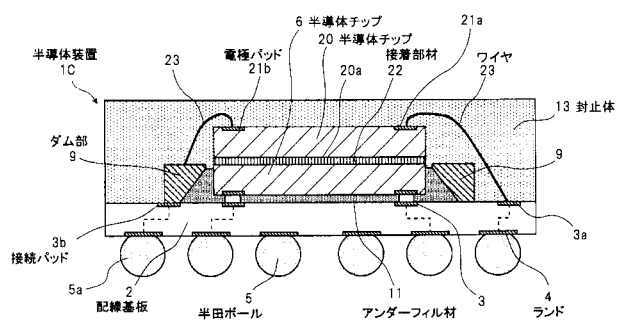
【図 7】



【図 9】



【図 8】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

H01L 21/60 (2006.01)