(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 101276549 B
(45)授权公告日 2010.12.01

(21)申请号 200810084544.5

(22)申请日 2008.03.25

(30)优先权数据
2007-078217 2007.03.26 JP

(73)专利权人 索尼株式会社
地址 日本东京

(72)发明人 山下淳一 内野胜秀

(74)专利代理机构 北京康信知识产权代理有限责任公司 11240
代理人 余刚 吴孟秋

(51)Int.Cl.
G09G 3/32(2006.01)

审查员 高静微

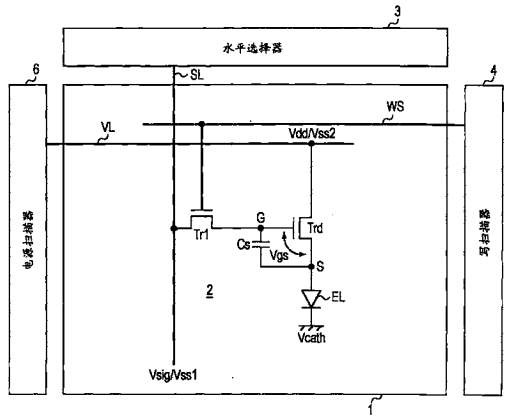
权利要求书 1 页 说明书 10 页 附图 12 页

(54)发明名称

显示装置和电子设备

(57)摘要

本发明提供了一种显示装置和电子设备，其中，该显示装置包括驱动部和像素阵列部。像素阵列部包括电源线、扫描线、信号线和矩阵形式的像素。每个像素包括采样晶体管、驱动晶体管、发光元件和存储电容器。驱动部包括：写扫描器，用于按时将控制信号提供给一条扫描线；以及信号选择器，用于将驱动信号提供给每条信号线。采样晶体管将驱动信号施加给驱动晶体管。驱动晶体管基于驱动信号将驱动电流提供给发光元件。写扫描器包括输出缓存器，每个输出缓存器均将包括两个脉冲的控制信号输出至对应扫描线。每个输出缓存器包括第一和第二输出部，第一部件输出第一脉冲，第二部件提取来自脉冲电源的脉冲并输出所提取的脉冲。



CN 101276549 B

1. 一种显示装置，包括：

像素阵列部；以及

驱动部，

其中，所述像素阵列部包括电源线、按行排列的扫描线、按列排列的信号线、和以矩阵形式配置并位于所述扫描线和所述信号线的交叉点处的像素，

其中，每个所述像素至少包括采样晶体管、驱动晶体管、发光元件和存储电容器，

其中，所述采样晶体管具有连接至对应一条所述扫描线的控制端、和连接在对应一条所述信号线与所述驱动晶体管的控制端之间的一对电流端，

其中，所述驱动晶体管具有一对电流端，一个电流端连接至所述发光元件，以及另一个电流端连接至对应一条所述电源线，

其中，所述存储电容器连接在所述驱动晶体管的所述控制端和所述驱动晶体管的连接至所述发光元件的所述一个电流端之间，

其中，所述驱动部包括：写扫描器，被配置为在每个水平扫描周期顺次向一条所述扫描线提供控制信号；以及信号选择器，被配置为向每条所述信号线提供驱动信号，所述驱动信号在每个水平扫描周期内在信号电位和基准电位之间切换，

其中，所述采样晶体管根据所述控制信号将所述驱动信号施加给所述驱动晶体管的所述控制端，

其中，所述驱动晶体管根据所述驱动信号向所述发光元件提供驱动电流，

其中，所述写扫描器包括输出缓存器，每个所述输出缓存器被配置为向对应一条所述扫描线输出控制信号，所述控制信号在每个水平扫描周期内包括第一脉冲和第二脉冲，

其中，每个所述输出缓存器包括连接至固定电源的第一输出部和连接至脉冲电源的第二输出部，所述第一输出部输出所述第一脉冲，以及所述第二输出部提取从所述脉冲电源提供的脉冲并将所提取的脉冲作为所述第二脉冲输出，

其中，所述采样晶体管根据从所述第一输出部输出的所述第一脉冲采样所述驱动信号的所述基准电位，从而使所述像素执行用于校正所述驱动晶体管的阈值电压的变化的阈值电压校正操作，以及

其中，所述采样晶体管根据从所述第二输出部输出的所述第二脉冲采样所述驱动信号的所述信号电位，从而使所述像素将所述信号电位写入所述存储电容器并同时执行用于校正所述驱动晶体管的迁移率的变化的迁移率校正操作。

2. 根据权利要求 1 所述的显示装置，其中，所述写扫描器中的每个所述缓存器在每个水平扫描周期内顺次输出所述第一脉冲和所述第二脉冲，从而使所述第一脉冲和所述第二脉冲时间上互不重叠。

3. 根据权利要求 2 所述的显示装置，其中，在所述写扫描器中的每个所述输出缓存器在每个水平扫描周期内首先输出所述第一脉冲，并在一段时间后，输出所述第二脉冲。

4. 根据权利要求 1 所述的显示装置，其中，所述驱动部包括：电源扫描器，被配置为使每条所述电源线在高电位和低电位之间切换，以及

其中，当每个所述像素执行所述阈值校正操作时，所述电源扫描器首先将对应一条所述电源线切换为所述低电位，然后切换为所述高电位。

5. 一种包括根据权利要求 1 所述的显示装置的电子设备。

显示装置和电子设备

[0001] 相关申请的交叉参考

[0002] 本发明包含于2007年3月26日向日本专利局提交的日本专利申请JP 2007-078217的主题，其全部内容结合于此作为参考。

技术领域

[0003] 本发明涉及一种使用发光元件作为像素的有源矩阵显示装置，以及一种包括这种类型的显示装置的电子设备。

背景技术

[0004] 近年来，已积极开发了使用有机电致发光(EL)器件作为发光元件的平面发光显示装置。有机EL器件是利用当施加电场时有机薄膜发光的现象的器件。在10V以下的施加电压下工作的有机EL器件的功耗很低。因为有机EL设备是发光的元件（发光元件），所以不需要任何发光器。因而，可容易减小使用有机EL器件的显示装置的重量和厚度。此外，有机EL器件的反应为很快的几微妙。因而，当显示移动图像时，不会产生余像。

[0005] 在使用有机器件作为像素的平面发光显示装置中，被集成到像素中的具有薄膜晶体管(TFT)作为驱动元件的有源矩阵显示装置得到了积极的开发。例如，在第2003-255856号、第2003-271095号、第2004-133240号、第2004-029791号和第2004-093682号日本未审查专利申请公开中描述了有源矩阵平面发光显示装置。

发明内容

[0006] 现有技术的有源矩阵平面发光显示装置由于处理的变化，所以在用于驱动发光元件的驱动晶体管的阈值电压和迁移率方面也有变化。此外，有机EL器件的电流/电压特性随时间改变。晶体管特性的这种变化和有机EL器件特性的改变对发光亮度有影响。为了使发光亮度在显示装置的整个屏幕中均匀，需要对像素电路中的驱动晶体管和有机EL器件的上述特性的变化和改变进行校正。在现有技术中已提出了这样一种建议，即提供了一种包括具有这种校正功能的像素的显示装置。

[0007] 除了用于驱动发光元件的驱动晶体管外，现有技术的有源矩阵平面发光显示装置通常还具有用于采样视频信号电位和基准电位并将经采样的电位存储在像素中的采样晶体管。为了使像素执行各种校正操作，需要现有技术中具有校正功能的显示装置能够在每个水平扫描周期内多次驱动采样晶体管导通和截止，并能够根据预定顺次采样信号电位和基准电位。这包括高速栅极脉冲，用于驱动采样晶体管导通和截止，这使显示面板的驱动电流升高并增加功耗。

[0008] 鉴于现有技术的上述问题，需要提供一种使像素能够执行各种校正操作并抑制功耗的显示装置。为此，根据本发明的实施例，提供了一种包括像素阵列部和驱动部的显示装置。像素阵列部包括电源线、按行排列的扫描线、按列排列的信号线和以矩阵配置并位于扫描线和信号线的交叉点处的像素。每个像素至少包括采样晶体管、驱动晶体管、发光元件和

存储电容器。采样晶体管具有连接至对应一条扫描线的控制端、以及连接在对应一条信号线和驱动晶体管的控制端之间的一对电流端。驱动晶体管具有一对电流端，一个电流端连接至发光元件，另一个电流端连接至对应一条电源线。存储电容器连接在驱动晶体管的控制端和驱动晶体管的那一个电流端之间。驱动部包括写扫描器，被配置为在每个水平扫描周期内顺次向一条扫描线提供控制信号；以及信号选择器，被配置为向每条信号线提供驱动信号，驱动信号在每个水平扫描周期内在信号电位和基准电位之间切换。采样晶体管根据控制信号将驱动信号施加给驱动晶体管的控制端。驱动晶体管根据驱动信号向发光元件提供驱动电流。写扫描器包括输出缓存器，每个输出缓存器被配置为向对应一条扫描线输出控制信号，控制信号在每个水平扫描周期内具有第一脉冲和第二脉冲。每个输出缓存器包括连接至固定电源的第一输出部和连接至脉冲电源的第二输出部，第一输出部输出第一脉冲，以及第二输出部提取从脉冲电源提供的脉冲并将所提取的脉冲作为第二脉冲输出。

[0009] 优选地，采样晶体管根据从第一输出部输出的第一脉冲采样驱动信号的基准电位，从而使像素执行用于校正驱动晶体管的阈值电压的变化的阈值电压校正操作。优选地，采样晶体管根据从第二输出部输出的第二脉冲采样驱动信号的信号电压，从而使像素将信号电位写入存储电容器并同时执行用于校正驱动晶体管的迁移率的变化的迁移率校正操作。此外，写扫描器中的每个输出缓存器可以在每个水平扫描周期内顺次输出第一脉冲和第二脉冲，从而使第一脉冲和第二脉冲在时间互不重叠。在这种情况下，写扫描器中的每个输出缓存器在每个水平扫描周期中首先输出第一脉冲，并在一段时间后，输出第二脉冲。优选地，驱动部包括：电源扫描器，被配置为使每条电源线在高电位和低电位之间切换。当每个像素执行阈值电压校正操作时，电源扫描器首先将对应一条电源线切换为低电位，然后切换为高电位。

[0010] 根据本发明的实施例，写扫描器包括多个输出缓存器，每个输出缓存器被配置为将控制信号输出至对应一条扫描线，控制信号在每个水平扫描周期内包括第一脉冲和第二脉冲。因此，采样晶体管在每个水平扫描周期内导通和截止两次，从而使像素能够执行阈值校正操作以及信号写入和迁移率校正操作。在这种情况下，每个输出缓存器被分成连接至固定电源的第一输出部和连接至脉冲电源的第二输出部。第一输出部输出第一脉冲。第二输出部提取从脉冲电源提供的脉冲并将所提取的脉冲作为第二脉冲输出至对应一条扫描线，因此，在每个水平扫描周期内，脉冲电源仅需要输出一个脉冲，而不是两个脉冲。这降低了有效操作频率和显示面板的功耗。

[0011] 控制信号中所包括的脉冲的精度随着校正操作的内容而有所不同。在需要相对高精度的校正操作中，使用了高精度的脉冲并且从第二输出部提供的第二脉冲。在不需要高精度的校正操作中，从第一输出部输出的第一脉冲就足够了。通常，通过提取从脉冲电源提供的脉冲得到的控制信号具有较少的波形失真和较小的传播延迟，并且精度很高。相反，从连接至固定电源并包括普通反相器等的第一输出部提供的脉冲波形是很模糊的。由于第一脉冲随扫描线而变化，所以第一脉冲的精度低。根据本发明的实施例，适当使用了具有不同精度级别的两种脉冲，从而减小了脉冲电源的负荷并降低了显示装置中模块的功耗。

附图说明

[0012] 图 1 是根据本发明实施例的显示装置的整体结构的框图；

[0013] 图 2 是图 1 所示的显示装置的具体结构的电路图；

[0014] 图 3 是用于描述图 2 所示的显示装置的操作的时序图；

[0015] 图 4 是示出了包括在显示装置的外围驱动部中的写扫描器的第一参考实例的电路图；

[0016] 图 5 是示出了包括在显示装置的外围驱动部中的写扫描器的第二参考实例的电路图；

[0017] 图 6 是用于描述第二参考实例的操作的波形图；

[0018] 图 7A 和图 7B 是包括在根据本发明实施例的显示装置中的写扫描器的电路图；

[0019] 图 8 是用于描述图 7A 和图 7B 中所示的写扫描器的操作的波形图；

[0020] 图 9A 是根据本发明实施例的写扫描器的具体实例的电路图；

[0021] 图 9B 示出了在电路的节点 A、B、C 和 D 处观察到的波形；

[0022] 图 10 是显示装置的装置结构的截面图；

[0023] 图 11 是显示装置的模块结构的平面图；

[0024] 图 12 是具有根据本发明实施例的显示装置的电视机的透视图；

[0025] 图 13A 和图 13B 是具有根据本发明实施例的显示装置的数码照相机的透视图；

[0026] 图 14 是具有根据本发明实施例的显示装置的笔记本个人计算机的透视图；

[0027] 图 15A 和图 15B 示出了具有根据本发明实施例的显示装置的移动终端设备；以及

[0028] 图 16 是具有根据本发明实施例的显示装置的摄像机的透视图。

具体实施方式

[0029] 下文中将结合附图来详细描述本发明的实施例。图 1 是根据本发明实施例的显示装置的整体结构的框图。如图 1 所示，显示装置包括像素阵列部 1 和被配置为用于驱动像素阵列部 1 的驱动部。像素阵列部 1 包括按行排列的扫描线 WS、按列排列的信号线 SL、以矩阵形式配置且位于扫描线 WS 和信号线 SL 的交叉点处的像素 2 和根据各行像素 2 设置的电源线 VL。在此实例中，红、绿和蓝 (RGB) 原色中的一种被分配给每个像素 2，因此可以进行彩色显示。然而，本实施例不限于彩色显示器，而可应用于单色显示装置。驱动部包括：写扫描器 4，被配置为顺次将控制信号提供给扫描线 WS 并以逐行方式来以行为单位扫描像素 2；电源扫描器 6，被配置为根据该逐行扫描，将在第一电位和第二电位之间切换的电源电压供给电源线 VL；以及信号选择器（水平选择器）3，被配置为根据逐行扫描，将用作驱动信号的信号电位和基准电位供给按列排列的信号线 SL。

[0030] 图 2 是示出了包括在图 1 所示的显示装置中的每个像素 2 的具体结构和连接关系的电路图。如图 2 所示，像素 2 包括：用有机 EL 器件表示的发光元件 EL、采样晶体管 Tr1、驱动晶体管 Trd 和存储电容器 Cs。采样晶体管 Tr1 具有连接至对应一条扫描线 WS 的控制端（栅极）和一对电流端（源极和漏极），一个电流端连接至对应一条信号线 SL，另一个电流端连接至驱动晶体管 Trd 的控制端（栅极 G）。驱动晶体管 Trd 具有一对电流端（源极 S 和漏极），一个电流端连接至发光元件 EL，另一个电流端连接至对应一条电源线 VL。在此实例中，驱动晶体管 Trd 是 N 沟道型的。驱动晶体管 Trd 的漏极连接至电源线 VL，以及源极 S 连接至用作输出节点的发光元件 EL 的阳极。发光元件 EL 的阴极连接至预定阴极电位 Vcath。存储电容器 Cs 连接在作为驱动晶体管 Trd 的一个电流端的源极 S 和作为驱动晶体

管 Trd 的控制端的栅极 G 之间。

[0031] 具有了上述结构，根据扫描线 WS 提供的控制信号，使用采样晶体管 Tr1 建立电连接，并且采样晶体管 Tr1 采样从信号线 SL 提供的信号电位并将该信号电位保持在存储电容器 Cs 中。驱动晶体管 Trd 接受从第一电位（高电位 Vdd）的电源线 VL 提供的电流，并根据存储电容器 Cs 中所保持的信号电位，使驱动电流流过发光元件 EL。为了与在信号线 SL 处于信号电位的时间段内讲理与采样晶体管 Tr1 的电连接，写扫描器 4 将具有预定脉冲宽度的控制信号输出至扫描线 WS，从而将信号电位保持在存储电容器 Cs 中，与此同时，相对于驱动晶体管 Trd 的迁移率 μ 来对信号电位进行校正。此后，驱动晶体管 Trd 根据写入存储电容器 CS 的信号电位 Vsig 来将驱动电流提供给发光元件 EL，随后发光元件 EL 开始发光操作。

[0032] 除了上述迁移率校正功能外，像素 2 还具有阈值电压校正功能。即，在采样晶体管 Tr1 采样信号电位 Vsig 前的第一时刻，电源扫描器 6 将电源线 VL 从第一电位（高电位 Vdd）切换到第二电位（低电位 Vss2）。类似地，在采样晶体管 Tr1 采样信号电位 Vsig 之前，写扫描器 4 在第二时刻建立与采样晶体管 Tr1 的电连接，将信号线 SL 提供的基准电位 Vss1 施加给驱动晶体管 Trd 的栅极 G，并将驱动晶体管 Trd 的源极 S 设为第二电位 (Vss2)。在第二时刻后的第三时刻，电源扫描器 6 将电源线 VL 从第二电位 Vss2 切换到第一电位 Vdd，并将对应于驱动晶体管 Trd 的阈值电压 Vth 的电压保持在存储电容器 Cs 中。具有了这种阈值电压校正功能，显示装置可以消除驱动晶体管 Trd 的阈值电压 Vth 由于像素 2 的不同而带来的影响。

[0033] 像素 2 还具有自举功能。即，当信号电位 Vsig 保持在存储电容器 Cs 中时，写扫描器 4 取消将控制信号提供给扫描线 WS，从而破坏了与采样晶体管 Tr1 的电连接。驱动晶体管 Trd 的栅极 G 与信号线 SL 电断开。因此，栅极 G 的电位变为与驱动晶体管 Trd 的源极 S 的电位的改变相关联，并且栅极 G 和源极 S 间的电压 Vgs 可保持恒定。

[0034] 图 3 是用于描述图 2 所示的像素 2 的操作的时序图。该时序图具有公共时间轴并示出了扫描线 WS、电源线 VL 和信号线 SL 电位的改变。在示出这些电位改变的同时，还示出了驱动晶体管 Trd 的栅极 G 和源极 S 的电压的改变。

[0035] 本发明实施例的一个特征在于，将用于导通采样晶体管 Tr1 的控制信号脉冲提供给扫描线 WS。根据像素阵列部 1 的逐行扫描，以场 (1f) 为单位将控制信号脉冲提供给扫描线 WS。在一个水平扫描周期 (1H) 内，控制信号脉冲包括两个脉冲。下文中，第一脉冲可被称为第一脉冲 P1，第二脉冲可被称为第二脉冲 P2。同样，电源线 VL 以场为单位在高电位 Vdd 和低电位 Vss2 之间切换。每个水平扫描周期 (1H) 内，在信号电位 Vsig 和参考电压 Vss1 之间切换的驱动信号被提供给信号线 SL。

[0036] 如图 3 的时序图所示，已在前一场中处于发光周期的像素 2 进入电流场中的不发光周期，随后进入电流场中的发光周期。在不发光周期内，像素 2 执行准备操作、阈值电压校正操作、信号写入操作、迁移率校正操作等。

[0037] 在前一场的发光周期内，电源线 VL 处于高电位 Vdd，驱动晶体管 Trd 将驱动电流 Ids 提供给发光元件 EL。驱动电流 Ids 从处于高电位 Vdd 的电源线流经驱动晶体管 Trd 和发光元件 EL 而流入阴极线。

[0038] 接下来，在电流场中的不发光周期内，电源线 VL 在时刻 T1 从高电压 Vdd 切换到低

电压 Vss2。这使得电源线 VL 被放电至 Vss2，且驱动晶体管 Trd 的源极 S 的电位降至 Vss2。因此，发光元件 EL 的阳极电位（即驱动晶体管 Trd 的源极电位）处于反向偏压状态。没有驱动电流能流动，并且光熄灭。与驱动晶体管 Trd 的源极 S 的电位的这种减小相关联地，栅极 G 的电位也减小。

[0039] 接下来，在时刻 T2，扫描线 WS 从低电位切换到高电位，这建立了与采样晶体管 Tr1 的电连接。此刻，信号线 SL 处于基准电位 Vss1。通过电连接的采样晶体管 Tr1，驱动晶体管 Trd 的栅极 G 的电位变为信号线 SL 的基准电位 Vss1。此刻，驱动晶体管 Trd 的源极电位远低于 Vss1 的电位 Vss2。以此方式，驱动晶体管 Trd 的栅极 G 和源极 S 之间的电压被初始化为高于驱动晶体管 Trd 的阈值电压 Vth。从时刻 T1 ～时刻 T3 的周期 T1-T3 是准备期，其中，驱动晶体管 Trd 的栅极 G 和源极 S 间的电压被设为大于或等于 Vth。

[0040] 接下来，在时刻 T3，电源线 VL 从低电压 Vss2 切换到高电压 Vdd，且驱动晶体管 Trd 的源极电压开始增加。当驱动晶体管 Trd 的栅极 G 和源极 S 之间的电压变为阈值电压 Vth 时，电流断开。以此方式，对应于驱动晶体管 Trd 的阈值电压 Vth 的电压被写入存储电容器 Cs。这是阈值电压校正操作。为了电流能主要流入存储电容器 Cs 而不流入发光元件 EL，阴极电位 Vcath 被设为断开发光元件 EL。

[0041] 在时刻 T4，扫描线 WS 从高电位变回低电位。换句话说，提供给扫描线 WS 的第一脉冲 P1 被消除，且晶体管 Tr1 截止。从上述内容可看出，为了执行阈值电压校正操作，第一脉冲 P1 被提供给驱动晶体管 Trd 的栅极。

[0042] 此外，信号线 SL 从参考电压 Vss1 切换到信号电压 Vsig。在时刻 T5，扫描线 WS 再次从低电位升至高电位。换句话说，第二脉冲 P2 被提供给采样晶体管 Tr1 的栅极。因此，采样晶体管 Tr1 再次导通，并且采样晶体管采样来自信号线 SL 的信号电位 Vsig。因此，驱动晶体管 Trd 的栅极 G 的电位变为信号电位 Vsig。由于发光元件 EL 开始处于截止状态（高阻抗状态），所以在驱动晶体管 Trd 的漏极和源极 S 之间流动的电流主要流入存储电容器 Cs 的等效电容和发光元件 EL 中，因此，开始进行充电。在采样晶体管截止的时刻 T6 为止，驱动晶体管 Trd 的源极 S 的电位增加了 ΔV。以此方式，视频信号的信号电位 Vsig 增加至 Vth 并被写入存储电容器 Cs，并且从存储电容器 Cs 中所保持的电压中减去用于迁移率校正的电压 ΔV。因此，从时刻 T5 ～时刻 T6 的周期 T5-T6 是信号写入周期和迁移率校正周期。换句话说，当第二脉冲 P2 被提供给扫描线 WS 时，执行信号写入操作和迁移率校正操作，该信号写入周期和迁移率校正周期 T5-T6 等于第二脉冲 P2 的脉冲宽度。即，第二脉冲 P2 的脉冲宽度决定了迁移率校正周期。

[0043] 以此方式，在信号写入周期 T5-T6 内同时执行信号电位 Vsig 的写入和校正量 ΔV 的调节。信号电位 Vsig 越大，驱动晶体管 Trd 提供的电流就越大，ΔV 的绝对值就越大。因此，执行了根据发光的亮度级别的迁移率校正操作。如果 Vsig 是常数，那么驱动晶体管 Trd 的迁移率 μ 越大，ΔV 的绝对值就越大。换句话说，迁移率 μ 越大，对存储电容器 Cs 的负反馈 ΔV 就越大。因此，可以消除像素 2 中的迁移率 ΔV 的变化。

[0044] 最终在时刻 T6，如上所述，扫描线 WS 变为低电位，且采样晶体管 Tr1 截止。因此，驱动晶体管 Trd 的栅极 G 与信号线 SL 断开。同时，漏极电流 Ids 开始流过发光元件 EL。因此，发光元件 EL 的阳极电位随着驱动电流 Ids 增加。发光元件 EL 的阳极电位的增加不少于驱动晶体管 Trd 的源极 S 的电位的增加。当驱动晶体管 Trd 的源极 S 的电位增加时，由

于存储电容器 Cs 的自举操作，驱动晶体管 Trd 的栅极 G 的电压的电位也增加。栅极电位的增加量等于源极电压的增加量。因此，在发光周期内，驱动晶体管 Trd 的栅极 G 和源极 S 之间的电压 Vgs 保持恒定。Vgs 的值是具有阈值电压 Vth 的校正和迁移率 μ 的校正的信号电位 Vsig。驱动晶体管 Trd 在饱和区操作。即，驱动晶体管 Trd 根据栅极 G 和源极 S 之间的电压 Vgs 来提供驱动电流 Ids。Vgs 的值是具有阈值电压 Vth 的校正和迁移率 μ 的校正的信号电位 Vsig。

[0045] 图 4 是示出了图 1 和图 2 所示的写扫描器 4 的第一参考实例。图 4 示出了写扫描器 4 的输出部的三个阶段和连接至三个输出阶段的像素阵列部 1 的三行（即，三条）。

[0046] 写扫描器 4 包括移位寄存器 S/R。写扫描器 4 根据外部提供的时钟信号操作。写扫描器 4 顺次传输同样从外部输入的启动信号并逐级地输出顺序信号。每级的移位寄存器 S/R 被连接至作为输出缓存器 4B 的对应一个 NAND 元件。每个 NAND 元件执行在相邻级从 S/R 输出的顺序信号的 NAND 处理并生成作为控制信号的基础的矩形波形。矩形波形被经由一个反相器输入至用作每个输出缓存器 4B 的输出部的另一反相器。每个输出缓存器 4B 根据从对应一个移位寄存器 S/R 提供的输入信号来操作，并将最终的控制信号提供给像素阵列部 1 中的对应一条扫描线 WS。如图 4 所示，输出至扫描线 WS 的控制信号包括两个脉冲 P1 和 P2。

[0047] 输出缓存器 4B 的输出部包括串联连接在电源电位 Vcc 和接地电位 Vss 之间的一对开关元件。在此参考实例中，输出部组成反相器。一个开关元件是 P 沟道晶体管 TrP（通常，P 金属 - 氧化物 - 半导体 (PMOS) 晶体管），其它开关元件是 N 沟道晶体管 TrN（通常，NMOS 晶体管）。按照等效电路元件，连接至对应一个输出缓存器 4B 的像素阵列部 1 中的每行用阻抗元件 R 和电容元件 C 表示。

[0048] 由于 P 沟道晶体管 TrP 和 N 沟道晶体管 TrN 被交替导通，所以组成反相器的输出部输出具有矩形脉冲的控制信号。当 P 沟道晶体管导通时，反相器的输出节点突然上升到电源电位 Vcc。即，P 沟道晶体管 TrP 主要形成控制信号的上升波形。相反，当反相器的 N 沟道晶体管 TrN 导通时，反相器的输出节点突然降低到地线 Vss。换句话说，反相器的 N 沟道晶体管 TrN 主要形成控制信号的下降波形。

[0049] 写扫描器 4 中的输出缓存器 4B 提供的控制信号包括第一脉冲 P1 和第二脉冲 P2。如上所述，第一脉冲 P1 在 Vth 校正操作过程中输出，第一脉冲 P1 的脉冲宽度决定了 Vth 校正周期。第二脉冲 P2 在迁移率校正操作期间被输出，以及第二脉冲 P2 的脉冲宽度决定了迁移率校正周期。通常，Vth 校正周期大约是几十微妙且不需要精确控制。相反，迁移率校正周期通常很短（几微妙）且必需精确控制。如果迁移率校正周期按行变化，则校正量 ΔV 也按行变化。因此，亮度也按行变化。这使得屏幕上出现水平条纹，并使得图像质量下降。

[0050] 第二脉冲 P2 基本上具有矩形波形，并且第二脉冲 P2 的脉冲宽度不应变化。然而实际上，脉冲 P2 的上升和下降波形是模糊的，并且有效脉冲宽度不断变化。如果组成每级输出缓存器 4B 的晶体管的性能各不相同，则脉冲 P2 的波形也是模糊的，从而导致精确度降低。图 4 所示的第一参考实例示出了输出矩形脉冲 P1 和 P2 的简单反相器结构。因此，波形的模糊度按级变化，从而降低了精确度。具体地，第二脉冲 P2 的精确度的降低使屏幕上出现条纹，这可能降低图像质量。

[0051] 图 5 是示出了写扫描器 4 的第二参考实例的电路图。为了加深理解，用相同的数

字符号来表示与图 4 所示的写扫描器 4 的第一参考实例中对应的那些部分。区别在于，在每个阶段，脉冲电源 7 都连接至输出缓存器 4B 的电源线。脉冲电源 7 与写扫描器 4 同步操作并将包括第一脉冲 P1 和第二脉冲 P2 的电源脉冲串提供给输出缓存器 4B 的电源线。相反，根据从对应的一个移位寄存器 S/R 输出的栅极脉冲来导通输出缓存器 4B，输出缓存器 4B 提取从电源线中提供的两个电源脉冲 P1 和 P2，并将电源脉冲 P1 和 P2 原样输出至扫描线 WS。

[0052] 脉冲电源 7 提供的脉冲 P1 和 P2 具有稳定波形。在任一级的输出缓存器 4B 提取固定和高度精确的脉冲 P1 和 P2，并在不改变电源脉冲 P1 和 P2 的情况下，将电源脉冲 P1 和 P2 输出至对应一条扫描线 WS。因此，第二参考实例示出，在各级中，第二脉冲 P2 的脉冲宽度没有大不同，并且抑制了迁移率校正周期的不同。因此，在屏幕上未出现水平条纹，并且提高了图像质量。

[0053] 图 6 是用于描述根据图 5 所示的第二参考示例的写扫描器 4 的操作的时序图。如图 6 所示，脉冲电源 7 在每个水平扫描周期 (1H) 内将具有两个脉冲 P1 和 P2 的电源脉冲串提供给输出缓存器 4B 的电源线。图 6 中的时序图示出了构成使用相同时间序列作为电源脉冲的每个输出缓存器 4B 的最后输出部的反相器的输入脉冲和输出脉冲。图 6 示出了提供给第 (N-1) 级和第 N 级的输出缓存器 4B 的输入脉冲和第 (N-1) 级和第 N 级的输出缓存器 4B 的输出脉冲。每个输入脉冲是在每个水平扫描周期 (1H) 内按级偏移的矩形脉冲。当输入脉冲被提供给第 (N-1) 级的输出缓存器 4B 时，反相器导通并从电源线中提取两个脉冲 P1 和 P2。这些脉冲 P1 和 P2 变成第 (N-1) 级的输出缓存器 4B 的输出脉冲，并且包括脉冲 P1 和 P2 的输出脉冲被输出至第 (N-1) 条扫描线 WS。同样，当输入脉冲被施加给第 N 级的输出缓存器 4B 时，两个输出脉冲 P1 和 P2 从第 N 级的输出缓存器 4B 输出至对应 (第 N 条) 扫描线 WS。

[0054] 逐级输出的第一脉冲 P1 限定 Vth 校正周期从时刻 T2 ～时刻 T4。逐级输出的第二脉冲 P2 限定信号写入和迁移率校正周期从时刻 T5 ～时刻 T6。通过在每个水平扫描周期 (1H) 内从电源线脉冲串中提取脉冲 P2 来获得逐级输出的第二脉冲 P2 并在不改变脉冲 P2 的情况下输出脉冲 P2。各级脉冲 P2 的脉冲宽度没有大区别。因此，各行中的迁移率校正周期 T5-T6 保持不变，并且不会出现诸如水平条纹的图像质量的退化。

[0055] 然而，由于在如图 6 所示的第二参考示例中，两个脉冲 P1 和 P2 是在每个水平扫描周期 (1H) 内被输出的，所以脉冲电源 7 在每个水平扫描周期 (1H) 内必须执行充电和放电两次。这使得写扫描器 4 的每个输出缓存器 4B 的功耗加倍。平板的精确度越高，扫描线的数量越多。这使得功耗进一步增大。因此，由于平板的精确度的增加，所以迫切需要降低写扫描器 4 的每个输出缓存器 4B 的功耗。

[0056] 图 7A 和图 7B 是示出了根据本发明实施例的写扫描器的电路图。更具体地，图 7A 和图 7B 示出了写扫描器的输出缓存器部分。图 7A 示出了第一实施例，图 7B 示出了第二实施例。参考第一实施例，写扫描器的输出缓存器将在一个水平扫描周期 (1H) 内包括两个脉冲的控制信号输出至对应的一条扫描线 WS。输出缓存器包括连接至固定电位 Vcc 的第一输出部和连接至脉冲电源的第二输出部。第一输出部输出两个脉冲之一。第二输出部提取从脉冲电源提供的脉冲并将所提取的脉冲输出作为两个脉冲中的另一个。

[0057] 在第一实施例中，第一输出部包括 P 沟道晶体管 TrP1，以及第二输出部同样包括 P

沟道晶体管 TrP2。第一 P 沟道晶体管 TrP1 的源极连接至电源 Vcc，以及第一 P 沟道晶体管 TrP1 的漏极连接至输出端。第一输入信号（输入 1）被施加给第一 P 沟道晶体管 TrP1 的栅极。N 沟道晶体管 TrN 的漏极连接至第一 P 沟道晶体管 TrP1 的漏极。N 沟道晶体管 TrN 的源极连接至地线 Vss。第三输入信号（输入 3）被施加给 N 沟道晶体管 TrN 的栅极。第一 P 沟道晶体管 TrP1 和 N 沟道晶体管 TrN 组成反相器。这个部分具有与图 4 所示的第一参考实例中的输出部相同的结构。

[0058] 第二 P 沟道晶体管 TrP2 的源极连接至脉冲电源，第二 P 沟道晶体管 TrP2 的漏极连接至输出端。第二输入信号（输入 2）被施加给第二 P 沟道晶体管 TrP2 的栅极。第二 P 沟道晶体管 TrP2 和 N 沟道晶体管 TrN 组成反相器。这个部分具有与图 5 所示的第二参考实例中的输出部相同的结构。由上述可知，图 7A 所示的第一实施例是将第一参考实例和第二参考实例组合后的混合类型。

[0059] 基本上，图 7B 所示的第二实施例具有与图 7A 所示的第一实施例相似的结构。区别在于，构成第二输出部的开关元件第二 P 沟道晶体管 TrP2 变为了发光栅极元件 TG。第二输出部需要提取从脉冲电源提供的脉冲并将所提取的脉冲不失真地输出给对应的一条扫描线 WS。为此，使用了用作具有极佳线性度的开关元件的发光栅极元件 TG。由于发光栅极元件 TG 包括一对 P 沟道晶体管和 N 沟道晶体管，所以与图 7A 所示的第一实施例相比，每级元件的数量都增加了一个晶体管。

[0060] 图 8 是用于描述根据图 7A 和图 7B 所示的第一和第二实施例的输出缓存器的操作的时序图。从脉冲电源 7 提供的电源脉冲在每个水平扫描周期 (1H) 内包括一个脉冲。由于脉冲电源 7 仅需在每个水平扫描周期 (1H) 内执行充电 / 放电操作一次，所以与上述第二参考实例相比，可将功耗充分减少一半。图 8 的时序图示出了第一、第二和第三输入信号（输入 1、输入 2 和输入 3）的波形以及使用相同的时间序列 (time series) 作为电源脉冲的输出缓存器的输出信号。第一输入信号（输入 1）被输入至连接至固定电源 Vcc 的第一 P 沟道晶体管 TrP1。对应地，输出了第一脉冲 P1。第一脉冲 P1 用于校正 Vth。第二输入信号（输入 2）被输入至连接至脉冲电源 7 的第二 P 沟道晶体管 TrP2。第二 P 沟道晶体管 TrP2 提取从脉冲电源 7 提供的脉冲并将所提取的脉冲作为第二脉冲 P2 输出至对应的（第 N 条）扫描线 WS。第二脉冲 P2 用于写入信号电压并校正迁移率。第一输入信号（输入 1）和第二输入信号（输入 2）在一个水平扫描周期 (1H) 内可被任意输入，只要在时间上互不重叠。第三输入信号（输入 3）被输出至 N 沟道晶体管 TrN。由于在两个 P 沟道晶体管 TrP1 和 TrP2 导通的周期中 N 沟道晶体管 TrN 必需截止，所以第三输入信号（输入 3）具有了组合第一输入信号（输入 1）和第二输入信号（输入 2）的波形。

[0061] 如上所述，Vth 校正周期大约为几十微妙。由于仅需在 Vth 校正周期中使驱动晶体管截止，所以不需要在时间方面具有很高的精确度。如果从写扫描器的输出缓存器供给的第一脉冲 P1 的时间宽度和相位具有变化，则不会产生严重的问题。根据本发明的实施例，第一脉冲 P1 不是从脉冲电源 7 提取的，而是由连接至常用固定电源的反相器形成的。相反，在迁移率校正周期内，由于部分地由于与驱动信号的关系，使得第二脉冲 P2 的相位无法变化。第二脉冲 P2 的时间宽度需要精确控制为大约几微妙。根据本发明的实施例，脉冲电源 7 提供的脉冲被提取并在不改变脉冲的情况下被输出至对应一条扫描线 WS。因此，可以抑制第二脉冲 P2 的相位和时间宽度的变化，并且可以将迁移率校正周期 T5-T6 设为最佳时间

序列。根据上述的本发明实施例，在最后一级写扫描器处的缓存器中，使用固定电源形成用于校正 Vth 的第一脉冲 P1，并且通过提取电源脉冲形成用于校正迁移率的第二脉冲 P2。因此，脉冲电源 7 在每个水平扫描周期 (1H) 仅需要输出一个脉冲，并且可减少充电 / 放电操作的次数。因此，可明显降低平板模块的功耗。同时，抑制了迁移率校正时间，从而达到了高均匀性。

[0062] 图 9A 是具有图 7A 所示的输出缓存器的写扫描器的具体电路结构的电路图。为了加深理解，示出了一级写扫描器。此外，图 9B 示出了在电路的节点 A、B、C 和 D 观察到的波形。施加给一对 NAND 栅极元件 NAND 的控制信号 ENB1 和 ENB2 是用于控制阈值电压校正操作和迁移率校正操作的定时的信号，并且是在每个水平扫描周期 (1H) 内从显示面板的外部输入的。

[0063] 根据本发明实施例的显示装置具有图 10 所示的薄膜装置结构。图 10 示出了在绝缘基板上形成的像素的截面结构。如图 10 所示，像素包括具有多个 TFT（图 10 中仅示出一个 TFT) 的晶体管部、具有存储电容器等的电容器部和具有有机 EL 设备等的发光部。在基板上，使用 TFT 处理形成晶体管部和电容器部，并且在其上还堆叠有具有有机 EL 器件等的发光部。此结构通过置于其间的粘合剂粘连至透明的对向基板上，从而构成了平板。

[0064] 根据本发明实施例的显示装置包括图 11 所示的平面模块形状。例如，包括以矩阵形式配置的像素的像素阵列部被设置在绝缘基板上。每个像素包括有机 EL 器件、TFT、薄膜电容器等。粘合剂被设置在像素阵列部（像素矩阵部件）的周围。该结构被粘连至由玻璃等制成的对向基板上，从而构成了显示模块。视需要，该透明对向基板可包括滤色器、保护膜、遮光膜等。例如，显示模块同样可以包括柔性印制电路 (FPC)，作为用于从像素阵列部的外部输入信号和将信号输出至像素阵列部的外部的连接器。

[0065] 根据本发明实施例的上述显示装置具有平板形状并可适用于各种领域的用于显示输入的驱动信号或在其中生成作为图像或视频图像的电子设备的显示器。例如，这些电子设备包括数码相机、笔记本个人计算机、手机、摄像机等。下文将详细描述义勇这种显示装置的示例性电子设备。

[0066] 图 12 示出了应用本发明实施例的电视机。该电视机包括 :视频显示屏 11，包括前面板 12、滤色玻璃 13 等。通过将根据本发明实施例的显示装置用作视频显示屏 11 来制造电视机。

[0067] 图 13A 和图 13B 示出了应用本发明实施例的数码相机。图 13A 是前视图，图 13B 是后视图。数码相机包括 :摄像镜头、用作闪光的发光部 15、显示部 16、控制开关 17、菜单开关 18、快门 19 等。通过将根据本发明实施例的显示装置用作显示部 16 来制造数码相机。

[0068] 图 14 示出了应用本发明实施例的笔记本个人计算机。该笔记本个人计算机包括机体 20，该机体具有被操作用于输入字母的键盘 21 等。机体盖包括用于显示图像的显示部 22。通过将根据本发明实施例的显示装置用作显示部 22 来制造笔记本个人计算机。

[0069] 图 15A 和图 15B 示出了应用本发明实施例的移动终端设备。图 15A 示出了打开状态，图 15B 示出了关闭状态。移动终端设备包括上壳 23、下壳 24、连接器（本实例中是连接转轴）25、显示屏 26、副显示屏 27、图像灯 28、摄像头 29 等。通过将根据本发明实施例的显示装置用作显示屏 26 和副显示屏 27 制造移动终端装置。

[0070] 图 16 示出了应用本发明实施例的摄像机。该摄像机包括机体 30、朝前位于侧面的

用于拍摄物体的图像的镜头 34、用于拍摄图像的开始 / 停止开关 35、监控器 36 等。通过将根据本发明实施例的显示装置用作摄像头 36 制造摄像机。

[0071] 本领域的技术人员应理解，根据设计要求和其他因素，可以有多种修改、组合、再组合和改进，均应包括在本发明的权利要求或等同物的范围之内。

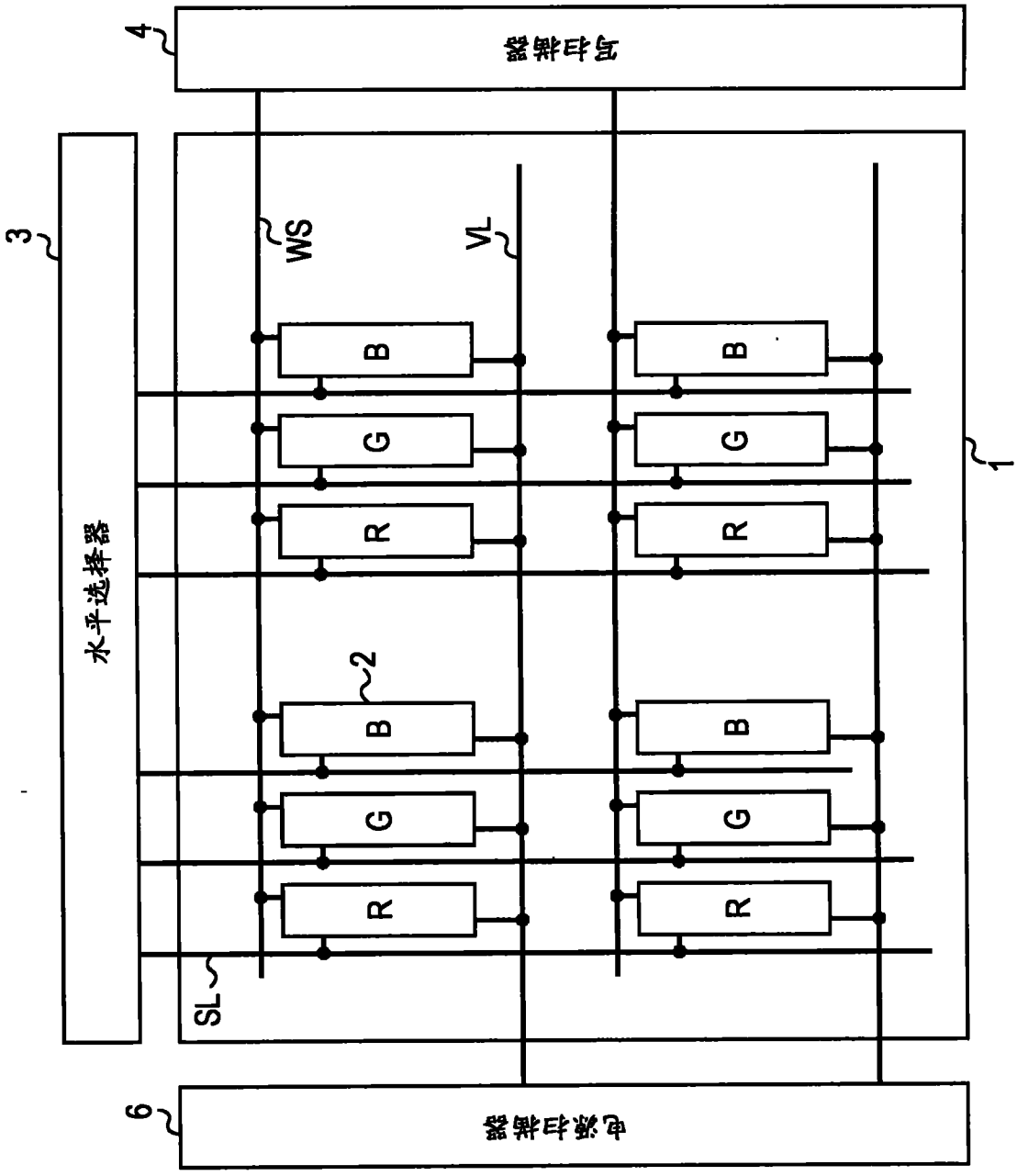


图 1

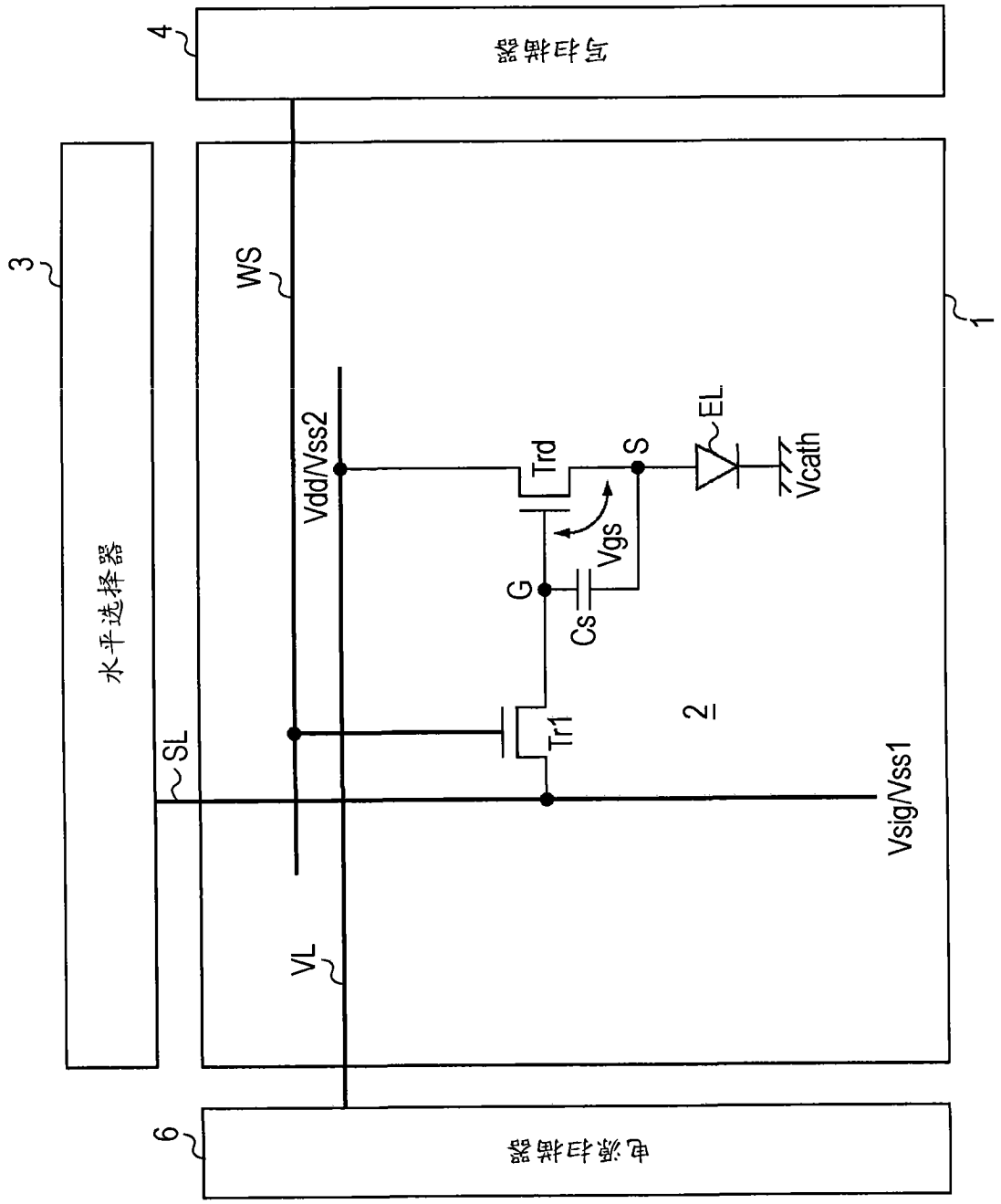

写扫描器
水平选择器
WS
Vdd/Vss2
Trd
S
EL
Vcath
Vgs
G
Cs
Tr1
2
SL
Vsig/Vss1
VL
电源扫描器
1
3
4
6

图 2

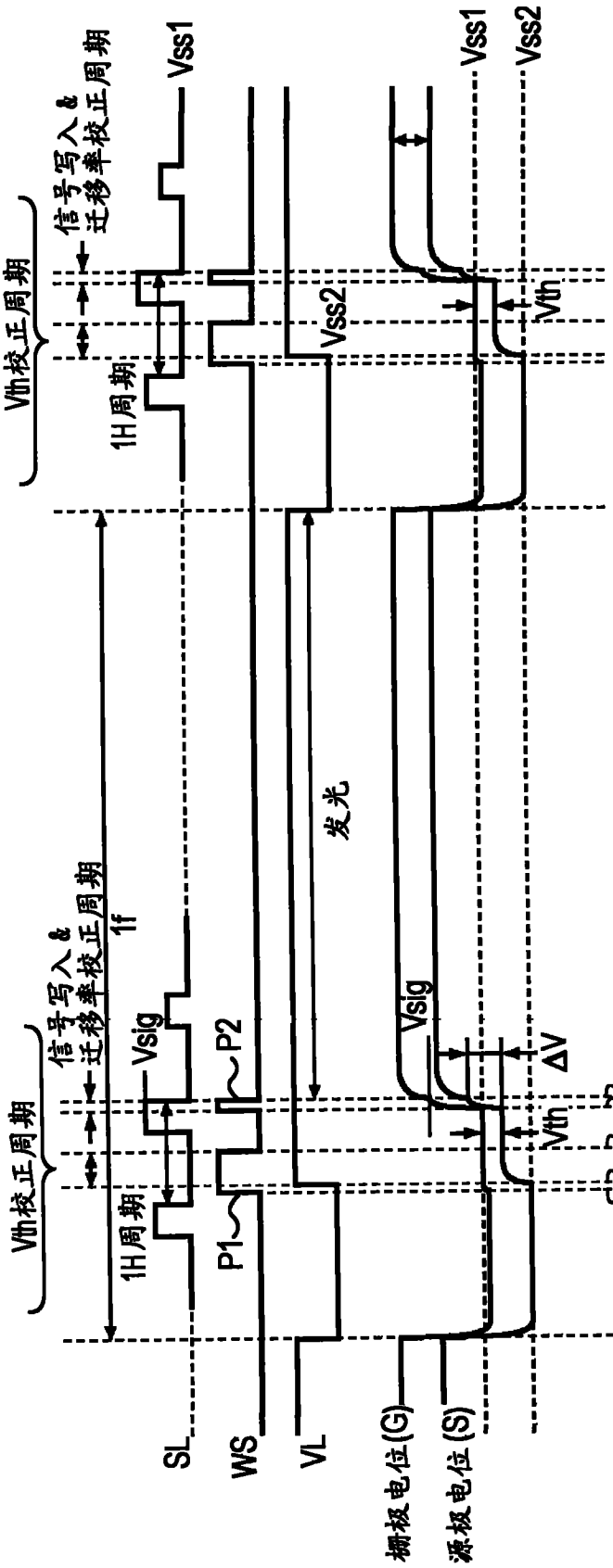

Vth校正周期
信号写入&迁移率校正周期
1H周期
1f
Vss1
Vss2
Vsig
P1
P2
发光
ΔV
Vth
SL
WS
VL
栅极电位(G)
源极电位(S)
T1
T2
T3
T4
T5
T6

图 3

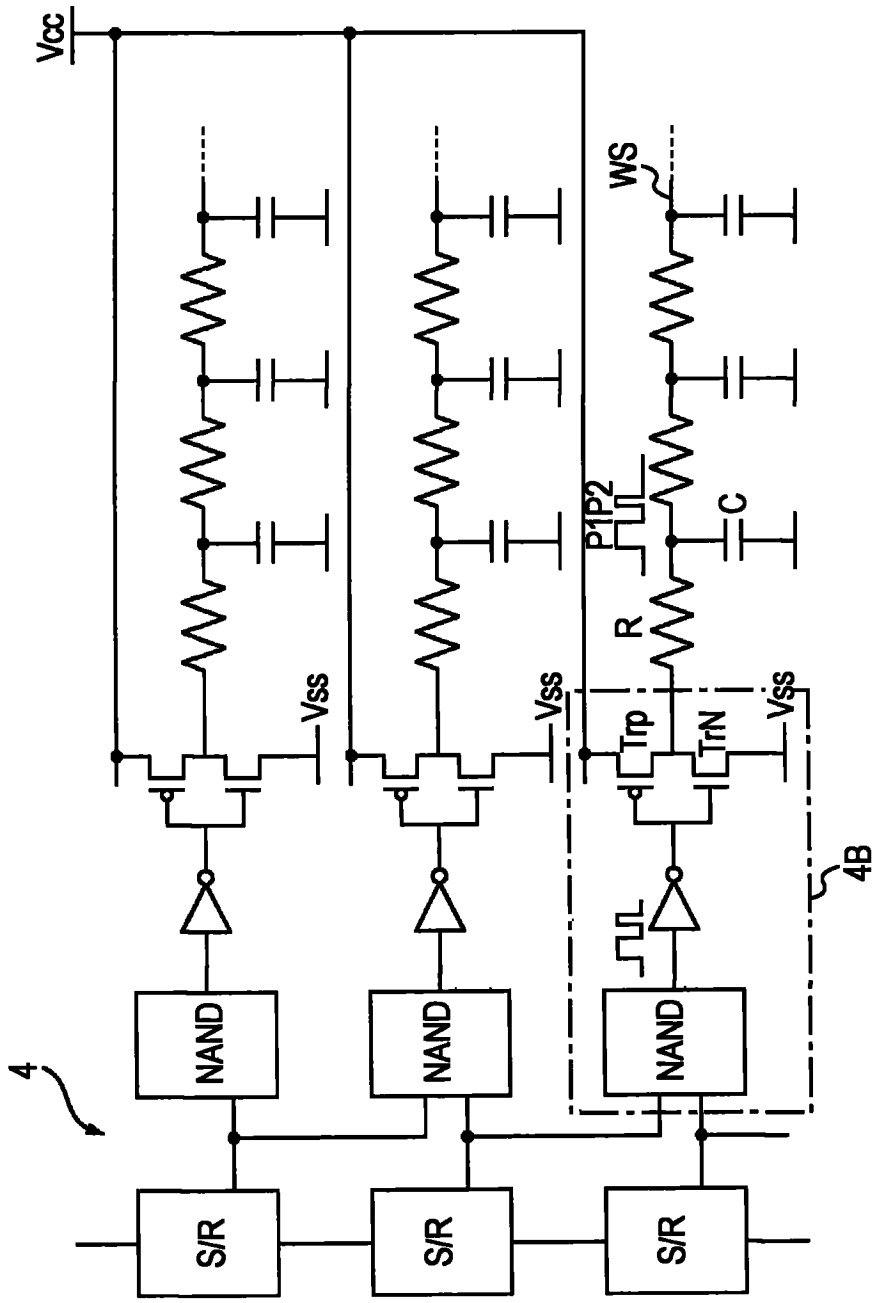


图 4

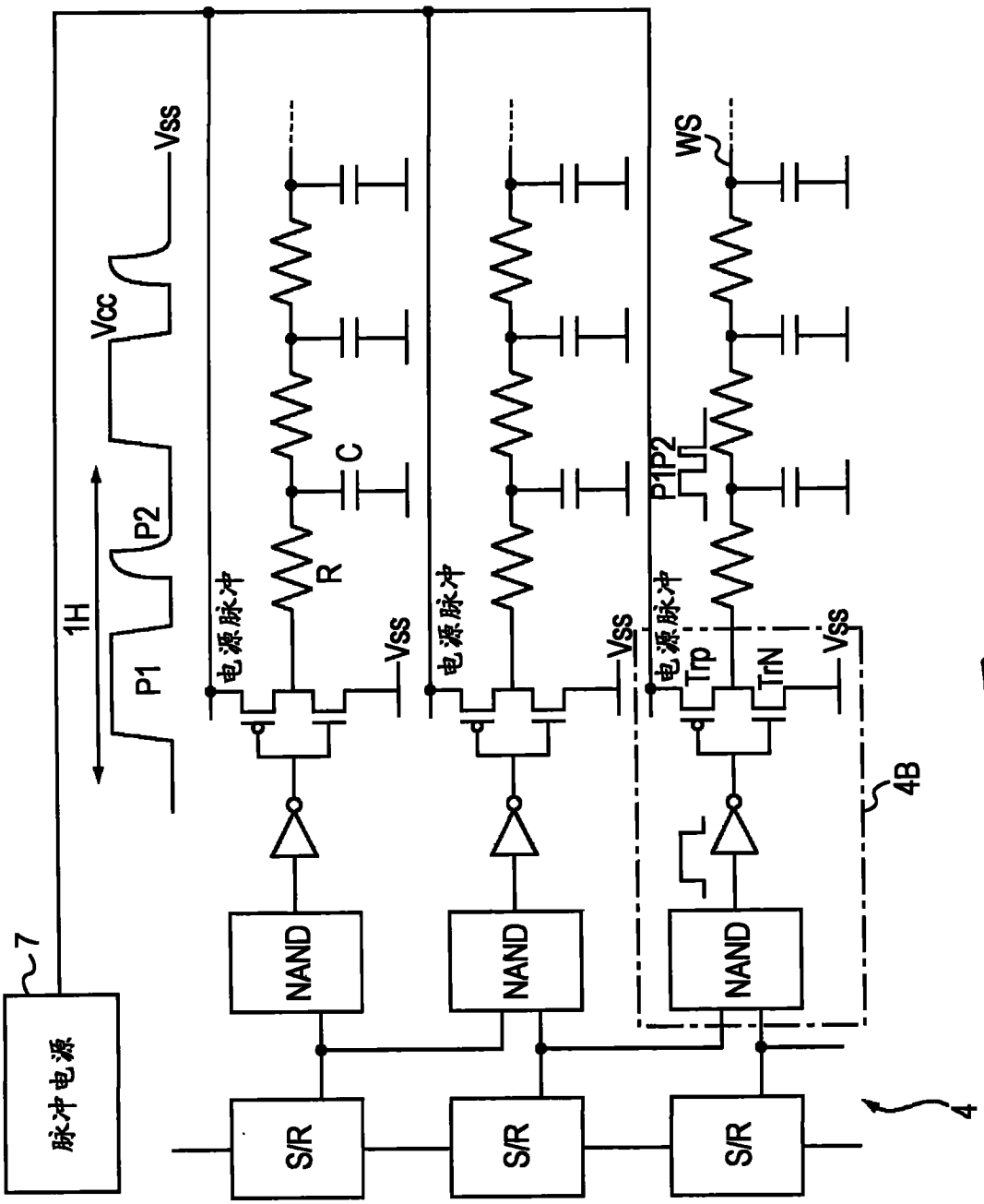


图 5

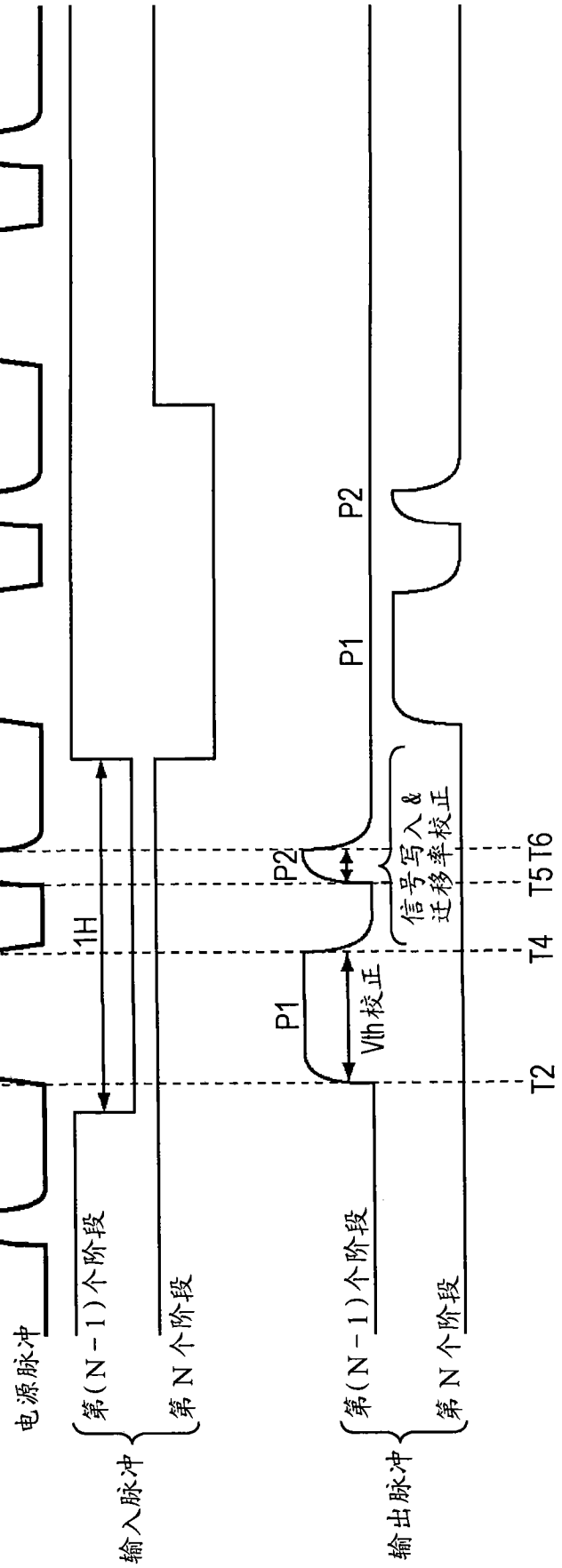

电源脉冲
输入脉冲
第(N-1)个阶段
第N个阶段
输出脉冲
第(N-1)个阶段
第N个阶段
P1
P2
1H
Vth校正
信号写入&
迁移率校正
T2
T4
T5 T6

图 6

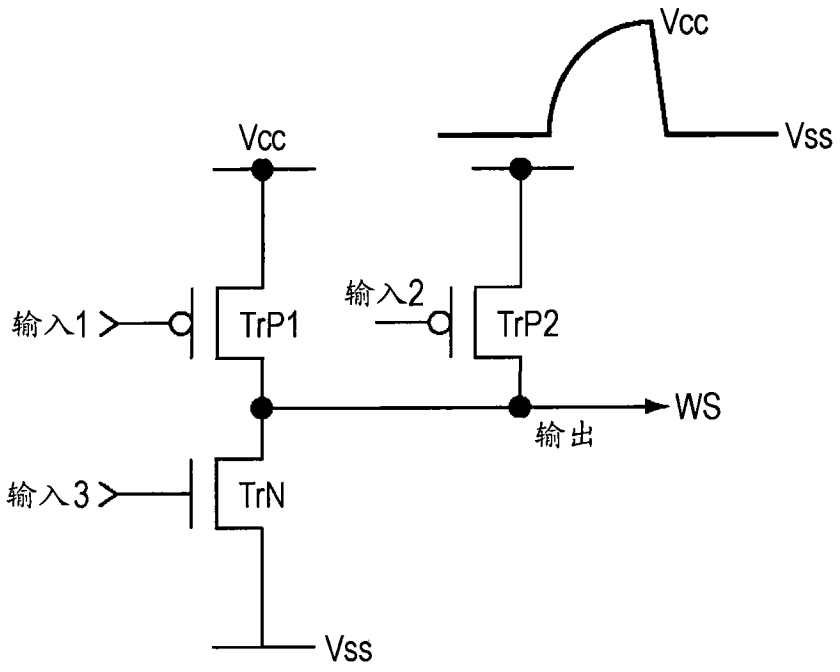

Vcc
Vcc
Vss
输入1
TrP1
输入2
TrP2
WS
输出
输入3
TrN
Vss

图 7A

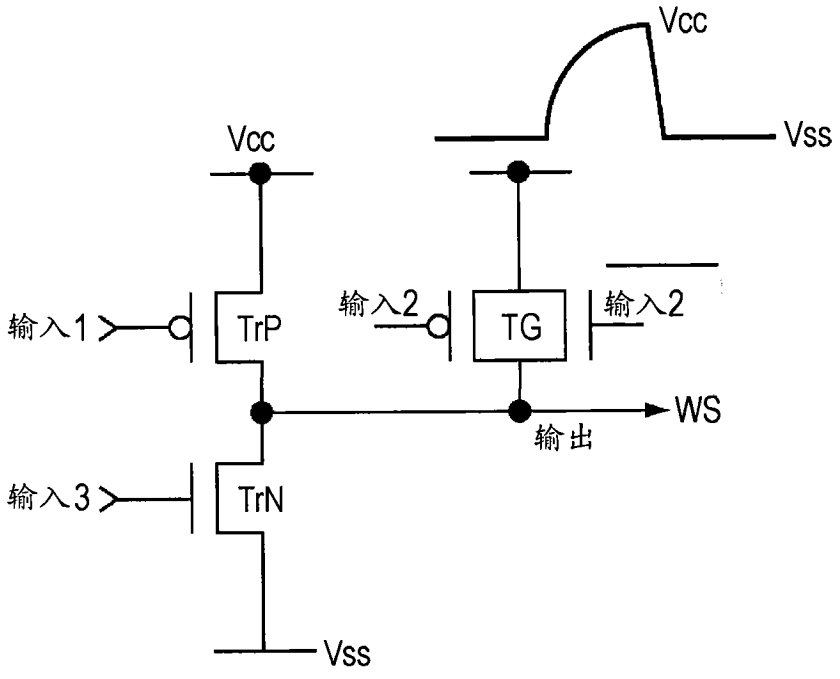

Vcc
Vcc
Vss
输入1
TrP
输入2
TG
输入2
WS
输出
输入3
TrN
Vss

图 7B

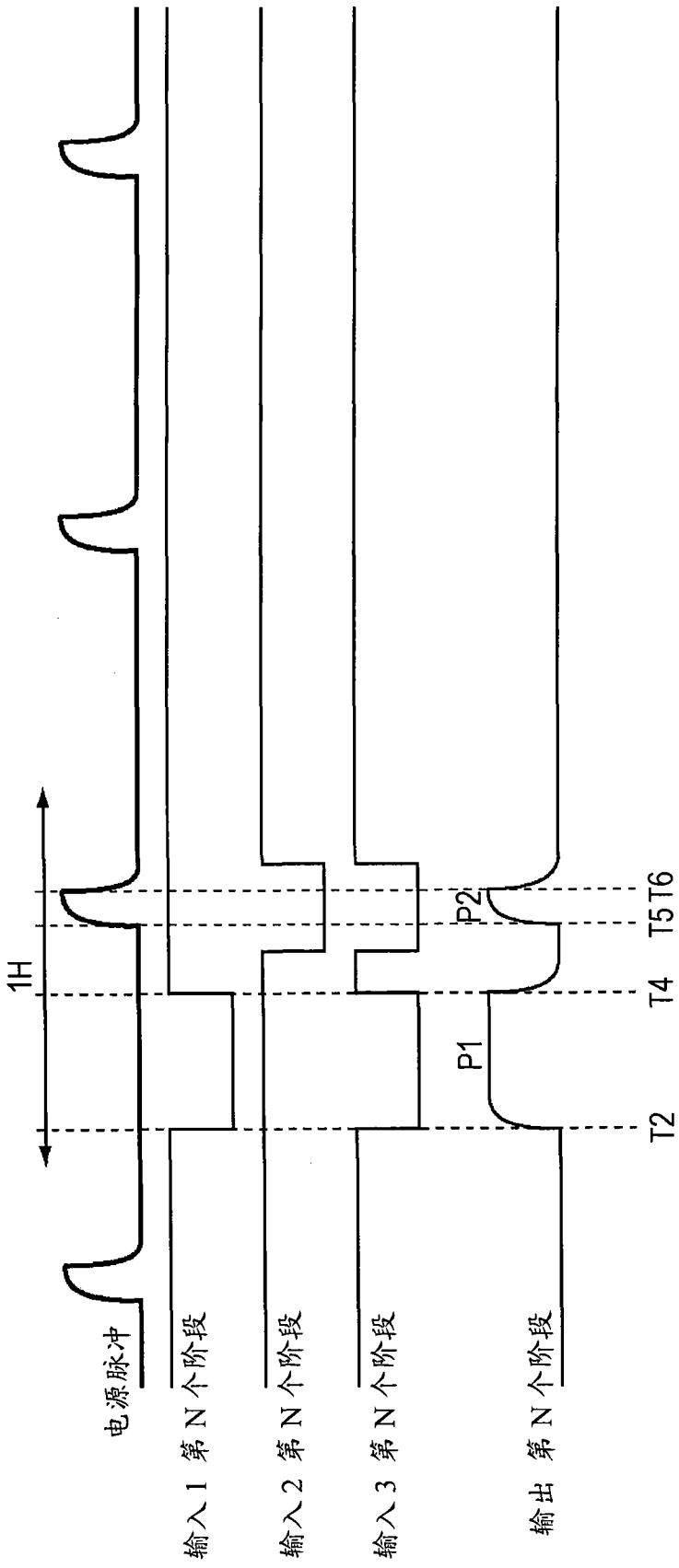


图 8

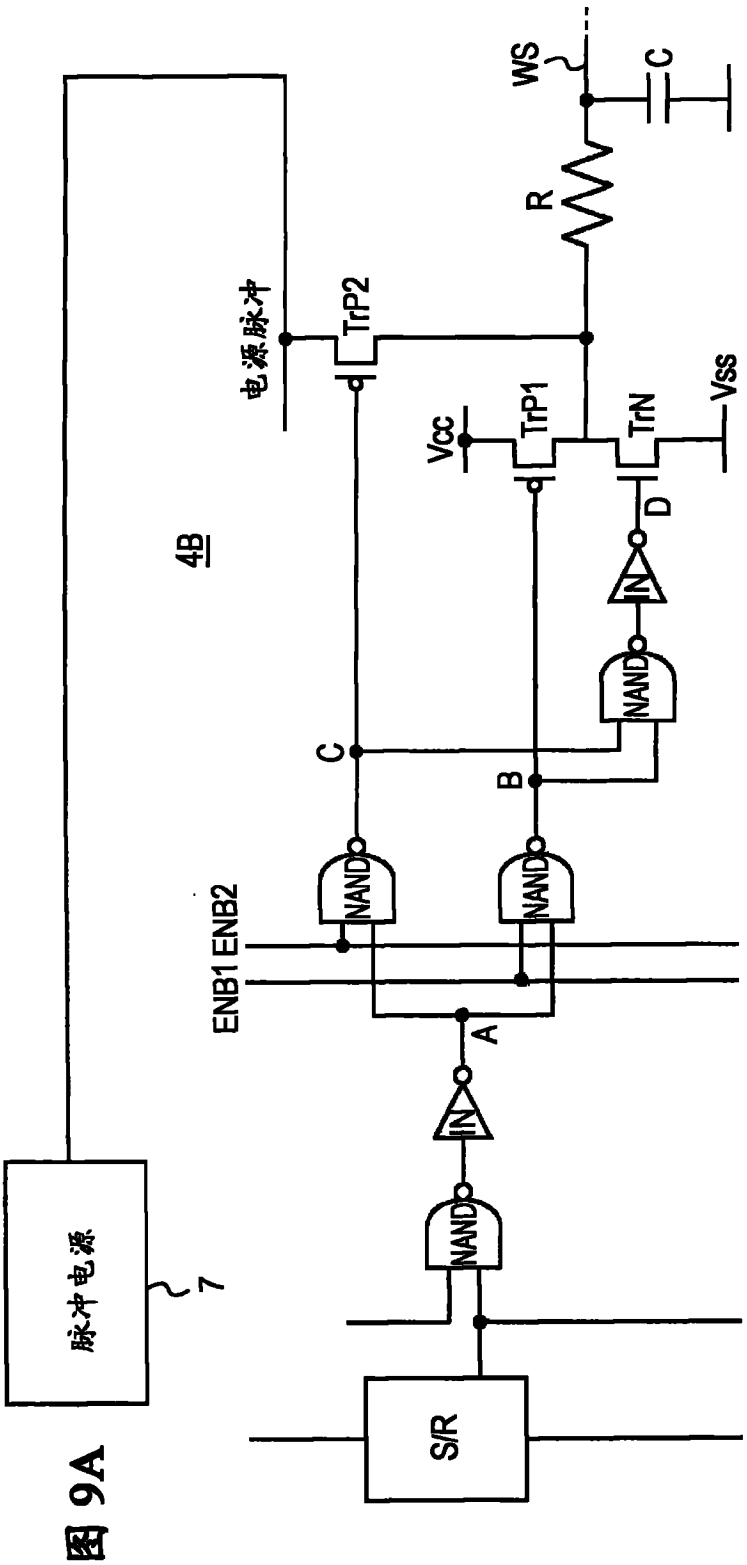

脉冲电源
7
4B
电源脉冲
TrP2
TrP1
TrN
Vcc
Vss
WS
C
R
D
IN
NAND
C
B
A
ENB1
ENB2
S/R

图 9A

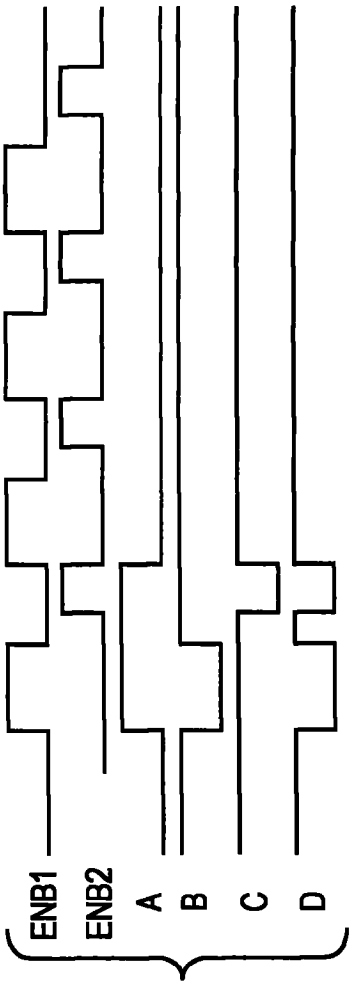

ENB1
ENB2
A
B
C
D

图 9B

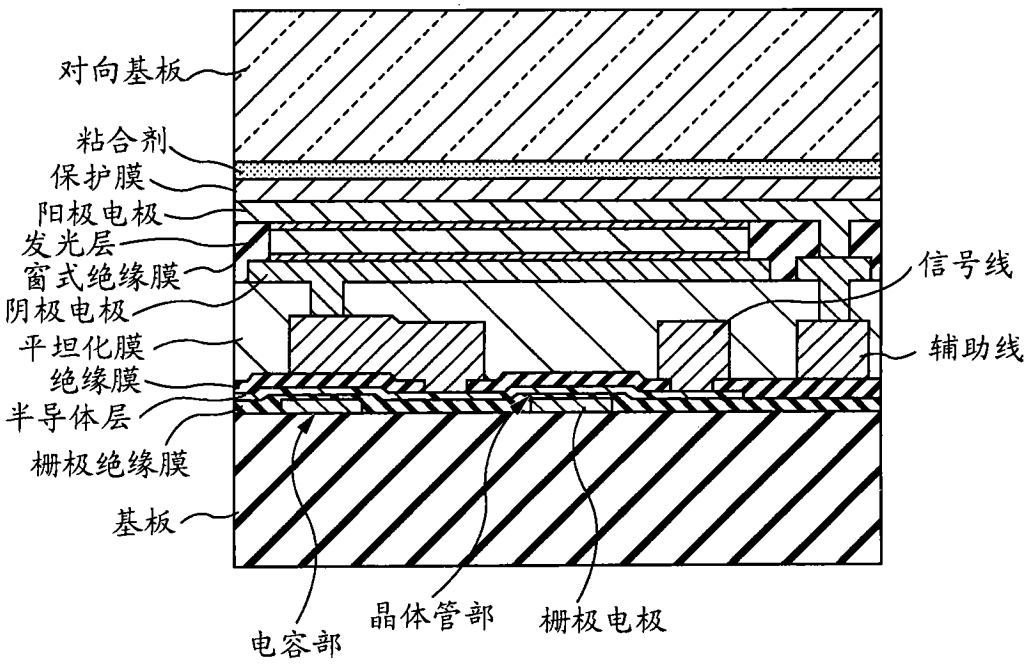

对向基板
粘合剂
保护膜
阳极电极
发光层
窗式绝缘膜
阴极电极
平坦化膜
绝缘膜
半导体层
栅极绝缘膜
基板
信号线
辅助线
电容部
晶体管部
栅极电极

图 10

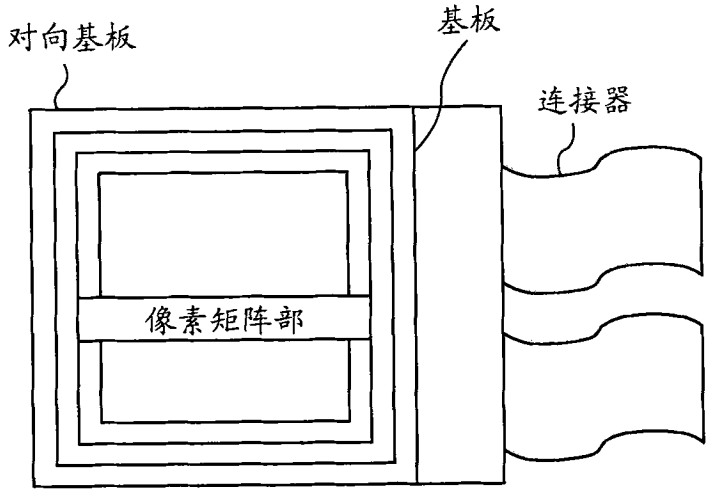

对向基板
基板
连接器
像素矩阵部

图 11

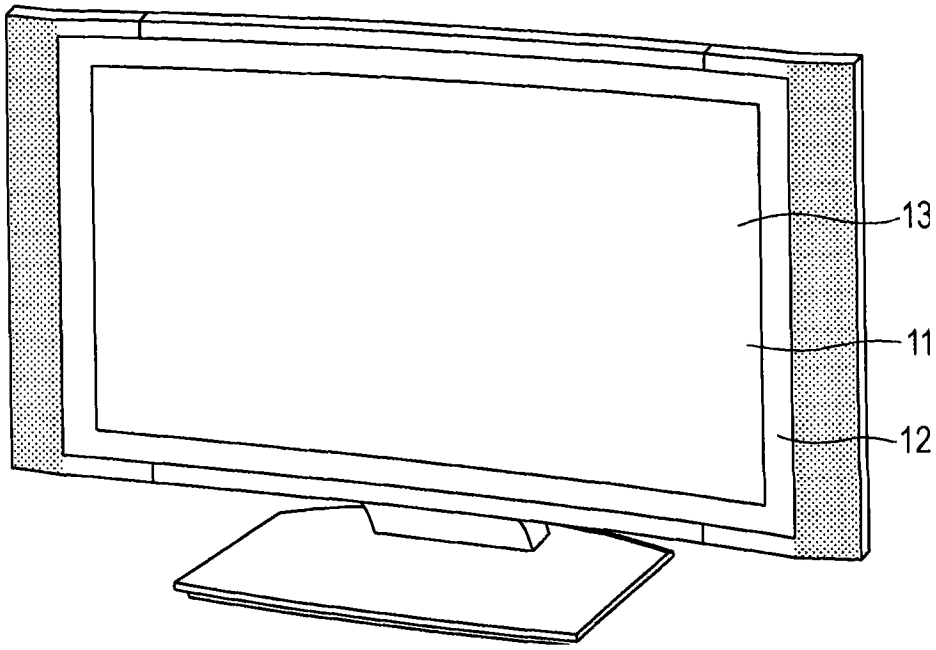


图 12

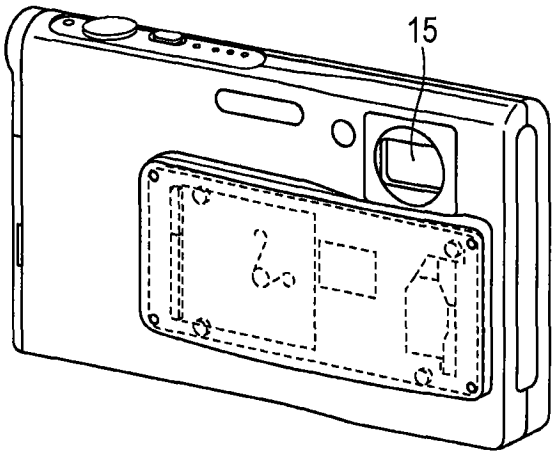


图 13A

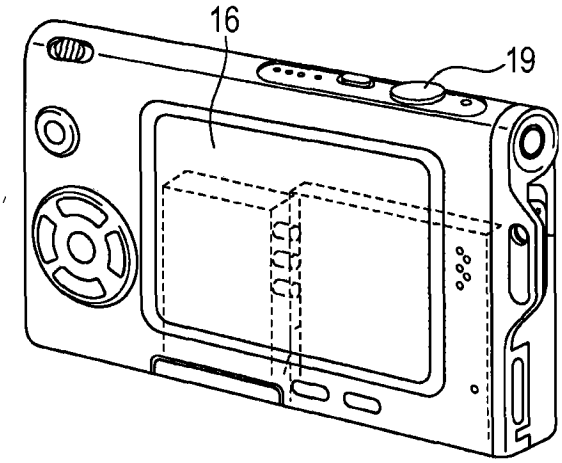


图 13B

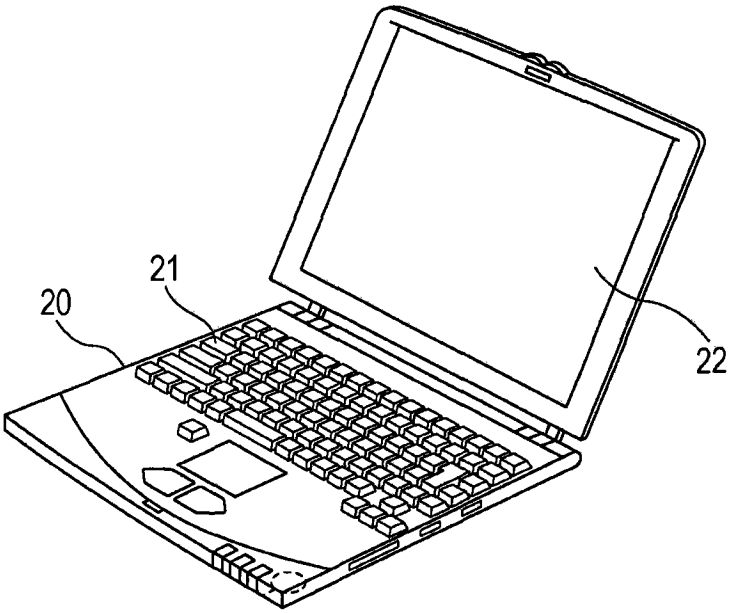


图 14

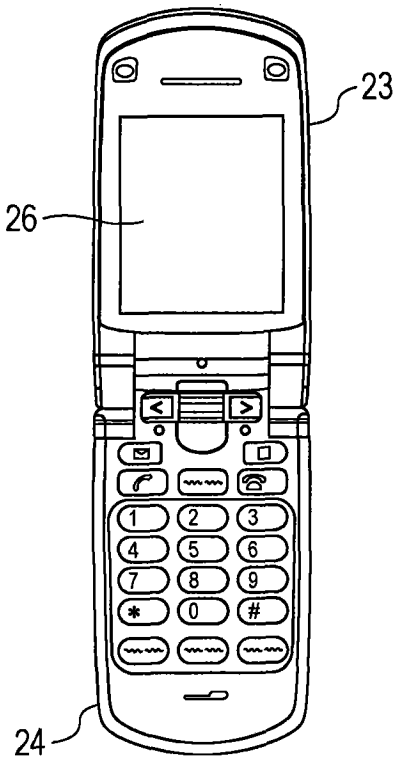


图 15A

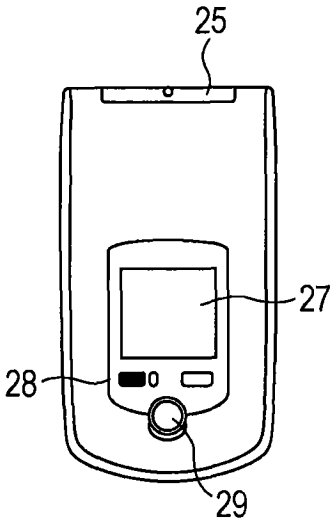


图 15B

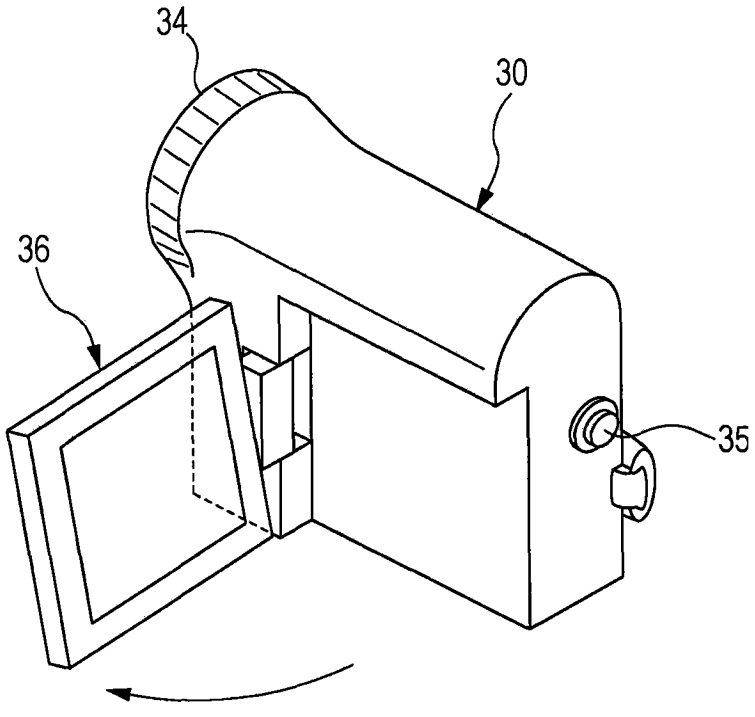


图 16