

發明專利說明書 200401445

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： P2113586

※申請日期： P2. 5. 20 ※IPC 分類： H01L 27/14

壹、發明名稱：(中文/英文)

固態影像拾取裝置

SOLID-STATE IMAGE PICKUP DEVICE

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商新力股份有限公司

SONY CORPORATION

代表人：(中文/英文)

安藤 國威

KUNITAKE ANDO

住居所或營業所地址：(中文/英文)

日本東京都品川區北品川六丁目七番 35 號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU,
TOKYO, JAPAN

國籍：(中文/英文)

日本 JAPAN

參、發明人：(共 1 人)

姓 名：(中文/英文)

馬淵 圭司

KEIJI MABUCHI

住居所地址：(中文/英文)

日本東京都品川區北品川六丁目七番 35 號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU,
TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家（地區）申請專利：

1. 日本 2002 年 05 月 20 日 特願 2002-144886

2.

3.

4.

5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 2002 年 05 月 20 日 特願 2002-144886

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

本專利是在日本於2002年5月20日申請的日本專利案號P2002-144886，其在此是以引用方式併入本文。

【先前技術】

本發明通常係有關於當作各種不同影像感應器與攝影機模組使用的固態影像拾取裝置。

【發明所屬之技術領域】

最近，影像攝影機與電子攝影機已達成明顯的商業成果。這些攝影機典型是使用CCD類型或放大類型固態影像拾取裝置。

在傳統固態影像拾取裝置方面，在單半導體晶片上，放大類型固態影像拾取裝置(互補金屬氧化半導體(CMOS)影像感應器)包括：一影像拾取像素單元，其是透過複數個二維空間像素的配置而形成；及一周邊電路單元，其是配置在影像拾取像素單元的外部。

影像拾取像素單元的每一像素包括用於傳輸、放大等的漂浮擴散(FD)部份與各種不同MOS電晶體。光電二極體係接收每個像素的入射光，並執行光電子轉換，藉此產生信號電荷。傳輸電晶體是將信號電荷傳送給漂浮擴散部份。放大電晶體係偵測在漂浮擴散部份的電位變化，然後將漂浮擴散部份的電位變化予以轉換及放大成一電信號，藉使每個像素信號經由信號線而輸出給周邊電路單元。

周邊電路單元包括：一信號處理電路，使來自影像拾取像素單元的像素信號受到預定信號處理，例如相關倍取樣

(CDS)、增益控制、類比/數位轉換等；及一驅動控制電路，以驅動影像拾取像素單元的每一像素，並控制像素信號的輸出，例如，一垂直與一水平掃描器與一時序產生器(TG)。

圖11是傳統互補型金屬氧化半導體影像感應器的裝置結構截面圖，其係顯示在周邊電路單元中提供的影像拾取像素單元的一像素10的結構及一MOS電晶體20。

影像拾取像素單元的像素10具有在n型矽基板1上的一P型井區域11、光電二極體12、及在P型井區域11的一漂浮擴散部份13。在n型矽基板1的上面隔離層2包括：一傳輸閘極的多晶矽傳輸電極14，以將來自光電二極體12的信號電荷傳送給漂浮擴散部份13；鋁或類似的金屬配線15與16，其是在高於多晶矽傳輸電極14金屬配線的層；及一光遮蔽薄膜17，該光遮蔽薄膜17具有用於光電二極體12的開口，以在較高於金屬配線15與16的層來接收光。

透過氮化矽薄膜或類似形成的鈍態薄膜3是在上面的隔離層2提供，而且在晶片的顏色濾波器18與在晶片的微透鏡19是在鈍態薄膜3提供。

周邊電路單元的MOS電晶體20具有：在n型矽基板1上的一P型井區域21；及在P型井區域21的一源極區域22與一汲極區域23。在n型矽基板1的上面隔離層2包括：MOS電晶體20的一多晶矽閘極24；比多晶矽閘極24金屬配線的層高的鋁或類似金屬配線25、26、與27；及在鈍態薄膜3的鋁或類似的金屬配線28，其係高於金屬配線25、26、與27。

在使用此組成的固態影像拾取裝置的每個像素方面，對

於光電二極體12的較高孔比(在光電二極體12的入射光與在像素上的入射光比)而言，微透鏡19係經由電線之間的空間而將在光電二極體12上的入射光濃縮。

然而，在此情況，透過微透鏡19濃縮的一部份光是經由電線15與16反射。此會造成下列問題。

1)透過微透鏡19所濃縮光部份配線的反射會相對降低靈敏度。

2)透過配線所反射的一部份光會進入一相鄰像素的光電二極體，而造成色彩混合。

3)既然配線設計受限制，所以配線不能置於光電二極體，或厚配線不可以是路由衰減特性。

4)在與第3)項相同理由將尺寸減少是較不容易。

5)光傾斜進入在周邊部份的像素，因此能以較高速率反射，在周邊部份造成較暗陰影。

6)當CMOS影像感應器係經由包括更多配線層的進階CMOS處理而產生時，從微透鏡到光電二極體的距離會增加，而使前述的困難度加重。

7)如6)項的結果，進階CMOS處理的程式庫是不能被利用。再者，電路設計是在程式庫註冊，由於在配線層限制而增加面積、或增加成本的類似結果。而且，每個像素的像素面積會增加。

此外，當例如紅光的長波長的光以較深於二極體12的位置而受制於在P型井區域11的光電子轉換時，結果電子是在P型井區域11擴散，然後進入在不同位置的光電二極體12，

如此便造成色彩混合。當電子進入從黑色偵測的光遮蔽的像素時，一黑色位準便會被錯誤偵測。

此外，在主動區域有使用矽化物的處理。既然矽化物會阻礙光的入射，所以在光電二極體12上增加只對矽化物的移除處理是必要的。此會增加及使處理步驟複雜化。在光電二極體的缺點亦能透過處理步驟造成。

如前述，CMOS影像感應器的周邊電路單元具有攝影機信號處理電路、DSP等的功能，這些先前已在不同晶片上形成。當他們的處理產生是從0.4,,m進階至0.25,,m、至0.18,,m，而至0.13,,m時，如果CMOS影像感應器本身不適於這些新處理，較細密處理的利益便不能獲得，而且豐富CMOS電路程式庫IPs不能使用。

然而，隨著製程產生的進步，配線結構層數量已增加。例如0.4,,m製程係使用三個配線層；然而，0.13,,m製程是使用八個配線層。而且，配線的厚度會增加，因此從微透鏡到光電二極體的光接收平面的距離會增加3至5倍。

因此，隨著光通過配線層而至光接收平面的傳統方法，光不能在像素的光接收平面上有效率濃縮，而且1)至7)的問題是更引人注意。

因此，鑑於前述的傳統問題，本專利提議製造應用於一後表面入射類型CMOS影像感應器(參考例如日本專利案號2002-76081)的固態影像拾取裝置方法。根據此建議(以下稱為一先前專利)，一配線層是在半導體基板的第一表面(前表面)上提供，其中光電二極體是當作一影像拾取器元件，且

配置類似元件，而且光電二極體的光接收平面是在第二表面(後表面)上提供。

根據先前專利的固態影像拾取裝置結構現將描述。

圖12是根據先前專利的在後表面入射類型CMOS影像感應器的一裝置結構截面圖，其係顯示影像拾取像素單元的一像素400的結構、與在周邊電路單元中提供的一MOS電晶體500。在圖12，一上面部份是一入射面(後表面)端，而且一較低部份是一配線面(前表面)端。

CMOS影像感應器在氧化矽薄膜層610中具有上述三個金屬配線層330、340、與350，其中該氧化矽薄膜層610是在支撐材料(玻璃樹脂或類似材料)600的基板上提供。在氧化矽薄膜層610上提供的一矽層(n型矽基板)620包括上述的像素400與MOS電晶體500。

像素400是在貫穿矽層620的狀態中形成的P型井區域410A與410B之間的中間部份，透過在貫穿該矽層620的狀態中提供一光電二極體420而形成。前述的漂浮擴散部份210是在P型井區域410A提供。如前述的一傳輸閘極312是在光電二極體420與漂浮擴散部份210之間中間位置的氧化矽薄膜層610提供。

MOS電晶體500是透過在氧化矽薄膜層610端上的n型矽層620區域中提供一P型井區域510而形成，以在P型井區域510中提供源極/汲極(S/D)520A與520B，而且在氧化矽薄膜層610端上提供一閘極(多晶矽薄膜)530。

一P+型區域630是在n型矽層620提供，而且氧化矽薄膜

(SiO₂)640是在P+型區域630提供。此外，鋁或類似材料的光遮蔽薄膜650是在氧化矽薄膜640上提供。光遮蔽薄膜650具有對應光電二極體420的光接收區域的開口650A。

雖然未在圖顯示，但是用以偵測一黑色位準的像素是在類似圖12顯示像素400的裝置結構中形成。然而，光遮蔽薄膜650的開口650A不是在用於偵測一黑色位準在像素光接收區域中形成。如此，像素輸出信號可在未接收光而改變成一黑色位準參考信號。

當作一鈍態層的氮化矽薄膜(SiN)660是在光遮蔽薄膜650上提供。此外，在氮化矽薄膜660上，一顏色濾波器670與一微透鏡680是配置在對應影像拾取像素單元區域的晶片上結構。

形成此一CMOS影像感應器的晶圓是透過化學機械拋光(CMP)而磨亮，所以矽層620具例如約10,μm的薄膜厚度。

從光頻率特性的觀點，想要的薄膜厚度範圍於可見光是從5,μm至15,μm；於紅外線是從15,μm至50,μm；且於紫外線區域是從3,μm至7,μm。

不像似配線，光遮蔽薄膜650能使用只考慮光學因素來設計。只有光遮蔽薄膜650是在從微透鏡680到光電二極體420區域來形成一金屬層。此外，從光電二極體420的光遮蔽薄膜650的高度是例如低到約0.5,μm，此是氧化矽薄膜640的厚度。因此，不像似前面傳統範例，由於金屬配線反射的光濃縮限制可免除。

在此一固態影像拾取裝置，光電二極體的一光接收表面

是透過拋光半導體基板的後表面端而形成。在此情況，想要的是形成影像拾取像素單元的每個裝置的P型井區域會到達半導體基板的拋光後表面，而且在光電二極體的(光接收表面端上)下是沒有P型井區域。

然而，對於半導體的穩定拋光而言，10,,m或包括邊緣的更大厚度是想要的。而且，從紅光的靈敏度觀點，在此階數上的基板厚度是想要的。

因此，如圖12所示，例如，P型井區域410A與410B需要在貫穿具有10,,m或更大薄膜厚度的矽層620狀態中形成。然而，在半導體基板中，將P型井區域形成10,,m或更大深度是有問題的，在於它需要進階的製造技術。

對於與較小尺寸影像拾取裝置晶片有關的光電二極體的一些,,m平方或更少的較小面積亦有要求。在此情況，光電二極體在半導體基板深度方向會變成非常長與窄；如此，需要如圖12顯示的形成一較長與較窄光電二極體420的處理。因此，進階製造技術在此情況亦需要。

附帶地，即使當影像拾取像素單元的P型井區域形成，如此不會到達半導體基板後的後表面部份，固態影像拾取裝置的操作本身是可能的。然而，在半導體基板後表面光入射上的淺區域中，透過光電子轉換產生的電子不必然會進入最接近的光電二極體，擴散並進入另一光電二極體。此會造成色彩混合的問題及降低解析度。

因此，本發明的一目的是在後表面入射類型固態影像拾取裝置中透過使用一淺P型井區域來確保穩定製造時，能提

供固態影像拾取裝置、及其製造之方法，使它可避免色彩混合與降低解析度。本發明的其他目的及優點可從下列說明與詳細描述而更顯然。

【發明內容】

為了要達成上述的目的，根據本發明，提供的固態影像拾取裝置特徵包含：半導體基板，其具有透過配置複數個像素所形成的一影像拾取像素單元，其中每個像素包括一光電轉換裝置、及二維空間陣列的讀取電路；一配線層，其係經由將複數個配線層堆疊而形成，其中該等配線層包括一信號線，以驅動在半導體基板的第一表面上的影像拾取像素單元，半導體基板的第二表面是以光電轉換裝置的光接收平面形成；及電場產生裝置，以在半導體基板深度方向中在半導體基板中產生電場，藉此將從半導體基板的光接收平面端進入的光電子導到在半導體基板的第一表面上形成的光電轉換裝置。

此外，根據本發明，提供製造固態影像拾取裝置的方法，固態影像拾取裝置包括：一半導體基板，其具有透過配置複數個像素而形成的一影像拾取像素單元，其中每個像素包括在二維空間陣列的一光電轉換裝置與讀取電路；及一配線層，其是透過將複數個配線層堆疊而形成，其中每個配線層包括用以在半導體基板的第一表面上驅動影像拾取像素單元的一信號線，半導體基板的第二表面是以光電轉換裝置的光接收平面形成，該方法特徵包含：用以提供電場產生裝置一基板形成步驟，以在半導體基板深度方向的

半導體基板中產生電場，藉此將從半導體基板的光接收平面端進入的光電子導到在半導體基板的第一表面端上形成的光電轉換裝置。

隨著根據本發明的固態影像拾取裝置及其製造的方法，電場產生裝置的提供是在半導體基板深度方向的半導體基板中產生電場，藉此將從半導體基板的第二表面(光接收平面)進入的光電子導到在半導體基板的第一表面端上形成的光電轉換裝置。因此，即使當光電轉換裝置與一井區域是在半導體基板的第一表面端上的淺區域形成，從半導體基板的第二表面進入的光子能有效導到光電轉換裝置。藉此控制靈敏度的降低與色彩混合。

因此，半導體基板的厚度不需要與光電轉換裝置與井區域的深度一致，半導體基板因此能以正確的厚度形成，而且光電轉換裝置與井區域可容易形成。藉此提供簡單與低成本的後表面入射類型固態影像拾取裝置。

【實施方式】

根據本發明的一固態影像拾取裝置的較佳具體實施例及其製造方法將在下面描述。

根據本具體實施例的固態影像拾取裝置是一後表面入射類型CMOS影像感應器，其在半導體基板(裝置形成層)的第一表面上具有一配線層，其中光電二極體、讀取電路與類似是配置在該半導體基板；及在第二表面的光接收平面。在後表面入射類型CMOS影像感應器，光電二極體與在光電二極體周圍的一P型井區域是配置在不會到達基板後表面

(光接收表面)的一層結構，而且電場是在基板中形成，以將從基板後表面(光接收表面)進入的電子導到光電二極體。

即是，甚至在基板後表面上的光接收表面與光電二極體與P型井區域之間距離的層結構，從基板後表面進入的電子可透過在矽層中電場的導到能力而能有效前進，且能有效導到對應每個像素入射區域的光電二極體，藉使電子避免分散配置到相鄰像素。

藉此，對於形成具有與半導體基板相同薄膜厚度的光電二極體與P型井區域的需要可免除。半導體基板可使用適當的薄膜厚度形成，而且製造非常薄半導體基板的製造技術困難度可免除。而且，在基板的淺區域足以形成光電二極體與P型井區域。如此，可將製造操作簡化。

如在半導體基板中形成電場的方法範例，一濃度梯度是預先在基板深度的方向提供，藉使電場能以固定方式形成；或者，在基板後表面上提供負電位電極，所以電場可經由電流通過而形成。

此外，從半導體基板後表面(光接收表面=第二表面)至半導體基板的深度1/2或更大的區域是想要的，例如，用以產生電場的區域。

本具體實施例的CMOS影像感應器將描述。

圖1是根據本發明具體實施例的CMOS影像感應器的輪廓平面圖。圖2是顯示在圖1顯示的CMOS影像感應器像素結構的一等效電路圖。

在半導體晶片110上，根據本具體實施例的CMOS影像感

應器包括：一影像拾取像素單元112；垂直(V)選擇裝置114；水平(H)選擇裝置116；一時序產生器(TG)118；取樣與保持(S/H)與CDS單元120；一自動增益控制(AGC)單元122；一類比-數位(A/D)轉換單元124；一數位放大器單元126等。

影像拾取像素單元112具有以二維空間陣列形式配置的許多像素。如圖2所示，每一像素包括：當作光電轉換裝置使用的光電二極體(PD)200，以產生對應接收光量的信號電荷、及儲存信號電荷；及四個MOS電晶體：一傳輸電晶體220，用以將經由光電二極體200轉換及儲存的信號電荷傳送給一漂浮擴散部份(漂浮擴散部份)210；一重置電晶體230，用以重新設定漂浮擴散部份210的電壓；一放大電晶體240，以輸出對應漂浮擴散部份210電壓的一輸出信號；及一選擇(位址)電晶體250，以將放大電晶體240的輸出信號輸出給一垂直信號線260。

在具有此一結構的像素，傳輸電晶體220是將透過光電二極體200的光電子轉換所獲得的信號電荷傳送給漂浮擴散部份210。漂浮擴散部份210連接到放大電晶體240的一閘極。放大電晶體240是使用影像拾取像素單元112的外部提供的固定電流源270而形成一源極隨耦極。因此，當位址電晶體250導通時，對應漂浮擴散部份210電壓的電壓便會輸出給垂直信號線260。

重置電晶體230是將漂浮擴散部份210的電壓重新設定成與信號電荷無關的一固定電壓(驅動在圖2顯示的範例的電壓Vdd)。

影像拾取像素單元112具有以水平方向配置的各種不同配線，以驅動及控制MOS電晶體。垂直選擇裝置114是以水平線(像素列)單位而連續選取在垂直方向的影像拾取像素單元112的像素。每個像素的MOS電晶體是透過來自時序產生器118的各種不同脈衝信號而控制。藉此每個像素的信號可經由在每個像素欄的垂直信號線260而輸出給S/H與CDS單元120。

S/H與CDS單元120是透過在影像拾取像素單元112的每個像素欄提供一S/H與CDS電路而形成。S/H與CDS單元120是將從影像拾取像素單元112的每個像素欄輸出的像素信號加於例如CDS(相關倍取樣)等的信號處理。水平選擇裝置116是將來自S/H與CDS單元120的像素信號輸出給AGC單元122。

自動增益控制單元122可在來自水平選擇裝置116所選取S/H與CDS單元120的像素信號上影響預定的增益控制，然後將像素信號輸出給類比/數位轉換單元124。

類比/數位轉換單元124是將來自自動增益控制單元122的像素信號從類比信號轉換成數位信號，然後將數位信號輸出給數位放大器126。數位放大器126可執行必要的放大，及緩衝從類比/數位轉換單元124輸出的數位信號，用以從未在圖式顯示的一外部端子輸出。

除了前述的影像拾取像素單元112的每個像素之外，時序產生器118亦將各種不同時序信號供應給一些部份。

圖3和圖4是根據本具體實施例的CMOS影像感應器的像素設計特殊範例平面圖。首先，圖3顯示光電二極體、電晶體

的主動區域(配置氧化閘薄膜的區域)、閘極(多晶矽薄膜)、與接觸的配置。如圖3的顯示，每個像素的一主動區域300是經由一矩形區域310形成，其中該矩形區域310包括如前述的光電二極體(PD)200與浮動擴散部份210、及從矩形區域310的一角落延伸L形狀的彎曲帶形狀區域320。

在矩形區域310的浮動擴散部份210具有一接觸311。一傳輸閘極312是在光電二極體(PD)200與浮動擴散部份210之間提供，而且一接觸313是在傳輸閘極312的一末端部份提供。

一重置閘極321、一放大閘極322、與一位址閘極323是以此順序在彎曲帶形狀區域320提供。接觸324、325、與326是分別在閘極321、322、和323的末端部份提供。浮動擴散部份210的接觸311與放大閘極322的接觸325是透過在像素中的金屬配線而連接。

連接到重置Vdd的一接觸327是在重置閘極321與放大閘極322之間提供。連接到垂直信號線260的接觸328是在彎曲帶形狀區域320的末端部份提供。

圖4顯示比圖3高的一層中的金屬配線及在主動區域間的接觸。此範例具有三個金屬配線層。第一層是當作像素間配線330使用；第二層是當作在垂直方向的配線340使用；而且第三層是當作在水平方向的配線350使用。

傳統上，這些金屬配線330、340、與350是被配置，如此可避免光電二極體區域。此範例的明顯不同是金屬配線亦在光電二極體的上部提供(即是，與入設平面相反的表面)。清楚知道，隨著配線避免光電二極體的傳統配線方法，

設計如圖所示尺寸的像素是不可能的。

上述結構與在前述先前專利是普遍的。本具體實施例的後表面入射類型影像拾取像素單元特徵的結構將在下面描述。

本發明的第一具體實施例將描述。

圖5是根據本發明的第一具體實施例的在後表面入射類型CMOS影像感應器中的一裝置結構截面圖，其係顯示在影像拾取像素單元的一像素700中的光電二極體與傳輸閘的結構。在圖5，一上面部份是一入射平面(後表面)端；與一較低部份是一配線平面(前表面)端。圖6是當作在圖5顯示的CMOS影像感應器中的半導體基板(裝置形成層)使用的一磊基板範例截面圖。

如圖5的顯示，此範例的CMOS影像感應器具有在磊基板710的表面上形成的一配線層720。在配線層720中，透過多層互接形成的各種不同配線721，一傳輸電晶體等的一閘極722具有一中間隔離層。

氧化矽薄膜(SiO_2)730是在磊基板710的後表面上形成，以形成一光入射平面。雖然在圖5省略，但是一光遮蔽薄膜、一顏色濾波器、一微透鏡等是在氧化矽薄膜730上的一層提供。

當作形成區域裝置的一P型井區域740是在磊基板710的前表面端的淺區域中形成。P型井區域740包括當作光電二極體的光電子轉換區域的一n型區域750、及浮動擴散部份的一n+型區域760。傳輸電晶體的閘極722操作是將在光電二

極體的n型區域750中累積的輸出電荷傳送給浮動擴散部份的n+型區域760。

如圖5，光電二極體的n型區域750與浮動擴散部份的n+型區域760是在磊基板710的前表面端的淺區域形成。P型井區域740是在較低區域(在後表面端的區域)移除，其中該較低區域是從光電二極體的n型區域750延伸到浮動擴散部份的n+型區域760。磊基板710的P型磊層是配置在較低區域的部份(因此，在圖5顯示的區段，P型井區域740是以兩個分開的P型井區域740A與740B形成)。

磊基板710具有在基板710深區域(在後表面端的區域)的一相當高濃度P+型、及在基板710淺區域(在前表面端的光電二極體的附近區域)的一相當低濃度P類型的一磊層，結果透過離子培植或類似方式將雜質濃度調整。

如此，在此範例中，一濃度梯度(從P+型至P型)是預先在磊基板710的深度方向提供，藉使電場能以固定方式形成。

圖5顯示的裝置結構製造方法然後將參考圖6描述。注意，圖5的磊基板710是與圖6上下顛倒。

首先，一P型磊層711是在例如P型半導體基板或類似材料的基板材料770表面上生長。P型磊層711的形成使得雜質濃度會隨著圖6的向上接近(至表面)而降低。附帶地，只要基板材料770允許磊生長，任何材料便能當作基板材料770使用。

透過使用此一基板(基板材料770與P型磊層711的構成基板)，例如電晶體、光電二極體、配線等的每個裝置能在P

型磊層711的表面建立。其後，基板會上下顛倒，基板材料770端是接地以移除基板材料770；此外，P型磊層711是拋光成一預定薄膜厚度，藉此形成上述磊基板710。然後，氧化矽薄膜730是在磊基板710的後表面上形成；此外，提供光遮蔽薄膜、顏色濾波器、微透鏡等。

如前述的第一具體實施例可移除對於在影像拾取像素單元中製造一深P型井區域740的需要，如此可使製造較容易。第一具體實施例具有另一優點，此在於相同的井區域能當作影像拾取像素單元的P型井區域、與一周邊電路單元的P型井區域使用。

明確而言，在此範例，電場會由於濃度差而在P型磊基板710中產生，藉使電場將由在P型磊基板710的入射光的光電子轉換所產生的電子(如圖5的電子780所示)導到光電二極體(PD)端。因此，甚至使用淺P型井區域，可避免電子進入相鄰像素。

附帶地，透過與電子有關的光電子轉換產生的一孔口是透過電場而導到後表面端。整體上而言，由於在後表面與P型井區域之間的擴散結果，孔口是始終維持在一致性的狀態。

在此情況，磊層的達成是從後表面端的P+型改變成P型；然而，只要雜質分配在磊層的相同方向造成電場，其他梯度便可使用。例如，可使用P型至I(=本質)型分配、一P型對n型分配、或I型對N型分配。而且，雖然是在基板材料770接地而完全移除的情況，但是當基板材料770足夠傳送想要

波形的光時，基板材料770不必然需要移除。

本發明的第二具體實施例將接著描述。圖7是根據本發明的第二具體實施例的在後表面入射類型CMOS影像感應器中的一裝置結構截面圖，其係顯示光電二極體的結構與在影像拾取像素單元的一像素700中的傳輸閘。在圖7，一上面部份是一入射平面(後表面)端，而且一較低部份是一配線平面(前表面)端。在圖5的通常元件是以相同的參考數字表示，且將描述省略。

如圖7所示，此範例的CMOS影像感應器在基板800後表面上具有一電極810，其中一光電二極體與一P型井區域是被建立。電場是透過將電流從一電源供應器820傳送給電極810而在基板800中產生。

在圖7顯示的範例，可使用銦錫氧化物(ITO)或類似材料的透明電極810。透明電極810是配置在基板800的光接收區域，且供應與P型井區域740有關的一負電壓。

藉此在光電子漂移到光電二極體的方向產生電場，如此可使它不容易讓光電子進入相鄰像素。因此，一淺井P型區域740便允許形成。附帶地，透過與電子有關的光電子轉換所產生的孔口會漂移到透明電極810端及吸收。

在此範例，使用接近基板800的本質半導體的一高阻抗基板是想要的。此使它可充份降低電流從P型井區域740與類似流到在後表面的透明電極810。明確而言，在 10^{13} cm^{-3} 的施體與受體之間差的基板是想要的(當然，此包括本質半導體)。然而，此表示目前較不使用在半導體積體電路的濃度

基板。

為了要避免電子從透明電極810注入基板800，在透明電極810與基板800之間插入一避免電子注入薄膜821亦是想要的。附帶地，一淺P+層能如同避免電子注入薄膜821形成，或具大帶間隙的無定形碳化矽或類似材料的半導體層可形成。

當提供避免電子注入薄膜821時，可使用一n型高阻抗基板。明確而言，具 10^{15} cm^{-3} 或較少的施體濃度的基板是想要的。然而，此濃度表示較不使用在目前半導體積體電路的一低位準。此外，甚至在沒有此一避免電子注入薄膜821，足以使透明電極本身具有P端的工作功能。

本發明的第三具體實施例將接著描述。圖8是根據本發明第三具體實施例的在後表面入射類型CMOS影像感應器的一裝置結構截面圖，其係顯示光電二極體與在影像拾取像素單元的一像素700中傳輸閘的結構。在圖8，一上面部份是一入射平面(後表面)端，且一較低部份是一配線平面(前表面)端。在圖5與圖7普遍的元件是以相同參考數字表示，而且將描述省略。

如圖8所示，此範例的CMOS影像感應器在建立光電二極體與P型井區域的基板800後表面上的鋁或類似材料的金屬電極840，其中一隔離保護薄膜830是在基板800與金屬電極840之間的中間物。電場是透過將電流從電源供應器820傳送給金屬電極840而在基板800中產生。

金屬電極840的配置如此可避免在基板800的光接收區

域，及透過隔離保護薄膜830與一上面隔離薄膜850的包圍。一顏色濾波器860與一微透鏡870是配置在上面隔離薄膜850。

藉此，在電子漂移到光電二極體的方向中的電場可產生，如此，使它不容易讓光電子進入相鄰像素。因此，一淺P型井區域740便允許形成。附帶地，透過與電子有關的光電子轉換產生的孔口會漂移到金屬電極840端及吸收。

在此範例，既然金屬電極840的配置可避免光接收區域，金屬電極840亦可當作光遮蔽薄膜使用，以阻斷光通過於每個像素所形成顏色濾波器的邊緣部份，並提供一像素，其中整個光接收區域是要將光遮蔽，以偵測一黑色位準。

圖8顯示顏色濾波器860與微透鏡870，以清楚描述金屬電極840的配置；顏色濾波器860與微透鏡870的結構本身並沒有特別不同於先前的範例。

而且，在此範例，於前述的相同理由，將一高阻抗基板或一n基板當作基板使用是想要的。在後表面上的電極840與基板800之間提供一避免電子注入薄膜(隔離保護薄膜830)亦是想要的。附帶地，因為當在後表面的電極被蝕刻時，避免電子注入薄膜亦能當作保護薄膜的功能，所以隔離保護薄膜是以隔離保護薄膜830描述。

在此範例的固態影像拾取裝置的安裝方法將接著描述。既然電極是在圖7與圖8的先前範例中的基板後表面上提供，所以以包裝或類似方式將固態影像拾取裝置安裝的方法能提供如圖9顯示的結構。

明確而言，圖9顯示具有如圖7或圖8顯示在基板支撐材料910上具有一主要裝置單元(半導體基板與配線層部份)920的固態影像拾取裝置900是在包裝的底板、或電路板970上安裝的倒裝片。

如前述的一後表面電極950是在主要裝置單元920的頂端(後表面端)上提供，而且一顏色濾波器930與一微透鏡940是在後表面電極950的頂端上提供。附帶地，雖然未在圖顯示，但是安裝一透鏡匣，使得透鏡能位於此一安裝的結構。

如在先前專利(圖12)的前述固態影像拾取裝置，基板支撐材料910是在基板的前表面上提供，如此即使當基板透過將後表面拋光而變薄，可維持某程度的力量。主要裝置單元920是透過在基板支撐材料910中提供的接觸配線911而連接到包裝底板或電路板970。後表面電極950係經由電線接合960而連接到包裝部板或電路板970。

在此範例的固態影像拾取裝置中P型井區域的想要形式將接著描述。在圖7與圖8的兩個前述範例，在電子漂移到光電二極體(PD)方向的電場是在半導體基板中形成。

如在這些範例是普遍的P型井區域740的想要模式，有如圖10顯示的形式。明確而言，P型井區域不是在光電二極體(PD；n型區域750)形成，而且在兩端上的P型井區域的740A與740B的一開口741A與741B在較接近後表面的部份是以較大達成。藉使形成電場，而有助於電子流向光電二極體。

如建立P型井區域的此一形狀的方法，當P型井區域透過複數個離子培植而將離子培植到不同深度而形成時，在使

用一分開遮罩的個別步驟中執行離子培植到一深度部份的方法可使用。

此外，如另一想要的模式，避免反射薄膜是覆蓋在上面與較低表面與配線端，以避免不規格的光反射，或具一高光吸收比的材料使用在基板支撐材料、與包裝底板、或電路板。

如前述，根據具體實施例的固態影像拾取裝置，在後表面入射類型CMOS影像感應器中，將電子導到光電二極體端的電場是在半導體基板部份形成。因此，可提供具稍微色彩混合與稍微降低解析度的一優良固態影像拾取裝置，而無需形成足以到達後表面的P型井區域深度。

因此，不需要例如將半導體基板部份減少到等於P型井區域深度的非常小厚度的困難製造處理，因此可實施穩定製造。此外，即使當像素能以較小達成，光電二極體不需要在深度方向以很長與較窄部份達成。因此，不需要減少與較小像素有關的半導體基板部份的厚度。因此，減少像素尺寸可努力促使而沒有問題，且減少晶片尺寸亦可實施。

注意，雖然在先前的具體實施例，固態影像拾取裝置是以分開的單元描述，但是此一固態影像拾取裝置可合併在例如各種不同數位攝影機裝置、與可攜式電話與各種不同其他通訊裝置的各種不同電子裝置，以促成減少尺寸並增加電子裝置的效率；因此，本發明涵蓋此電子裝置。

如上述，隨著根據本發明的固態影像拾取裝置及其製造方法，電場產生裝置的提供可在半導體基板深度方向而於

半導體基板中產生電場，藉此將從半導體基板的第二表面(光接收平面)進入的光電子導到在半導體基板的第一表面端上形成的光電轉換裝置。因此，即使當光電轉換裝置與井區域是在半導體基板的第一表面端上的淺區域形成，從半導體基板的第二表面進入的光子可有效導到光電轉換裝置。藉此控制降低靈敏度與色彩混合。

因此，半導體基板的厚度不需要符合光電轉換裝置與井區域的深度，半導體基板因此可使用適當的厚度形成，而且光電轉換裝置與井區域可容易形成。藉此提供簡單、低成本、優良圖像品質的後表面入射類型固態影像拾取裝置。

此外，透過將此一固態影像拾取裝置合併到一電子裝置，可將電子裝置的尺寸減少。

【圖式簡單說明】

圖1是根據本發明明具體實施例的一CMOS影像感應器平面圖；

圖2是顯示在圖1顯示的CMOS影像感應器像素結構的等效電路圖；

圖3是在圖1顯示的CMOS影像感應器的像素設計具體範例平面圖；

圖4是在圖1顯示的CMOS影像感應器的像素設計具體範例平面圖；

圖5是根據本發明的第一具體實施例的在後表面入射類型CMOS影像感應器的一裝置結構截面圖；

圖6是使用在圖5顯示CMOS影像感應器的一磊基板截面

圖；

圖7是根據本發明的第二具體實施例的在後表面入射類型CMOS影像感應器的一裝置結構截面圖；

圖8是根據本發明的第三具體實施例的在後表面入射類型CMOS影像感應器的一裝置結構截面圖；

圖9是輔助說明以包裝或類似形式而在圖7與圖8顯示的CMOS影像感應器安裝方法截面圖；

圖10是在圖5、圖7、與圖8顯示的CMOS影像感應器的一P型井區域的想要模式截面圖；

圖11是一傳統CMOS影像感應器的結構截面圖；

圖12是根據先前專利的一後表面入射類型CMOS影像感應器的結構截面圖；

【圖式代表符號說明】

1	n型矽基板1
2	上面隔離層
3	鈍態薄膜
10,400,700	像素
11,21,510,740,740A, 740B	P型井區域
12,420	光電二極體
13,210	漂浮擴散部份
15,16,25,26,27,28	金屬配線
17	光遮蔽薄膜
18,670	顏色濾波器

19,680	微透鏡
20,500	金屬氧化半導體電晶體
22	源極區域
23	汲極區域
24	多晶矽閘極
110	半導體晶片
112	影像拾取像素單元
114	垂直(V)選擇裝置
116	水平(H)選擇裝置
118	時序產生器
120	取樣及保持、與關聯倍取樣單元
122	自動增益控制(AGC)單元
124	類比-數位(A/D)轉換單元
126	數位放大器單元
200	光電二極體
210	漂浮擴散部份
220	傳輸電晶體
230	重置電晶體
240	放大電晶體
250	位址電晶體
260	垂直信號線
270	固定電流源
300	主動區域
310	矩形區域

311,313,324,325, 326,328,327	接觸
312	傳輸閘極
312,722	閘極
320	彎曲帶形狀區域
321	重置閘極
322	放大閘極
323	位址閘極
330,340,350,721	配線
410A,410B	P型井區域
520A	源極
520B	汲極
530	多晶矽薄膜
600	基板支撐材料
610	氧化矽薄膜層
620	矽層
630	P+型區域
640	氧化矽薄膜
650	光遮蔽薄膜
650A	開口
660	氮化矽薄膜
730	氧化矽薄膜
710	磊基板
711	P型磊層

780	電子
720	配線層
750	n型區域
760	n+型區域
770	基板材料
800	基板
810	透明電極
820	電源供應器
821	避免電子注入薄膜
830	隔離保護薄膜
840	金屬電極
850	上面隔離薄膜
860	顏色濾波器
870	微透鏡
900	固態影像拾取裝置
910	基板支撐材料
911	接觸配線
920	主要裝置單元
950	後表面電極
960	電線接合
970	電路板

伍、中文發明摘要：

在後表面入射類型互補型金屬氧化半導體(CMOS)影像感應器中，該後表面入射類型互補型金屬氧化半導體(CMOS)影像感應器在磊基板710的一第一表面(前表面)上具有一配線層720，其配置有一光電二極體、一讀取電路等(一n型區域750與一n+型區域760)；及在一第二表面(後表面)的一光接收平面，光電二極體與在光電二極體周圍的一P型井區域740是配置在不會到達基板後表面(光接收表面)的一層結構，而且電場是在該基板710內形成，以將從基板後表面(光接收表面)進入的電子適當地導引到該光電二極體。該電場是透過在磊基板710的深度方向提供濃度梯度實現。或者，該電場能藉由提供用以傳送電流的一後表面電極810或840來實現。

陸、英文發明摘要：

In a rear surface incidence type CMOS image sensor having a wiring layer 720 on a first surface (front surface) of an epitaxial substrate 710 in which a photodiode, a reading circuit (an n-type region 750 and an n+ type region 760) and the like are disposed, and a light receiving plane in a second surface (rear surface), the photodiode and a P-type well region 740 on the periphery of the photodiode are disposed in a layer structure that does not reach the rear surface (light receiving surface) of the substrate, and an electric field is formed within the substrate 710 to properly lead electrons entering from the rear surface (light receiving surface) of the substrate to the photodiode. The electric field is realized by providing a concentration gradient in a direction of depth of the epitaxial substrate 710. Alternatively, the electric field can be realized by providing a rear-surface electrode 810 or 840 for sending a current.

拾、申請專利範圍：

1. 一種固態影像拾取裝置，其包含：

一半導體基板，其包括一影像拾取像素單元，該影像拾取像素單元具有複數個像素，每個像素包括在二維空間陣列的一光電轉換裝置與一讀取電路；

一配線層，其是透過將複數個配線層堆疊而形成，該配線層包括一信號線，用以在該半導體基板的第一表面上將該影像拾取像素單元驅動，該半導體基板的第二表面是該光電轉換裝置的一光接收平面；及

一電場產生裝置，用以在該半導體基板的深度方向中，在該半導體基板中產生電場，藉此將從該半導體基板的光接收平面端進入的光電子導引到該光電轉換裝置。

2. 如申請專利範圍第1項之固態影像拾取裝置，其具有該光電轉換裝置的一井區域，該井區域是在該半導體基板的第一表面端上形成，而且不是在該光電轉換裝置的第二表面端上的一區域形成。

3. 如申請專利範圍第2項之固態影像拾取裝置，其特徵為：

該光電轉換裝置是一光電二極體，且該井區域是一P型井區域。

4. 如申請專利範圍第1項之固態影像拾取裝置，其特徵為：

該電場產生裝置是在具有從該半導體基板第二表面的該半導體基板深度的1/2或更多區域，而在該半導體基板的深度方向產生電場。

5. 如申請專利範圍第1項之固態影像拾取裝置，其特徵為：

該電場產生裝置是透過改變該半導體基板的雜質濃度而在該半導體基板的深度方向產生電場。

6. 如申請專利範圍第5項之固態影像拾取裝置，其特徵為：

該半導體基板磊基板是透過一磊基板而形成，且該電場產生裝置是透過改變該磊基板的磊濃度而在該半導體基板的深度方向產生電場。

7. 如申請專利範圍第1項之固態影像拾取裝置，其特徵為：

該電場產生裝置是透過將一電壓應用到在該半導體基板的第二表面端上配置的一電極而在該半導體基板的深度方向產生電場。

8. 如申請專利範圍第7項之固態影像拾取裝置，其特徵為：

該電極是該半導體基板的第二表面中每個像素的整個光接收區域上配置的一透明電極。

9. 如申請專利範圍第7項之固態影像拾取裝置，其特徵為：

該電極是配置的一金屬電極，如此可避免在該半導體基板第二表面中每個像素的光接收區域。

10. 如申請專利範圍第7項之固態影像拾取裝置，其特徵為：

一避免電子注入薄膜，其是在該半導體基板的第二表面與該電極之間插入。

11. 如申請專利範圍第7項之固態影像拾取裝置，其特徵為：

該半導體基板是一高阻抗半導體基板。

12. 如申請專利範圍第11項之固態影像拾取裝置，其特徵為：

該高阻抗半導體基板是具 10^{13} cm^{-3} 或更少P型雜質濃度的一半導體基板、或具 10^{15} cm^{-3} 或更少N型雜質濃度的一

半導體基板。

13. 一種用以製造一固態影像拾取裝置之方法，包含：

提供具有一影像拾取像素單元的一半導體基板，該影像拾取像素單元具有複數個像素，其中每個像素包括在二維空間陣列的一光電轉換裝置與一讀取電路；

透過將複數個配線層堆疊而形成一配線層，其中該等配線層包括一信號線，以在該半導體基板的第一表面上驅動該影像拾取像素單元，該半導體基板的第二表面是該光電轉換裝置的一光接收平面；

提供一電場產生裝置，以在該半導體基板的深度方向而在該半導體基板中產生電場，使得該電場可將光電子從該半導體基板的光接收平面端導引到該光電轉換裝置。

14. 如申請專利範圍第13項之製造固態影像拾取裝置之方法，其進一步包含於該固態影像拾取裝置的該光電轉換裝置形成一井區域，該井區域是在該半導體基板的第一表面端上形成，而且不是在該光電轉換裝置的第二表面端上的一區域形成。

15. 如申請專利範圍第14項之製造固態影像拾取裝置之方法，其特徵為：

該光電轉換裝置是一光電二極體，且該井區域是一P型井區域。

16. 如申請專利範圍第13項之製造固態影像拾取裝置之方法，其特徵為：

該電場產生裝置是在具有從該半導體基板的第二表面

的該半導體基板深度的1/2或更多的區域而在該半導體基板的深度方向產生電場。

17.如申請專利範圍第13項之製造固態影像拾取裝置之方法，其特徵為：

該電場產生裝置是透過改變該半導體基板的雜質濃度而在該半導體基板的深度方向產生電場。

18.如申請專利範圍第17項之製造固態影像拾取裝置之方法，其特徵為：

該半導體基板磊基板是透過一磊基板而形成，且該電場產生裝置是透過改變該磊基板的磊濃度而在該半導體基板的深度方向產生電場。

19.如申請專利範圍第13項之製造固態影像拾取裝置之方法，其特徵為：

該電場產生裝置是透過將一電壓應用到在該半導體基板的第二表面端上配置的一電極而在該半導體基板的深度方向產生電場。

20.如申請專利範圍第19項之製造固態影像拾取裝置之方法，其特徵為：

該電極是在每個像素的整個光接收區域上配置的一透明電極。

21.如申請專利範圍第19項之製造固態影像拾取裝置之方法，其特徵為：

該電極是配置的一金屬電極，如此可在該半導體基板的第二表面上避免每個像素的一光接收區域。

22. 如申請專利範圍第19項之製造固態影像拾取裝置之方法，其特徵為：

一避免電子注入薄膜是在該半導體基板的第二表面與該電極之間插入。

23. 如申請專利範圍第19項之製造固態影像拾取裝置之方法，其特徵為：

該半導體基板是一高阻抗半導體基板。

24. 如申請專利範圍第23項之製造固態影像拾取裝置之方法，其特徵為：

該高阻抗半導體基板是具 10^{13} cm^{-3} 或更少P型雜質濃度的一半導體基板、或具 10^{15} cm^{-3} 或更少N型雜質濃度的一半導體基板。

25. 一種具有一固態影像拾取裝置之電子裝置，該固態影像拾取裝置包含：

一半導體基板，其具有複數個像素的影像拾取像素單元，其中每個像素包括在二維空間陣列的一光電轉換裝置與一讀取電路；

及透過將複數個配線層堆疊而形成，其包括一信號線，以在該半導體基板的第一表面上來驅動該影像拾取像素單元，該半導體基板的第二表面是該光電轉換裝置的一光接收平面，該電子裝置的特徵為：

該固態影像拾取裝置具有一電場產生裝置，以在該半導體基板的深度方向於該半導體基板中產生電場，藉此將從該半導體基板的光接收平面端進入的光電子導引到該光

電轉換裝置。

26.如申請專利範圍第25項之電子裝置，其特徵為：

該電場產生裝置是在具有從該半導體基板的第二表面的該半導體基板深度1/2的區域而在該半導體基板的深度方向產生電場。

27.如申請專利範圍第25項之電子裝置，其特徵為：

該電場產生裝置是透過改變該半導體基板的雜質濃度而在該半導體基板的深度方向產生電場。

28.如申請專利範圍第25項之電子裝置，其特徵為：

該電場產生裝置是透過將一電壓應用到在該半導體基板的第二表面端上配置的一電極而在該半導體基板的深度方向產生電場。

29.一種影像裝置，其包含：

一基板，其具有第一及第二表面；

一電晶體，其是在該第一表面上形成；

一光電轉換區域，其是在該第一表面上形成；

其中該成像裝置具有一漂移功能，其中電子是從第二表面端加速到第一表面端；及

該電子是透過來自該第二表面端的輻射光而造成。

30.一種影像裝置，其包含：

一基板，其具有第一及第二表面；

一電晶體，其是在該第一表面上形成；

一光電轉換區域，其是在該第一表面上形成；

一隔離層，其是在該第二表面上面形成；

其中該基板具有一漂移區域，該漂移區域具有非一致性雜質分配，而且是在該光電轉換區域的下面形成。

31.如申請專利範圍第30項之影像的裝置，其中該漂移區域是包含第一區域及第二區域，其中該第二區域的雜質濃度是高於該第一區域的雜質濃度。

32.如申請專利範圍第30項之影像的裝置，其中該漂移區域包含第一區域及第二區域，其中該第二區域的導電率類型是不同於該第一區域的導電率。

33.如申請專利範圍第30項之電子裝置，其進一步包含：

一電極，其連接到該電晶體；及

其中該電極是在該第一表面上面形成。

34.一種影像裝置，其包含：

一基板，其具有第一及第二表面；

一電晶體，其是在該第一表面上形成；

一光電轉換區域，其是在該第一表面上形成；

一電極，其是在該第二表面上面形成；

其中該成像裝置具有在第一與第二表面端之間提供的電場。

35.如申請專利範圍第34項之電子裝置，其中該電極是透明的。

拾壹、圖式：

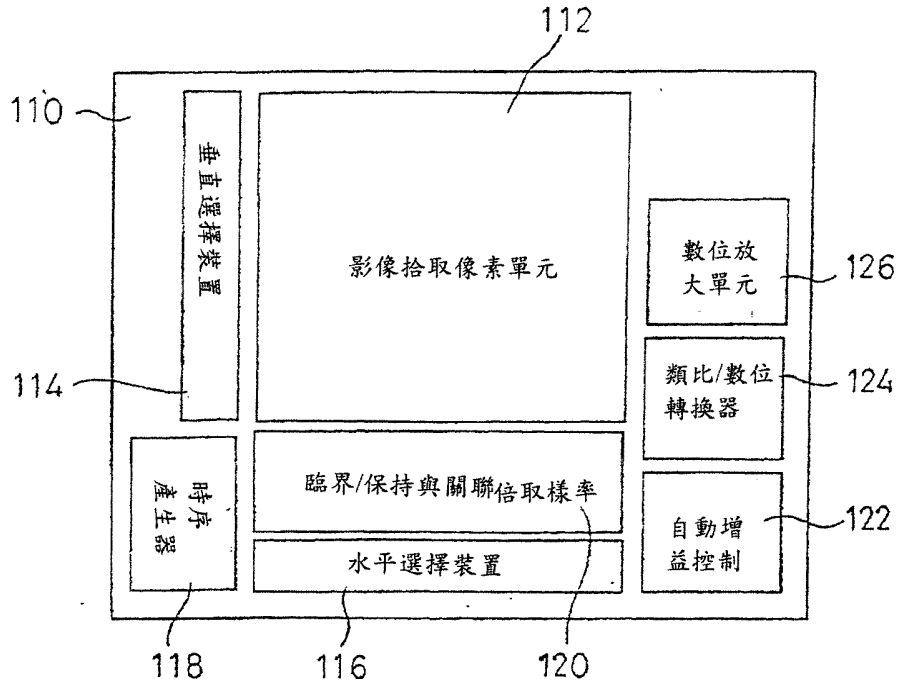


圖 1

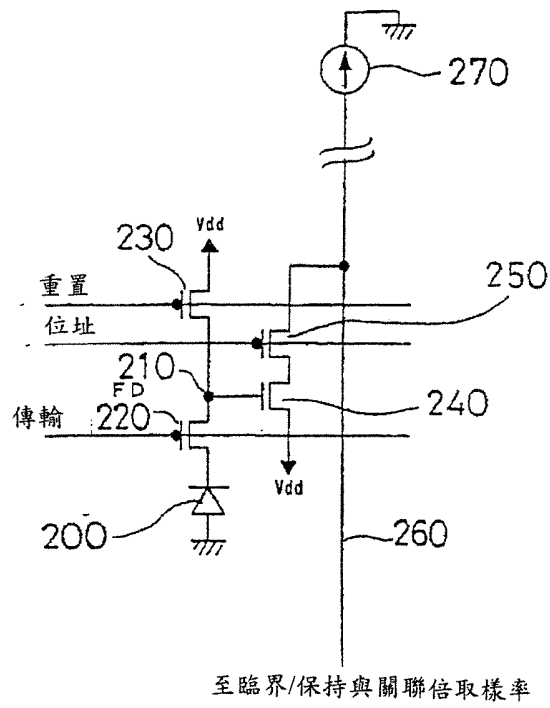


圖 2

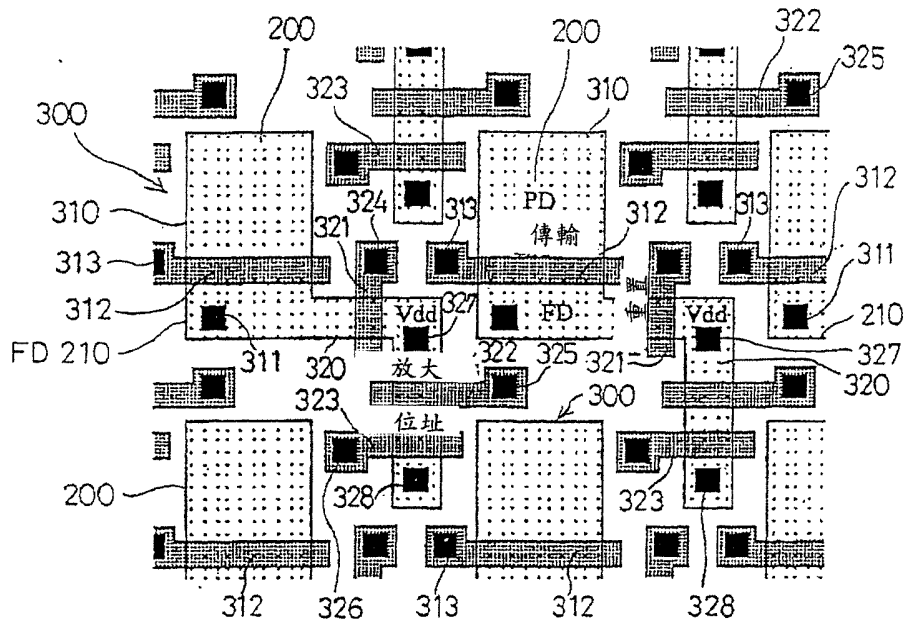


圖 3

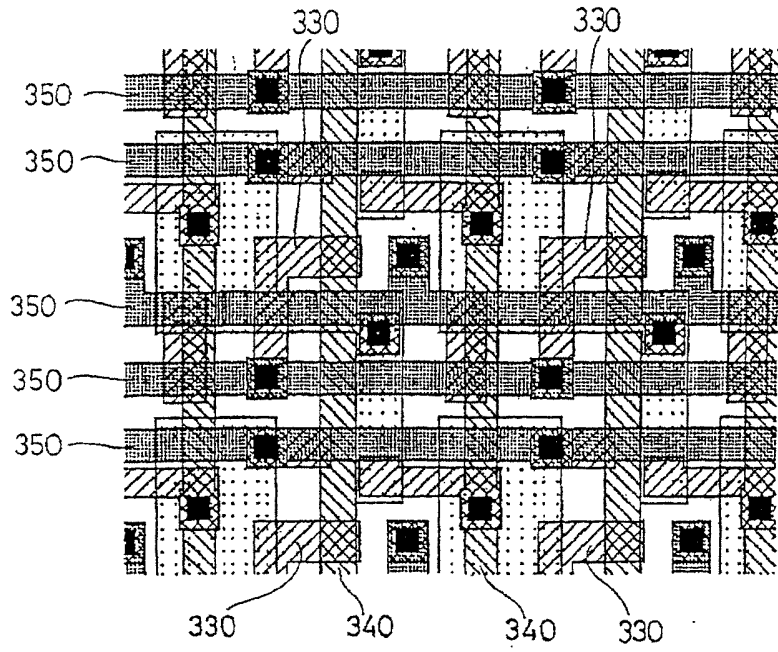


圖 4

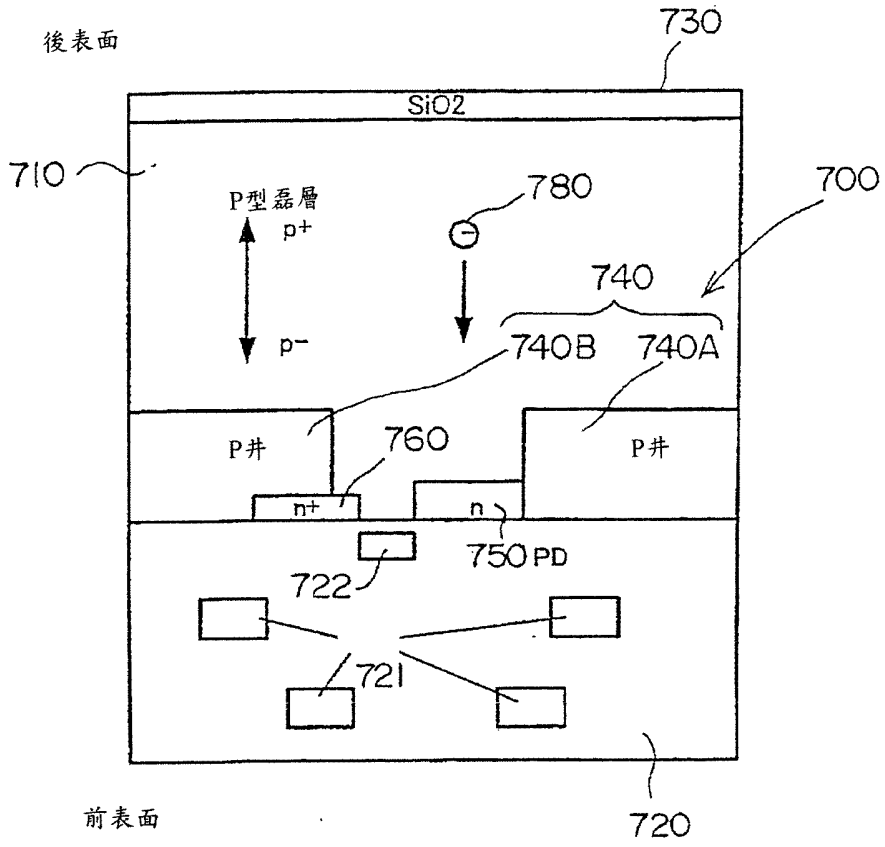


圖 5

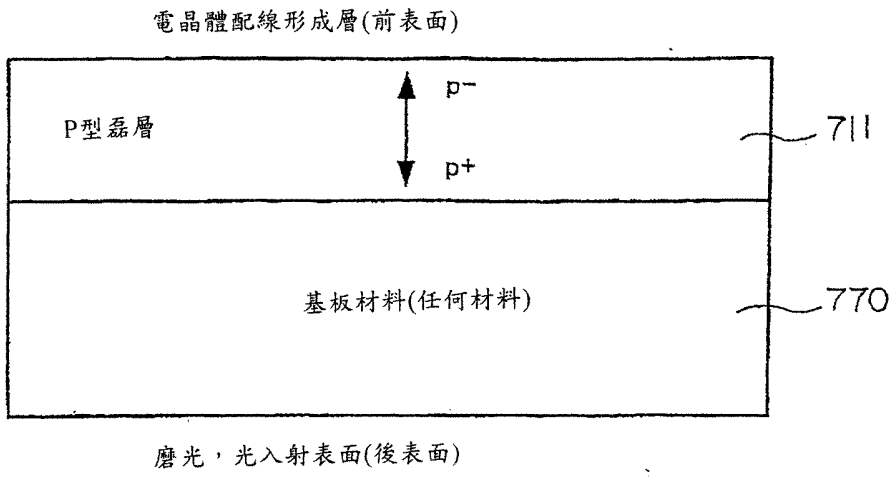


圖 6

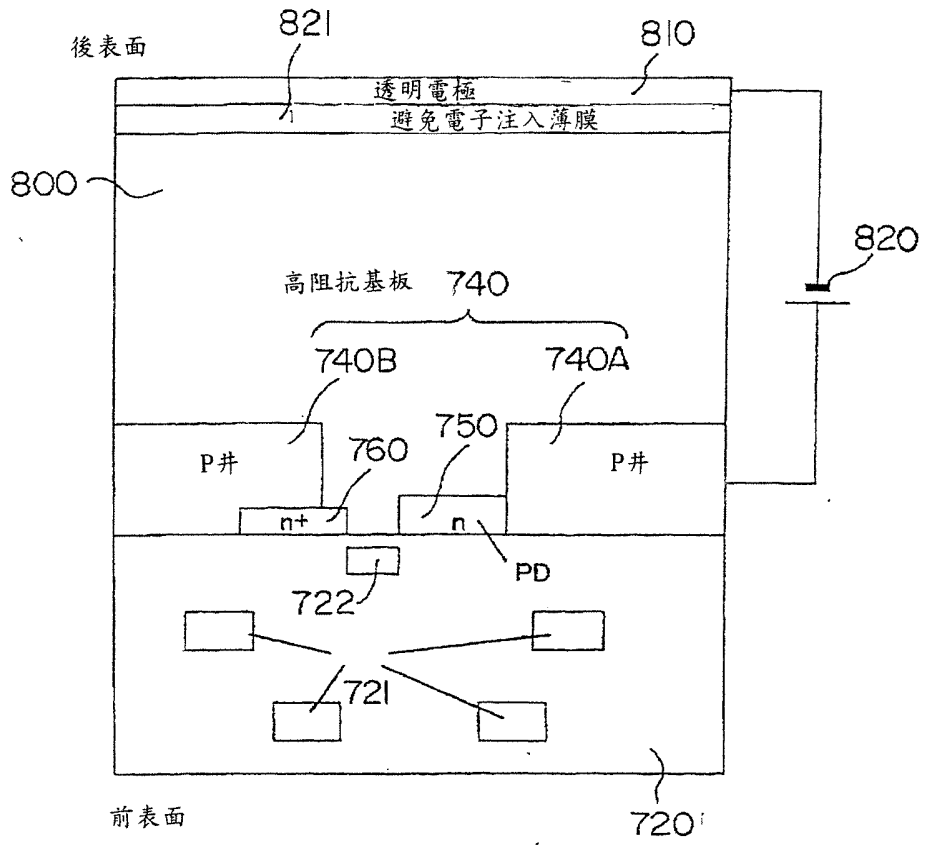


圖 7

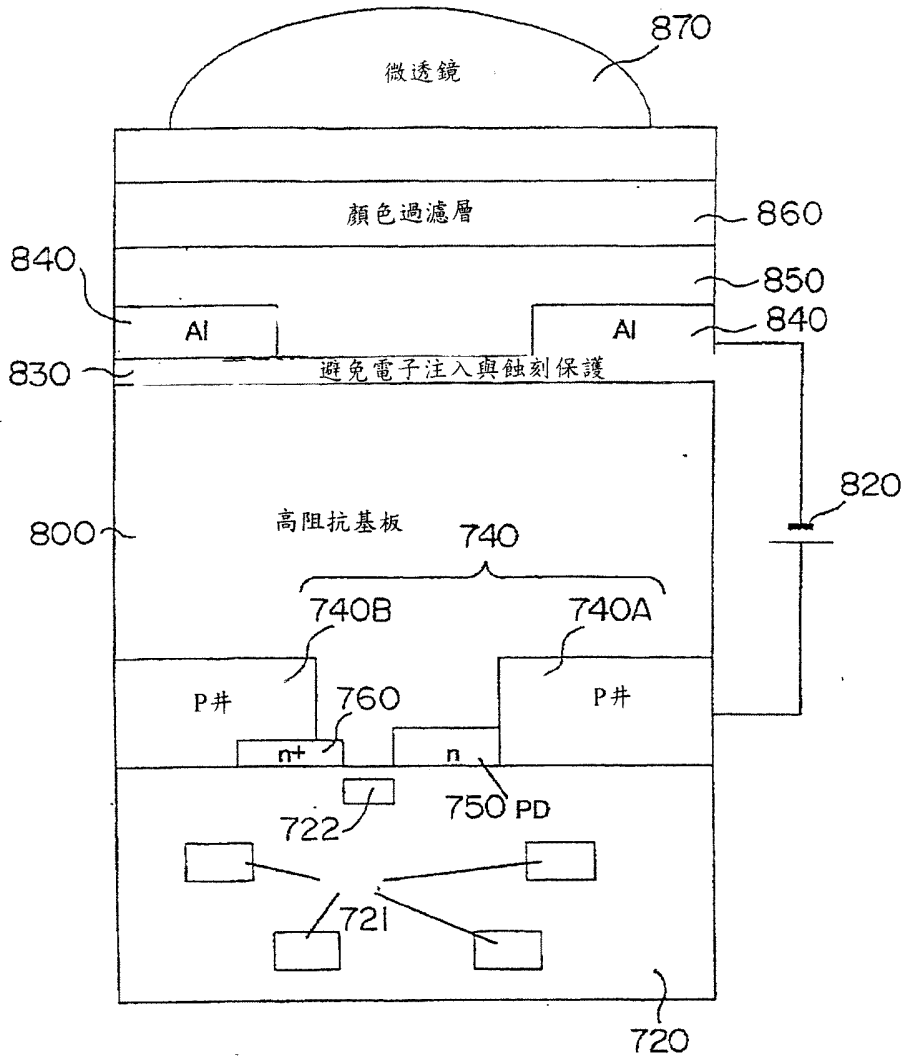


圖 8

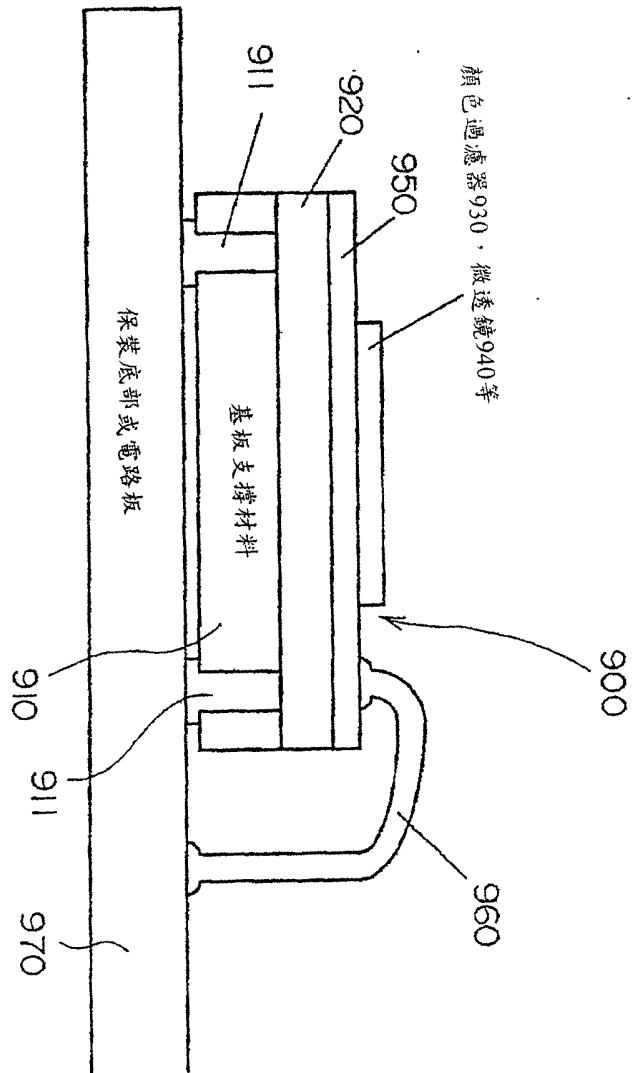


圖 9

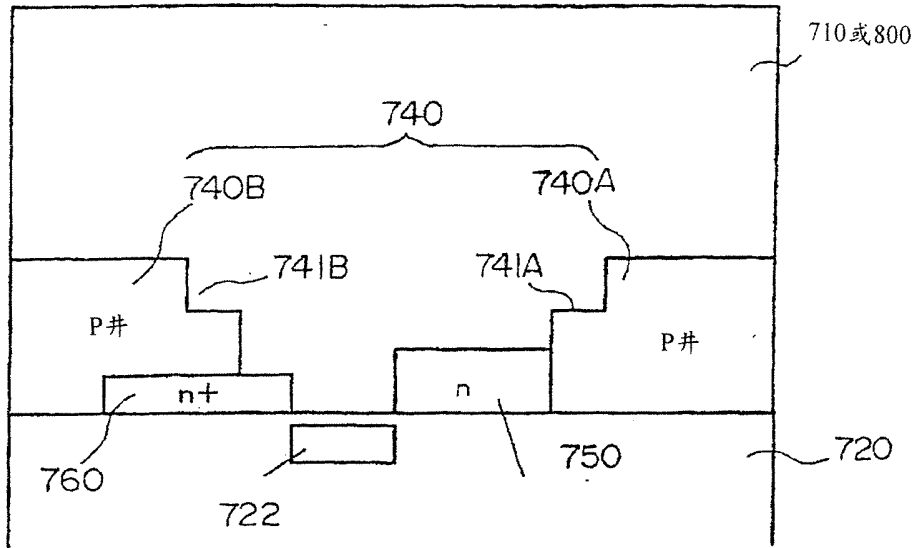


圖 10

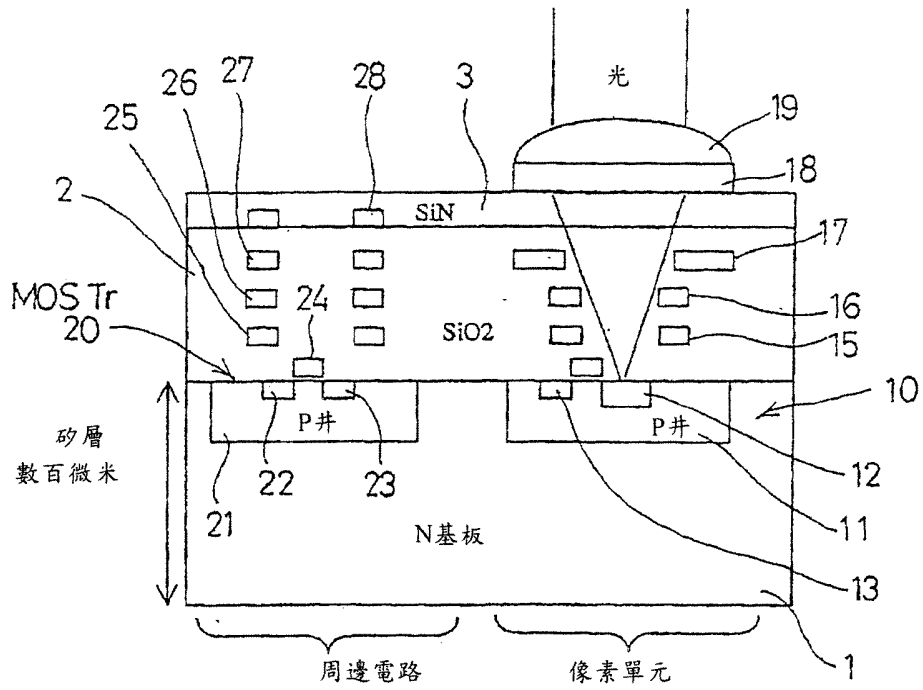


圖 11

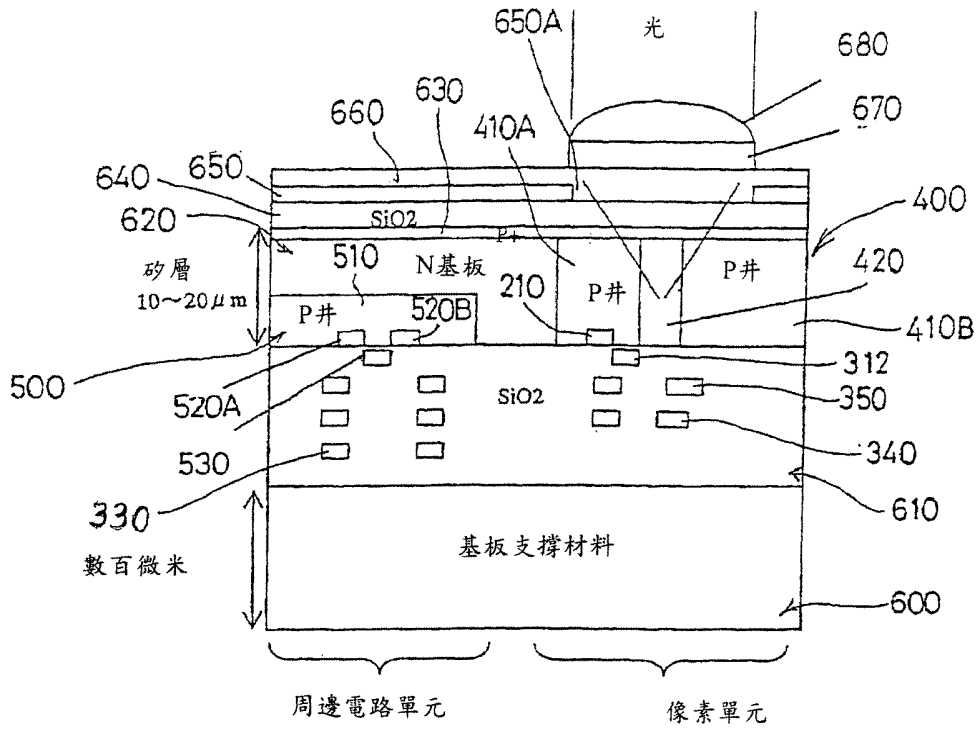


圖 12

柒、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件代表符號簡單說明：

- 110 半導體晶片
- 112 影像拾取像素單元
- 114 垂直(V)選擇裝置
- 116 水平(H)選擇裝置
- 118 時序產生器
- 120 取樣與保持與關聯倍取樣單元
- 122 自動增益控制(AGC)單元
- 124 類比-數位(A/D)轉換單元
- 126 數位放大器單元

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：