



(12) 发明专利

(10) 授权公告号 CN 112740120 B

(45) 授权公告日 2024. 04. 09

(21) 申请号 201980060180.3

P · U · 拉贾戈帕尔

(22) 申请日 2019.09.17

(74) 专利代理机构 北京纪凯知识产权代理有限公司 11245

(65) 同一申请的已公布的文献号
申请公布号 CN 112740120 A

专利代理师 徐东升

(43) 申请公布日 2021.04.30

(51) Int.Cl.

(30) 优先权数据

G05B 19/042 (2006.01)

16/134,443 2018.09.18 US

H03K 19/003 (2006.01)

(85) PCT国际申请进入国家阶段日
2021.03.15

(56) 对比文件

CN 104022661 A, 2014.09.03

(86) PCT国际申请的申请数据

PCT/US2019/051561 2019.09.17

CN 108322201 A, 2018.07.24

CN 1557664 A, 2004.12.29

(87) PCT国际申请的公布数据

W02020/061083 EN 2020.03.26

CN 1934787 A, 2007.03.21

CN 203786501 U, 2014.08.20

US 2016181928 A1, 2016.06.23

US 7961132 B1, 2011.06.14

(73) 专利权人 德克萨斯仪器股份有限公司

地址 美国德克萨斯州

审查员 赵怡

(72) 发明人 S · M · 卡利库帕 A · G · 库巴斯

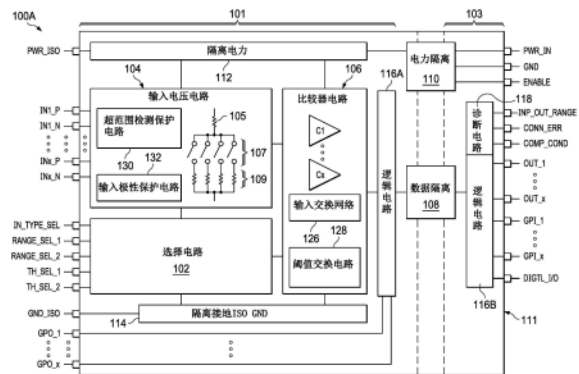
权利要求书2页 说明书9页 附图6页

(54) 发明名称

具有比较器和隔离输出的二进制/数字输入模块

(57) 摘要

在集成电路(IC)芯片(111)上实施的二进制/数字输入模块(100A)具有输入信道(在IN1_P、IN1_N至INx_P、INx_N上的输入),并且针对每个输入信道包括比较器(C1-Cx)和用于数据(108)的数字隔离电路,该比较器(C1-Cx)被耦接以接收缩放输入电压(通过105、107、109的组合来接收)和缩放阈值电压并且进一步被耦接以提供输出值,该数字隔离电路被耦接在比较器(C1-Cx)和相应的输出引脚(OUT1_P、OUT1_N至OUTx_P、OUTx_N)之间以横跨隔离屏障提供输出值。



1. 一种集成电路,其包括:
 - (a) 状态监视区域,所述状态监视区域包括:
 - (i) 选择电路,所述选择电路具有范围选择输入引脚、阈值选择输入引脚、范围选择输出、阈值选择输出和缩放阈值电压输出;
 - (ii) 输入电压电路,所述输入电压电路包括输入信道,所述输入信道具有差分输入引脚对、耦接到所述范围选择输出的范围选择输入、耦接到所述阈值选择输出的输入以及缩放输入电压输出;
 - (iii) 比较器电路,所述比较器电路具有耦接到所述缩放输入电压输出的输入、耦接到所述缩放阈值电压输出的输入以及比较器输出;
 - (b) 数据隔离电路,所述数据隔离电路具有耦接到所述比较器输出的输入以及隔离输出;以及
 - (c) 主机侧区域,所述主机侧区域具有耦接到所述隔离输出的主机侧输入和主机侧输出引脚。
2. 根据权利要求1所述的集成电路,其中所述输入电压电路包括分压器,所述分压器具有耦接到所述输入引脚的第一电阻器和由第二电阻器和开关形成的选定的第二电阻器,所述分压器耦接到所述范围选择输入,并耦接到所述缩放输入电压输出。
3. 根据权利要求1所述的集成电路,其中所述选择电路被耦接到选择寄存器,所述选择寄存器被耦接到所述范围选择输出和所述阈值选择输出,所述主机侧区域包括逻辑电路,所述逻辑电路被耦接到选择寄存器以响应于在数字接口引脚上接收的输入。
4. 根据权利要求1所述的集成电路,其中所述选择电路具有指定仅DC和AC/DC中的一个的输入类型引脚,并且将所述输入类型提供给所述输入电压电路。
5. 根据权利要求1所述的集成电路,其中所述选择电路具有指定二进制输出和数字输出中的一个的输出选择引脚,并将所述输出选择提供给比较器电路,所述比较器电路包括用于所述输入信道的相应比较器。
6. 根据权利要求1所述的集成电路,其中所述比较器电路的输出值被提供给与所述输入信道相关联的输出引脚。
7. 根据权利要求1所述的集成电路,其中所述主机侧区域将所述比较器电路的输出值作为数字信号提供至所述主机侧输出引脚。
8. 根据权利要求7所述的集成电路,其中所述比较器电路包括为所述输入信道提供二进制值的比较器。
9. 根据权利要求7所述的集成电路,其中所述比较器电路包括为所述输入信道提供数字值的比较器。
10. 根据权利要求1所述的集成电路,其包括:
 - 电力隔离电路,其具有在所述主机侧区域上的输入电力引脚和接地引脚;和
 - 隔离电力电路,其耦接到所述电力隔离电路,并且向所述比较器电路、所述选择电路和所述输入电压电路供电。
11. 根据权利要求10所述的集成电路,其中所述隔离电力电路耦接到电力输出引脚以便耦接到外部设备。
12. 根据权利要求10所述的集成电路,其中所述电力隔离电路被耦接到使能引脚,所述

使能引脚适于接收使能信号,所述电力隔离电路被耦接以响应于接收到所述使能信号而接通至所述比较器电路、所述选择电路和所述输入电压电路的电力。

13. 根据权利要求12所述的集成电路,其中所述电力隔离电路被耦接以经由所述使能引脚和使能寄存器中的一个来接收所述使能信号,所述使能寄存器被耦接以使用通过数字接口进行的编程来被写入。

14. 根据权利要求2所述的集成电路,包括诊断电路,所述诊断电路被耦接以在给定的差分输入引脚对上的相应输入电压大于由所述选择电路接收的相应电压范围选择时在第一诊断引脚上提供第一信号。

15. 根据权利要求14所述的集成电路,其中所述诊断电路进一步被耦接以在由用户启动的测试阶段期间向所述比较器提供测试值,并且在所述比较器没有适当地响应所述测试值时在第二诊断引脚上提供第二信号。

16. 根据权利要求15所述的集成电路,包括电流传感器,所述电流传感器被耦接以检测与所述输入电压电路和所述选择电路的输入相关联的指示故障状况的电流消耗,所述诊断电路进一步被耦接以在检测到故障状况时将第三信号提供给第三诊断引脚。

17. 根据权利要求16所述的集成电路,其中所述输入电压电路包括用于检测DC连接何时以反转极性耦接的电路,所述诊断电路被耦接以在出现所述反转极性时提供所述第三信号。

18. 根据权利要求16所述的集成电路,其中所述输入电压电路包括用于检测AC电压何时耦接到相应差分引脚对以及所述输入电压电路何时被配置为用于仅DC输入,所述诊断电路进一步被耦接以在检测到所述AC电压时提供所述第三信号。

19. 根据权利要求16所述的集成电路,其中所述诊断电路被耦接以向数字接口提供所述第一信号、所述第二信号和所述第三信号中的每一个。

具有比较器和隔离输出的二进制/数字输入模块

技术领域

[0001] 本申请总体上涉及具有与被监视的输入电压隔离的输出的二进制输入模块和数字输入模块(在本文中统称为输入模块),并且更具体地涉及具有比较器和隔离输出的二进制/数字输入模块。

背景技术

[0002] 电网基础设施和工厂自动化装备都使用诸如保护继电器、终端单元和可编程逻辑控制器等装备来监视和控制电网或工厂基础设施的各种元件中的状况。这些元件中的一个元件是可以被称为二进制输入模块或数字输入模块的输入模块。这些输入模块的用途的示例可以包括变电站电池监控、机架或变电站主设备互锁、断路器状态指示、一般询问、发光二极管(LED)测试、故障指示(例如警报)和配置更改,即为新的输入模块提供新的设置,以执行不同的功能。输入模块作为横跨发电、输电和配电的主要资产连接的装备的一部分进行安装并且用于保护该资产免受可能导致损坏的故障。来自输入模块的输出电平(无论是二进制的还是数字的)指示被监视的电压的状态并允许实施保护算法。许多较旧的系统需要使用分立部件的大型电路板,这些分立部件必须在物理上关断以改变被监视的状况。

发明内容

[0003] 所描述的实施例提供在集成电路(IC)芯片上实施的输入模块,该输入模块在保持必要的电压隔离的同时提供灵活性和易于更新的配置控制。该输入模块可以被配置为提供二进制(高或低)输出值的二进制输入模块、提供数字输出值的数字输入模块或者可被编程以提供二进制和/或数字输出值的输入模块。出于本申请的目的,二进制/数字输入模块可以指代这些配置中的任何一种,或整体地指代所有配置。

[0004] 片上比较器接收输入电压并提供输出值,该输出值可以是与阈值进行的比较的二进制结果,也可以是输入电压的值。横跨用于数据的数字隔离电路的输出值被提供给可耦接到微处理器的输出引脚。二进制/数字输入模块可以被配置为仅接受直流(DC)输入,即拒绝交流(AC),或者接受AC和DC两者;输入电压可以从宽电压范围选择,其通常在5V、12V、24V、48V、110V、220V和300V的范围内。二进制/数字输入模块中的电路在5.0V或更低的电压下工作,因此首先将输入按比例缩小到合适的范围以进行处理。

[0005] 用户可以选择输入类型(AC/DC或仅DC)、输出类型(二进制和/或数字)和所需的电压范围,以及指定可编程阈值以在二进制/数字输入模块提供二进制输出时进行检测。可以使用耦接到IC芯片上的引脚的外部开关,或者通过对与选择相关联的寄存器进行编程,使用数字接口将每个可允许的选择提供给IC芯片。无需花费数小时的工作,就可以在几分钟内管理配置更改。在二进制/数字输入模块中提供诊断功能,以确定何时(a)电压输入与其指定的输入范围不匹配,(b)在指定仅DC时耦接交流电压,(c)DC连接与反转的极性耦接,(d)芯片上的一个引脚意外地与另一个引脚短路,或者(e)内部电路出现操作问题。除了提供状况的警报外,还避免了由a、b和c引起的潜在损坏。

[0006] 在一方面,本文中描述了在集成电路芯片上实施的二进制/数字输入模块的实施例,该二进制/数字输入模块具有输入信道。对于每个输入信道,二进制/数字输入模块包括比较器和用于数据的数字隔离电路,该比较器被耦接以接收缩放的输入电压和缩放的阈值电压并且进一步被耦接以提供输出值,该用于数据的数字隔离电路被耦接在比较器和相应的输出引脚之间以提供横跨隔离屏障的输出值。

附图说明

[0007] 图1A描绘了根据一个实施例的在IC芯片上实现的二进制/数字输入模块的示例。

[0008] 图1B描绘了图1A的IC芯片上的二进制/数字输入模块,其中示出了根据一个实施例的一些用户连接。

[0009] 图2描绘了可编程逻辑控制 (PLC) 系统的实施方式,该系统可以是保护继电器,其中可以使用根据一个实施例的二进制/数字输入模块。

[0010] 图3A描绘了根据现有技术的二进制输入模块的框图。

[0011] 图3B描绘了根据现有技术的二进制输入模块的电路图。

[0012] 图4描绘了根据现有技术提供比图3的二进制输入模块更大的粒度 (granularity) 的数字输入模块的实施方式。

具体实施方式

[0013] 在附图中,相似的附图标记指示相似的元件。在本说明书中对“一”或“一个”实施例的不同引用不一定是相同的实施例,并且这样的引用可以表示至少一个。此外,当在本文中结合一个实施例描述特定的特征、结构或特性时,可以结合其他实施例来实现这样的特征、结构或特性,而与是否明确描述无关。如本文所用,术语“耦合”或“耦接”是指间接或直接电连接,除非限定为可以包括无线连接的“可通信耦接”。因此,如果第一设备耦接到第二设备,则该连接可以通过直接电连接,或者是通过经由其他设备和连接件的间接电连接。

[0014] 图2描绘了根据一个实施例的可包括二进制/数字输入模块的可编程逻辑控制系统200。PLC系统200提供可编程逻辑控制,以监视工厂自动化和/或电网基础设施(即传输线、变压器和母线 (bus bar)) 中的电力控制。PLC系统200包括被耦接以从感测设备接收输入的输入模块202、可为微处理器的中央处理单元 (CPU) 204、耦接到诸如断路器的输出设备的输出模块206以及编程设备208。输入模块202在PLC系统200中执行四种基本任务:(a) 感测何时接收到信号;(b) 将输入电压转换为供微处理器使用的正确电压电平;(c) 将微处理器与输入信号电压或电流的波动隔离开,以及 (d) 将信号发送到微处理器。

[0015] CPU 204是系统的大脑,其中输入模块202监视输入端,但将输入端的影响与CPU 204隔离开。在一种实施方式中,输入模块202可以检测输入何时超过阈值并将该信息提供给CPU,并且在阈值被超过时也可以提供警报(例如视觉或听觉输出)。在替代的实施方式中,输入模块202提供可由其他设备接收并施加动作的数字值。CPU 204接收输入模块202的输出并确定适当的响应,该响应可以是切换 (throw) 断路器或以其他方式隔离或管理潜在的损坏状况。

[0016] 由CPU 204做出的确定可用于向输出模块206提供指示。输出模块206将来自CPU 204的指示转换为由输出设备执行的具体操作。在一个示例实施例中,输出设备(未具体示

出)可以包括电加热器、灯、电磁阀、继电器、蜂鸣器、风扇等中的一个或多个。编程设备208可以包括用于对PLC 200的其他元件进行编程的键盘和监视器。

[0017] 为了强调由所描述的电路提供的改进,提供图3A、图3B和图4以说明在IC芯片上被所描述的电路代替的现有技术电路。图3A描绘了根据现有技术的二进制输入模块300A的框图,而图3B描绘了二进制输入模块300B的电路图。在二进制输入模块300A中,桥式整流器302在输入L1、L2上接收AC输入信号的差分对。在将AC电流整流为DC电流之后,信号被传递到齐纳二极管电平检测电路304,该齐纳二极管电平检测电路304确定电流是高于还是低于期望阈值。将确定的结果穿过光耦合器306发送到逻辑电路308,该逻辑电路308确定输入信号的状态并将该状态发送给处理器。逻辑电路308还可以提供输入状态指示器309(例如灯),以指示信号是高于还是低于阈值。在不需要提供状态的持续监视的情况下(例如只需要定期监视电池的状态),则可以使用按钮310来闭合电路以进行定期监视,从而允许在不需要时关断系统。

[0018] 二进制输入模块300B描绘了一个示例实施例,其中输入电压是220V AC;两个偏置电阻器R1、R2被提供以将进入桥式整流器302的电压降低到较低电平。桥式整流器302由四个二极管D1-D4形成。二极管D1、D4均具有耦接到点A的相应阳极,该点A是齐纳二极管电平检测电路304的一部分。二极管D1的阴极和二极管D2的阳极均耦接到输入端L1;二极管D4的阴极和二极管D3的阳极均耦接到输入端L2。二极管D2、D3的阴极均耦接到点B,该点B也是齐纳二极管电平检测电路304的一部分。在齐纳二极管电平检测电路304内,齐纳二极管ZD在点B和点A之间与形成光耦合器306的一部分的光电二极管PD串联耦接。电阻器R3和二极管D5在点B和点A之间与光电二极管PD并联耦接,其中电阻器R3的一个端子耦接到点B和齐纳二极管ZD的阴极之间的点,而二极管D5的阴极耦接在齐纳二极管ZD的阳极和光电二极管PD之间。该电路布置确保当从点B到点A的电流高于由齐纳二极管ZD的值确定的阈值电平时,电流仅流过光电二极管PD;否则,从B到A的电流仅流过电阻器R3。光电二极管PD发出的光穿过空气的隔离屏障,并被感光体PR接收。感光体PR上的光接收表明L1、L2上的输入电压大于由齐纳二极管ZD确定的阈值。取决于当阈值降至阈值以下时的期望响应,可以使用感光体PR的输出来控制耦接到较高电压轨的上拉晶体管的栅极或耦接到较低电压轨的下拉晶体管的栅极(均未具体示出)。无论采用哪种连接方式,当输入端L1、L2上的电压降至阈值以下时,逻辑电路308的输出就从先前的值翻转。逻辑电路308的输出被发送到处理器(未具体示出),该处理器确定对值的变化响应。

[0019] 图3A和图3B所示的二进制输入模块的实施方式通常使用由分立部件(即二极管、电阻器、齐纳二极管和光耦合器)构成的电路来提供,该电路是针对要监视的每个信道定制的。尽管这种实施方式是廉价的,但是一旦在针对给定电压电平和给定阈值而设计的电路板中实施了该设计,则该电路板就不能用于其他电压电平和/或阈值。相反,必须使用为新电压电平和/或阈值选择的部件来重建电路板。这意味着来自电路的期望响应的任何变化既乏味又耗时。

[0020] 还存在其他问题。例如,客户报告了以下情况:针对给定电压构建的信道被意外地附接到不正确的电压,或者DC电压以意外反转的极性进行耦接。由于创建每个信道来适配具体的电压和阈值组合,因此这种不正确的耦接会损坏电路。另外,为确保电路正常工作,必须使电流流过齐纳二极管ZD和光电二极管PD,以便只要输入模块导通,输入模块就消耗

电流,通常为1-10mA。

[0021] 图4描绘了集成在IC芯片上并提供对图3的电路的改进的输入模块400。输入模块400的每个信道接收电压,该电压可以在18V和300V DC之间。尽管本文显示的具体配置是针对DC输入,但是芯片的其他配置可以接受AC或DC。提供一对输入引脚402以接收用于每个信道的差分信号,即输入1至输入4。每对输入引脚402都耦接到各自的瞬态电压抑制器(TVS)电路404。由于这些输入可以扩展到大范围,用于每个信道的外部分压器406耦接到芯片,以提供适合在该电路的其余部分中使用的缩放电压,其在所示实施例中为3.3V。外部分压器406耦接在TVS电路404和控制器电路408之间以提供缩放电压。控制器电路408包括用于每个信道的微控制器单元以及模数转换器。

[0022] 取决于该芯片的配置,输入模块400可以提供每个信道的二进制状态,或者提供被传递到主机微控制器416的数字值。当被配置为提供二进制输出时,外部LED 418可以被耦接到芯片以提供反映输入信号的状态的视觉信号。无论输入模块400被配置用于二进制输出还是数字输出,控制器电路408都耦接到数字隔离器410,该数字隔离器410进而耦接到输入/输出引脚412。控制器电路408将串行数据输出端SDO上用于每个信道的值提供给数字隔离器410,而三个输入信道提供时钟SCLK、串行数据输入SDI和通用I/O GPIO。数字隔离器410可以使用电容器或变压器来提供输入电路与主机微控制器416之间的隔离,并通过输入/输出引脚412来传递输出值和输入控制信息。如图所示,外部负载开关414可以耦接到输入模块400,以保护其免受短路状况的影响。编程电路420提供可用于对控制器电路408进行编程的电路。尽管输入模块400提供对二进制输入模块300A、300B的改进,但是输入模块400仍然需要外部分压器406来提供控制器电路408可接受的电压。这意味着,如果输入端有更改,则电路中的物理部件仍必须更改。

[0023] 图1A和图1B描绘了根据一个实施例的在IC芯片111上实施的二进制/数字输入模块100的示例。关于芯片上包含的一些电路更详细地示出了二进制/数字输入模块100A,而关于几个电路简化了二进制/数字输入模块100B,以便为示出与芯片的示例外部连接件提供空间。二进制/数字输入模块100A被划分为状态监视区域101和主机侧区域103,它们被包括电力隔离电路110和数据隔离电路108两者的隔离区域分开。电力隔离电路110和数据隔离电路108都是将两个区域分开的数字隔离电路,并且可以使用电容器或变压器来横跨包括电介质材料的隔离屏障提供电力和数据。数据隔离电路108在本文中也可以被称为用于数据的数字隔离电路108,并且电力隔离电路110也可以被称为用于电力的数字隔离电路110。在一个实施例中,电力隔离电路110和数据隔离电路108都使用电容器进行隔离。

[0024] 状态监视区域101与传感器联接,并且包括用于耦接到各种传感器的多个引脚。在一个实施例中,输入可以是AC或DC,并且可以承载5V至300V范围内的电压。典型的二进制输入模块包含8-16个输入信道,尽管二进制/数字输入模块100A可以包含更多(例如24个、32个、48个等)或更少(例如1个、2个或4个)的输入信道。状态监视区域101包括选择电路102、输入电压电路104、比较器电路106、隔离电力电路112、隔离接地电路114和逻辑电路116A。各种引脚耦接到状态监视区域101中的电路,例如,提供隔离电力的电力输出引脚PWR_ISO、多个差分输入引脚IN1_P、IN1_N至INx_P、INx_N(其中x表示芯片上可用的输入信道的数量)、输入类型选择引脚IN_TYPE_SEL、范围选择引脚RANGE_SEL_1、RANGE_SEL_2、阈值选择引脚TH_SEL_1、TH_SEL_2、隔离接地引脚GND_ISO,以及通用输出引脚GPO_1至GPO_x。输出类

型选择引脚没有被具体示出,但也可以包括在内。

[0025] 主机侧区域103与诸如微处理器的处理单元联接,并且包括逻辑电路116B和诊断电路118。耦接到主机侧区域103的引脚包括唯一输入电力引脚PWR_IN、接地引脚GND、使能引脚ENABLE、包括输入超范围引脚INP_OUT_RANGE、连接错误引脚CONN_ERR和比较器状况引脚COMP_COND的诊断引脚、用于每个信道的二进制输出引脚OUT_1至OUT_x、相似数量的通用输入引脚GPI_1至GPI_x,以及可使用通用异步接收器/发送器(UART)、串行外围设备接口(SPI)和集成电路间(I2C)接口中的任何一种来提供指令和数字的双向传输的数字输入/输出接口DIGTL_I/O。

[0026] 三个引脚,即电力输入引脚PWR_IN、接地引脚GND和使能引脚ENABLE耦接到电力隔离电路110。输入电力被传输穿过电力隔离电路110以向隔离电力电路112提供电力,以便分配给状态监视区域101内的其他电路。在至少一个实施例中,如图1B所示,隔离电力电路112还耦接到电力输出引脚PWR_ISO,以向外部芯片提供电力。尽管未具体示出,但是电力输入引脚PWR_IN和GND也向主机侧区域103中的电路提供电力。当不需要监视时,使能引脚ENABLE用于提供关闭二进制/数字输入模块100A的一个或多个电路的能力。例如,当使用二进制/数字输入模块100A监视电池的状态时,此能力可能很有用。此状态需要定期确定,但通常不是必须不断监视的项目。如图1B所示,当二进制/数字输入模块100A耦接到主机微处理器120时,可以对主机微处理器120进行编程,以在需要时启用二进制/数字输入模块100A,提供状态报告,然后停用二进制/数字输入模块100A,直到再次检查的时间为止。通过将ENABLE引脚耦接到外部开关,现场技术人员可以随时根据需要使用ENABLE引脚来检查状态。

[0027] 在状态监视区域101内,输入电压电路104耦接到引脚IN1_P和IN1_N至INx_P和INx_N的多个差分对。引脚的每个差分对提供可以耦接到来自传感器的输入端的差分对的输入信道。对于每个信道,输入电压电路包括用于确定输入电压的电压传感器(未具体示出)和分压器。在一个实施例中,每个输入电压落入对应于24V、48V、110V和220V的四个范围中的一个。二进制/数字输入模块100A的电路通常以在1.2伏特-5.0伏特范围内的电压运行,因此输入电压必须适当地按比例缩小,以使输入电压不会破坏二进制/数字输入模块100A。

[0028] 输入电压电路104中的分压器包括被耦接以接收输入电压的第一电阻器105以及由第二电阻器109和开关107形成的可选的第二电阻器。在一个示例中,开关107中的第一开关被闭合以按比例缩小220V的输入电压,同时第二开关被闭合以按比例缩小110V的输入电压,第三开关被闭合以按比例缩小48V的输入电压,并且第四开关被闭合以按比例缩小24V的输入电压。存在几种方法来确定使用哪个第二电阻。在一个实施例中,电压传感器(未具体示出)确定耦接到输入信道的输入的电压范围,并自动确定将在输入电压电路104之中提供期望电压的第二电阻器。在另一实施例中,从耦接到输入电压电路104的选择电路102接收电压范围。输入电压电路104还耦接到比较器电路106,输入电压电路104向比较器电路106提供缩放的输入电压。

[0029] 输入电压电路104由几个电路设计成当电压被不正确地耦接到输入引脚IN1_P、IN1_N至INx_P、INx_N的差分对中的一个时保护芯片免受芯片的意外损坏。当用户已指定了输入引脚的特定的差分对来接收例如48V的输入电压,但110V或220V的电压意外地耦接到

了这些引脚时,就会发生不正确耦接的一个示例。超范围检测/保护电路130检测超范围耦接并且阻止电压到达该电路的其余部分。当输入类型选择指示二进制/数字输入模块将以仅DC模式运行并且差分输入端的极性意外反转以使得负导线耦接到正引脚且正导线耦接到负引脚时,可能会出现不正确耦接的另一个示例。输入极性保护电路132被提供作为输入电压电路104的一部分,并且阻止正电压通过负引脚到达电路。在一个实施例中,由布置成阻挡负二极管上的正电压的二极管来提供输入极性保护电路132。当输入类型选择被设置为仅DC并且AC电源被意外地耦接到引脚时,输入极性保护电路132也可以提供保护。当输入类型选择引脚IN_TYPE_SEL被设置为AC/DC时,输入极性电路132被旁通/绕开。

[0030] 选择电路102被耦接以在选择引脚上接收来自用户的配置设置并在二进制/数字输入模块100中实施那些选择。选择引脚中的一个是用于对传感器输入的整个集合接收仅DC或AC/DC的选择的输入类型选择引脚IN_TYPE_SEL。指定仅DC将使输入极性保护电路132耦接到负输入引脚。尽管未在此实施方式中具体示出,但也可以实施输出类型选择引脚OUT_TYPE_SEL,以允许使用开关选择二进制或数字输出。

[0031] 对于在输入电压电路104处接收的每个输入信道,选择电路102耦接到附加选择引脚,这些附加选择引脚包括用于选择计划电压范围的范围选择引脚和用于为输入引脚的每个差分对选择阈值的阈值选择引脚。尽管在该示例实施例中示出了两个范围选择引脚RANGE_SEL_1、RANGE_SEL_2和两个阈值选择引脚TH_SEL_1、TH_SEL_2,但是选择引脚的实际数量取决于将要提供的选择的数量。如前所述,在一个实施例中,电压范围通常包括24V、48V、110V和220V。对于两个范围选择引脚RANGE_SEL_1和RANGE_SEL_2来说四个独立的设置是可用的;表1示出了与每个选择相关联的值的一个示例:

[0032] 表1

最大输入电压范围->	24V	48V	110V	220V
RANGE_SEL_1	0	0	1	1
RANGE_SEL_2	0	1	0	1

[0034] 类似地,两个阈值选择引脚TH_SEL_1和TH_SEL_2可以为将由二进制/数字输入模块100A监视的阈值提供四个可选值。该阈值可以被表示为期望输入电压的百分比;表2中示出了被分配的阈值的一个示例:

[0035] 表2

作为输入电压范围的百分比	25%	50%	75%	90%
TH_SEL_1	0	0	1	1
TH_SEL_2	0	1	0	1

[0037] 通常,选择电路102可以通过两条独立的路线接收任何选择,例如输入类型选择、输出类型选择以及为每个差分输入对选择的输入范围和阈值选择。在一个实施例中,选择电路102使用输入类型选择引脚IN_TYPE_SEL、输出类型选择引脚OUT_TYPE_SEL以及对应的范围选择引脚RANGE_SEL_1、RANGE_SEL_2和阈值选择引脚TH_SEL_1、TH_SEL_2来接收输入类型选择、输出类型选择、输入范围选择和阈值选择。在一个实施例中,选择电路102从被统称为选择寄存器的输入类型选择寄存器、输出类型选择寄存器、对应的范围选择寄存器和对应的阈值选择寄存器接收输入类型选择、输出类型选择、输入范围选择和阈值选择。选择寄存器可以由微处理器120通过数字接口DIGTL_I/O和逻辑电路116A、116B来写入。在一个

实施例中,当没有电压范围被提供给选择电路,即选择寄存器不被写入并且选择引脚悬空时,可以由输入电压电路104自动选择范围。如果IN_TYPE_SEL引脚和OUT_TYPE_SEL引脚悬空,并且不为这些引脚提供编程操作,则在一个实施例中,默认值用于AC/DC输入和二进制输出。一旦设置了选择引脚或写入了选择寄存器,则选择电路102就将选择的范围和输入类型提供给输入电压电路104,并将与选择的范围和阈值相对应的输出类型和相应的缩放阈值电压提供给也耦接到选择电路102的比较器电路106中的相应的比较器。

[0038] 比较器电路106包含用于x个差分输入对中的每一个的比较器,并且还可以包括输入交换网络126和阈值交换电路128。因为二进制/数字输入模块100A使用比较器而不是齐纳二极管和光电二极管,所以二进制/数字输入模块100A消耗少得多的电流,即每信道100 μ A或更小。比较器接收输入电压并提供输出的方式根据二进制/数字输入模块100A被配置用于二进制输出还是用于数字输出而变化。当二进制/数字输入模块100A被配置为用于二进制输出时,输入交换网络126和阈值交换电路128被旁通,并且比较器电路106中的每个比较器C1-Cx被耦接以从输入电压电路104接收相应的缩放输入电压并从选择电路102接收缩放阈值电压,并且比较这两个电压。每个比较器C1-Cx的输出值是二进制值;当输入电压超过所选阈值时,相应比较器的输出值将从一个二进制值(即低或高)变为第二个二进制值(即高或低)。在给定输入和比较器之间的一一对应关系的情况下,可以同时检查所有电压输入对。来自比较器的输出值被发送到逻辑电路116A,逻辑电路116A被耦接以将横跨数据隔离电路108的比较器输出值提供给逻辑电路116B。来自逻辑电路116B的输出值均被提供在相应的输出引脚OUT_1至OUT-x上。可替代地或附加地,可以经由数字接口DIGTL_I/O根据要求提供来自所有比较器的输出值,该数字接口DIGTL_I/O可以使用例如UART/I2C/SPI来通信。

[0039] 当二进制/数字输入模块100A被配置用于数字输出时,输入交换网络126和阈值交换电路128接合,使得多个比较器一次耦接到单个输入电压,同时多个比较器中的每一个被耦接以接收用于输入范围的不同阈值,从而将该组比较器转换为模数转换器(ADC)。可以检查每个输入电压并提供数字值,但是由于输入对与提供输出所需的比较器之间不再存在一一对应的关系,因此要顺序检查输入电压。在一个示例实施例中,一次将单个输入信道耦接到八个比较器,以通过数字接口DIGTL_I/O将八位的输出提供给主机微处理器120。

[0040] 逻辑电路116A耦接在比较器电路106和数据隔离电路108之间;类似地,逻辑电路116B耦接在数据隔离电路108和多个引脚之间,这些引脚包括比较器输出引脚OUT_1至OUT_x、通用输入GPI_1至GPI_x和数字接口DIGTL_I/O。逻辑电路116A、116B中的每一个均由硬件逻辑门和可编程寄存器构成;可编程寄存器可用于将选择标准(例如输入类型选择、输出类型选择、输入电压范围和阈值)从微控制器(例如主机微处理器120)传递到选择电路102,或者将来自比较器电路106的输出值或来自诊断测试的结果传回到微控制器。

[0041] 诊断电路118包括寄存器,每个寄存器均与各自信道上的具体错误状况相关联。在一个实施例中,附加寄存器允许针对每个错误状况将每个相应的信道耦接到独立的寄存器,以便可以将对问题位置的识别提供给主机微处理器。诊断电路118还包括通过改变相应诊断引脚的状态来对寄存器中的变化做出响应的逻辑门。当输入引脚IN1_P、IN1_N至INx_P、INx_N的差分对上的输入电压超过已为该对输入引脚选择的电压范围时,由输入超范围引脚INP_OUT_RANGE提供第一信号。例如,当用户已为输入引脚的给定差分对选择了例如48V的输入范围,但将110V或220V的电压连接到该差分对时,就会发生这种情况。当发生这

种情况时,超范围检测/保护电路130检测在引脚的差分对上接收到的电压,并将该电压与选择电路102提供的选择电压进行比较。当超范围检测/保护电路130确定输入电压超过所选电压时,超范围检测/保护电路130将错误值写入到相关联的寄存器。对与诊断电路118相关联的寄存器中的一个的任何更改将立即被传递通过逻辑电路116A、数据隔离电路108和逻辑电路116B至诊断电路118,诊断电路118在INP_OUT_RANGE引脚上设置一个高值。如果需要,相同的信息也可以使用数字接口引脚DIGTL_I/O来发送,并且可以识别发生问题的输入引脚的差分对。通常,INP_OUT_RANGE引脚耦接到LED标志122之一,以便现场技术人员将迅速被警告该问题,同时主机微控制器120能够采取其他步骤来管理该情况。如前所述,输入电压电路104还将采取步骤以防止附加电压损害芯片的内部电路。

[0042] 当二进制/数字输入电路100中的电流传感器(未具体示出)在芯片的状态监视区域101中检测到指示故障状况的电流消耗时,由连接错误引脚CONN_ERR提供第二信号。例如,当两个引脚意外短接在一起,从而在状态监视区域101内引起电流时,就会发生这种状况。当检测到该电流时,二进制/数字输入模块100使一个值被写入相关联的寄存器,以指示多余电流的位置。同样,寄存器的值的改变被传递通过逻辑电路116A、116B和数据隔离电路108,并被提供给诊断电路118,其中状态的改变经由连接错误引脚CONN_ERR和/或通过数字接口DIGTL_I/O被提供给主机微处理器120。连接错误引脚CONN_ERR也可以被耦接以接收来自输入极性保护电路132的输入,并且当在任何一个负输入引脚IN1_N至Inx_N上接收到正电压时提供警报。

[0043] 可以在由用户或主机微处理器120启动的测试阶段期间提供第三信号,该第三信号指示比较器电路106的状态。当启动测试阶段时,诊断电路118对比较器电路106中的每个比较器C1至Cx启动测试,以确定比较器是否处于正常工作状态。诊断电路118将被设计为使比较器改变值的信号发送到每个比较器C1至Cx,即,对于给定的阈值电压,每个比较器被提供有输入电压小于阈值电压的信号和输入电压大于阈值电压的信号。测试还可以包括经由输入交换网络126和阈值交换网络128的输入,以确保整个电路正常工作。在比较器状况引脚COMP_COND上的第一值指示一个或多个比较器恰当地响应,而在比较器状况引脚COMP_COND上的第二值指示一个或多个比较器未恰当响应并被视为损坏。也可以在数字接口DIGTL_I/O上提供相同的信息。

[0044] 图1B提供了图1的实施例的简化版本,并且说明了所描述的芯片可以耦接到其他电路和设备的一种方式。在该实施例中,输入类型选择引脚IN_TYPE_SEL、范围引脚IN_RANGE_SEL1、IN_RANGE_SEL2和阈值选择引脚IN_TH_SEL1、IN_TH_SEL2耦接到双列直插式封装(DIP)开关124中的开关。可以使用电力输出引脚PWR_ISO和隔离接地引脚GND_ISO向DIP开关124提供隔离电力连接,以便可以将选择引脚IN_TYPE_SEL、RANG_SEL_1、RANG_SEL_2、TH_SEL_1和TH_SEL_2以及OUT_TYPE_SEL(如果可用作引脚)中的每个引脚耦接到由电力输出引脚PWR_ISO提供的上电压轨或由GND_ISO提供的下电压轨,从而将二进制输入提供给选择电路102。使用这些二进制输入允许用户很快速地更改每个输入信道的预期电压范围和阈值的设置,即通过更改几个开关的位置即可。

[0045] 在二进制/数字输入模块100B的主机侧区域103上,输出引脚OUT_1至OUT_x、通用输入引脚GPI_1至GPI_x、数字接口引脚DIGTL_I/O以及诊断引脚INP_OUT_RANGE、CONN_ERR、COMP_COND均耦接到主机微处理器120。ENABLE引脚可以如图所示耦接到主机微处理器120,

或者ENABLE引脚可以耦接到仅在必要时可由现场技术人员接通以启用电路的开关。主机微处理器120使用在输出引脚OUT_1至OUT_x上或在数字接口引脚DIGTL_I/O上提供的信息来做出关于系统正被监视的决定。LED标志122还可以耦接到三个诊断引脚INP_OUT_RANGE、CONN_ERR、COMP_COND,以在系统正常工作或存在错误状况时提供视觉指示。在一个实施例中,LED标志122可以例如由诸如警报的听觉信号代替。当通用输出引脚GPO_1至GPO_x耦接到与传感器(未具体示出)相关的开关时,主机微处理器120还可以通过使用通用输入引脚GPI_1至GPI_x发送二进制信号来改变这些开关的设置。这些二进制信号被传递通过数据隔离电路108以及逻辑电路116A和116B,并被提供给通用输出引脚GPO_1至GPO_x。

[0046] 所描述的二进制/数字输入模块提供了从未在输入模块中提供给客户的灵活性和保护。现在只需更改几个开关或编程适当的寄存器,即可更改输入,包括输入电压、阈值,甚至所接受的电压的类型。不仅为用户大大简化了操作,而且提供了阻止不适当电压和提供错误连接通知的保护。此外,还提供了检查二进制/数字输入模块本身是否有错误并根据请求进行报告的能力。

[0047] 二进制/数字输入模块100A已被描述为为用户提供了很大的灵活性。所描述的二进制/数字输入模块的实施例不需要包含落入所描述的实施例的范围内的所有可能的灵活性元素。实施例可以具有仅用于二进制输出的预设配置或仅用于数字输出的预设配置,而不是提供可被配置用于二进制输出或数字输出的单个芯片。在一个实施例中,仅通过引脚而无需数字接口的能力来提供用于编程每个可选特性(例如,电压范围、阈值、输入信号类型、输出信号类型)的输入。在一个实施例中,仅通过数字接口来提供用于对每个可选特性进行编程的输入,而没有为这些元件提供引脚。在一个实施例中,输入电压类型被设定为仅DC或被设定为AC/DC。所描述的改进的任何组合应被认为在所描述的实施例的范围内。

[0048] 在权利要求的范围内,在所描述的实施例中可以进行修改,并且其他实施例也是可能的。

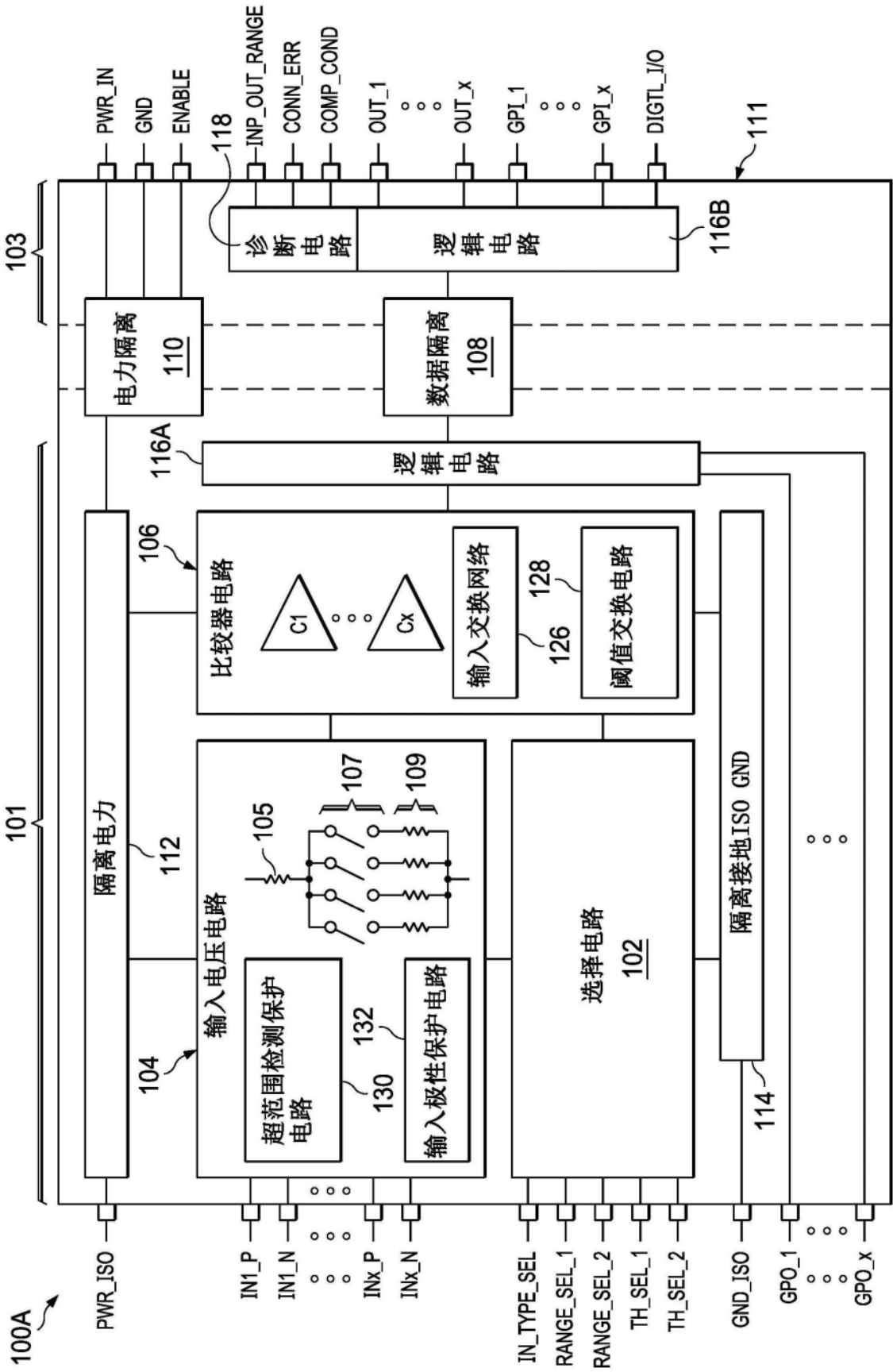


图1A

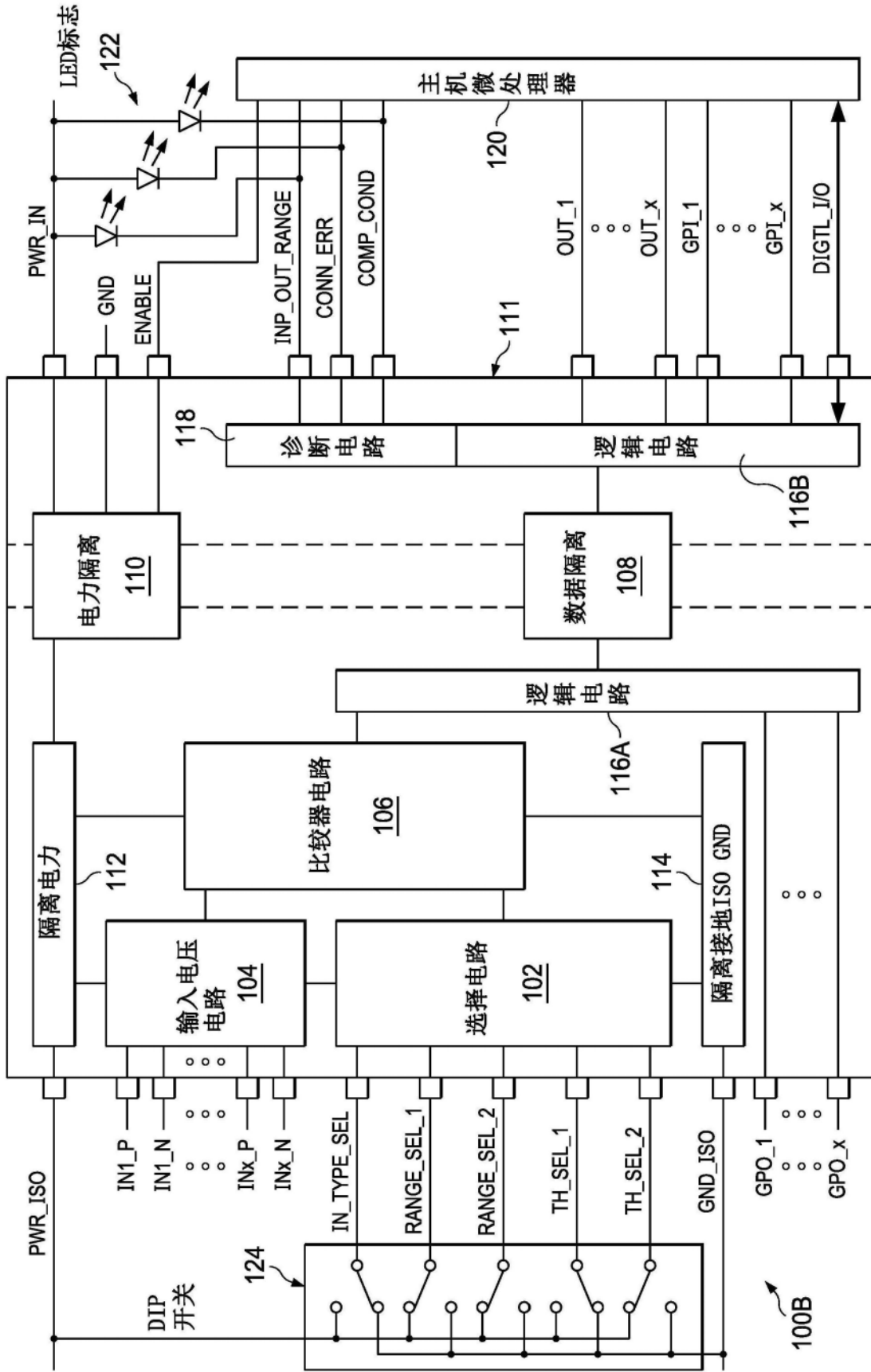


图1B

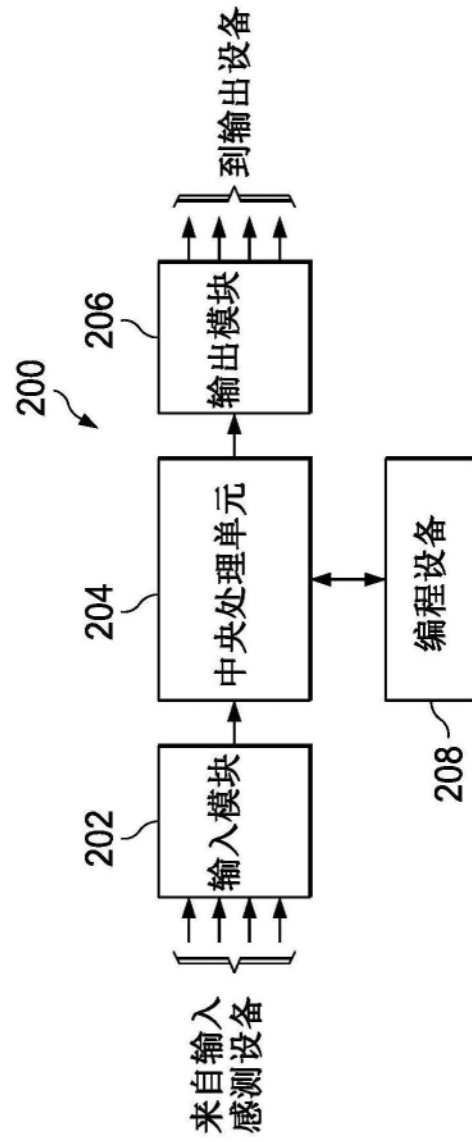


图2

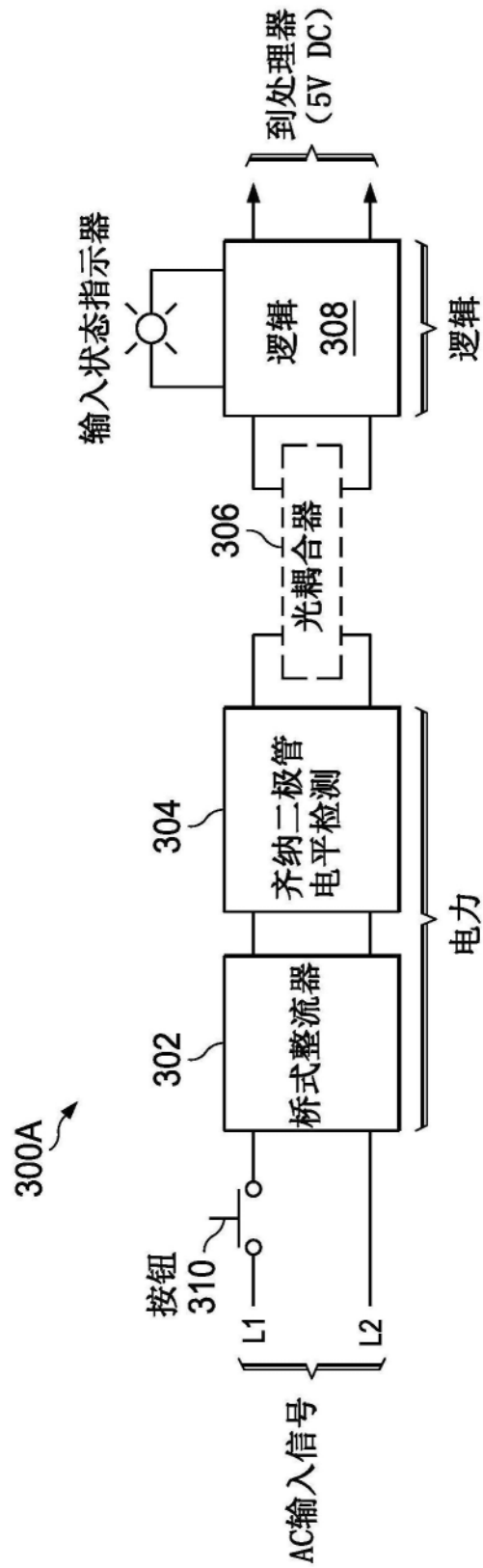


图3A(现有技术)

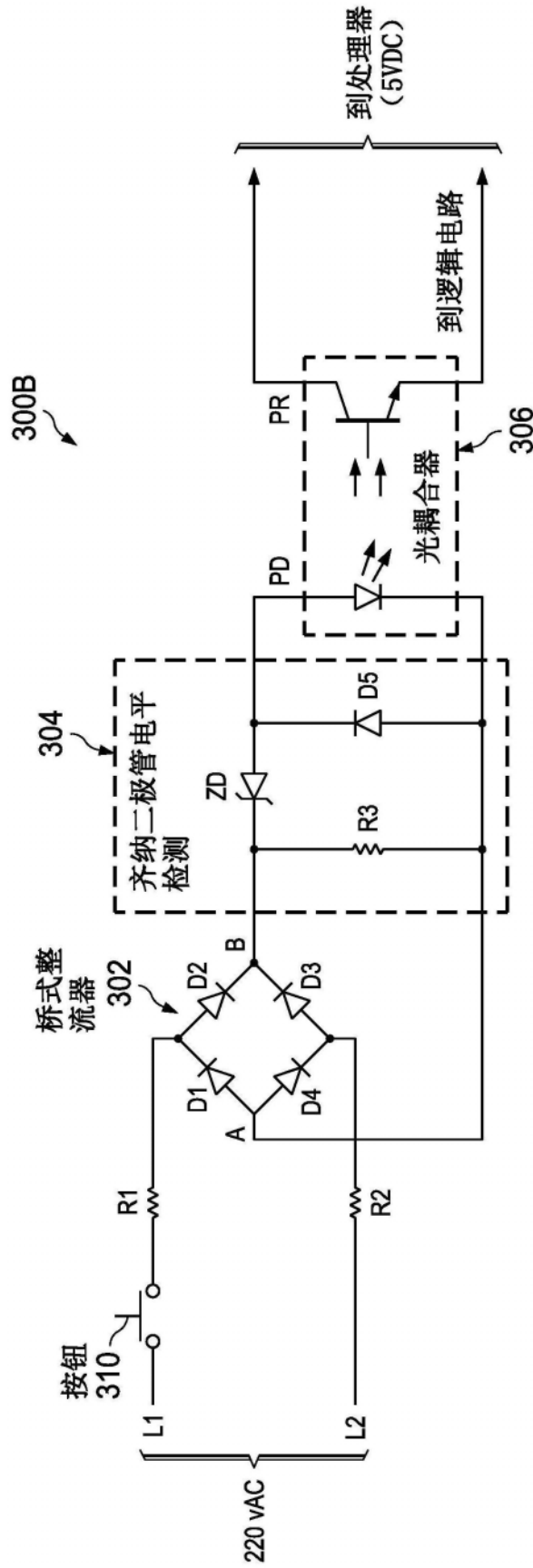


图3B(现有技术)

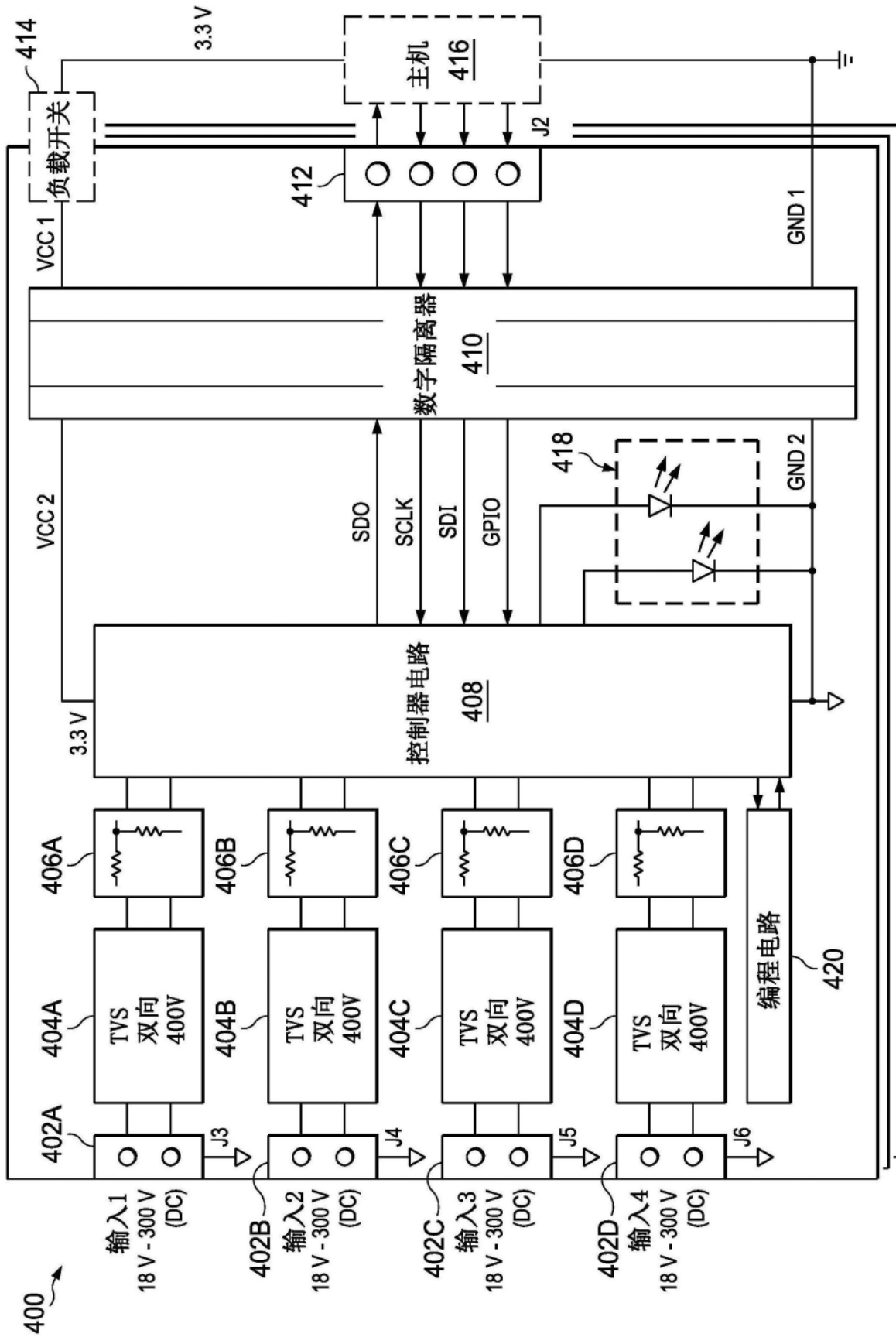


图4(现有技术)