

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】平成 23 年 8 月 11 日 (2011.8.11)

【公開番号】特開 2010-119226 (P2010-119226A)
 【公開日】平成 22 年 5 月 27 日 (2010.5.27)
 【年通号数】公開・登録公報 2010-021
 【出願番号】特願 2008-291068 (P2008-291068)
 【国際特許分類】

H 0 2 M 3/07 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

【F I】

H 0 2 M 3/07

H 0 1 L 27/04 G

【手続補正書】

【提出日】平成 23 年 6 月 28 日 (2011.6.28)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

それぞれが、並列に接続された第 1 の組の複数の容量素子及び第 2 の組の複数の容量素子を含むチャージポンプ回路であって、

それぞれが、クロック信号を受けて前記複数の容量素子を順にポンピング動作することにより、供給される第 1 の電源電圧よりも高い第 1 の高電圧を生成する前記第 1 の組の複数の容量素子及び前記第 2 の組の複数の容量素子と、

それぞれが、それぞれ対応する組の複数の容量素子の内の少なくとも 2 つ以上の予め定められた複数の容量素子の一端をそれぞれ前記第 1 の電源電圧でプリチャージする第 1 及び第 2 のプリチャージ回路と、

第 1 のスイッチ回路と、を備え、

前記第 1 の組の複数の容量素子は、多段に設けられている初段に設けられ且つ他端が制御されることにより一端が最初に昇圧される第 1 の容量素子と、2 段目以降に設けられ且つ他端が制御されることにより一端が昇圧される第 2 の容量素子とを含み、

前記第 2 の組の複数の容量素子は、多段に設けられている初段に設けられ且つ他端が制御されることにより一端が最初に昇圧される第 3 の容量素子と、2 段目以降に設けられ且つ他端が制御されることにより一端が昇圧される第 4 の容量素子とを含み、

前記第 1 のスイッチ回路は、前記第 2 の容量素子の他端及び前記第 4 の容量素子の一端を接続する、

チャージポンプ回路。

【請求項 2】

更に、前記第 1 の電源電圧を供給する第 1 の電源線と、

前記第 1 の電源電圧と異なる第 2 の電源電圧を供給する第 2 の電源線と、

前記第 2 の容量素子の他端のノード及び前記第 2 の電源線を接続する第 2 のスイッチ回路と、を備える、請求項 1 に記載のチャージポンプ回路。

【請求項 3】

更に、前記第 2 の容量素子の一端及び前記チャージポンプ回路の出力ノードを接続する

第 3 のスイッチ回路と、を備える、請求項 2 に記載のチャージポンプ回路。

【請求項 4】

前記第 1 及び第 2 のスイッチ回路は、互いに逆相で制御され、

前記第 1 及び第 3 のスイッチ回路は、前記第 2 及び第 4 の容量素子が直列に昇圧した電圧を前記出力ノードへ転送するように制御される、請求項 3 に記載のチャージポンプ回路。

【請求項 5】

前記第 1 のプリチャージ回路は、

前記第 1 の容量素子の一端を、前記第 1 の電源電圧によりプリチャージする第 1 のプリチャージバスと、

前記第 2 の容量素子の一端を、前記第 1 の電源電圧によりプリチャージする第 2 のプリチャージバスと、を含み、

前記第 2 のプリチャージ回路は、

前記第 3 の容量素子の一端を、前記第 1 の電源電圧によりプリチャージする第 3 のプリチャージバスと、

前記第 4 の容量素子の一端を、前記第 1 の電源電圧によりプリチャージする第 4 のプリチャージバスと、を含む、請求項 4 に記載のチャージポンプ回路。

【請求項 6】

前記第 1 のプリチャージバスは、

前記第 1 の容量素子の一端に結合した第 1 のノードと、

前記第 1 のノードと前記第 1 の電源線との間に設けられた第 1 のスイッチと、を含み、

前記第 2 のプリチャージバスは、

前記第 2 の容量素子の一端に結合した第 2 のノードと、

前記第 2 のノードと前記第 1 の電源線との間に設けられた第 2 のスイッチと、を含み、

前記第 3 のプリチャージバスは、

前記第 3 の容量素子の一端に結合した第 3 のノードと、

前記第 3 のノードと前記第 1 の電源線との間に設けられた第 3 のスイッチと、を含み、

前記第 4 のプリチャージバスは、

前記第 4 の容量素子の一端に結合した第 4 のノードと、

前記第 4 のノードと前記第 1 の電源線との間に設けられた第 4 のスイッチと、を含む、請求項 5 に記載のチャージポンプ回路。

【請求項 7】

更に、前記第 1 のノードと前記第 2 のノードとの間に設けられた第 5 のスイッチと、

前記第 3 のノードと前記第 4 のノードとの間に設けられた第 6 のスイッチと、を含む、請求項 6 に記載のチャージポンプ回路。

【請求項 8】

前記第 1 のスイッチ回路は、前記第 2 の容量素子の他端及び前記第 4 の容量素子の一端を接続する第 7 のスイッチを含み、

前記第 2 のスイッチ回路は、前記第 2 の容量素子の他端のノード及び前記第 2 の電源線を接続する第 8 のスイッチを含み、

前記第 3 のスイッチ回路は、前記第 2 の容量素子の一端及び前記チャージポンプ回路の出力ノードを接続する第 9 のスイッチを含む、請求項 3 から請求項 7 のいずれか一項に記載のチャージポンプ回路。

【請求項 9】

更に、クロック生成部、を備え、

前記クロック生成部は、

互いに活性化タイミング及び活性化時間が異なる第 1 のクロック及び第 2 のクロックを生成し、

前記第 1 のクロックを、それぞれ初段に設けられる前記第 1 の容量素子の他端及び前記第 3 の容量素子の他端に供給し、

前記第 2 のクロックを、前記第 4 の容量素子の他端に供給する、請求項 1 から請求項 8 のいずれか一項に記載のチャージポンプ回路。

【請求項 10】

前記クロック生成部は、

前記第 1 及び第 2 のクロックが共に非活性である状態から、前記第 1 のクロックを所定時間活性化し、前記第 1 のクロックの活性から非活性に対応して前記第 2 のクロックを所定時間活性化し、前記第 2 のクロックの活性から非活性とともに前記第 1 及び第 2 のクロックを所定時間共に非活性に制御する、請求項 9 に記載のチャージポンプ回路。