

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6283709号
(P6283709)

(45) 発行日 平成30年2月21日(2018.2.21)

(24) 登録日 平成30年2月2日(2018.2.2)

(51) Int. Cl.	F I
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 6 5 2 K
HO 1 L 29/12 (2006.01)	HO 1 L 29/78 6 5 2 J
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 3 A
	HO 1 L 29/78 6 5 2 D
	HO 1 L 29/78 6 5 2 T
	請求項の数 2 (全 11 頁) 最終頁に続く

(21) 出願番号	特願2016-55679 (P2016-55679)	(73) 特許権者	000003609 株式会社豊田中央研究所 愛知県長久手市横道41番地の1
(22) 出願日	平成28年3月18日(2016.3.18)	(73) 特許権者	000003207 トヨタ自動車株式会社 愛知県豊田市トヨタ町1番地
(65) 公開番号	特開2017-174840 (P2017-174840A)	(73) 特許権者	000004260 株式会社デンソー 愛知県刈谷市昭和町1丁目1番地
(43) 公開日	平成29年9月28日(2017.9.28)	(74) 代理人	110000110 特許業務法人快友国際特許事務所
審査請求日	平成29年6月23日(2017.6.23)	(72) 発明者	山下 侑佑 愛知県長久手市横道41番地の1 株式会社豊田中央研究所内
			最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

第1導電型のドレイン領域と第1導電型のドリフト領域と第2導電型のボディ領域と第1導電型のソース領域と第2導電型の電界緩和領域を有しており、前記ドレイン領域と前記ドリフト領域と前記ボディ領域と前記ソース領域がこの順で並んでいる半導体基板と、

前記ドリフト領域と前記ボディ領域と前記ソース領域に対向する絶縁ゲート部と、を備えており、

前記絶縁ゲート部は、

前記ドリフト領域と前記ボディ領域と前記ソース領域に接するゲート絶縁膜と、

少なくとも前記ドリフト領域と前記ソース領域の間に位置する前記ボディ領域に前記ゲート絶縁膜を介して対向する第1導電型のゲート電極と、を有しており、

前記電界緩和領域は、前記ゲート絶縁膜よりも前記ドレイン領域側に配置されており、前記ドリフト領域と前記ゲート電極に接しており、前記ドリフト領域と前記ゲート電極を隔てており、

前記ゲート電極は、不純物濃度が相対的に高濃度な高濃度ゲート電極と不純物濃度が相対的に低濃度な低濃度ゲート電極を有しており、

前記高濃度ゲート電極が、前記ドリフト領域と前記ソース領域の間に位置する前記ボディ領域の全範囲に前記ゲート絶縁膜を介して対向しており、

前記低濃度ゲート電極が、前記電界緩和領域と前記高濃度ゲート電極の間に設けられている、半導体装置。

【請求項 2】

前記ドレイン領域と前記ドリフト領域と前記ボディ領域と前記ソース領域が前記半導体基板の厚み方向に沿ってこの順で並んでおり、

前記絶縁ゲート部が、前記半導体基板の表面から前記ソース領域及び前記ボディ領域を貫通して前記ドリフト領域に侵入するトレンチ内に設けられており、

前記ゲート絶縁膜は、前記トレンチの側面を被覆しており、

前記ゲート電極は、前記トレンチの底面に露出しており、

前記電界緩和領域が、前記トレンチの底面に露出する前記ゲート電極に接する、請求項 1に記載の半導体装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本明細書で開示する技術は、半導体装置に関する。

【背景技術】

【0002】

半導体装置は、トレンチ型又はプレーナ型の絶縁ゲート部を備えることが多い。このような半導体装置では、絶縁ゲート部のドレイン側端部のゲート絶縁膜に電界が集中する。特許文献 1 は、このような電界集中を緩和するために、トレンチ型の絶縁ゲート部の底部、即ち、絶縁ゲート部のドレイン側端部のゲート絶縁膜に接するように p 型の電界緩和領域を設ける技術を開示する。電界緩和領域は、絶縁ゲート部のドレイン側端部のゲート絶縁膜に集中する電界を緩和することができる。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 10 - 98188 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、電界緩和領域が設けられていても、絶縁ゲート部のドレイン側端部のゲート絶縁膜に集中する電界によってゲート絶縁膜が絶縁破壊し、半導体装置の信頼性が低下することが懸念される。本明細書は、ゲート絶縁膜の絶縁破壊を抑制し、信頼性の高い半導体装置を提供することを目的とする。

30

【課題を解決するための手段】

【0005】

本明細書で開示する半導体装置の一実施形態は、半導体基板及び絶縁ゲート部を備える。半導体基板は、第 1 導電型のドレイン領域と第 1 導電型のドリフト領域と第 2 導電型のボディ領域と第 1 導電型のソース領域と第 2 導電型の電界緩和領域を有しており、ドレイン領域とドリフト領域とボディ領域とソース領域がこの順で並んでいる。絶縁ゲート部は、ゲート絶縁膜と第 1 導電型のゲート電極を有する。ゲート絶縁膜は、ドリフト領域とボディ領域とソース領域に接する。ゲート電極は、少なくともドリフト領域とソース領域の間に位置するボディ領域にゲート絶縁膜を介して対向する。電界緩和領域は、ゲート絶縁膜よりもドレイン領域側に配置されており、ゲート電極とドリフト領域に接しており、ゲート電極とドリフト領域を隔てる。

40

【0006】

上記実施形態の半導体装置では、電界緩和領域が、ゲート絶縁膜よりもドレイン領域側に配置されているとともにドリフト領域とゲート電極に接するように構成されていることを 1 つの特徴とする。このため、上記実施形態の半導体装置は、従来構造のドレイン側端部に存在するゲート絶縁膜が電界緩和領域に置き換えられたように構成されている。このように、上記実施形態の半導体装置では、電界集中が起きやすい箇所にそもそもゲート絶

50

縁膜が存在しないことから、ゲート絶縁膜の絶縁破壊が抑制される。また、上記実施形態の半導体装置では、ゲート電極が第1導電型であることを1つの特徴とする。これにより、第1導電型のドリフト領域と第2導電型の電界緩和領域と第1導電型のゲート電極が逆向きに接続された一对のダイオードを構成する。このため、上記実施形態の半導体装置では、ゲート絶縁膜の一部が電界緩和領域に置き換えられたような構成であっても、リーク電流が抑えられ、安定したオン動作及びオフ動作を実行することができる。

【図面の簡単な説明】

【0007】

【図1】実施例1の半導体装置の要部断面図を模式的に示す。

【図2】実施例1の変形例の半導体装置の要部断面図を模式的に示す。

10

【図3】実施例1の変形例の半導体装置の要部断面図を模式的に示す。

【図4】実施例2の半導体装置の要部断面図を模式的に示す。

【発明を実施するための形態】

【0008】

以下、本明細書で開示される技術の特徴を整理する。なお、以下に記す事項は、各々単独で技術的な有用性を有している。

【0009】

本明細書で開示する半導体装置としては、縦型又は横型のMOSFET (Metal Oxide Semiconductor Field Effect Transistor) が例示される。本明細書で開示する半導体装置の一実施形態は、半導体基板及び絶縁ゲート部を備えていてもよい。半導体基板は、第1導電型のドレイン領域と第1導電型のドリフト領域と第2導電型のボディ領域と第1導電型のソース領域と第2導電型の電界緩和領域を有しており、ドレイン領域とドリフト領域とボディ領域とソース領域がこの順で並んでいる。半導体装置が縦型の場合、ドレイン領域とドリフト領域とボディ領域とソース領域が半導体基板の厚み方向に沿ってこの順で並んでいる。半導体基板が横型の場合、ドレイン領域とドリフト領域とボディ領域とソース領域が半導体基板の面方向に沿ってこの順で並んでいる。必要に応じて、これら半導体領域の間に他の半導体領域が介在してもよい。絶縁ゲート部は、ゲート絶縁膜と第1導電型のゲート電極を有する。ゲート絶縁膜は、ドリフト領域とボディ領域とソース領域に接する。ゲート電極は、少なくともドリフト領域とソース領域の間に位置するボディ領域にゲート絶縁膜を介して対向する。電界緩和領域は、ゲート絶縁膜よりもドレイン領域側に配置されており、ゲート電極とドリフト領域に接しており、ゲート電極とドリフト領域を隔てる。

20

30

【0010】

上記半導体装置の一実施形態では、ゲート電極が、不純物濃度が相対的に高濃度な高濃度ゲート電極と不純物濃度が相対的に低濃度な低濃度ゲート電極を有していてもよい。この場合、高濃度ゲート電極が、ドリフト領域とソース領域の間に位置するボディ領域の全範囲にゲート絶縁膜を介して対向する。さらに、低濃度ゲート電極が、電界緩和領域と高濃度ゲート電極の間に設けられている。この態様によると、高濃度ゲート電極が、ボディ領域のうちの反転層が形成される領域に対向することができる。このため、半導体装置がオンのときに、ボディ領域に十分な電界を加えることができ、ボディ領域に高密度な反転層が形成され、低いチャネル抵抗が実現される。

40

【0011】

上記半導体装置の一実施形態は、ドレイン領域とドリフト領域とボディ領域とソース領域が半導体基板の厚み方向に沿ってこの順で並んでおり、縦型であってもよい。この場合、絶縁ゲート部が、半導体基板の表面からソース領域及びボディ領域を貫通してドリフト領域に侵入するトレンチ内に設けられている。ゲート絶縁膜は、トレンチの側面を被覆する。ゲート電極は、トレンチの底面に露出する。電界緩和領域が、トレンチの底面に露出するゲート電極に接する。この態様によると、絶縁ゲート部の底部、即ち、絶縁ゲート部のドレイン側端部にゲート絶縁膜が存在しないことから、ゲート絶縁膜の絶縁破壊が抑制される。

50

【実施例 1】

【0012】

図 1 に示されるように、半導体装置 1 は、M O S F E T と称されるパワー半導体素子であり、半導体基板 1 0、半導体基板 1 0 の裏面を被覆するドレイン電極 2 2、半導体基板 1 0 の表面を被覆するソース電極 2 4 及び半導体基板 1 0 の表層部に設けられているトレンチ型の絶縁ゲート部 3 0 を備える。

【0013】

半導体基板 1 0 は、炭化珪素 (S i C) を材料とする基板であり、 n^+ 型のドレイン領域 1 1、 n^- 型のドリフト領域 1 2、 p 型のボディ領域 1 3、 p^+ 型のボディコンタクト領域 1 4、 n^+ 型のソース領域 1 5 及び p^+ 型の電界緩和領域 1 6 を有する。ドレイン領域 1 1 とドリフト領域 1 2 とボディ領域 1 3 とソース領域 1 5 は、半導体基板 1 0 の厚み方向に沿ってこの順で並んでいる。

10

【0014】

ドレイン領域 1 1 は、半導体基板 1 0 の裏層部に配置されており、半導体基板 1 0 の裏面に露出する。ドレイン領域 1 1 は、ドリフト領域 1 2 がエピタキシャル成長するための下地基板でもある。ドレイン領域 1 1 は、半導体基板 1 0 の裏面を被膜するドレイン電極 2 2 にオーミック接触する。一例では、ドレイン領域 1 1 は、その厚みが約 $1 \sim 300 \mu\text{m}$ であり、その不純物濃度が約 $1 \times 10^{18} \sim 1 \times 10^{23} \text{cm}^{-3}$ であるのが望ましい。

【0015】

ドリフト領域 1 2 は、ドレイン領域 1 1 上に設けられている。ドリフト領域 1 2 は、絶縁ゲート部 3 0 の側面に接する。ドリフト領域 1 2 は、エピタキシャル成長技術を利用して、ドレイン領域 1 1 の表面から結晶成長して形成される。一例では、ドリフト領域 1 2 は、その厚みが約 $5 \sim 200 \mu\text{m}$ であり、その不純物濃度が約 $1 \times 10^{13} \sim 1 \times 10^{17} \text{cm}^{-3}$ であるのが望ましい。

20

【0016】

ボディ領域 1 3 は、ドリフト領域 1 2 上に設けられており、半導体基板 1 0 の表層部に配置されている。ボディ領域 1 3 は、絶縁ゲート部 3 0 の側面に接する。ボディ領域 1 3 は、エピタキシャル成長技術を利用して、ドリフト領域 1 2 の表面から結晶成長して形成される。一例では、ボディ領域 1 3 は、その厚みが約 $1 \sim 5 \mu\text{m}$ であり、その不純物濃度が約 $1 \times 10^{16} \sim 1 \times 10^{18} \text{cm}^{-3}$ であるのが望ましい。

30

【0017】

ボディコンタクト領域 1 4 は、ボディ領域 1 3 上に設けられており、半導体基板 1 0 の表層部に配置されており、半導体基板 1 0 の表面に露出する。ボディコンタクト領域 1 4 は、イオン注入技術を利用して、半導体基板 1 0 の表層部にアルミニウム又はボロンを導入して形成される。ボディコンタクト領域 1 4 は、半導体基板 1 0 の表面を被膜するソース電極 2 4 にオーミック接触する。一例では、ボディコンタクト領域 1 4 は、そのドーザ量が約 $1 \times 10^{14} \sim 1 \times 10^{15} \text{cm}^{-2}$ であり、そのピーク濃度が約 $1 \times 10^{19} \sim 2 \times 10^{20} \text{cm}^{-3}$ であるのが望ましい。

【0018】

ソース領域 1 5 は、ボディ領域 1 3 上に設けられており、半導体基板 1 0 の表層部に配置されており、半導体基板 1 0 の表面に露出する。ソース領域 1 5 は、ボディ領域 1 3 によってドリフト領域 1 2 から隔てられている。ソース領域 1 5 は、絶縁ゲート部 3 0 の側面に接する。ソース領域 1 5 は、イオン注入技術を利用して、半導体基板 1 0 の表層部に窒素又はリンを導入して形成される。ソース領域 1 5 は、半導体基板 1 0 の表面を被膜するソース電極 2 4 にオーミック接触する。一例では、ソース領域 1 5 は、そのドーザ量が約 $1 \times 10^{14} \sim 5 \times 10^{15} \text{cm}^{-2}$ であり、そのピーク濃度が約 $1 \times 10^{19} \sim 5 \times 10^{20} \text{cm}^{-3}$ であるのが望ましい。

40

【0019】

絶縁ゲート部 3 0 は、半導体基板 1 0 の表面から深部に向けて伸びており、ゲート絶縁膜 3 2 及びゲート電極 3 4 を有する。絶縁ゲート部 3 0 は、ソース領域 1 5 及びボディ領

50

域 13 を貫通してドリフト領域 12 の一部に侵入するトレンチ 30 T 内に設けられている。ゲート絶縁膜 32 は、トレンチ 30 T の側面を被覆しており、酸化シリコンで構成されている。ゲート絶縁膜 32 は、半導体基板 10 の表層部にトレンチ 30 T を形成した後に、蒸着技術を利用して、そのトレンチ 30 T の側面に選択的に堆積することで形成される。ゲート電極 34 は、ゲート絶縁膜 32 によってソース領域 15、ボディ領域 13 及びドリフト領域 12 から隔てられており、 n^- 型のポリシリコンで構成されている。特に、ゲート電極 34 は、ドリフト領域 12 とソース領域 15 の間に位置するボディ領域 13 に対向しており、この対向部分に反転層を形成するように構成されている。ゲート電極 34 は、トレンチ 30 T の底面に露出しており、電界緩和領域 16 に接する。一例では、ゲート電極 34 は、その不純物濃度が約 $1 \times 10^{13} \sim 1 \times 10^{17} \text{ cm}^{-3}$ であるのが望ましい。

10

【0020】

電界緩和領域 16 は、絶縁ゲート部 30 の底部に対応して配置されており、ゲート絶縁膜 32 よりもドレイン領域 11 側に配置されており、ドリフト領域 12 によってドレイン領域 11 及びボディ領域 13 から隔てられている。電界緩和領域 16 は、ドリフト領域 12 とゲート電極 34 の間に配置されており、ドリフト領域 12 とゲート電極 34 に接しており、ドリフト領域 12 とゲート電極 34 を隔てる。このように、 n^- 型のドリフト領域 12 と p^+ 型の電界緩和領域 16 と n^- 型のゲート電極 34 が連続して配置されている。これにより、ドリフト領域 12 と電界緩和領域 16 が 1 つのダイオードを構成しており、電界緩和領域 16 とゲート電極 34 が 1 つのダイオードを構成しており、これらダイオードが逆向きに配置されている。電界緩和領域 16 は、半導体基板 10 の表層部にトレンチ 30 T を形成した後に、エピ成長技術を利用して、トレンチ 30 T の底面に選択的に堆積することで形成される。一例では、電界緩和領域 16 は、その厚みが約 $0.1 \sim 2 \mu\text{m}$ であり、その不純物濃度が約 $1 \times 10^{18} \sim 1 \times 10^{23} \text{ cm}^{-3}$ であるのが望ましい。

20

【0021】

次に、半導体装置 1 の動作を説明する。ドレイン電極 22 に正電圧が印加され、ソース電極 24 が接地され、絶縁ゲート部 30 のゲート電極 34 が接地されていると、半導体装置 1 はオフである。このとき、半導体装置 1 では、ドリフト領域 12 と電界緩和領域 16 で構成されるダイオードに逆バイアスが印加されるので、ドリフト領域 12 と電界緩和領域 16 の間の pn 接合から空乏層が伸びる。このため、ドレイン電極 22 とゲート電極 34 の間は絶縁され、ドレイン電極 22 とゲート電極 34 の間にリーク電流が流れることは抑制されている。したがって、半導体装置 1 は、安定したオフ動作を実行することができる。また、ドリフト領域 12 と電界緩和領域 16 の間の pn 接合から伸びる空乏層により、絶縁ゲート部 30 の底部の電界が緩和される。特に、半導体装置 1 では、絶縁ゲート部 30 の底部にゲート絶縁膜 32 が設けられていない。絶縁ゲート部 30 の底部、即ち、絶縁ゲート部 30 のドレイン側端部は電界集中が起きやすい箇所である。半導体装置 1 では、電界集中が起きやすい箇所にそもそもゲート絶縁膜 32 が存在しないことから、ゲート絶縁膜 32 の絶縁破壊が抑制される。このように、半導体装置 1 は、絶縁ゲート部 30 のゲート絶縁膜 32 の絶縁破壊が抑制され、高い信頼性を有することができる。

30

【0022】

ドレイン電極 22 に正電圧が印加され、ソース電極 24 が接地され、絶縁ゲート部 30 のゲート電極 34 にソース電極 24 よりも正となる電圧が印加されていると、半導体装置 1 はオンである。このとき、半導体装置 1 では、電界緩和領域 16 とゲート電極 34 で構成されるダイオードに逆バイアスが印加されるので、電界緩和領域 16 とゲート電極 34 の間の pn 接合から空乏層が伸びる。このため、ドレイン電極 22 とゲート電極 34 の間は絶縁され、ドレイン電極 22 とゲート電極 34 の間にリーク電流が流れることは抑制されている。したがって、半導体装置 1 は、安定したオン動作を実行することができる。

40

【0023】

上記したように、半導体装置 1 は、安定したオン動作及びオフ動作を実行することが可能であるとともに、ゲート絶縁膜 32 の絶縁破壊が抑制され、高い信頼性を有することができる。さらに、半導体装置 1 では、絶縁ゲート部 30 の底部にゲート絶縁膜 32 が存在

50

しないので、帰還容量が極めて小さく、スイッチング速度が向上する。

【 0 0 2 4 】

図 2 に、変形例の半導体装置 2 を示す。半導体装置 2 のゲート電極 3 4 は、不純物濃度が相対的に高濃度な高濃度ゲート電極 3 4 a と不純物濃度が相対的に低濃度な低濃度ゲート電極 3 4 b を有する。高濃度ゲート電極 3 4 a はトレンチ 3 0 T 内の上側部分に配置されており、低濃度ゲート電極 3 4 b はトレンチ 3 0 T 内の下側部分に配置されている。高濃度ゲート電極 3 4 a と低濃度ゲート電極 3 4 b の境界が、ドリフト領域 1 2 とボディ領域 1 3 の境界深さと同ー又はその境界深さよりも深い位置にあるのが望ましい。換言すると、高濃度ゲート電極 3 4 a がドリフト領域 1 2 とソース領域 1 5 の間に位置するボディ領域 1 3 の全範囲にゲート絶縁膜 3 2 を介して対向しており、低濃度ゲート電極 3 4 b が電界緩和領域 1 6 と高濃度ゲート電極 3 4 a の間に配置されている。一例では、高濃度ゲート電極 3 4 a の不純物濃度が約 $1 \times 10^{18} \sim 1 \times 10^{23} \text{ cm}^{-3}$ であるのが望ましく、低濃度ゲート電極 3 4 b の不純物濃度が約 $1 \times 10^{13} \sim 1 \times 10^{17} \text{ cm}^{-3}$ であるのが望ましい。

10

【 0 0 2 5 】

半導体装置 2 では、オンしているときに、電界緩和領域 1 6 と低濃度ゲート電極 3 4 b の間の p n 接合から伸びる空乏層が、高濃度ゲート電極 3 4 a 内に深く伸びることが抑制される。このため、半導体装置 2 では、高濃度ゲート電極 3 4 a の全体に亘って一定のゲート電圧が印加されるので、ボディ領域 1 3 に対して十分な電界を加えることができる。このため、ドリフト領域 1 2 とソース領域 1 5 の間に位置するボディ領域 1 3 の全範囲に亘って高密度な反転層が形成され、低いチャネル抵抗が実現される。なお、このような効果を得るためには、トレンチ 3 0 T 内の上側部分に低抵抗な導電体が設けられていればよく、例えば、高濃度ゲート電極 3 4 a に代えて金属が用いられてもよい。

20

【 0 0 2 6 】

図 3 に、変形例の半導体装置 3 を示す。半導体装置 3 の電界緩和領域 1 6 は、拡散領域として構成されている。この電界緩和領域 1 6 は、半導体基板 1 0 の表層部にトレンチ 3 0 T を形成した後に、イオン注入技術を利用して、トレンチ 3 0 T の底面にアルミニウム又はボロンを導入して形成される。拡散領域として構成される電界緩和領域 1 6 は、トレンチ 3 0 T の側面を被覆するゲート絶縁膜 3 2 のドレイン側端部を被覆する。このため、この部分のゲート絶縁膜 3 2 の電界集中を緩和することができ、この部分のゲート絶縁膜 3 2 の絶縁破壊を抑制することができる。半導体装置 3 は、より高い信頼性を有することができる。

30

【実施例 2】

【 0 0 2 7 】

図 4 に示されるように、半導体装置 4 は、M O S F E T と称されるパワー半導体素子であり、半導体基板 1 0 0、半導体基板 1 0 0 の表面の一部を被覆するドレイン電極 1 2 2、半導体基板 1 0 0 の表面の一部を被覆するソース電極 1 2 4 及び半導体基板 1 0 0 の表面の一部であってドレイン電極 1 2 2 とソース電極 1 2 4 の間に配置されているプレーナ型の絶縁ゲート部 1 3 0 を備える。

【 0 0 2 8 】

半導体基板 1 0 0 は、炭化珪素 (S i C) を材料とする基板であり、 n^+ 型のドレイン領域 1 1 1、 n^- 型のドリフト領域 1 1 2、 p 型のボディ領域 1 1 3、 p^+ 型のボディコンタクト領域 1 1 4、 n^+ 型のソース領域 1 1 5 及び p^+ 型の電界緩和領域 1 1 6 を有する。ドレイン領域 1 1 1 とドリフト領域 1 1 2 とボディ領域 1 1 3 とソース領域 1 1 5 は、半導体基板 1 0 の面方向に沿ってこの順で並んでいる。

40

【 0 0 2 9 】

ドレイン領域 1 1 1 は、半導体基板 1 0 0 の表層部に配置されており、半導体基板 1 0 0 の表面に露出する。ドレイン領域 1 1 1 は、イオン注入技術を利用して、半導体基板 1 0 0 の表層部に窒素又はリンを導入して形成される。ドレイン領域 1 1 1 は、半導体基板 1 0 0 の表面を被膜するドレイン電極 1 2 2 にオーミック接触する。

50

【 0 0 3 0 】

ドリフト領域 1 1 2 は、ドレイン領域 1 1 1 とボディ領域 1 1 3 の間に設けられており、半導体基板 1 0 0 の表面に露出する。ドリフト領域 1 1 2 は、絶縁ゲート部 1 3 0 の下面に接する。ドリフト領域 1 1 2 は、半導体基板 1 0 0 の他の半導体領域を形成した残部として構成されている。

【 0 0 3 1 】

ボディ領域 1 1 3 は、半導体基板 1 0 の表層部に配置されており、ドリフト領域 1 1 2 とソース領域 1 1 5 の間に設けられており、半導体基板 1 0 0 の表面に露出する。ボディ領域 1 1 3 は、絶縁ゲート部 1 3 0 の下面に接する。ボディ領域 1 1 3 は、イオン注入技術を利用して、半導体基板 1 0 0 の表層部にアルミニウム又はボロンを導入して形成される。

10

【 0 0 3 2 】

ボディコンタクト領域 1 1 4 は、ボディ領域 1 1 3 上に設けられており、半導体基板 1 0 0 の表層部に配置されており、半導体基板 1 0 0 の表面に露出する。ボディコンタクト領域 1 1 4 は、イオン注入技術を利用して、半導体基板 1 0 0 の表層部にアルミニウム又はボロンを導入して形成される。ボディコンタクト領域 1 1 4 は、半導体基板 1 0 0 の表面を被膜するソース電極 1 2 4 にオーミック接触する。

【 0 0 3 3 】

ソース領域 1 1 5 は、ボディ領域 1 1 3 上に設けられており、半導体基板 1 0 0 の表層部に配置されており、半導体基板 1 0 0 の表面に露出する。ソース領域 1 1 5 は、ボディ領域 1 1 3 によってドリフト領域 1 1 2 から隔てられている。ソース領域 1 1 5 は、絶縁ゲート部 1 3 0 の下面に接する。ソース領域 1 1 5 は、イオン注入技術を利用して、半導体基板 1 0 0 の表層部に窒素又はリンを導入して形成される。ソース領域 1 1 5 は、半導体基板 1 0 0 の表面を被膜するソース電極 1 2 4 にオーミック接触する。

20

【 0 0 3 4 】

絶縁ゲート部 1 3 0 は、半導体基板 1 0 0 の表面上に設けられており、ゲート絶縁膜 1 3 2 及びゲート電極 1 3 4 を有する。ゲート絶縁膜 1 3 2 は、半導体基板 1 0 0 の表面を被覆しており、酸化シリコンで構成されている。ゲート電極 1 3 4 は、ゲート絶縁膜 1 3 2 によってソース領域 1 1 5、ボディ領域 1 1 3 及びドリフト領域 1 1 2 から隔てられており、ポリシリコンで構成されている。ゲート電極 1 3 4 は、不純物濃度が相対的に高濃度な高濃度ゲート電極 1 3 4 a と不純物濃度が相対的に低濃度な低濃度ゲート電極 1 3 4 b を有する。高濃度ゲート電極 1 3 4 a と低濃度ゲート電極 1 3 4 b の境界が、ドリフト領域 1 1 2 とボディ領域 1 1 3 の境界と同一又はその境界よりもドレイン領域 1 1 1 側に位置するのが望ましい。換言すると、高濃度ゲート電極 1 3 4 a がドリフト領域 1 1 2 とソース領域 1 1 5 の間に位置するボディ領域 1 1 3 の全範囲にゲート絶縁膜 1 3 2 を介して対向しており、低濃度ゲート電極 1 3 4 b が電界緩和領域 1 1 6 と高濃度ゲート電極 1 3 4 a の間に配置されている。

30

【 0 0 3 5 】

電界緩和領域 1 1 6 は、ドリフト領域 1 1 2 上に設けられており、半導体基板 1 0 0 の表層部に配置されており、半導体基板 1 0 0 の表面に露出する。電界緩和領域 1 1 6 は、絶縁ゲート部 1 3 0 のドレイン側端部に対応して配置されており、ゲート絶縁膜 1 3 2 よりもドレイン領域 1 1 1 側に配置されており、ドリフト領域 1 1 2 によってドレイン領域 1 1 1 及びボディ領域 1 1 3 から隔てられている。電界緩和領域 1 1 6 は、ドリフト領域 1 1 2 とゲート電極 1 3 4 の間に配置されており、ドリフト領域 1 1 2 とゲート電極 1 3 4 に接しており、ドリフト領域 1 1 2 とゲート電極 1 3 4 を隔てる。このように、 n^- 型のドリフト領域 1 1 2 と p^+ 型の電界緩和領域 1 1 6 と n^- 型のゲート電極 1 3 4 が連続して配置されている。これにより、ドリフト領域 1 1 2 と電界緩和領域 1 1 6 が 1 つのダイオードを構成しており、電界緩和領域 1 1 6 とゲート電極 1 3 4 が 1 つのダイオードを構成しており、これらダイオードが逆向きに配置されている。電界緩和領域 1 1 6 は、結晶成長技術又はイオン注入技術を利用して半導体基板 1 0 0 の表層部に面的に広がるアルミ

40

50

ニウム又はボロンを含む半導体層として形成された後に、エッチング技術を利用してドリフト領域 1 1 2 の表面上の一部に残存するように形成される。

【 0 0 3 6 】

次に、半導体装置 4 の動作を説明する。ドレイン電極 1 2 2 に正電圧が印加され、ソース電極 1 2 4 が接地され、絶縁ゲート部 1 3 0 のゲート電極 1 3 4 が接地されていると、半導体装置 4 はオフである。このとき、半導体装置 4 では、ドリフト領域 1 1 2 と電界緩和領域 1 1 6 で構成されるダイオードに逆バイアスが印加されるので、ドリフト領域 1 1 2 と電界緩和領域 1 1 6 の間の p n 接合から空乏層が伸びる。このため、ドレイン電極 1 2 2 とゲート電極 1 3 4 の間は絶縁され、ドレイン電極 1 2 2 とゲート電極 1 3 4 の間にリーク電流が流れることは抑制されている。したがって、半導体装置 4 は、安定したオフ動作を実行することができる。また、ドリフト領域 1 1 2 と電界緩和領域 1 1 6 の間の p n 接合から伸びる空乏層により、絶縁ゲート部 1 3 0 のドレイン側端部の電界が緩和される。特に、半導体装置 4 では、絶縁ゲート部 1 3 0 のドレイン側端部にゲート絶縁膜 1 3 2 が設けられていない。絶縁ゲート部 1 3 0 のドレイン側端部は電界集中が起きやすい箇所である。半導体装置 4 では、電界集中が起きやすい箇所にそもそもゲート絶縁膜 1 3 2 が存在しないことから、ゲート絶縁膜 1 3 2 の絶縁破壊が抑制される。このように、半導体装置 4 は、絶縁ゲート部 1 3 0 のゲート絶縁膜 1 3 2 の絶縁破壊が抑制され、高い信頼性を有することができる。

10

【 0 0 3 7 】

ドレイン電極 1 2 2 に正電圧が印加され、ソース電極 1 2 4 が接地され、絶縁ゲート部 1 3 0 のゲート電極 1 3 4 にソース電極 1 2 4 よりも正となる電圧が印加されていると、半導体装置 4 はオンである。このとき、半導体装置 4 では、電界緩和領域 1 1 6 とゲート電極 1 3 4 で構成されるダイオードに逆バイアスが印加されるので、電界緩和領域 1 1 6 とゲート電極 1 3 4 の間の p n 接合から空乏層が伸びる。このため、ドレイン電極 1 2 2 とゲート電極 1 3 4 の間は絶縁され、ドレイン電極 1 2 2 とゲート電極 1 3 4 の間にリーク電流が流れることは抑制されている。したがって、半導体装置 4 は、安定したオン動作を実行することができる。

20

【 0 0 3 8 】

上記したように、半導体装置 4 は、安定したオン及びオフの動作を実行することが可能であるとともに、ゲート絶縁膜 1 3 2 の絶縁破壊が抑制され、高い信頼性を有することができる。また、図 2 に示す半導体装置 2 と同様に、ゲート電極 1 3 4 が高濃度ゲート電極 1 3 4 a と低濃度ゲート電極 1 3 4 b を有しているので、ドリフト領域 1 1 2 とソース領域 1 1 5 の間に位置するボディ領域 1 1 3 の全範囲に亘って高密度な反転層が形成され、低いチャネル抵抗が実現される。

30

【 0 0 3 9 】

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々な変形、変更したものが含まれる。また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

40

【 符号の説明 】

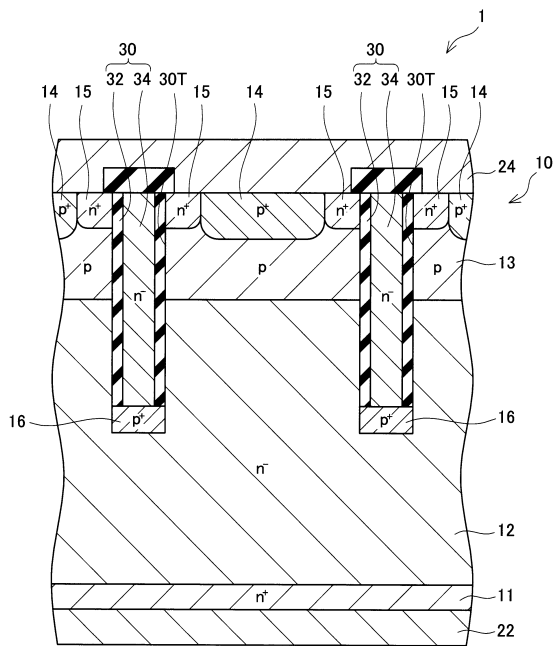
【 0 0 4 0 】

- 1 : 半導体装置
- 1 0 : 半導体基板
- 1 1 : ドレイン領域
- 1 2 : ドリフト領域
- 1 3 : ボディ領域
- 1 4 : ボディコンタクト領域

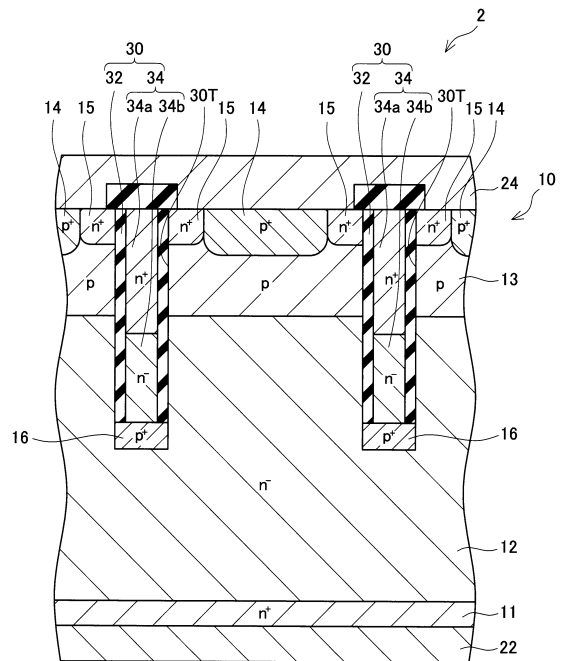
50

- 15 : ソース領域
- 16 : 電界緩和領域
- 22 : ドレイン電極
- 24 : ソース電極
- 30 : 絶縁ゲート部
- 30T : トレンチ
- 32 : ゲート絶縁膜
- 34 : ゲート電極

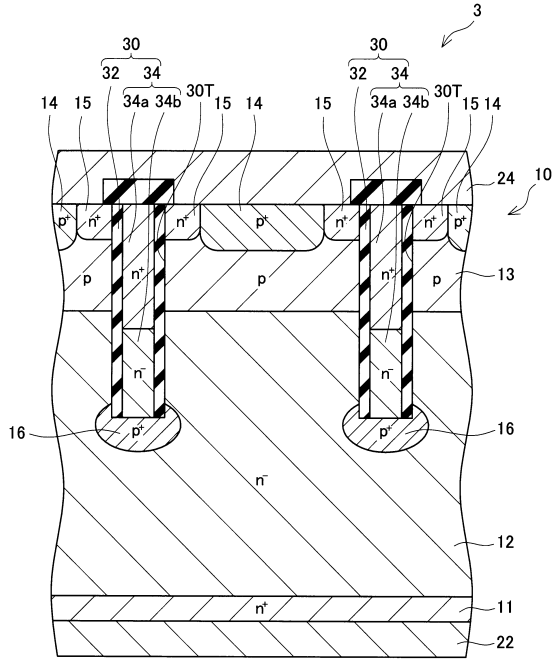
【図1】



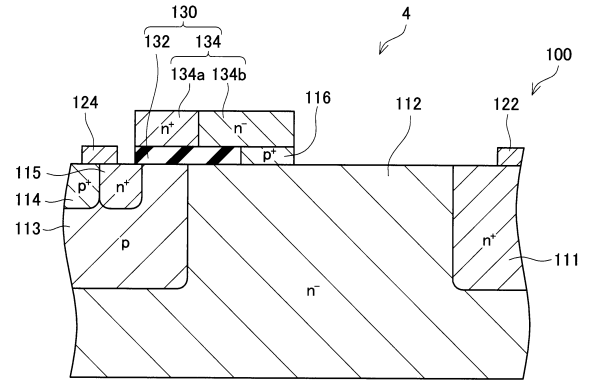
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 3 0 1 D
H 0 1 L 29/78 3 0 1 S
H 0 1 L 29/78 3 0 1 G

(72)発明者 杉本 雅裕
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

(72)発明者 海老原 康裕
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

審査官 杉山 芳弘

(56)参考文献 特開2005-011846(JP,A)
特開平08-102538(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 9 / 7 8
H 0 1 L 2 9 / 1 2
H 0 1 L 2 1 / 3 3 6