



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 602 21 306 T2** 2008.04.10

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 239 671 B1**

(21) Deutsches Aktenzeichen: **602 21 306.1**

(96) Europäisches Aktenzeichen: **02 004 502.7**

(96) Europäischer Anmeldetag: **27.02.2002**

(97) Erstveröffentlichung durch das EPA: **11.09.2002**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **25.07.2007**

(47) Veröffentlichungstag im Patentblatt: **10.04.2008**

(51) Int Cl.<sup>8</sup>: **H04N 5/445** (2006.01)  
**G06F 13/28** (2006.01)

(30) Unionspriorität:  
**01400628**      **09.03.2001**      **EP**

(73) Patentinhaber:  
**Thomson Licensing, Boulogne-Billancourt, FR**

(74) Vertreter:  
**Roßmanith, M., Dipl.-Phys. Dr.rer.nat., Pat.-Anw.,  
30457 Hannover**

(84) Benannte Vertragsstaaten:  
**AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,  
LI, LU, MC, NL, PT, SE, TR**

(72) Erfinder:  
**Faye, Daniel, 78250 Meulan, FR; Creusot, Daniel,  
78960 Voisins le Bretonneux, FR; Ritz, Edouard,  
92310 Sèvres, FR**

(54) Bezeichnung: **Videogerät, insbesondere Videodecoder, und Speichersteuerungsverfahren in einem solchen Gerät**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

**[0001]** Die Erfindung betrifft ein Videogerät, vor allem einen Videodecoder, und ein Verfahren zum Steuern eines solchen Geräts.

**[0002]** Es ist bekannt, ein Videogerät mit einer Decoderschaltung zu versehen, beispielsweise einem MPEG-Decoder, um von einem digitalen Videostrom ein Videosignal zu erzeugen, das von einer Anzeige verwendet werden kann, zum Beispiel als FBAS-Signal oder als RGB-Signal. Solch eine Decoderschaltung verwendet einen so genannten Video-RAM (Arbeitsspeicher), um Daten zu behalten, welche verarbeitet werden, zum Beispiel, um einen MPEG-Strom zu dekomprimieren.

**[0003]** Im Allgemeinen umfasst ein Videogerät auch eine OSD-Schaltung (OSD steht für Bildschirmanzeige), um Bilder zu erzeugen und der Anzeige zu senden, welche der Videosequenzausgabe durch die Decoderschaltung überlagert werden; diese Bilder bestehen häufig aus Auswahlmenüs mit Grafiken.

**[0004]** Die OSD-Schaltung benötigt auch RAM, um die Grafiken, d.h. die OSD-Bilder, zu erzeugen und zu verarbeiten. Unterschiedliche Implementierungen von Speicherverwaltung für OSD-Schaltungssysteme sind aus JP-A-11 103 429, EP-A-0 735 776 und EP-A-0 840 512 bekannt.

**[0005]** Die Erfindung beabsichtigt, ein Videogerät mit einer Decoderschaltung und einer OSD-Schaltung mit einer Speicherarchitektur mit reduzierter Speichergröße bereitzustellen, und schlägt infolgedessen auch ein Verfahren zum Steuern dieser Speicherarchitektur gemäß dem Betriebsmodus des Videogeräts vor.

**[0006]** Die Erfindung schlägt ein Videogerät mit einem digitalen Decoder und einem zugehörigen Verfahren gemäß den beigefügten Ansprüchen vor.

**[0007]** Die Erfindung wird nun unter Bezugnahme auf [Fig. 1](#) erläutert, die ein Videogerät gemäß der Erfindung darstellt. Das Videogerät von [Fig. 1](#) besteht aus einem Satellitendecoder **2**. Nur die Teile sind dargestellt, welche zum Verständnis der Erfindung notwendig sind.

**[0008]** Eine Antenne **3** empfängt von einem Satelliten ein Signal, das mindestens eine Videosequenz darstellt. Ein Eingangsanschluss des Decoders **2** empfängt das Signal, das durch die Antenne **3** übermittelt wird, um es an eine digitale Vorstufe **4** weiterzuleiten, die vor allem einen Tuner und einen Demodulator umfasst. Die digitale Vorstufe erzeugt aus dem Antennensignal einen MPEG-Strom, welcher durch einen MPEG-Decoder **6** zu einem FBAS-Signal umgewandelt wird. Um den MPEG-Strom zu de-

komprimieren, ist der MPEG-Decoder **6** über einen Datenbus mit einem Video-RAM **8** verbunden.

**[0009]** Andererseits weist der Satellitendecoder **2** auch eine OSD-Schaltung **12** auf, um, nach Anweisungen von einer CPU **14**, Bilder (nachstehend Grafiken genannt) zu erzeugen, die das FBAS-Signal überlagern sollen. Die Grafiken, die angezeigt werden sollen, werden in RGB an einem SCART-Steckverbinder mit einem schnellen Austastsignal FB codiert, das angibt, wann Punkte der Grafiken angezeigt werden müssen.

**[0010]** Über einen gemeinsamen Datenbus **16** teilen sich die CPU **14** und die OSD-Schaltung **12** einen RAM, CPU-RAM **10** genannt. Der MPEG-Decoder **6** ist auch an diesen gemeinsamen Bus **16** angeschlossen.

**[0011]** Der Video-RAM **8** und der CPU-RAM **10** können Daten auf diesem gemeinsamen Bus **16** durch den MPEG-Decoder **6** per DMA (DMA steht für direkten Speicherzugriff) austauschen. Es wird jedoch darauf hingewiesen, dass nicht direkt von der CPU **14** auf den Video-RAM **8** zugegriffen werden kann.

**[0012]** Das System muss abhängig von der Konfiguration (Betriebsmodus) mit drei verschiedenen Speichergrößen zurechtkommen, die für OSD verfügbar sind:

– Konfiguration 1: Video wird gezeigt

**[0013]** Wenn bewegte Bilder gezeigt werden, sollte die für OSD verfügbare, erwünschte minimale RAM-Größe ermöglichen, 262144 Pixel im CLUT4-Modus (Farbindextabelle, in welcher 1 Pixel = 4 Bits) zu speichern, was 131072 Bytes Speicherplatz erfordert.

– Konfiguration 2: Standbilder werden gezeigt

**[0014]** Wenn Standbilder gezeigt werden, kann die RAM-Größe, die für OSD verfügbar ist, auf 996148 Pixel im CLUT4-Modus erweitert werden, was 448074 Bytes Speicherplatz erfordert.

– Konfiguration 3: weder Video noch Standbilder

**[0015]** Wenn keine bewegten Bilder und Standbilder gezeigt werden, sollte vorzugsweise der gesamte Video-RAM für OSD verfügbar werden, was ungefähr 1,9 MB Speicherplatz darstellt.

**[0016]** Der CPU-RAM **10** weist eine Kapazität von 2 MB (Megabytes) auf.

**[0017]** Die Software belegt 1,25 MB im CPU-RAM **10** bis der Terminplaner gestartet ist. Dann bleiben 750 KB für das System und die OSD-Pufferkomplexe

verfügbar. Ein 150 KB Systemkomplex ist ausreichend, um ein robustes und wirksames Arbeiten der Software sicherzustellen. Es verbleiben ungefähr 600 KB im CPU-RAM **10** für den OSD-Komplex.

**[0018]** Wenn Video läuft (Konfiguration 1), sind 112 KB freier Speicherplatz im Video-RAM **8** verfügbar. Konfiguration 2 lässt 457 KB verfügbaren Speicher im Video-RAM **8** übrig, wohingegen, wenn keine Video- und Standbilder laufen (Konfiguration 3), fast der gesamte Video-RAM **8** verfügbar wird, was ungefähr 1,9 MB darstellt. Bei Konfiguration 1 und 2 reichen die 600 KB verfügbarer Speicher im CPU-RAM **10** aus, um die vorstehend aufgeführten bevorzugten OSD-Größen abzudecken.

**[0019]** Konfiguration 3 verlangt 1,9 MB Speicher, was mehr als die im CPU-RAM **10** verfügbaren 600 KB ist. Bei Konfiguration 3 enthält CPU-RAM **10** beide Puffer, die in den aktuell im CPU-RAM verwendeten Puffern angezeigt werden, was  $2 \cdot 207360 = 414720$  Bytes darstellt (2 Ganzbildschirmpuffer im CLUT4-Modus, einer wird angezeigt, einer wird gerade verwendet). Die anderen Puffer sind im Video-RAM **8** gespeichert. Wenn ein Puffer nicht mehr angezeigt oder verwendet wird, wird er über eine DMA-Übertragung zum Video-RAM **8** geräumt. Wenn ein Puffer, der im Video-RAM **8** gespeichert ist, angezeigt werden muss oder verwendet wird, wird er durch eine DMA-Übertragung in den CPU-RAM geladen. Mit diesem Mechanismus spielt der Video-RAM **8** die Rolle eines Cache-Speichers für den CPU-RAM **10**.

**[0020]** Infolgedessen sind vier verschiedene Zustände abhängig von der OSD-Konfiguration definiert:

- Zustand 1: Video (Video läuft)
- Zustand 2: Stand (Standbild läuft)
- Zustand 3: OSD CPU-RAM (Nur OSD läuft innerhalb der Grenzen von zugewiesenen 622080 Bytes)
- Zustand 4: OSD Video-RAM (Nur OSD läuft mit mehr als zugewiesenen 622080 Bytes).

**[0021]** Die Zustände 1, 2 und 3 entsprechen der normalen Speicherabbildung, wo sich alle OSD-Puffer in dem CPU-RAM befinden. Zustand 4 entspricht der Speicherabbildung, wo der gesamte Video-RAM für OSD-Puffer verfügbar ist.

**[0022]** Die Zustände 1, 2 und 3 werden auf dieselbe Weise durch den Treiber der OSD-Schaltung **12** verwaltet, weil alle zugewiesenen OSD-Puffer im CPU-RAM **10** platziert sind. Direkte Übergänge zwischen Zustand 1, 2 und Zustand 4 können nicht stattfinden, weil der Video-RAM im Zustand 4 für die OSD verwendet wird und nicht für Standbilder oder Video verfügbar ist. Ein Übergang zu Zustand 3 ist obligatorisch, bevor zu Zustand 4 gegangen wird. Das einzi-

ge Mal, wo der OSD-Treiber sich mit Video-RAM **8** beschäftigen muss, betrifft daher die Übergänge zwischen Zustand 3 und Zustand 4.

**[0023]** Der Übergang von Zustand 3 zu Zustand 4 findet statt, wenn die Anwendung von dem Treiber verlangt, eine neue Anzeige zu schaffen, indem eine Funktion OSD Anzeigeschaffen aufgerufen wird, und wenn die gesamte im CPU-RAM **10** für die OSD-Anzeigen (nach dem Aufruf der OSD Anzeigeschaffen) zugewiesene Größe die in dem CPU-RAM **10** verfügbaren 622080 Bytes überschreitet. In diesem Fall soll Video-RAM **8** aktiviert werden. Ein Komplex von 1,9 MB soll dann im Video-RAM geschaffen werden, alle OSD-Puffer, die im CPU-RAM gespeichert sind, sollen zu Video-RAM übertragen werden, die Anzeige-Beschreiber sollen entsprechend aktualisiert werden und die angezeigten Puffer und der arbeitende Puffer sollen in dem CPU-RAM bleiben.

**[0024]** Der Übergang von Zustand 4 zu Zustand 3 geschieht, wenn die Anwendung von dem Treiber verlangt, eine Anzeige frei zu machen, indem eine Funktion OSD Anzeige freimachen aufgerufen wird und wenn die gesamte für die OSD-Anzeigen zugewiesene Größe (nach dem Aufruf OSD Anzeige freimachen) weniger als 498074 Bytes wird (entsprechend der Größe, die im Standbildmodus benötigt wird). In diesem Fall soll Video-RAM **8** deaktiviert werden und soll nicht mehr durch den OSD-Treiber verwendet werden. Alle OSD-Puffer im Video-RAM **8** sollen dann in CPU-RAM **10** übertragen werden, der Anzeige-Beschreiber entsprechend aktualisiert werden und der Komplex im Video-RAM **8** soll gelöscht werden.

**[0025]** Wenn Zustand 4 vorliegt, wird der Video-RAM **8** als Cache für die OSD verwendet. Die Verwaltung der OSD-Regionen und -Puffer verwendet dieselben Strukturen wie diejenige, die schon in Gebrauch ist. Der einzige Unterschied besteht darin, dass die Pufferadresse, die in den OSD-Puffersteuerblöcken im CPU-RAM **10** gespeichert ist, der Video-RAM **8** Adresse im Zustand 4 entspricht, wohingegen sie der CPU-RAM-Adresse in Zustand 1, 2 und 3 entsprechen. Um die Verwaltung des Video-RAM **8** als Cache zu unterstützen, wird eine interne Strukturordnung verwendet, welche die Puffer-Identifizierung, die Adresse im CPU-RAM **10**, die Adresse im Video-RAM **8**, die Größe und einen Zeiger zum Puffer-Beschreiber für jeden der 16 Anzeigepuffer und der aktuell beanspruchten Puffer enthält.

**[0026]** Bevor ein OSD-Puffer, der im Video-RAM **8** angeordnet ist, beansprucht oder angezeigt wird, muss der Treiber ihn zuerst aus dem Video-RAM **8** zu dem CPU-RAM **10** übertragen. Wenn ein angezeigter Puffer oder der aktuell beanspruchte Puffer nicht mehr verwendet wird und durch einen anderen ersetzt ist, muss der Treiber ihn in den Video-RAM räu-

men (d.h. ihn von dem CPU-RAM **10** zu dem Video-RAM **8** übertragen). In beiden Fällen wird die Strukturanordnung entsprechend aktualisiert.

### Patentansprüche

1. Videogerät mit einem digitalen Decoder (**6**) umfassend:

- einen ersten Speicher (**8**) zum Speichern von Video;
- einen zweiten Speicher (**10**) zum Speichern von Bildschirmanzeigedaten;
- eine Bildschirmanzeigeschaltung (**12**) zum Erzeugen eines Grafiksignals einer Bildschirmanzeige aus den Bildschirmanzeigedaten in dem zweiten Speicher (**10**), **dadurch gekennzeichnet**, dass der erste Speicher (**8**) eingerichtet ist, um Bildschirmanzeigedaten, welche nicht mehr angezeigt werden, von dem zweiten Speicher (**10**) zu empfangen und die Bildschirmanzeigedaten als Reaktion auf eine Anforderung zum Anzeigen von Daten, die in dem ersten Speicher gespeichert sind, zu dem zweiten Speicher zurück zu übertragen.

2. Videogerät nach Anspruch 1, ferner eine Verarbeitungseinheit (**14**) umfassend, wobei die Verarbeitungseinheit (**14**) nicht direkt auf den ersten Speicher (**8**) zugreifen kann.

3. Videogerät nach irgendeinem der Ansprüche 1 oder 2, wobei der erste Speicher (**8**) aus einem Arbeitsspeicher besteht, der für Videodekompression verwendet wird.

4. Videogerät nach irgendeinem der Ansprüche 1 bis 3, wobei der digitale Decoder (**6**) mit einer digitalen Vorstufe (**4**) verbunden ist.

5. Videogerät nach irgendeinem der Ansprüche 1 bis 4, wobei das Übertragen zwischen dem ersten und zweiten Speicher (**8**, **10**) unter Verwendung eines direkten Speicherzugriffs erfolgt.

6. Videogerät nach Anspruch 3, wobei der erste Speicher zum Speichern von Bildschirmanzeigedaten in einem Zustand verfügbar gemacht wird, in dem der erste Speicher nicht zum Halten von Videodaten verwendet wird.

7. Verfahren zum Steuern eines Videogeräts, das einen digitalen Decoder (**6**), einen zweiten Speicher (**10**), eine Bildschirmanzeigeschaltung (**12**) zum Erzeugen eines Bildschirmanzeigesignals auf der Grundlage von Daten umfasst, die in dem zweiten Speicher gespeichert sind, wobei das Verfahren den folgenden Schritt umfasst:

- Schreiben von Bildschirmanzeigedaten für den Zugriff durch die Bildschirmanzeigeschaltung in den zweiten Speicher (**10**);
- dadurch gekennzeichnet, dass das Videogerät einen

ersten Speicher (**8**) umfasst, der für Videodekompression verwendet wird, und es ferner die folgenden Schritte umfasst:

- Übertragen von Bildschirmanzeigedaten, welche nicht mehr angezeigt werden, in den ersten Speicher (**8**);
- nach Anforderung, Zurückübertragen von Bildschirmanzeigedaten von dem ersten Speicher (**8**) zu dem zweiten Speicher (**10**).

8. Verfahren nach Anspruch 7, ferner die folgenden Schritte umfassend:

- Ausgeben einer Anforderung an die Schaltung (**12**), mehr als eine vorgegebene Größe in dem zweiten Speicher (**10**) zu verwenden,
- Durchführen einer direkten Speicherübertragung von Bildschirmanzeigedaten von dem zweiten Speicher (**10**) zu dem ersten Speicher (**8**).

9. Verfahren nach Anspruch 8, ferner die folgenden Schritte umfassend:

- Ausgeben einer Anforderung an die Schaltung (**12**), Bildschirmanzeigedaten in dem ersten Speicher (**8**) zu verwenden,
- Übertragen der Bildschirmanzeigedaten, die verwendet werden sollen, von dem ersten Speicher (**8**) zu dem zweiten Speicher (**10**).

10. Verfahren nach einem der Ansprüche 7 bis 9, wobei die Übertragung von Bildschirmanzeigedaten zu dem ersten Speicher ermöglicht wird, wenn der erste Speicher für Videodekompression nicht verfügbar ist.

Es folgt ein Blatt Zeichnungen

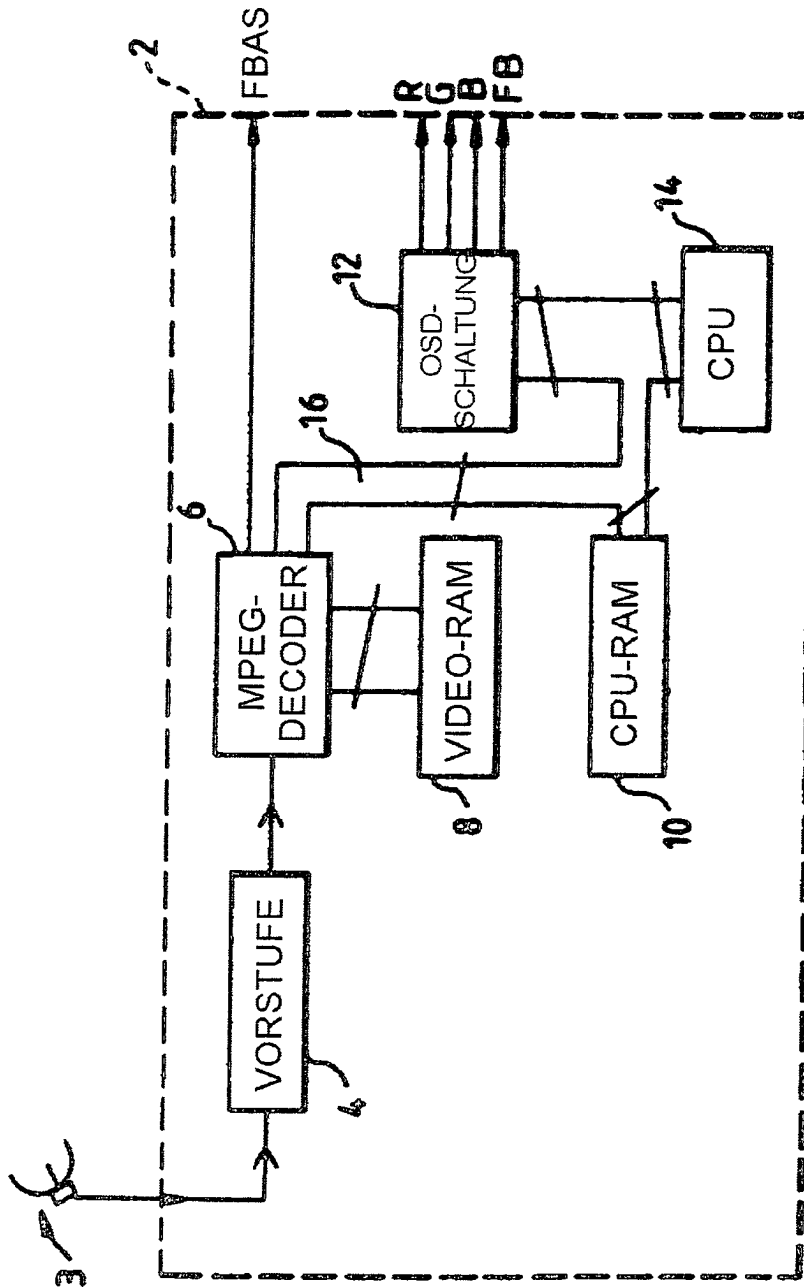


FIG.1