

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2006 年 8 月 10 日 (10.08.2006)

PCT

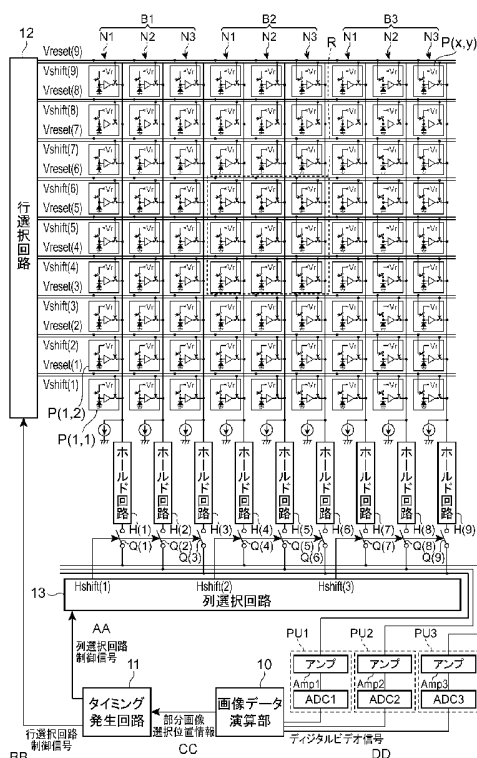
(10) 国際公開番号
WO 2006/082895 A1

- (51) 国際特許分類:
H04N 5/335 (2006.01)
- (21) 国際出願番号: PCT/JP2006/301778
- (22) 国際出願日: 2006 年 2 月 2 日 (02.02.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-027978 2005 年 2 月 3 日 (03.02.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 Shizuoka (JP).
- (72) 発明者; および
- (73) 発明者/出願人 (米国についてののみ): 杉山 行信 (SUGIYAMA, Yukinobu) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 水野 誠一郎 (MIZUNO, Seiichiro) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 豊田 晴義 (TOYODA, Haruyoshi) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 宅見 宗則 (TAKUMI, Munenori) [JP/JP]; 〒4358558 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (74) 代理人: 長谷川 芳樹, 外 (HASEGAWA, Yoshiki et al.); 〒1040061 東京都中央区銀座一丁目 1 0 番 6 号銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).

/ 続葉有 /

(54) Title: SOLID-STATE IMAGE PICKUP DEVICE

(54) 発明の名称: 固体撮像装置



(57) Abstract: A solid-state image pickup device which can perform high speed image reading is provided. Since all the n th pixel columns (N1) in image pickup blocks (B1, B2, B3) are connectable to an n th processing circuit (for instance, a processing circuit (PU1)) through switches (Q (1), Q(4), Q(7)), even when a partial read out region (R) is small, a signal from an adjacent pixel column (N2) is separately processed by a different processing circuit (PU2). Furthermore, since a read out region is limited to the partial read out region (R) by an image data operating section (10), higher speed image pickup can be performed.

(57) 要約: 高速の画像読み出しを行うことが可能な固体撮像装置を提供する。 n 番目の処理回路 (例えば、PU1) には、個々の撮像ブロック B1, B2, B3 における n 番目の画素列 (N1) がスイッチ Q (1), Q (4), Q (7) を介して全て接続可能とされているので、部分読み出し領域 R が小さい場合においても、隣接する画素列 N2 からの信号は、異なる処理回路 PU2 で別々に処理される。しかも、画像データ演算部 10 によって、読み出す領域を部分読み出し領域 R に制限しているので、更に高速な撮像を行うことが可能となる。

12... ROW SELECTING CIRCUIT
H(1)-H(9)... HOLD CIRCUIT
13... COLUMN SELECTING CIRCUIT
AA... COLUMN SELECTING CIRCUIT CONTROL SIGNAL
11... TIMING GENERATING CIRCUIT
10... IMAGE DATA OPERATING SECTION
BB... ROW SELECTING CIRCUIT CONTROL SIGNAL
CC... PARTIAL IMAGE SELECTING POSITION INFORMATION
DD... DIGITAL VIDEO SIGNAL
AMP1-AMP3... AMPLIFIER

WO 2006/082895 A1



- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

固体撮像装置

技術分野

[0001] 本発明は、画像を読み出す領域を設定できる固体撮像装置に関する。

背景技術

[0002] 従来の固体撮像装置は、下記特許文献1に記載されている。この固体撮像装置では、画像の読み出し領域を全領域の1/2又は1/3に切り替えることができる。

特許文献1:特許第3251042号公報

発明の開示

発明が解決しようとする課題

[0003] しかしながら、従来の固体撮像装置では、固体撮像装置の後段に設けられる複数の処理回路の処理負荷が、読み出し領域によって異なるという問題がある。例えば、撮像領域の右領域に存在する微小画像は、この右領域に対応する処理回路のみを用いて処理され、その他の処理回路は機能していないという現象が生じる。すなわち、従来の固体撮像装置では、処理回路の処理速度が処理負荷によって制限されるため、高速の画像の読み出しを行うことができない。

[0004] ミサイルの追従制御や前方走行車両の追従制御においては、これらの対象物の画像を高速に読み出して認識する必要があるが、従来の固体撮像装置では、その読み出し速度は十分ではない。

[0005] 本発明は、このような課題に鑑みてなされたものであり、従来に比して更に高速の画像読み出しを行うことが可能な固体撮像装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明に係る固体撮像装置は、N個の画素列が隣接して並んでなる撮像ブロックが、K個並んでなる撮像領域を有する固体撮像装置において、入力されるデジタルビデオ信号に応じて部分読み出し領域を指定する画像データ演算部と、部分読み出し領域に対応する画素行を選択する行選択回路と、部分読み出し領域に対応する画素列を選択する列選択回路と、画像データ演算部の出力に基づいて、行選

択回路及び列選択回路に選択をさせる制御信号を発生するタイミング発生回路と、N個の画素列に、列選択回路の選択によってONするスイッチを介して、それぞれ接続されたN個の処理回路とを備え、n番目の処理回路は、個々の撮像ブロックにおけるn番目の画素列に、前記スイッチを介して全て接続可能とされており、N個の処理回路は、行選択回路及び列選択回路によって選択された画素列毎の信号からデジタルビデオ信号を生成することを特徴とする。

[0007] 本固体撮像装置によれば、n番目の処理回路には、個々の撮像ブロックにおけるn番目の画素列がスイッチを介して全て接続可能とされているので、部分読み出し領域が小さい場合においても、隣接する画素列からの信号は、異なる処理回路で別々に処理される。しかも、画像データ演算部によって、読み出す領域を部分読み出し領域に制限しているので、更に高速な撮像を行うことが可能となる。

[0008] また、本発明に係る固体撮像装置は、個々の画素列にそれぞれ接続された複数のホールド回路を備え、上記スイッチは、列選択回路にタイミング発生回路から入力される制御信号に同期して、画素列毎の個々のホールド回路に蓄積された電荷を、個々の画素列に対応する処理回路に接続することを特徴とする。

[0009] 各画素行毎の信号は一旦はホールド回路に蓄積され、スイッチを制御信号によって接続することで、画素行毎に蓄積された電荷を、個々の画素列に対応する処理回路へと転送することができる。

[0010] なお、個々の処理回路は、アンプとAD変換器を接続してなることが好ましく、この場合には、アナログ画素信号がデジタルビデオ信号に変換されることとなる。

発明の効果

[0011] 本発明の固体撮像装置によれば、高速の画像読み出しを行うことができる。

図面の簡単な説明

[0012] [図1]図1は実施の形態に係る固体撮像装置のブロック図である。

[図2]図2は各画素列を構成する各画素P(x, y)の詳細構成を示す図である。

[図3]図3は図1に示した固体撮像装置のタイミングチャートである。

[図4]図4は実施の形態に係る固体撮像装置の回路図である。

[図5]図5は画素P(x, y)の詳細な回路図である。

[図6]図6は各信号を生成するための行選択回路12の回路図である。

[図7]図7は各信号のタイミングチャートである。

[図8]図8はホールド回路群 $H(1) \sim H(N \times K)$ に蓄積された電荷を読み出すためのスイッチ群 $Q(1) \sim Q(N \times K)$ の回路図である。

[図9]図9は各信号を生成するための列選択回路13の回路図である。

[図10]図10は各信号のタイミングチャートである。

符号の説明

[0013] ADC1, ADC2, ADC3 変換器

10 画像データ演算部

11 タイミング発生回路

12 行選択回路

13 列選択回路

AMP アンプ

B1, B2, B3 撮像ブロック

H ホールド回路

PD ホトダイオード

PU1, PU2, PU3 処理回路

発明を実施するための最良の形態

[0014] 以下、実施の形態に係る固体撮像装置について説明する。なお、同一要素には同一符号を用いることとし、重複する説明は省略する。

[0015] 図1は、実施の形態に係る固体撮像装置の回路図である。

[0016] この固体撮像装置は、撮像素子と制御回路とを備えている。

[0017] この撮像素子は、 N 個の画素列($N1, N2, N3$)が隣接して並んでなる撮像ブロック $B1, B2, B3$ が、 K 個(本例では $K=3$)並んでなる撮像領域を有している。各撮像ブロックの左からの順番を k 番目とする。なお、図2に各画素列を構成する各画素 $P(x, y)$ の詳細構成を示す。

[0018] 画素 $P(x, y)$ は、ホトダイオード $PD(x, y)$ と、ホトダイオード $PD(x, y)$ のカソードとリセット電位 V_r との間に接続されたりセットスイッチ $Q_{reset}(x, y)$ と、ホトダイオード $PD(x$

, y)のカソードが入力端子に接続されたアンプAMP(x, y)と、アンプAMP(x, y)とビデオラインL_nとの間に接続されたアドレススイッチQ_{address}(x, y)とを備えている。なお、座標xとyは1から9の数字でアドレスが示されるものとする。

- [0019] アドレススイッチQ_{address}(x, y)に、ハイレベルのシフト信号(垂直)V_{shift}(y)を入力することで、アンプAMP(x, y)で増幅した画素信号を、ビデオラインL_nに転送する状態ができる。ホトダイオードPD(x, y)に入射した光量に応じて蓄積された電荷が、アンプAMP(x, y)で増幅され、ビデオラインL_nに電圧として出力される。その後、ハイレベルのリセット信号(垂直)V_{reset}(y)をリセットスイッチQ_{reset}(x, y)に入力し、これをONすると、ホトダイオードPD(x, y)に蓄積された電荷がリセットされる。
- [0020] 本例の画素P(x, y)は、行方向(x)に沿って9個、列方向(y)に沿って9個あり、アドレス(x, y)で規定される二次元状に配置されている。本例では、撮像領域中央に部分読み出し領域Rを設定し、部分読み出し領域Rの内部の画素P(x, y)の信号を読み出すこととする。
- [0021] この部分読み出し領域Rは、画像データ演算部10によって指定される。画像データ演算部10は、入力されるデジタルビデオ信号に応じて部分読み出し領域Rを指定する。すなわち、例えば、デジタルビデオ信号における1フレームの画像において、輝度が所定値以上の画素P(x, y)のアドレスを記憶する。ミサイル等の物体が撮影対象の場合、撮像素子がシリコンからなるとして、その赤外線像は物体像の重心を最大輝度の起点として連続的に周辺に広がり、周辺部では輝度が所定値よりも未満となる。
- [0022] すなわち、最大輝度の点を含み、輝度が所定値±Δ以内の点を含む矩形領域を、部分読み出し領域Rとして選択する。対象物が移動中の場合、前回のフレーム内における物体像の重心位置(x1, y1)と、今回のフレーム内における物体像の重心位置(x2, y2)とのフレーム内での位置の差分のベクトル(x2-x1, y2-y1)を演算し、今回のフレーム内の物体像の重心位置(x2, y2)に、このベクトルを加算した位置を、次のフレーム内の物体像の重心位置(x3, y3)として推定し、これを重心位置とする矩形領域を新たな部分読み出し領域Rとして設定する。
- [0023] 画像データ演算部10には、デジタルビデオ信号が入力されているが、このディジ

タルビデオ信号は、各撮像ブロックB1 (B2, B3)からの画素列毎(3列)の信号を処理回路PU1, PU2, PU3に入力することで得ることができる。個々の処理回路PU1, PU2, PU3は、アンプAMP1、AMP2, AMP3とAD変換器ADC1, ADC2, ADC3を接続してなる。各画素列から出力されたアナログ画素信号は、処理回路PU1, PU2, PU3によって、デジタルビデオ信号に変換される。

[0024] 部分読み出し領域Rを規定する部分画像選択位置情報($x=4\sim6$, $y=4\sim6$)は、タイミング発生回路11に入力される。また、この固体撮像装置は、部分読み出し領域Rに対応する画素行を選択する行選択回路12と、部分読み出し領域Rに対応する画素列を選択する列選択回路13とを備えている。タイミング発生回路11は、入力された部分画像選択位置情報に基づいて行選択回路制御信号と、列選択回路制御信号を生成する。

[0025] 要するに、行選択回路制御信号は、 $y=4\sim6$ の画素行の信号が読み出されるように行選択回路12に画素の選択をさせ、列選択回路制御信号は、 $x=4\sim6$ の画素列の信号が読み出されるように列選択回路13に画素の選択をさせる。換言すれば、タイミング発生回路11は、画像データ演算部10の出力に基づいて、行選択回路12及び列選択回路13に選択をさせる制御信号を発生しているということになる。

[0026] 図3は、図1に示した固体撮像装置のタイミングチャートである。

[0027] 本例では、図1に示した部分読み出し領域Rの信号を読み出す例が示されている。

[0028] 時刻 $t_0\sim t_2$ までは、第1～第3シフト信号(垂直) $V_{shift}(1\sim3)$ 、第1～第3リセット信号(垂直) $V_{reset}(1\sim3)$ 、第4シフト信号(垂直) $V_{shift}(4)$ 、第4リセット信号(垂直) $V_{reset}(4)$ 、第5シフト信号(垂直) $V_{shift}(5)$ 、第5リセット信号(垂直) $V_{reset}(5)$ 、第6シフト信号(垂直) $V_{shift}(6)$ 、第6リセット信号(垂直) $V_{reset}(6)$ 、第7～第9シフト信号(垂直) $V_{shift}(7\sim9)$ 、第7～第9リセット信号(垂直) $V_{reset}(7\sim9)$ 、第1シフト信号(水平) $H_{shift}(1)$ 、第2シフト信号(水平) $H_{shift}(2)$ 、第3シフト信号(水平) $H_{shift}(3)$ は、全てローレベルである。なお、信号の各数字は、座標 x 又は y のアドレスを示す。また、説明においては図2を適宜参照する。

[0029] 時刻 $t_2\sim t_3$ では、行選択回路12から、ハイレベルの第4シフト信号(垂直) $V_{shift}(4)$ が入力されるため、図1の下から4行目の画素行のシフトスイッチ $Q_{address}(x, 4)$ がON

となり、光の入射に応じてホトダイオードPD(x, 4)に蓄積された電荷が、アンプAMP(x, 4)で増幅され、ビデオライン L_n に電圧として出力され、ホールド回路H(1)～H(9)に保持される。なお、各ホールド回路には、電流源が並列に接続されている。続いて、時刻 $t_3 \sim t_4$ では、ハイレベルの第4リセット信号 $V_{reset}(4)$ が入力されるため、リセットスイッチ $Q_{reset}(x, 4)$ がONとなり、ホトダイオードPD(x, 4)に蓄積された電荷はリセットされる。時刻 $t_4 \sim t_5$ では、列選択回路13から、ハイレベルの第2シフト信号(水平) $H_{shift}(2)$ が、画素列の4列目のスイッチQ(4)、画素列の5列目のスイッチQ(5)、画素列の6列目のスイッチQ(6)に同時に入力されるため、ホールド回路H(4)、H(5)、H(6)に蓄積された画素P(4, 4)、P(5, 4)、P(6, 4)の電荷が、それぞれ処理回路PU1、PU2、PU3に入力される。

[0030] 時刻 $t_6 \sim t_7$ では、行選択回路12から、ハイレベルの第5シフト信号(垂直) $V_{shift}(5)$ が入力されるため、図1の下から5行目の画素行のシフトスイッチ $Q_{address}(x, 5)$ がONとなり、光の入射に応じてホトダイオードPD(x, 5)に蓄積された電荷が、アンプAMP(x, 5)で増幅され、ビデオライン L_n に電圧として出力され、ホールド回路H(1)～H(9)に保持される。続いて、時刻 $t_7 \sim t_8$ では、ハイレベルの第5リセット信号 $V_{reset}(5)$ が入力されるため、リセットスイッチ $Q_{reset}(x, 5)$ がONとなり、ホトダイオードPD(x, 5)に蓄積された電荷がリセットされる。時刻 $t_8 \sim t_9$ では、列選択回路13から、ハイレベルの第2シフト信号(水平) $H_{shift}(2)$ が、画素列の4列目のスイッチQ(4)、画素列の5列目のスイッチQ(5)、画素列の6列目のスイッチQ(6)に同時に入力されるため、ホールド回路H(4)、H(5)、H(6)に蓄積された画素P(4, 5)、P(5, 5)、P(6, 5)の電荷が、それぞれ処理回路PU1、PU2、PU3に入力される。

[0031] 時刻 $t_{10} \sim t_{11}$ では、行選択回路12から、ハイレベルの第6シフト信号(垂直) $V_{shift}(6)$ が入力されるため、図1の下から6行目の画素行のシフトスイッチ $Q_{address}(x, 6)$ がONとなり、光の入射に応じてホトダイオードPD(x, 6)に蓄積された電荷が、アンプAMP(x, 6)で増幅され、ビデオライン L_n に電圧として出力され、ホールド回路H(1)～H(9)に保持される。続いて、時刻 $t_{11} \sim t_{12}$ では、ハイレベルの第6リセット信号 $V_{reset}(6)$ が入力されるため、リセットスイッチ $Q_{reset}(x, 6)$ がONとなり、ホトダイオードPD(x, 6)に蓄積された電荷がリセットされる。時刻 $t_{12} \sim t_{13}$ では、列選択回路13から、ハイレ

ベルの第2シフト信号(水平) $H_{\text{shift}}(2)$ が、画素列の4列目のスイッチ $Q(4)$ 、画素列の5列目のスイッチ $Q(5)$ 、画素列の6列目のスイッチ $Q(6)$ に同時に入力されるため、ホールド回路 $H(4)$ 、 $H(5)$ 、 $H(6)$ に蓄積された画素 $P(4, 6)$ 、 $P(5, 6)$ 、 $P(6, 6)$ の電荷が、それぞれ処理回路 $PU1$ 、 $PU2$ 、 $PU3$ に入力される。

[0032] 上述のように、本固体撮像装置は、 N 個の画素列に、列選択回路13の選択によってONするスイッチ $Q(4)$ 、 $Q(5)$ 、 $Q(6)$ を介して、それぞれ接続された N 個の処理回路 $PU1$ 、 $PU2$ 、 $PU3$ を備えている。 n 番目の処理回路 $PU1$ ($PU2$ 、 $PU3$)は、個々の撮像ブロック $B1$ 、 $B2$ 、 $B3$ における n 番目の画素列 $N1$ ($N2$ 、 $N3$)に、スイッチ $Q(1) \sim Q(9)$ を介して全て接続可能とされている。また、 N 個の処理回路 $PU1$ 、 $PU2$ 、 $PU3$ は、行選択回路12及び列選択回路13によって選択された画素列毎の信号からデジタルビデオ信号を生成している。

[0033] 上述の固体撮像装置によれば、 n 番目の処理回路(例えば、 $PU1$ とする)には、個々の撮像ブロック $B1$ 、 $B2$ 、 $B3$ における n 番目の画素列($N1$)がスイッチ $Q(1)$ 、 $Q(4)$ 、 $Q(7)$ を介して全て接続可能とされているので、部分読み出し領域 R が小さい場合においても、隣接する画素列 $N2$ からの信号は、異なる処理回路 $PU2$ で別々に処理される。しかも、画像データ演算部10によって、読み出す領域を部分読み出し領域 R に制限しているので、更に高速な撮像を行うことが可能となる。

[0034] また、上述の固体撮像装置は、個々の画素列 $N1$ 、 $N2$ 、 $N3$ にそれぞれ接続された複数のホールド回路 $H(1) \sim H(9)$ を備えており、上記スイッチ $Q(1) \sim Q(9)$ は、列選択回路13にタイミング発生回路11から入力される制御信号に同期して、画素列毎の個々のホールド回路 $H(1) \sim H(9)$ に蓄積された電荷を、個々の画素列 $N1$ 、 $N2$ 、 $N3$ に対応する処理回路 $PU1$ 、 $PU2$ 、 $PU3$ に接続しており、各画素行毎の信号は一旦はホールド回路(1) $\sim H(9)$ に蓄積されるが、スイッチを制御信号 $Q(1) \sim Q(9)$ によって接続することで、画素行毎に蓄積された電荷を、画素列 $N1$ 、 $N2$ 、 $N3$ 毎に処理回路 $PU1$ 、 $PU2$ 、 $PU3$ へと転送することができる。

[0035] 図4は、1つの撮像ブロックを8つの画素列からなることとし($N=8$)、64の撮像ブロック B_k ($k=1 \sim 64$)を備え($K=64$)、垂直方向の画素列が512画素を有し、水平方向の画素列が512画素を有する固体撮像装置を示す。なお、各撮像ブロック $B1$ 、 $B2$

, ..., B64におけるn番目の画素列毎に、n番目の処理回路PUnが接続されている (n=1~8)。列選択回路13によって制御されるスイッチ群Q(1)~Q(N×K)と、撮像領域との間には、ホールド回路群H(1)~H(N×K)が介在している。スイッチ群Q(1)~Q(N×K)、ホールド回路群H(1)~H(N×K)は、上述のスイッチ群Q(1)~Q(9)及びホールド回路群H(1)~H(9)に対応するものである。この固体撮像装置で部分読み出しの動作を以下に説明する。ここでは、画像データ演算部の出力に基づいて前回得た画像から、512×512の画素全体の内、周辺10行と10列だけを除いた中央の492×492の画素の部分読み出しを行うことを選択してタイミング発生回路がそれに必要な制御信号を行選択回路12と列選択回路13に供給することとする。

[0036] 図5は、画素P(x, y)の詳細な回路図である。

[0037] なお、以下の説明において、スイッチとは電界効果トランジスタを示すこととする。

[0038] 画素P(1, 1)は、フォトダイオードPD(1)のカソードと、リセット電位Vr1との間に直列に介在する転送スイッチ Q_{trans} (1)、リセットスイッチ Q_{reset} (1)を備えている。転送スイッチ Q_{trans} (1)の上流端は、ホールドスイッチ Q_{hold} (1)を介して、増幅トランジスタ Q_{amp} (1)のゲートに入力されている。増幅トランジスタ Q_{amp} (1)とビデオラインL₁の間には、アドレススイッチ $Q_{address}$ (1)が介在している。

[0039] 転送スイッチ Q_{trans} (1)のゲートには、転送信号V_{trans}(1)が入力され、リセットスイッチ Q_{reset} (1)のゲートには、リセット信号V_{reset}(1)が入力される。また、ホールドスイッチ Q_{hold} (1)のゲートにはホールド信号V_{hold}(1)が入力される。アドレススイッチ $Q_{address}$ (1)のゲートにはアドレス信号V_{address}(1)が入力される。なお、アドレス信号V_{address}(1)は第1シフト信号(垂直)V_{shift}(1)と表記することもできる。

[0040] 画素P(1, 2)の構成は、各要素の数字が「2」となるのみで、構成は画素P(1, 1)と同一である。

[0041] 図6は、各信号を生成するための行選択回路12の回路図である。図7は、各信号のタイミングチャートである。この図は、垂直方向の上下10行ずつを除いた中央492行の部分読み出しを達成するためのものである。

[0042] 各行毎にシフトレジスタS1, S2...が設けられており、各シフトレジスタは、セット入力端子ST、リセット入力端子rst、クロック入力端子CLKと、出力端子Qを備えている

。リセット入力端子は接地電位に接続されている。シフトレジスタS1のセット入力端子STにはスタート信号 V_{st} が入力され、シフトレジスタS1の出力端子Qからの出力shift output1が、シフトレジスタS2のセット入力端子STに入力されるというように、各シフトレジスタのセット入力端子には一つ前のシフトレジスタの出力端子Qからの出力が順次入力される。タイミング発生回路11から発生した V_{reset} 、 V_{trans} 、 V_{hold} 、 $V_{address}$ は、第1画素P(1, 1)読み出し時の所定のタイミングで、それぞれ $V_{reset}(1)$ 、 $V_{trans}(1)$ 、 $V_{hold}(1)$ 、 $V_{address}(1)$ として、スイッチQA1, QB1, QC1, QD1をONし、上述の各スイッチに入力される。この所定のタイミングは、タイミング発生回路11で生成されたs-mode信号とスタート信号 V_{st} によって決定され、第1行目の画素の読み出しが終了したら、第2行目の画素の読み出しへと順次移行する。なお、図7中、(V_{shift})で示される数字は、読み出し中の画素行を示し、(H_{shift})で示される数字は、読み出し中の画素列を示す。

[0043] s-mode信号は、スタート信号 V_{st} がシフトレジスタS1に入力されたときの出力と共にNOR回路(NOR1)に入力される。なお、2行目の読み出しの場合には、これらの信号はNOR回路(NOR2)に入力される。この図は、512×512の全画素で各ホトダイオードPD(x, y)に蓄積した電荷を同時にホールドするグローバルシャッターモードで動作する例であり、s-mode信号をハイレベルとしておくことで、 V_{reset} 、 V_{trans} 、 V_{hold} の信号を全画素一斉に供給することができる。これにより、ホトダイオードPD(x, y)に蓄積された電荷を増幅トランジスタ $Q_{amp}(x, y)$ のゲートに全画素に渡って同一のタイミングで転送、蓄積しておくことが可能となる。

[0044] 実際の動作としては次のようになる。s_mode信号をハイレベルとして、全行に渡って V_{reset} 、 V_{trans} 、 V_{hold} の信号が入力されるようにしておく。 V_{reset} 、 V_{trans} 、 V_{hold} 、 $V_{address}$ の全ての信号がローレベルの時に、 V_{reset} をハイレベルとして V_{hold} をハイレベルとすることにより、増幅トランジスタのゲートの電荷がリセットされる。 V_{hold} をローレベルとし、 V_{reset} をローレベルとした後、 V_{trans} をハイレベルとして V_{hold} をハイレベルとすることで、ホトダイオードPD(x, y)に蓄積された電荷が増幅トランジスタのゲートに転送される。その後、 V_{hold} をローレベルにして V_{trans} をローレベルにした後、 V_{trans} と V_{reset} をハイレベルにして、ホトダイオードPD(x, y)に蓄積された電荷をリセットした後、 V_{trans} と V_{rese}

をローレベルにして次の蓄積を開始する。

- [0045] ここでs-mode信号をローレベルに戻すことにより、全画素に渡って、ホトダイオードPD(x, y)に蓄積されていた電荷は、各画素の増幅トランジスタのゲートに転送、保持された状態で、ホトダイオードでは次の蓄積が開始されており、全画素での蓄積の開始、終了が同時に行われるグローバルシャッターモードの動作が実現される。以後は、増幅トランジスタのゲートに保持されている電荷を読みたい画素のみを選択して読み出すことになる。
- [0046] シフトレジスタS1, S2...のクロック入力端子CLKにはタイミング発生回路11で生成される垂直クロック信号 V_{clk} が入力されている。スタート信号 V_{st} がシフトレジスタS1のセット入力端子に入力され、シフトレジスタS1の出力端子Qからの出力shiftout1がシフトレジスタS2のセット入力端子に入力されるように、各シフトレジスタのセット入力端子に一つ前のシフトレジスタの出力端子Qからの出力が順次入力されると、各行の画素に蓄積された電荷の読み出しが開始されるが、 $V_{address}$ はローレベルとしておき、垂直クロック信号 V_{clk} は周期を短くしておくことで、最初の10行は信号の読み飛ばしを行う。
- [0047] その後、11行目の画素から $V_{address}$ をハイレベルとして蓄積電荷を増幅することにより得られた電圧をホールド回路に一度転送した上で、 V_{reset} 、 V_{hold} もハイレベルとして、増幅トランジスタのゲートの電荷をリセットした後、 V_{hold} をローレベルとして、 V_{reset} をローレベルに戻して、リセット後の電圧もホールド回路に送り、蓄積した電荷を増幅することにより得られた電圧と、増幅トランジスタのゲートの電荷をリセットした時の増幅トランジスタから出力される電圧の2種類の電圧をホールド回路に入力する。ホールド回路ではノイズ分を差し引いて減らすためのCDS回路でこの2種類の電圧の差を演算し、保持する。垂直クロック信号 V_{clk} の周期を長くして512画素分の電荷をホールド回路に蓄積し、続いて、タイミング発生回路11で生成された画素列読み出しスタート信号 H_{st} を列選択回路13に入力することで、タイミング発生回路11で生成された水平クロック信号 H_{clk} に同期して、512画素分のホールド回路に蓄積された電荷の内、選択された部分読み出し領域Rに当たる画素分が8個の処理回路から読み出されて画像データ演算部へ入力される。この動作は図8, 9, 10を使って後述する。なお、5

03行目の画素行から以後の10行は、垂直クロック信号 V_{clk} の周期を短くして、同様に信号の読み飛ばしを行う。

- [0048] すなわち、垂直クロック信号の周期を短くすることで、不要な画素行の読み出し時間を短縮しており、この不要な画素行の読み出し期間では、アドレス信号 V_{address} を入力せず、すなわち、ビデオ信号は出力されない。
- [0049] 図8は、ホールド回路群 $H(1) \sim H(N \times K)$ に蓄積された電荷を読み出すためのスイッチ群 $Q(1) \sim Q(N \times K)$ の回路図である。ビデオライン $L_1, L_2, L_3 \dots L_{N \times K}$ 毎にスイッチ $Q(1), Q(2), Q(3) \dots Q(N \times K)$ が接続されている。1つの撮像ブロックのスイッチ群には、 H_{shift} 信号が入力され、 H_{shift} 信号がハイレベルの時に、ホールド回路に蓄積された電荷が読み出される。
- [0050] 図9は、各信号を生成するための列選択回路13の回路図である。図10は、各信号のタイミングチャートである。この図は、水平方向の左右にそれぞれ10列ずつを除いた中央492列のみの部分読み出しを達成するためのものである。この図では、図7のs-mode信号がローレベルになってから水平スタート信号 H_{st} がハイレベルとなり、以後水平の読み出しが行われるタイミングのみを示す。
- [0051] シフトレジスタ $S10, S20, S30 \dots$ が、撮像ブロックに対応して設けられている。各シフトレジスタは、セット入力端子ST、リセット入力端子rst、クロック入力端子CLKと、Q出力端子を備えている。クロック入力端子CLKには、水平クロック信号Hclkが入力される。
- [0052] タイミング発生回路では、64撮像ブロック中の所望の読み出し開始番号の画素に対応して、水平読み出し用のスタート信号Hstを発生し、6ビットのデコーダ(0ch~63ch)Dに入力する。デコーダDは、2値入力端子dih0, dih1, dih2, dih3, dih4, di h5を備えている。デコーダ出力端子1, 2, 3...と各セット入力端子STとの間には、NAND回路とNOT回路が介在している。
- [0053] デコーダDは、タイミング発生回路11で生成した H_{st} や2値入力に応じて、所望の撮像ブロックへ入力される H_{shift} 信号がハイレベルとなる信号を生成する。スタート信号 H_{st} と、撮像ブロック特定信号dih0, dih1, dih2, dih3, dih4, di h5の入力によって、指定された撮像ブロックの画素列の信号が読み出される。デコーダ出力端子0に対

応して発生する H_{shift} (1)信号は、ハイレベルの時にスイッチQ(1)～Q(8)をONし、デコーダ出力端子1に対応して発生する H_{shift} (2)信号は、ハイレベルの時にスイッチQ(9)～Q(16)をONする。

- [0054] 各シフトレジスタS10、S20、S30のリセット端子rstには、タイミング発生回路11で生成されたオールリセット信号 $H_{\text{shift-reset}}$ を入力することができ、 $H_{\text{shift-reset}}$ がハイレベルの場合には、ホールド回路に蓄積された電荷の読み出しを終了することで、部分読み出しを高速に行っている。このように図7と図10の両手法を適用することにより、 512×512 画素信号を周辺10行と10列ずつを除いた中央 492×492 画素の部分信号読み出しを達成できる。
- [0055] なお、上述の例では、部分読み出し領域Rは、前回の画像に基づいて画像データ演算部が決定し、必要な制御信号をタイミング発生回路が発生したが、これは特願2003-189181に示される撮像装置(プロファイルイメージャと呼ばれている)のプロファイル検出機能から得られる情報に基づいて決定してもよく、ホールド回路やフレームメモリ等に蓄積された画像に基づいて決定してもよい。また、部分読み出し領域Rを決定するために基づくものは蓄積された画像に限る必要はなく、全画素の内的一部分のみを読み出すように選択する信号を、画像データ演算部の代わりに外から与えても良い。こうすることで、読み出す部分と画素数を外部より入力する信号により変えて、画素数は少なくても良いのでとにかく高速で撮像したい場合や、画角の一部分のみに絞って読み出したい場合など様々な場合に対応可能な固体撮像装置が実現できる。

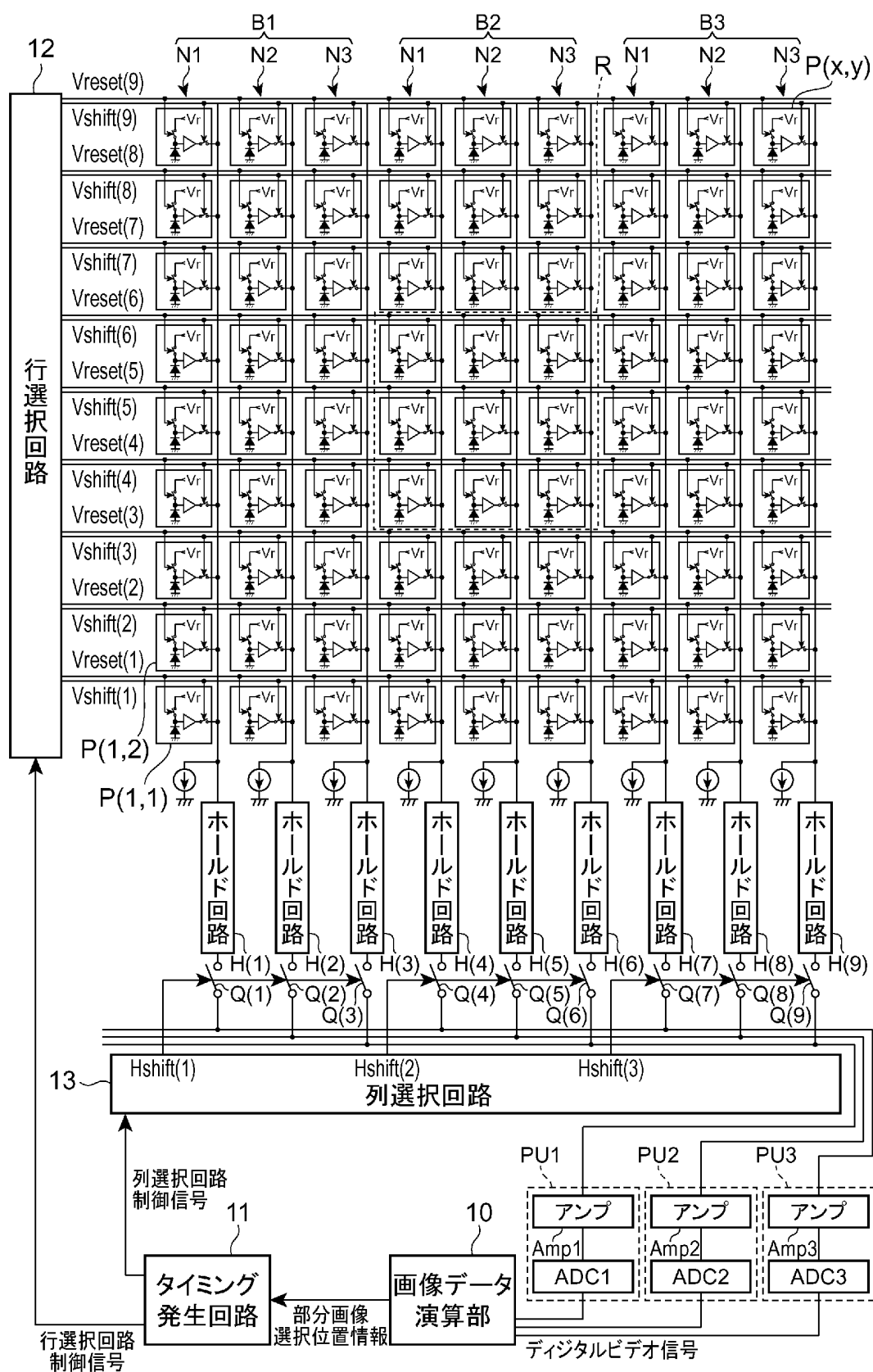
産業上の利用可能性

- [0056] 本発明は、固体撮像装置に利用することができる。

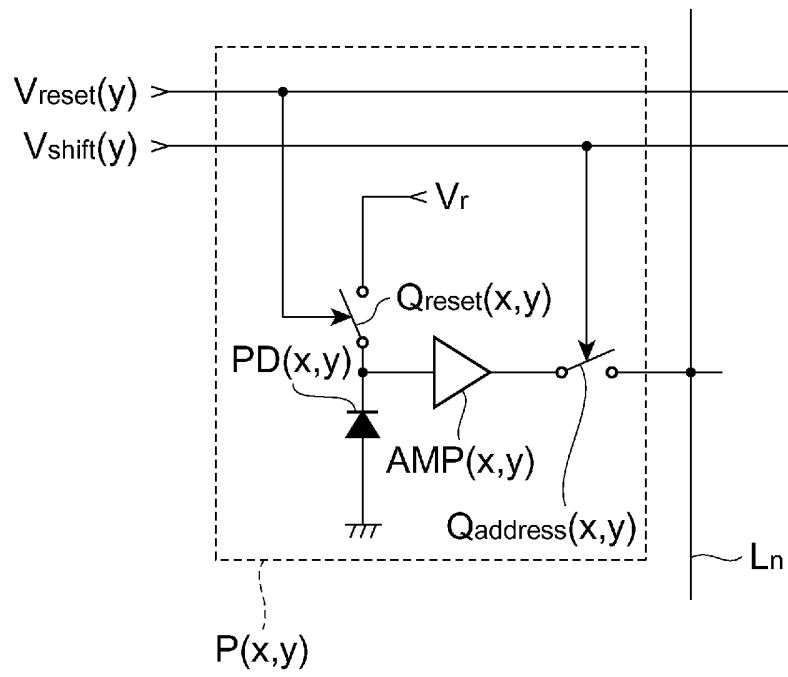
請求の範囲

- [1] N個の画素列が隣接して並んでなる撮像ブロックが、K個並んでなる撮像領域を有する固体撮像装置において、
- 入力されるデジタルビデオ信号に応じて部分読み出し領域を指定する画像データ演算部と、
- 前記部分読み出し領域に対応する画素行を選択する行選択回路と、
- 前記部分読み出し領域に対応する画素列を選択する列選択回路と、
- 前記画像データ演算部の出力に基づいて、前記行選択回路及び前記列選択回路に選択をさせる制御信号を発生するタイミング発生回路と、
- 前記N個の画素列に、前記列選択回路の選択によってONするスイッチを介して、それぞれ接続されたN個の処理回路と、を備え、
- n番目の処理回路は、個々の前記撮像ブロックにおけるn番目の画素列に、前記スイッチを介して全て接続可能とされており、
- 前記N個の処理回路は、前記行選択回路及び前記列選択回路によって選択された画素列毎の信号から前記デジタルビデオ信号を生成することを特徴とする固体撮像装置。
- [2] 個々の前記画素列にそれぞれ接続された複数のホールド回路を備え、
- 前記スイッチは、前記列選択回路に前記タイミング発生回路から入力される前記制御信号に同期して、前記画素列毎の個々の前記ホールド回路に蓄積された電荷を、個々の画素列に対応する前記処理回路に接続することを特徴とする請求項1に記載の固体撮像装置。
- [3] 個々の前記処理回路は、アンプとAD変換器を接続してなることを特徴とする請求項1又は2に記載の固体撮像装置。

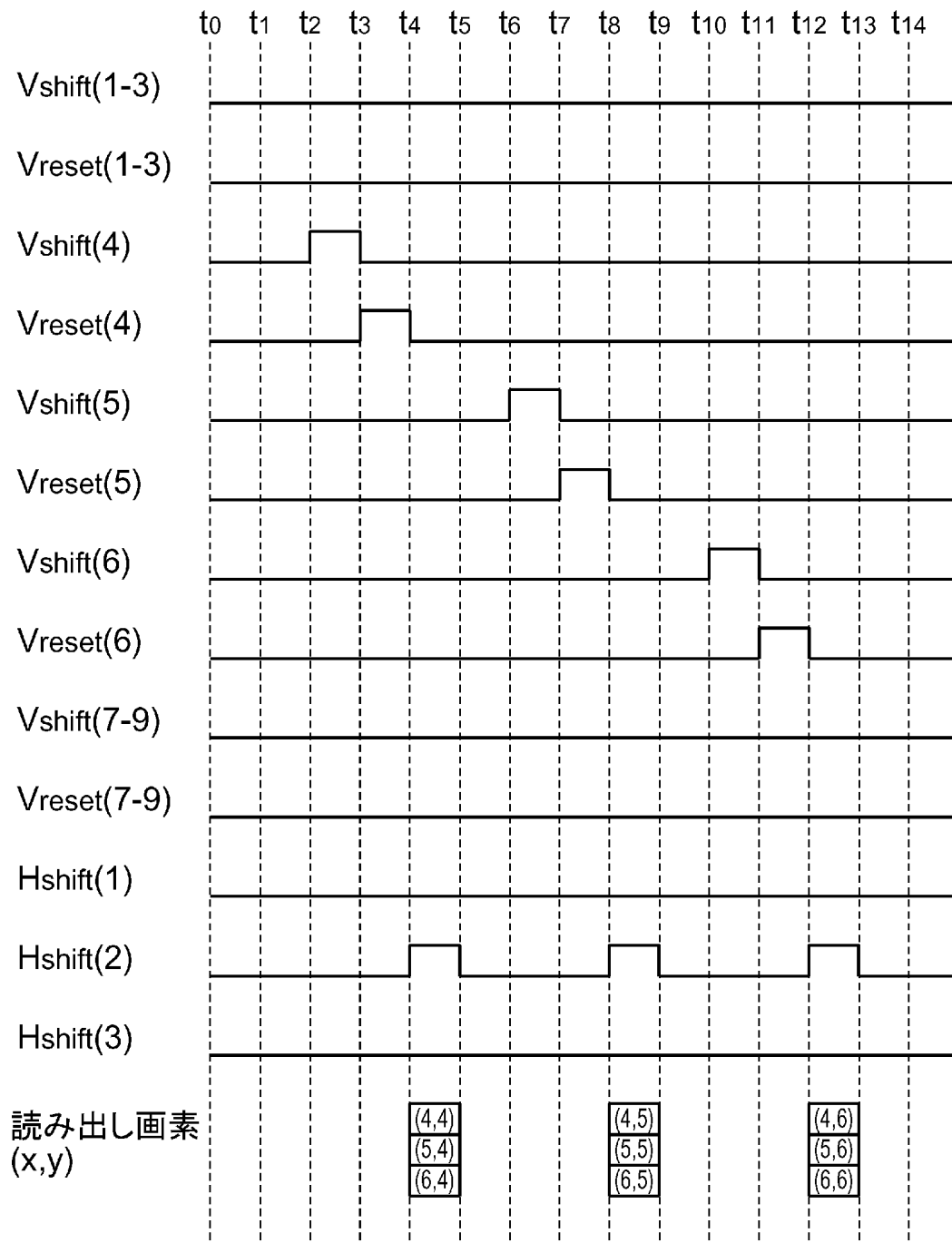
[図1]



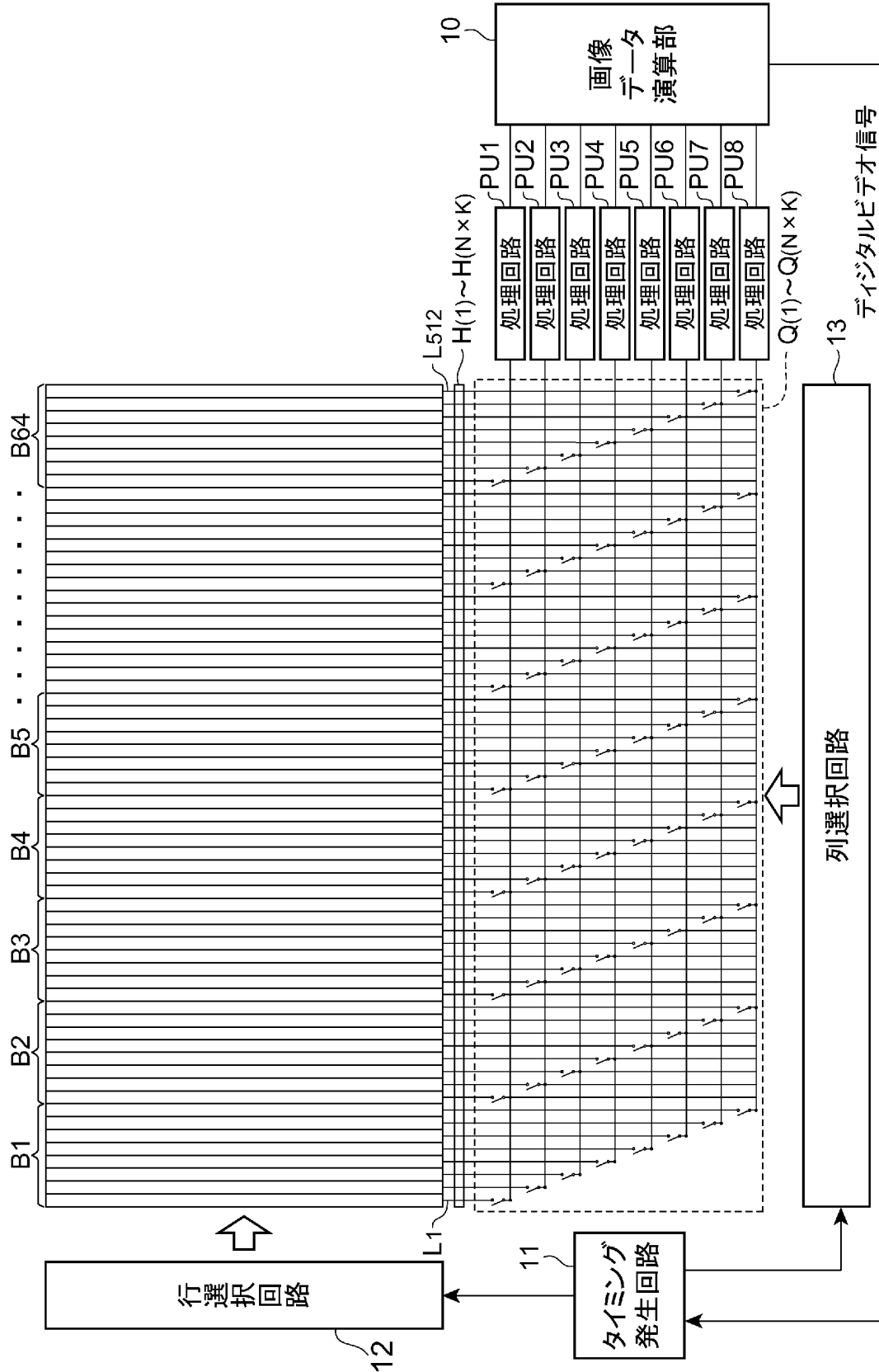
[図2]



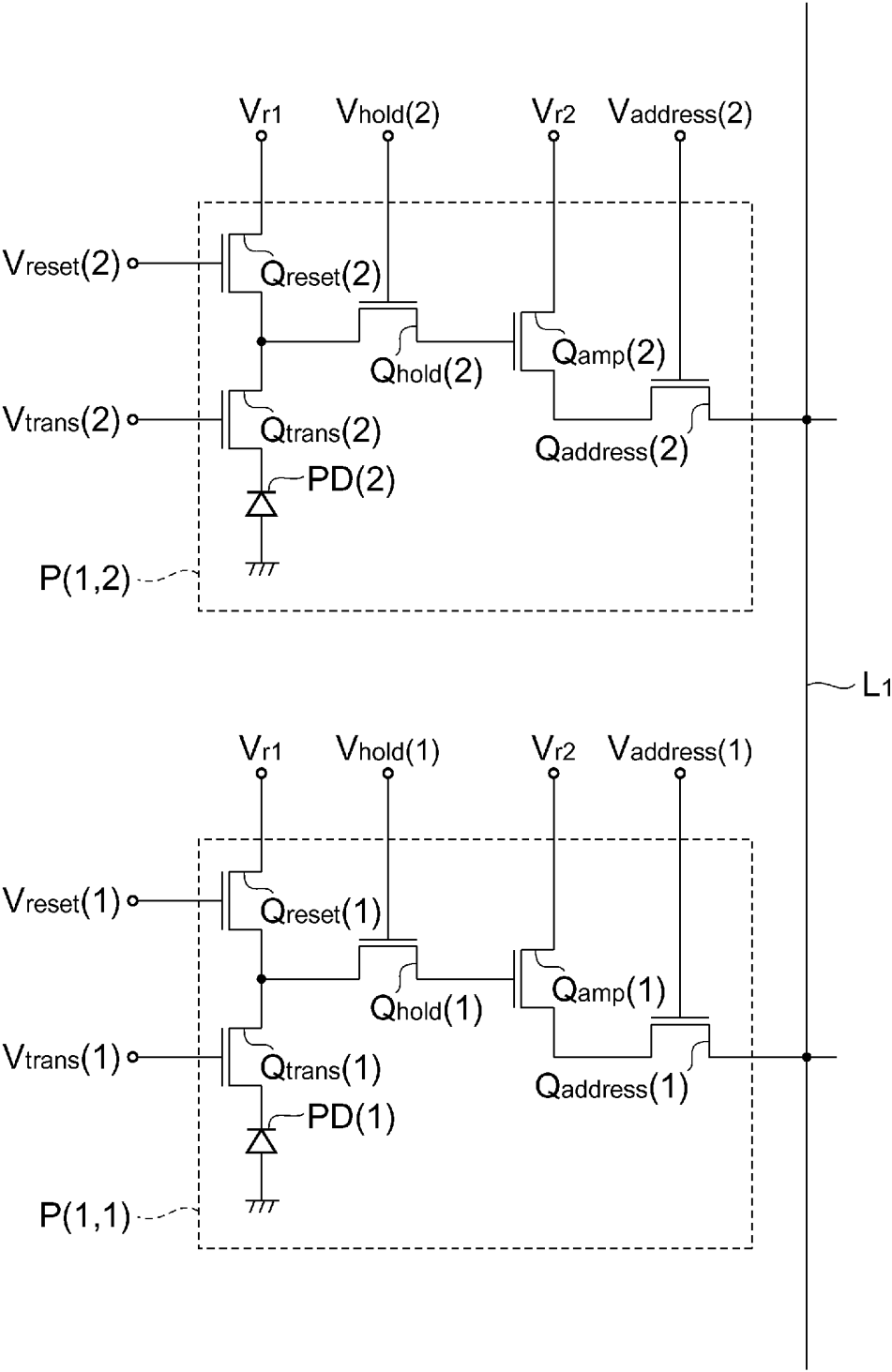
[図3]



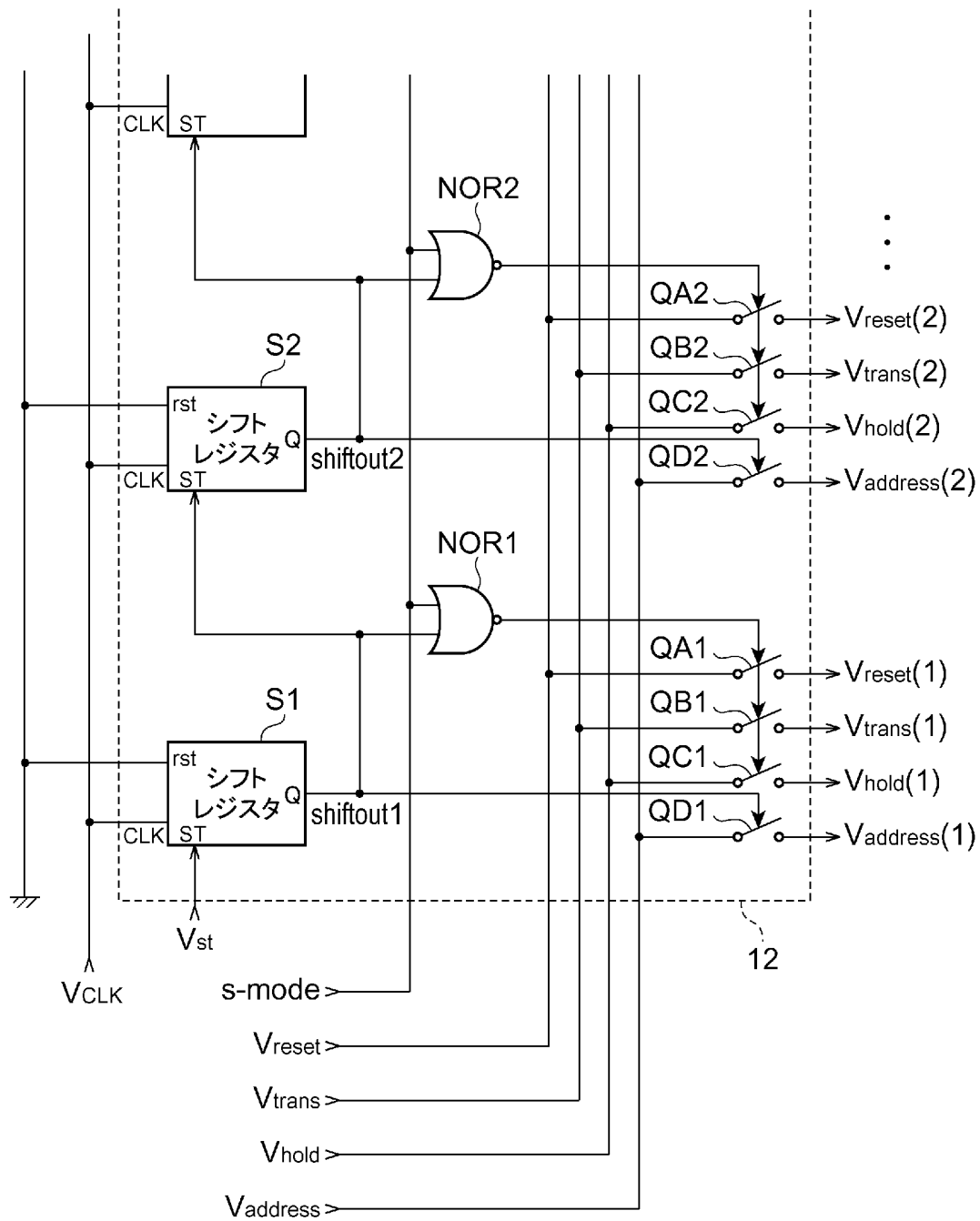
[図4]



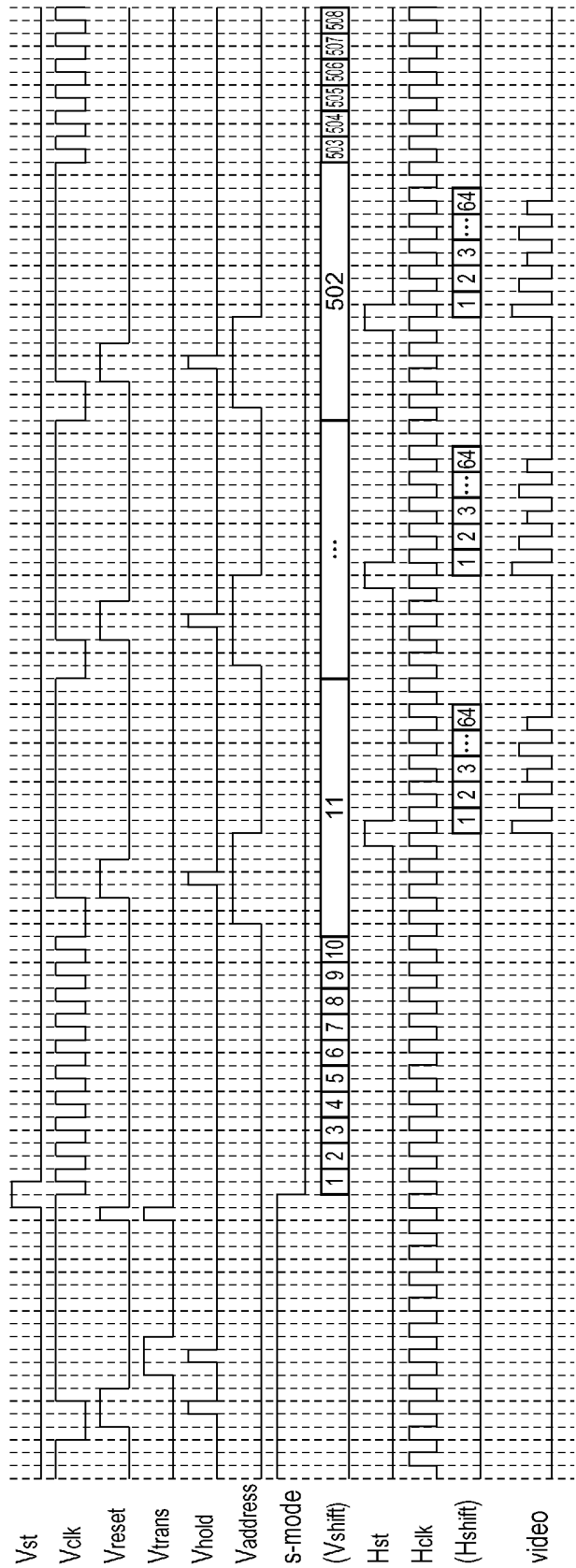
[図5]



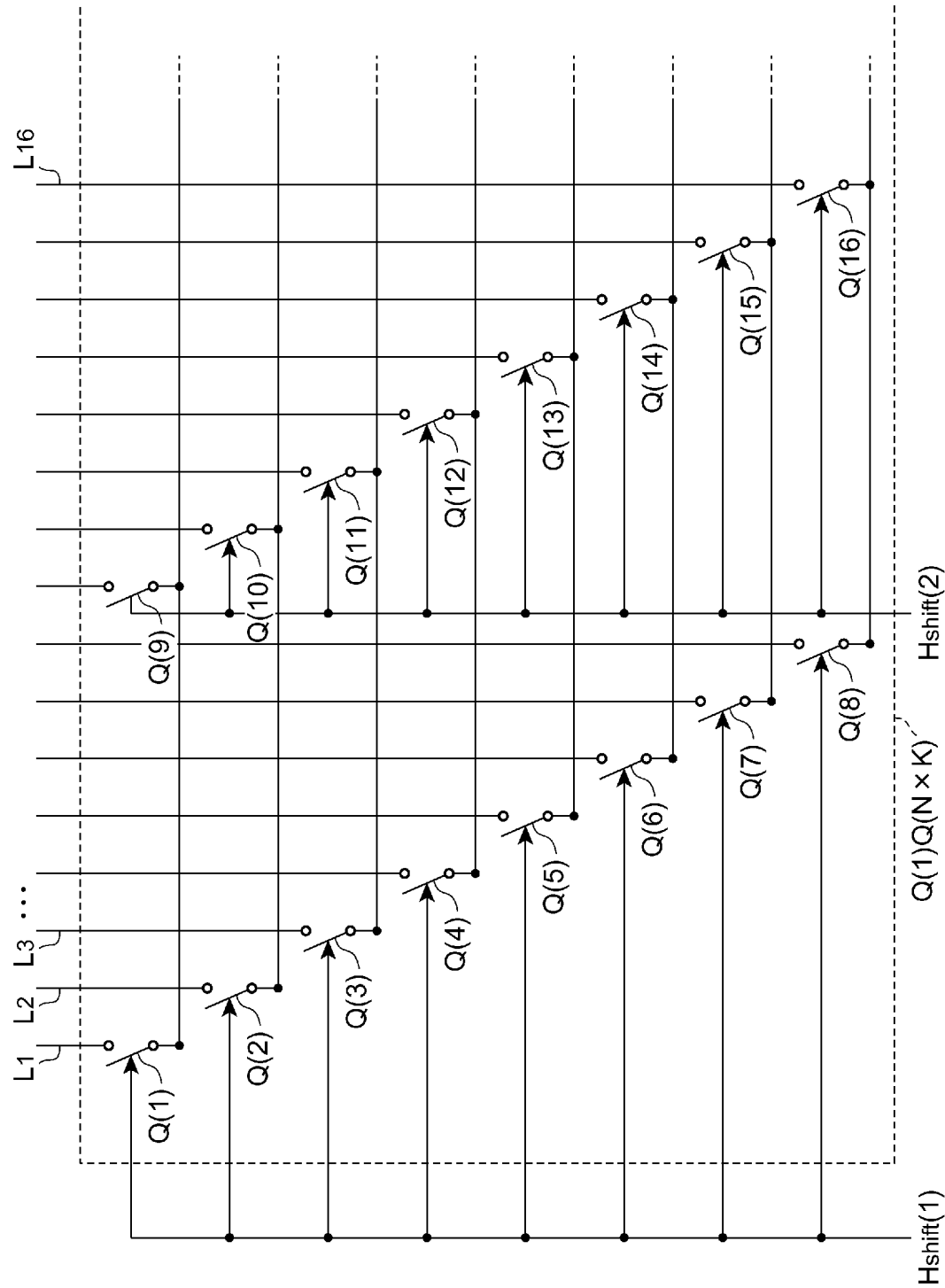
[図6]



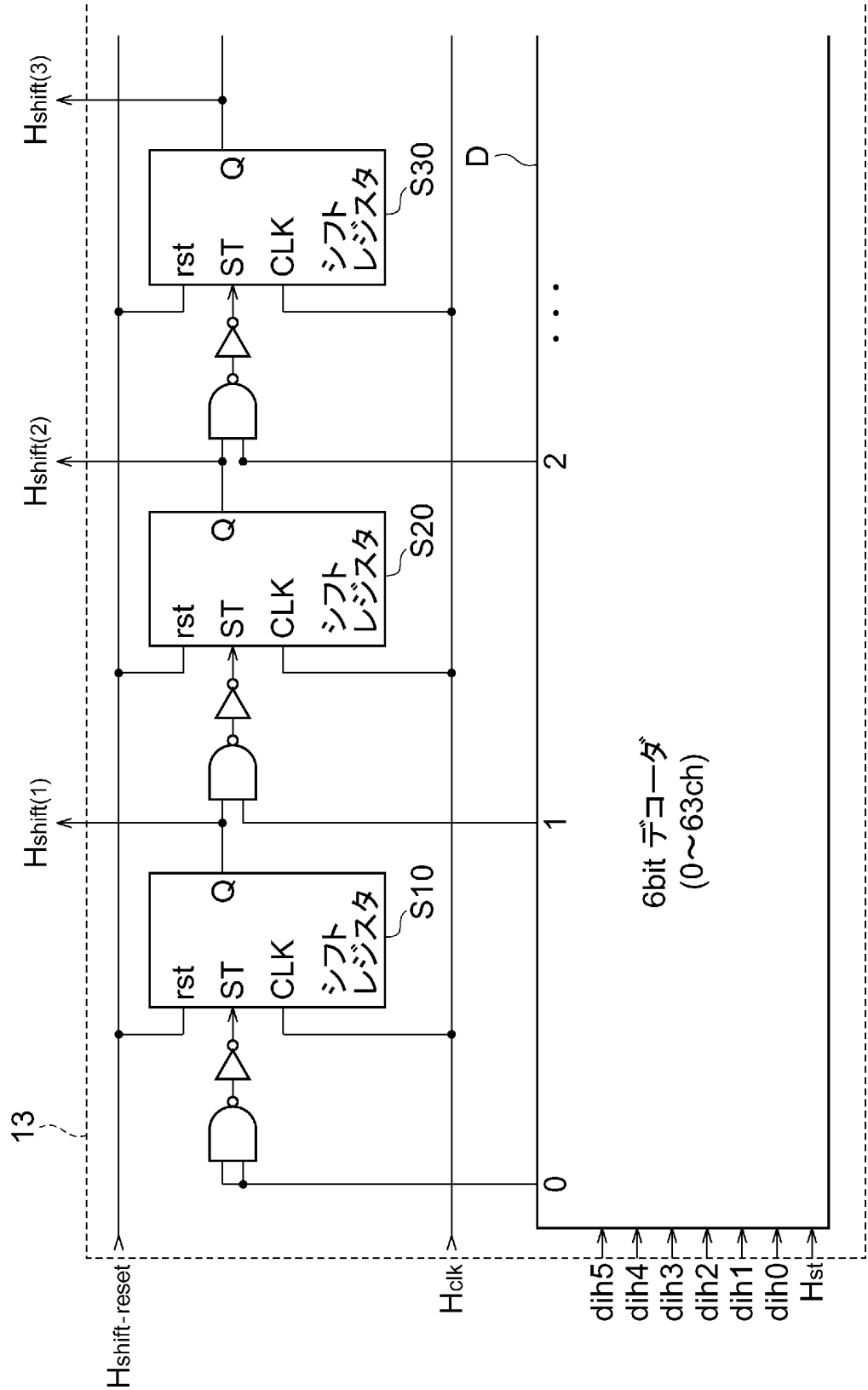
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/301778

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/335 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/335 (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-30437 A (Kabushiki Kaisha Phortron), 05 February, 1993 (05.02.93), Full text; Figs. 1 to 7 & US 6181375 B1 & EP 527004 A1	1-3
A	JP 2003-189181 A (Hamamatsu Photonics Kabushiki Kaisha), 04 July, 2003 (04.07.03), Par. Nos. [0069] to [0074]; Figs. 11 to 12 & WO 2003/055201 A1 & US 2005/41124 A1 & EP 1460839 A1	1-3
A	JP 2000-253315 A (Kawasaki Steel Corp.), 14 September, 2000 (14.09.00), Par. Nos. [0060] to [0064]; Fig. 15 & US 6933973 B1	1-3

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
27 April, 2006 (27.04.06)

Date of mailing of the international search report
16 May, 2006 (16.05.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/301778

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-121237 A (Olympus Optical Co., Ltd.), 28 April, 1994 (28.04.94), Full text; Figs. 1 to 6 (Family: none)	1-3

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N5/335 (2006. 01)

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N5/335 (2006. 01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 6 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 5 - 3 0 4 3 7 A (株式会社フォトロン) 1 9 9 3 . 0 2 . 0 5 , 全文, 図 1 - 7 & U S 6 1 8 1 3 7 5 B 1 & E P 5 2 7 0 0 4 A 1	1 - 3

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 4 . 2 0 0 6

国際調査報告の発送日

1 6 . 0 5 . 2 0 0 6

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

松田 岳士

5 P

3 1 3 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 8 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-189181 A (浜松ホトニクス株式会社) 2003.07.04, 段落【0069】-【0074】, 図11-12 & WO 2003/055201 A1 & US 2005/41124 A1 & EP 1460839 A1	1-3
A	JP 2000-253315 A (川崎製鉄株式会社) 2000.09.14, 段落【0060】-【0064】, 図15 & US 6933973 B1	1-3
A	JP 6-121237 A (オリンパス光学工業株式会社) 1994.04.28, 全文, 図1-6 (ファミリーなし)	1-3