



(12) 发明专利

(10) 授权公告号 CN 114709259 B

(45) 授权公告日 2024. 06. 18

(21) 申请号 202210313758.5

H01L 29/06 (2006.01)

(22) 申请日 2022.03.28

H01L 29/739 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 114709259 A

(56) 对比文件

CN 105590960 A, 2016.05.18

CN 106941115 A, 2017.07.11

(43) 申请公布日 2022.07.05

审查员 方芳

(73) 专利权人 重庆大学

地址 400044 重庆市沙坪坝区沙正街174号

(72) 发明人 陈文锁 王玉莹 张澳航 简鹏

李剑 廖瑞金

(74) 专利代理机构 重庆缙云专利代理事务所

(特殊普通合伙) 50237

专利代理师 王翔

(51) Int. Cl.

H01L 29/47 (2006.01)

H01L 29/423 (2006.01)

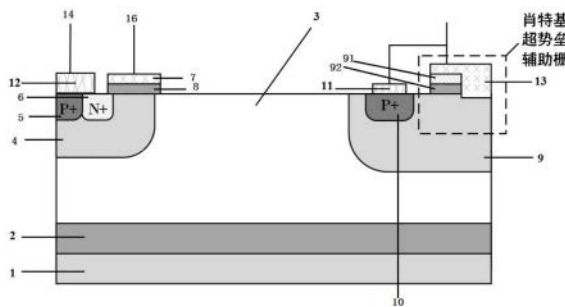
权利要求书2页 说明书8页 附图3页

(54) 发明名称

一种阳极集成肖特基势垒辅助栅的横向绝缘栅双极型晶体管

(57) 摘要

本发明公开一种阳极集成肖特基势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区;本发明在阳极侧集成肖特基势垒栅,并延伸到器件内部的N缓冲区形成肖特基接触。当器件从导通态转变至关断态时,阳极加在辅助栅上的电压使得阳极侧打开一条额外的电子提取通路,过剩载流子的复合时间大大缩短,从而提升器件关断时的速度,降低关断损耗。正向导通时,通过调整阳极结构,使得阳极侧的电子提取通路在阳极P+开始向N区注入空穴后开启,可以解决正向导通时的负阻效应,从而实现无正向折回现象。



1. 一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管, 其特征在于: 包括自下而上依次层叠设置的衬底区、有源区和表面功能区;

所述有源区覆盖于衬底区之上;

所述表面功能区位于有源区部分区域之上;

所述表面功能区包括位于两端的阴极结构(14)和阳极结构(15), 以及位于中间的栅极结构(16);

所述阳极结构(15)包括N缓冲区(9)、P+阳极区(10)、阳极接触区(11)和肖特基超势垒辅助栅结构;

所述N缓冲区(9)位于有源区部分之上;

所述P+阳极区(10)和肖特基超势垒辅助栅结构分别位于N缓冲区(9)之上; 所述P+阳极区(10)位于栅极结构(16)和肖特基超势垒辅助栅结构之间;

所述阳极接触区(11)位于P+阳极区(10)之上;

所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区(13)、肖特基超势垒辅助栅多晶硅层(91)和肖特基超势垒辅助栅绝缘介质层(92);

所述肖特基超势垒辅助栅绝缘介质层(92)覆盖于N缓冲区(9)部分区域之上;

所述肖特基超势垒辅助栅多晶硅层(91)覆盖于肖特基超势垒辅助栅绝缘介质层(92)之上;

所述肖特基超势垒辅助栅接触区(13)覆盖于肖特基超势垒辅助栅多晶硅层(91)之上; 所述肖特基超势垒辅助栅接触区(13)还覆盖于N缓冲区(9)部分区域之上; 所述肖特基超势垒辅助栅接触区(13)还与肖特基超势垒辅助栅多晶硅层(91)和肖特基超势垒辅助栅绝缘介质层(92)的一边侧壁接触;

所述阳极接触区(11)和肖特基超势垒辅助栅接触区(13)共同引出阳极结构(15)。

2. 一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管, 其特征在于: 包括自下而上依次层叠设置的衬底区、有源区和表面功能区;

所述有源区覆盖于衬底区之上;

所述表面功能区位于有源区部分区域之上;

所述表面功能区包括位于两端的阴极结构(14)和阳极结构(15), 以及位于中间的栅极结构(16);

所述阳极结构(15)包括N缓冲区(9)、P+阳极区(10)、阳极接触区(11)和肖特基超势垒辅助栅结构;

所述N缓冲区(9)位于有源区部分之上;

所述P+阳极区(10)和肖特基超势垒辅助栅结构分别位于N缓冲区(9)之上; 所述P+阳极区(10)位于栅极结构(16)和肖特基超势垒辅助栅结构之间;

所述阳极接触区(11)位于P+阳极区(10)之上;

所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区(13)和肖特基超势垒辅助栅绝缘介质层(92);

所述肖特基超势垒辅助栅绝缘介质层(92)覆盖于N缓冲区(9)部分区域之上; 所述肖特基超势垒辅助栅接触区(13)覆盖于肖特基超势垒辅助栅绝缘介质层(92)之上; 所述肖特基超势垒辅助栅接触区(13)还覆盖于N缓冲区(9)部分区域之上; 所述肖特基超势垒辅助栅接

触区(13)还与肖特基超势垒辅助栅绝缘介质层(92)的一边侧壁接触;

所述阳极接触区(11)和肖特基超势垒辅助栅接触区(13)共同引出阳极结构(15)。

3.根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,其特征在于:所述N缓冲区(9)位于有源区部分区域之上;

所述P+阳极区(10)和肖特基超势垒辅助栅结构分别位于N缓冲区(9)部分区域之上;

所述阳极接触区(11)位于P+阳极区(10)部分区域之上。

4.根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,其特征在于:衬底区包括P衬底(1)。

5.根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,其特征在于:衬底区包括P衬底(1)和埋氧层(2);所述埋氧层(2)覆盖于P衬底(1)之上。

6.根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,其特征在于:所述阴极结构(14)包括P基区(4)、P+阴极区(5)、N+阴极区(6)和阴极接触区(12);

所述P基区(4)位于N漂移区(3)部分区域之上;

所述P+阴极区(5)和N+阴极区(6)相互接触并列位于P基区(4)部分区域之上;

所述阴极接触区(12)位于P+阴极区(5)之上;所述阴极接触区(12)位于N+阴极区(6)部分区域之上。

7.根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,其特征在于:所述栅极结构(16)包括栅极绝缘介质(8)和栅多晶硅层(7);所述栅极绝缘介质(8)覆盖于P基区(4)部分区域之上;所述栅极绝缘介质(8)还覆盖于N+阴极区(6)部分区域之上;所述栅极绝缘介质(8)还覆盖于有源区部分区域之上。

8.根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,其特征在于:所述有源区包括N漂移区(3)。

## 一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管

### 技术领域

[0001] 本发明涉及功率半导体电力电子器件技术领域,具体是一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管。

### 背景技术

[0002] 随着智能功率集成电路的发展,功率半导体器件与集成电路的融合也在不断推进,横向的功率半导体器件应运而生。横向的功率半导体器件能够与控制电路和保护电路部分共同形成智能功率集成电路,由此减少了芯片面积、简化了工艺步骤,节约了大量的成本。

[0003] LDMOS是横向的功率半导体器件的代表,但是高压LDMOS的电流密度被自身的导通电阻与击穿电压的矛盾关系所制约,限制了其在高压大电流领域的应用。相对比LDMOS,横向绝缘栅双极晶体管(LIGBT)因具有高阻断电压、低导通损耗等优点,成为了目前业界研究的热点。

[0004] LIGBT作为一种双极型器件,由于引入了电导调制效应在漂移区产生了大量的载流子,使得其导电能力很强;但同时也正是由于这些过剩载流子的存在,使得其相比于单极型器件,开关速度减慢,产生较长的拖尾电流,从而导致关断损耗也更高。为了解决这一问题,在阳极添加了一个N+区与P+区短路得以提供一个关断时的电子流路径,降低关断损耗,但是该结构的引入会降低导通态下阳极的空穴注入效率,从而增大了导通压降。更严重的问题是,该结构存在的正向导通特性存在负阻效应,从而出现正向折回现象,进而会在电路系统中引入电磁振荡,并严重影响系统稳定性。现有自驱动阳极辅助栅LIGBT,如图1和图2所示,在抑制负阻效应方面起到了较好的作用,但其依然存在关断损耗较大的问题。

### 发明内容

[0005] 本发明的目的是提供一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区。

[0006] 所述有源区覆盖于衬底区之上。

[0007] 所述表面功能区位于有源区部分区域之上。

[0008] 所述表面功能区包括位于两端的阴极结构和阳极结构,以及位于中间的栅极结构。

[0009] 所述阳极结构包括N缓冲区、P+阳极区、阳极接触区和肖特基超势垒辅助栅结构。

[0010] 所述N缓冲区位于有源区部分之上。

[0011] 所述P+阳极区和肖特基超势垒辅助栅结构分别位于N缓冲区之上。所述P+阳极区位于栅极结构和肖特基超势垒辅助栅结构之间。

[0012] 所述阳极接触区位于P+阳极区之上。

[0013] 优选的,所述N缓冲区位于有源区部分区域之上。

- [0014] 所述P+阳极区和肖特基超势垒辅助栅结构分别位于N缓冲区部分区域之上。
- [0015] 所述阳极接触区位于P+阳极区部分区域之上。
- [0016] 优选的,所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区、肖特基超势垒辅助栅多晶硅层和肖特基超势垒辅助栅绝缘介质层。
- [0017] 所述肖特基超势垒辅助栅绝缘介质层覆盖于N缓冲区部分区域之上。
- [0018] 所述肖特基超势垒辅助栅多晶硅层覆盖于肖特基超势垒辅助栅绝缘介质层之上。
- [0019] 所述肖特基超势垒辅助栅接触区覆盖于肖特基超势垒辅助栅多晶硅层之上。所述肖特基超势垒辅助栅接触区还覆盖于N缓冲区部分区域之上。所述肖特基超势垒辅助栅接触区还与肖特基超势垒辅助栅多晶硅层和肖特基超势垒辅助栅绝缘介质层的一边侧壁接触。
- [0020] 优选的,所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区和肖特基超势垒辅助栅绝缘介质层。
- [0021] 所述肖特基超势垒辅助栅绝缘介质层覆盖于N缓冲区部分区域之上。所述肖特基超势垒辅助栅接触区覆盖于肖特基超势垒辅助栅绝缘介质层之上。所述肖特基超势垒辅助栅接触区还覆盖于N缓冲区部分区域之上。所述肖特基超势垒辅助栅接触区还与肖特基超势垒辅助栅绝缘介质层的一边侧壁接触。
- [0022] 优选的,所述阳极接触区和肖特基超势垒辅助栅接触区共同引出阳极结构。
- [0023] 优选的,衬底区包括P衬底。
- [0024] 优选的,衬底区包括P衬底和埋氧层。所述埋氧层覆盖于P衬底之上。
- [0025] 优选的,所述阴极结构包括P基区、P+阴极区、N+阴极区和阴极接触区。
- [0026] 所述P基区位于N漂移区部分区域之上。
- [0027] 所述P+阴极区和N+阴极区相互接触并列位于P基区部分区域之上。
- [0028] 所述阴极接触区位于P+阴极区之上。所述阴极接触区位于N+阴极区部分区域之上。
- [0029] 优选的,所述栅极结构包括栅极绝缘介质和栅多晶硅层。所述栅极绝缘介质覆盖于P基区部分区域之上。所述栅极绝缘介质还覆盖于N+阴极区部分区域之上。所述栅极绝缘介质还覆盖于有源区部分区域之上。
- [0030] 优选的,所述有源区包括N漂移区。
- [0031] 本发明的技术效果是毋庸置疑的,相比于现有自驱动阳极辅助栅LIGBT,在相同的正向压降下,本发明技术方案给出的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管具有更快的关断速度和更小的关断损耗,而且同时在器件正向导通时避免了回跳现象。
- [0032] 本发明在阳极侧集成肖特基超势垒栅,并延伸到器件内部的N缓冲区形成肖特基接触。当器件从导通态转变至关断态时,阳极加在辅助栅上的电压使得阳极侧打开一条额外的电子提取通路,过剩载流子的复合时间大大缩短,从而提升器件关断时的速度,降低关断损耗。正向导通时,通过调整阳极结构,使得阳极侧的电子提取通路在阳极P+开始向N区注入空穴后开启,可以解决正向导通时的负阻效应,从而实现无正向折回现象。

## 附图说明

- [0033] 图1为现有技术中自驱动阳极辅助栅LIGBT的结构示意图；
- [0034] 图2为现有技术中肖特基接触短路阳极LIGBT的结构示意图；
- [0035] 图3为本发明实施例3结构示意图；
- [0036] 图4为本发明实施例4结构示意图；
- [0037] 图5为本发明实施例5结构示意图；
- [0038] 图6为本发明实施例6结构示意图；
- [0039] 图中：P衬底1、埋氧层2、N漂移区3、P基区4、P+阴极区5、N+阴极区6、栅极多晶硅层7、栅极绝缘介质8、阴极接触区12、N缓冲区9、P+阳极区10、阳极接触区11、肖特基超势垒辅助栅接触区13、阴极结构14、阳极结构15、栅极结构16、肖特基超势垒辅助栅多晶硅层91、肖特基超势垒辅助栅绝缘介质层92、阳极N+区93、阳极P基区94。

## 具体实施方式

[0040] 下面结合实施例对本发明作进一步说明,但不应该理解为本发明上述主题范围仅限于下述实施例。在不脱离本发明上述技术思想的情况下,根据本领域普通技术知识和惯用手段,做出各种替换和变更,均应包括在本发明的保护范围内。

[0041] 实施例1:

[0042] 一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区。

[0043] 所述有源区覆盖于衬底区之上。

[0044] 所述表面功能区位于有源区部分区域之上。

[0045] 所述表面功能区包括位于两端的阴极结构14和阳极结构15,以及位于中间的栅极结构16。

[0046] 所述阳极结构15包括N缓冲区9、P+阳极区10、阳极接触区11和肖特基超势垒辅助栅结构。

[0047] 所述N缓冲区9位于有源区部分之上。

[0048] 所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9之上。所述P+阳极区10位于栅极结构16和肖特基超势垒辅助栅结构之间。

[0049] 所述阳极接触区11位于P+阳极区10之上。

[0050] 所述N缓冲区9位于有源区部分区域之上。

[0051] 所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9部分区域之上。

[0052] 所述阳极接触区11位于P+阳极区10部分区域之上。

[0053] 所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区13、肖特基超势垒辅助栅多晶硅层91和肖特基超势垒辅助栅绝缘介质层92。

[0054] 所述肖特基超势垒辅助栅绝缘介质层92覆盖于N缓冲区9部分区域之上。

[0055] 所述肖特基超势垒辅助栅多晶硅层91覆盖于肖特基超势垒辅助栅绝缘介质层92之上。

[0056] 所述肖特基超势垒辅助栅接触区13覆盖于肖特基超势垒辅助栅多晶硅层91之上。所述肖特基超势垒辅助栅接触区13还覆盖于N缓冲区9部分区域之上。所述肖特基超势垒辅

助栅接触区13还与肖特基超势垒辅助栅多晶硅层91和肖特基超势垒辅助栅绝缘介质层92的一边侧壁接触。

[0057] 所述阳极接触区11和肖特基超势垒辅助栅接触区13共同引出阳极结构15,即引出阳极电极。

[0058] 衬底区包括P衬底1。

[0059] 所述阴极结构14包括P基区4、P+阴极区5、N+阴极区6和阴极接触区12。

[0060] 所述P基区4位于N漂移区3部分区域之上。

[0061] 所述P+阴极区5和N+阴极区6相互接触并列位于P基区4部分区域之上。

[0062] 所述阴极接触区12位于P+阴极区5之上。所述阴极接触区12位于N+阴极区6部分区域之上。

[0063] 所述栅极结构16包括栅极绝缘介质8和栅多晶硅层7。所述栅极绝缘介质8覆盖于P基区4部分区域之上。所述栅极绝缘介质8还覆盖于N+阴极区6部分区域之上。所述栅极绝缘介质8还覆盖于有源区部分区域之上。

[0064] 所述有源区包括N漂移区3。

[0065] 实施例2:

[0066] 一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区。

[0067] 所述有源区覆盖于衬底区之上。

[0068] 所述表面功能区位于有源区部分区域之上。

[0069] 所述表面功能区包括位于两端的阴极结构14和阳极结构15,以及位于中间的栅极结构16。

[0070] 所述阳极结构15包括N缓冲区9、P+阳极区10、阳极接触区11和肖特基超势垒辅助栅结构。

[0071] 所述N缓冲区9位于有源区部分之上。

[0072] 所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9之上。所述P+阳极区10位于栅极结构16和肖特基超势垒辅助栅结构之间。

[0073] 所述阳极接触区11位于P+阳极区10之上。

[0074] 所述N缓冲区9位于有源区部分区域之上。

[0075] 所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9部分区域之上。

[0076] 所述阳极接触区11位于P+阳极区10部分区域之上。

[0077] 所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区13和肖特基超势垒辅助栅绝缘介质层92。

[0078] 所述肖特基超势垒辅助栅绝缘介质层92覆盖于N缓冲区9部分区域之上。所述肖特基超势垒辅助栅接触区13覆盖于肖特基超势垒辅助栅绝缘介质层92之上。所述肖特基超势垒辅助栅接触区13还覆盖于N缓冲区9部分区域之上。所述肖特基超势垒辅助栅接触区13还与肖特基超势垒辅助栅绝缘介质层92的一边侧壁接触。

[0079] 所述阳极接触区11和肖特基超势垒辅助栅接触区13共同引出阳极结构15。

[0080] 衬底区包括P衬底1和埋氧层2。所述埋氧层2覆盖于P衬底1之上。

[0081] 所述阴极结构14包括P基区4、P+阴极区5、N+阴极区6和阴极接触区12。

[0082] 所述P基区4位于N漂移区3部分区域之上。

[0083] 所述P+阴极区5和N+阴极区6相互接触并列位于P基区4部分区域之上。

[0084] 所述阴极接触区12位于P+阴极区5之上。所述阴极接触区12位于N+阴极区6部分区域之上。

[0085] 所述栅极结构16包括栅极绝缘介质8和栅多晶硅层7。所述栅极绝缘介质8覆盖于P基区4部分区域之上。所述栅极绝缘介质8还覆盖于N+阴极区6部分区域之上。所述栅极绝缘介质8还覆盖于有源区部分区域之上。

[0086] 所述有源区包括N漂移区3。

[0087] 实施例3:

[0088] 如图3所示,一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区;

[0089] 所述有源区覆盖于衬底区之上,由N漂移区3构成;

[0090] 所述表面功能区位于N漂移区3部分区域之上,包括位于两端的阴极结构14和阳极结构15,以及位于中间的栅极结构16;

[0091] 所述阳极结构15包括N缓冲区9、P+阳极区10、阳极接触区11和肖特基超势垒辅助栅结构;所述N缓冲区9位于有源区部分区域之上;所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9部分区域之上;所述P+阳极区10位于栅极结构16和肖特基超势垒辅助栅结构之间;所述阳极接触区11位于P+阳极区10部分区域之上;

[0092] 所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区13、肖特基超势垒辅助栅多晶硅层91和肖特基超势垒辅助栅绝缘介质层92;

[0093] 所述肖特基超势垒辅助栅绝缘介质层92覆盖于N缓冲区9部分区域之上;所述肖特基超势垒辅助栅多晶硅层91覆盖于肖特基超势垒辅助栅绝缘介质层92之上;所述肖特基超势垒辅助栅接触区13覆盖于肖特基超势垒辅助栅多晶硅层91之上;所述肖特基超势垒辅助栅接触区13还覆盖于N缓冲区9部分区域之上;所述肖特基超势垒辅助栅接触区13还与肖特基超势垒辅助栅多晶硅层91和肖特基超势垒辅助栅绝缘介质层92的一边侧壁接触;所述阳极接触区11和肖特基超势垒辅助栅接触区13共同引出阳极电极;

[0094] 衬底区由P衬底1和埋氧层2组成;所述埋氧层2覆盖于P衬底1之上;

[0095] 所述阴极结构14包括P基区4、P+阴极区5、N+阴极区6和阴极接触区12;所述P基区4位于N漂移区3部分区域之上;所述P+阴极区5和N+阴极区6相互接触并列位于P基区4部分区域之上;所述阴极接触区12位于P+阴极区5之上;所述阴极接触区12位于N+阴极区6部分区域之上;

[0096] 所述栅极结构16包括栅极绝缘介质8和栅多晶硅层7;所述栅极绝缘介质8覆盖于P基区4部分区域之上;所述栅极绝缘介质8还覆盖于N+阴极区6部分区域之上;所述栅极绝缘介质8还覆盖于N漂移区3部分区域之上。

[0097] 本实施例的有益效果是,相比于现有自驱动阳极辅助栅LIGBT,在相同的正向压降下,本发明技术方案给出的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管具有更快的关断速度和更小的关断损耗,而且同时在器件正向导通时避免了回跳现象。

[0098] 实施例4:

[0099] 如图4所示,一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括

自下而上依次层叠设置的衬底区、有源区和表面功能区；

[0100] 所述有源区覆盖于衬底区之上,由N漂移区3构成；

[0101] 所述表面功能区位于N漂移区3部分区域之上,包括位于两端的阴极结构14和阳极结构15,以及位于中间的栅极结构16；

[0102] 所述阳极结构15包括N缓冲区9、P+阳极区10、阳极接触区11和肖特基超势垒辅助栅结构；所述N缓冲区9位于有源区部分区域之上；所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9部分区域之上；所述P+阳极区10位于栅极结构16和肖特基超势垒辅助栅结构之间；所述阳极接触区11位于P+阳极区10部分区域之上；

[0103] 所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区13和肖特基超势垒辅助栅绝缘介质层92；

[0104] 所述肖特基超势垒辅助栅绝缘介质层92覆盖于N缓冲区9部分区域之上；所述肖特基超势垒辅助栅接触区13覆盖于肖特基超势垒辅助栅绝缘介质层92之上；所述肖特基超势垒辅助栅接触区13还覆盖于N缓冲区9部分区域之上；所述肖特基超势垒辅助栅接触区13还与肖特基超势垒辅助栅绝缘介质层92的一边侧壁接触；所述阳极接触区11和肖特基超势垒辅助栅接触区13共同引出阳极电极；

[0105] 衬底区由P衬底1和埋氧层2组成；所述埋氧层2覆盖于P衬底1之上；

[0106] 所述阴极结构14包括P基区4、P+阴极区5、N+阴极区6和阴极接触区12；所述P基区4位于N漂移区3部分区域之上；所述P+阴极区5和N+阴极区6相互接触并列位于P基区4部分区域之上；所述阴极接触区12位于P+阴极区5之上；所述阴极接触区12位于N+阴极区6部分区域之上；

[0107] 所述栅极结构16包括栅极绝缘介质8和栅极多晶硅层7；所述栅极绝缘介质8覆盖于P基区4部分区域之上；所述栅极绝缘介质8还覆盖于N+阴极区6部分区域之上；所述栅极绝缘介质8还覆盖于N漂移区3部分区域之上。

[0108] 本实施例的有益效果是,相比于现有自驱动阳极辅助栅LIGBT,在相同的正向压降下,本发明技术方案给出的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管具有更快的关断速度和更小的关断损耗,而且同时在器件正向导通时避免了回跳现象。

[0109] 实施例5:

[0110] 如图5所示,一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区；

[0111] 所述有源区覆盖于衬底区之上,由N漂移区3构成；

[0112] 所述表面功能区位于N漂移区3部分区域之上,包括位于两端的阴极结构14和阳极结构15,以及位于中间的栅极结构16；

[0113] 所述阳极结构15包括N缓冲区9、P+阳极区10、阳极接触区11和肖特基超势垒辅助栅结构；所述N缓冲区9位于有源区部分区域之上；所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9部分区域之上；所述P+阳极区10位于栅极结构16和肖特基超势垒辅助栅结构之间；所述阳极接触区11位于P+阳极区10部分区域之上；

[0114] 所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区13、肖特基超势垒辅助栅多晶硅层91和肖特基超势垒辅助栅绝缘介质层92；

[0115] 所述肖特基超势垒辅助栅绝缘介质层92覆盖于N缓冲区9部分区域之上；所述肖特

基超势垒辅助栅多晶硅层91覆盖于肖特基超势垒辅助栅绝缘介质层92之上;所述肖特基超势垒辅助栅接触区13覆盖于肖特基超势垒辅助栅多晶硅层91之上;所述肖特基超势垒辅助栅接触区13还覆盖于N缓冲区9部分区域之上;所述肖特基超势垒辅助栅接触区13还与肖特基超势垒辅助栅多晶硅层91和肖特基超势垒辅助栅绝缘介质层92的一边侧壁接触;所述阳极接触区11和肖特基超势垒辅助栅接触区13共同引出阳极电极;

[0116] 衬底区由P衬底1组成;

[0117] 所述阴极结构14包括P基区4、P+阴极区5、N+阴极区6和阴极接触区12;所述P基区4位于N漂移区3部分区域之上;所述P+阴极区5和N+阴极区6相互接触并列位于P基区4部分区域之上;所述阴极接触区12位于P+阴极区5之上;所述阴极接触区12位于N+阴极区6部分区域之上;

[0118] 所述栅极结构16包括栅极绝缘介质8和栅极多晶硅层7;所述栅极绝缘介质8覆盖于P基区4部分区域之上;所述栅极绝缘介质8还覆盖于N+阴极区6部分区域之上;所述栅极绝缘介质8还覆盖于N漂移区3部分区域之上。

[0119] 本实施例的有益效果是,相比于现有自驱动阳极辅助栅LIGBT,在相同的正向压降下,本发明技术方案给出的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管具有更快的关断速度和更小的关断损耗,而且同时在器件正向导通时避免了回跳现象。

[0120] 实施例6:

[0121] 如图6所示,一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管,包括自下而上依次层叠设置的衬底区、有源区和表面功能区;

[0122] 所述有源区覆盖于衬底区之上,由N漂移区3构成;

[0123] 所述表面功能区位于N漂移区3部分区域之上,包括位于两端的阴极结构14和阳极结构15,以及位于中间的栅极结构16;

[0124] 所述阳极结构15包括N缓冲区9、P+阳极区10、阳极接触区11和肖特基超势垒辅助栅结构;所述N缓冲区9位于有源区部分区域之上;所述P+阳极区10和肖特基超势垒辅助栅结构分别位于N缓冲区9部分区域之上;所述P+阳极区10位于栅极结构16和肖特基超势垒辅助栅结构之间;所述阳极接触区11位于P+阳极区10部分区域之上;

[0125] 所述肖特基超势垒辅助栅结构包括肖特基超势垒辅助栅接触区13和肖特基超势垒辅助栅绝缘介质层92;

[0126] 所述肖特基超势垒辅助栅绝缘介质层92覆盖于N缓冲区9部分区域之上;所述肖特基超势垒辅助栅接触区13覆盖于肖特基超势垒辅助栅绝缘介质层92之上;所述肖特基超势垒辅助栅接触区13还覆盖于N缓冲区9部分区域之上;所述肖特基超势垒辅助栅接触区13还与肖特基超势垒辅助栅绝缘介质层92的一边侧壁接触;所述阳极接触区11和肖特基超势垒辅助栅接触区13共同引出阳极电极;

[0127] 衬底区由P衬底1组成;

[0128] 所述阴极结构14包括P基区4、P+阴极区5、N+阴极区6和阴极接触区12;所述P基区4位于N漂移区3部分区域之上;所述P+阴极区5和N+阴极区6相互接触并列位于P基区4部分区域之上;所述阴极接触区12位于P+阴极区5之上;所述阴极接触区12位于N+阴极区6部分区域之上;

[0129] 所述栅极结构16包括栅极绝缘介质8和栅极多晶硅层7;所述栅极绝缘介质8覆盖

于P基区4部分区域之上;所述栅极绝缘介质8还覆盖于N+阴极区6部分区域之上;所述栅极绝缘介质8还覆盖于N漂移区3部分区域之上。

[0130] 本实施例的有益效果是,相比于现有自驱动阳极辅助栅LIGBT,在相同的正向压降下,本发明技术方案给出的一种阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管具有更快的关断速度和更小的关断损耗,而且同时在器件正向导通时避免了回跳现象。

[0131] 实施例7:

[0132] 实施例1-6所述阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管的基本工作原理为:

[0133] 阳极集成肖特基超势垒辅助栅的横向绝缘栅双极型晶体管具体由阳极集成自启动栅和阳极直接肖特基接触两个结构结合而成,可以消除折回现象降低关断损耗。当器件正向导通时,通过调整阳极结构15,使得阳极侧的电子提取通路在阳极P+开始向N区注入空穴后开启,可以解决正向导通时的负阻效应,实现无正向折回现象。当器件从导通态转变至关断态时,阳极加在辅助栅上的电压使得阳极侧打开一条额外的电子提取通路,过剩载流子的复合时间大大缩短,从而提升器件关断时的速度,降低关断损耗。

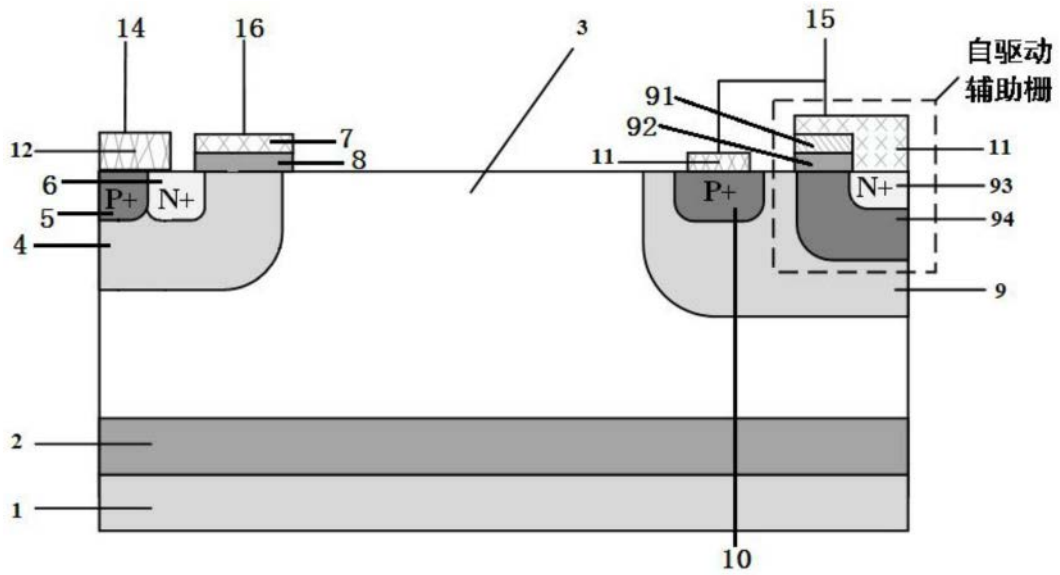


图1

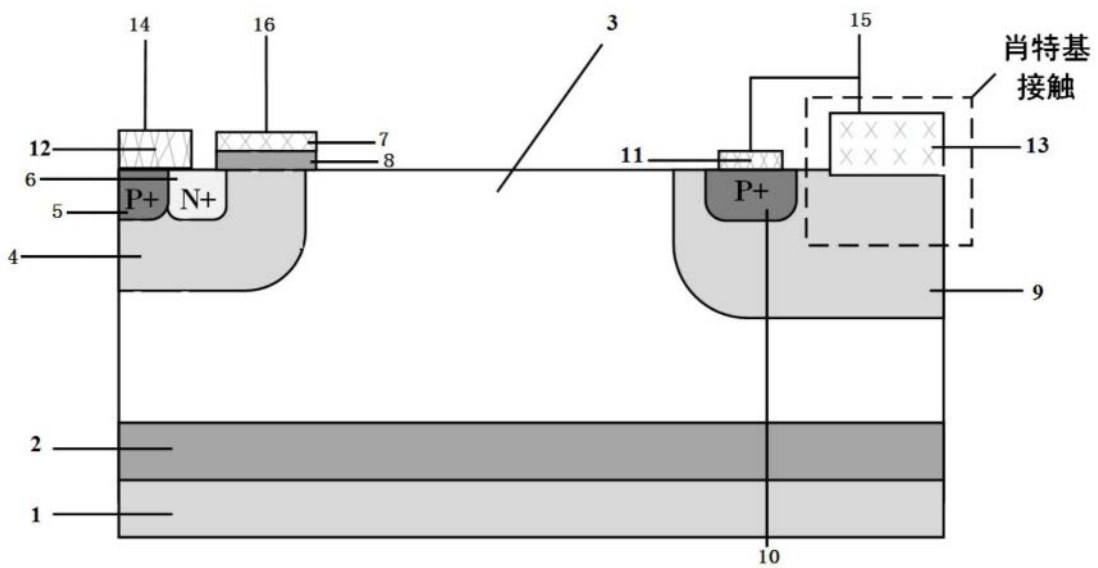


图2

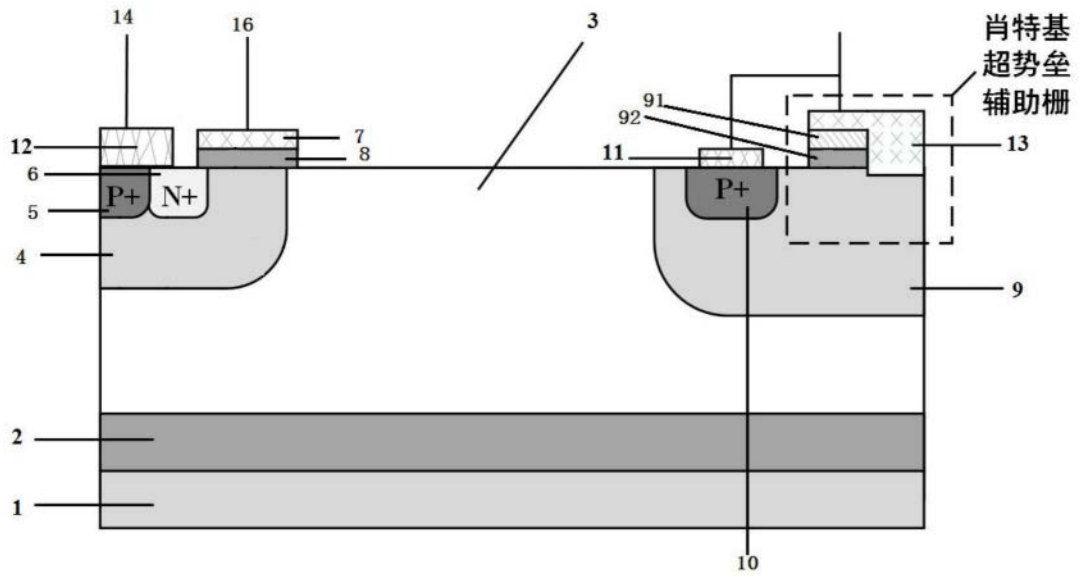


图3

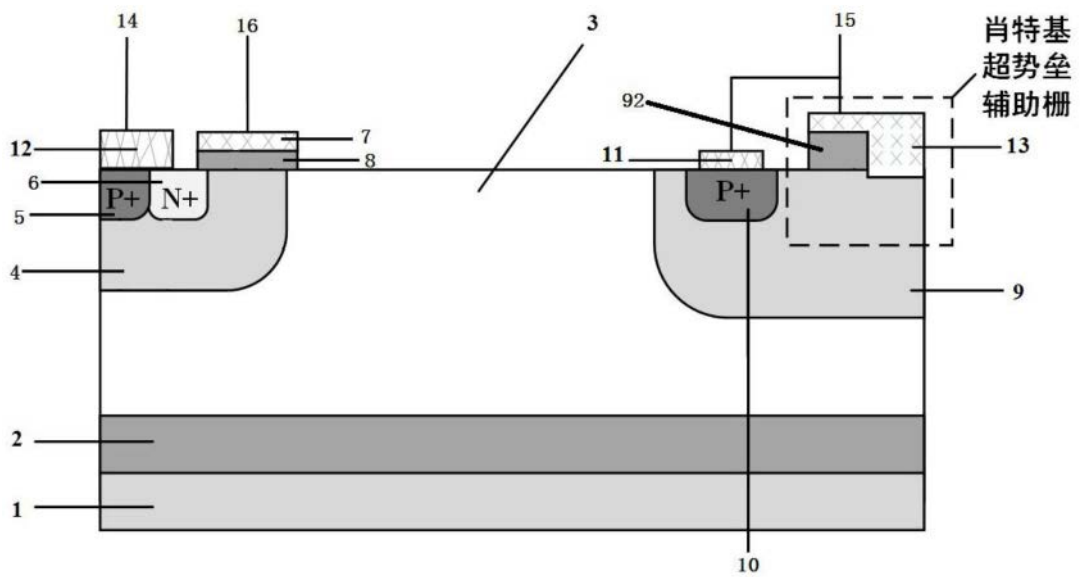


图4

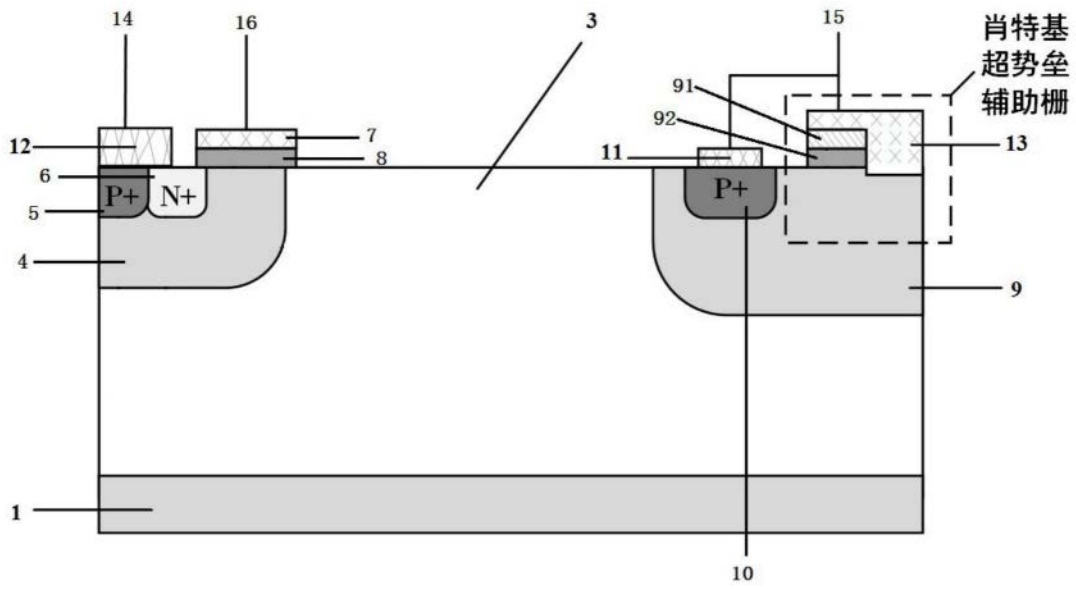


图5

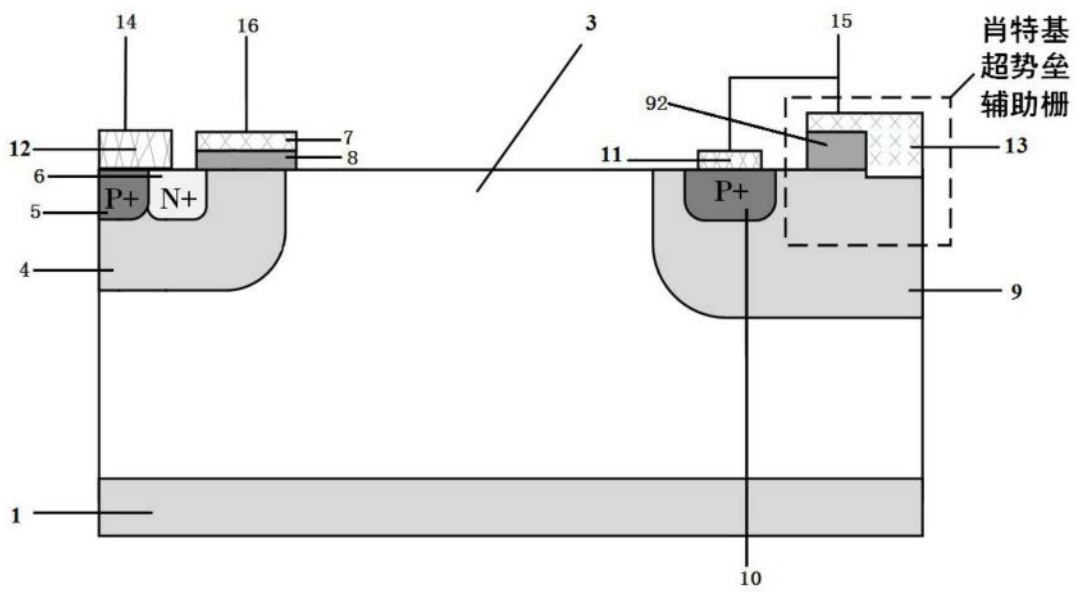


图6