

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-9151

(P2016-9151A)

(43) 公開日 平成28年1月18日(2016.1.18)

(51) Int.Cl.	F I	テーマコード (参考)
GO2B 6/122 (2006.01)	GO2B 6/122	2H137
HO1L 31/0232 (2014.01)	HO1L 31/02	2H147
GO2B 6/30 (2006.01)	GO2B 6/30	5F088
GO2B 6/42 (2006.01)	GO2B 6/42	
GO2B 6/13 (2006.01)	GO2B 6/13	
審査請求 未請求 請求項の数 18 O L 外国語出願 (全 57 頁)		

(21) 出願番号 特願2014-131007 (P2014-131007)
(22) 出願日 平成26年6月26日 (2014. 6. 26)

(71) 出願人 390009531
インターナショナル・ビジネス・マシー
ズ・コーポレーション
INTERNATIONAL BUSIN
ESS MACHINES CORPORA
TION
アメリカ合衆国10504 ニューヨーク
州 アーモンク ニュー オーチャード
ロード
New Orchard Road, A
rmonk, New York 105
04, United States o
f America
(74) 代理人 100108501
弁理士 上野 剛史

最終頁に続く

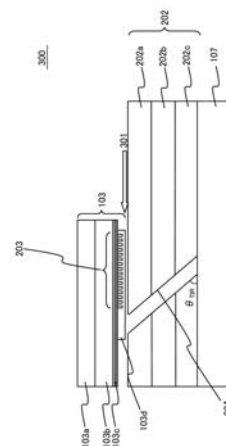
(54) 【発明の名称】 光結合構造、半導体デバイス、マルチ・チップ・モジュールのための光インターコネクト構造、および光結合構造のための製造方法

(57) 【要約】 (修正有)

【課題】 光結合構造、半導体デバイスおよび半導体構造体の製造方法を提供する。

【解決手段】 半導体デバイスは、光信号を伝播するための回折格子結合素子を有するシリコン系導波路を含むシリコン・オン・インシュレータ(SOI)チップ103と、SOIチップ103との間で光信号を伝送するポリマー導波路202であって、光信号の伝播方向に対して傾斜し、伝播方向を横切って延びるように位置するTIRミラー204を中に有するポリマー導波路202と、ポリマー導波路202内部を伝播する光と光学的に結合する光配線とを含む。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

光信号を伝播するための回折格子結合素子を含んだシリコン系導波路と、
前記シリコン系導波路との間で前記光信号を伝送するためのポリマー導波路であって、
前記光信号の伝播方向に対して傾斜し、前記伝播方向を横切って延びるように位置する T I R ミラーを中に有する当該ポリマー導波路と、
前記ポリマー導波路内部を伝播する光のための前記ポリマー導波路に光学的に結合される光配線と
を含む、光結合構造。

【請求項 2】

前記ポリマー導波路は、シングルモード導波路である、請求項 1 に記載の光結合構造。

【請求項 3】

前記 T I R ミラーは、前記ポリマー導波路内部のポリマー表面によって少なくとも画定される空所である、請求項 1 に記載の光結合構造。

【請求項 4】

シリコン・オン・インシュレータ構造様式に基づいた回折格子結合素子を有するシリコンフォトニクス・チップをさらに含む、請求項 1 に記載の光結合構造。

【請求項 5】

前記シリコン系導波路と前記ポリマー導波路との間が空隙によって分離される、請求項 1 に記載の光結合構造。

【請求項 6】

前記シリコン系導波路および前記ポリマー導波路がフリップリップ接合によって接触する、請求項 1 に記載の光結合構造。

【請求項 7】

シリコン・オン・インシュレータ (S O I) 構造によって形成され、光信号を伝播するための前記 S O I 構造の埋め込み酸化物層上の回折格子結合素子を有するシリコン系導波路を含むシリコンフォトニクス・チップと、

前記シリコンフォトニクス・チップとの間で前記光信号を伝送するポリマー導波路であって、前記光信号の伝播方向に対して傾斜し、前記伝播方向を横切って延びるように位置する T I R ミラーを中に有する当該ポリマー導波路と

を含む、半導体デバイス。

【請求項 8】

前記ポリマー導波路は、シングルモード導波路である、請求項 7 に記載の半導体デバイス。

【請求項 9】

前記 T I R ミラーは、前記ポリマー導波路内部のポリマー表面によって少なくとも画定される空所である、請求項 7 に記載の半導体デバイス。

【請求項 10】

前記半導体デバイスは、データ処理のための少なくとも 1 つの C P U または A S I C を含んだ有機基板に実装される、請求項 7 に記載の半導体デバイス。

【請求項 11】

前記シリコンフォトニクス・チップおよび前記ポリマー導波路がフリップリップ接合によって接触する、請求項 7 に記載の半導体デバイス。

【請求項 12】

光結合構造を形成するための方法であって、前記方法は、

有機基板上にポリマー導波路を形成する工程と、

前記ポリマー導波路の一部を除去し、前記ポリマー導波路の厚み方向に対して傾斜角を有する T I R ミラーのための互いに向き合ったポリマー表面を画定する工程と、

前記ポリマー導波路内に導電材料で充填されたビア・プラグを形成する工程と、

シリコン・オン・インシュレータ構造様式に基づき、前記ポリマー導波路との間で光信

10

20

30

40

50

号を伝送するための前記ポリマー導波路に面した表面に回折格子結合素子を含むシリコンフォトニクス・チップを提供する工程と、

前記ポリマー表面へ光信号の光結合を提供しながら、前記シリコンフォトニクス・チップに電氣的信号を供給するため前記シリコンフォトニクス・チップを前記ビア・プラグにはんだ付けする工程と

を含む、方法。

【請求項 13】

前記ポリマー導波路を形成する工程は、さらに、

スピンコーティングまたはドライフィルムラミネーションによって、クラッドポリマー、コアポリマーおよび他のクラッドポリマーを順に積層する工程

を含む、請求項 12 に記載の方法。

【請求項 14】

前記ポリマー導波路は、シングルモード導波路である、請求項 12 に記載の方法。

【請求項 15】

前記シリコンフォトニクス・チップを前記ビア・プラグにはんだ付けする工程は、さらに、

複数の導電性要素を前記 T I R ミラーの反対側に置き、少なくとも 1 つの導電性要素を前記ビア・プラグに接続する工程

を含む、請求項 12 に記載の方法。

【請求項 16】

前記ポリマー導波路の一部を除去するステップは、レーザ切除技術によって実行される、請求項 12 に記載の方法。

【請求項 17】

光マルチ・チップ・モジュールを光学的に接続するための光インターコネクト構造であって、

データ処理のための C P U または A S I C と、

シリコン・オン・インシュレータ (S O I) 構造によって形成され、前記 C P U または A S I C に電氣的に通信し、光信号を伝播するための前記 S O I 構造の埋め込み酸化物層上の回折格子結合素子を有するシリコン系導波路を含むシリコンフォトニクス・チップと

前記シリコンフォトニクス・チップとの間で前記光信号を伝送するためのポリマー導波路であって、前記光信号の伝播方向に対して傾斜し、前記伝播方向を横切って延びるように位置する T I R ミラーを中に有する当該ポリマー導波路と、

前記ポリマー導波路内部を伝播する光信号と光学的に結合し、少なくとも 1 つの光マルチ・チップ・モジュールに光信号を伝送する光配線と

を含む、光インターコネクト構造。

【請求項 18】

シリコン・オン・インシュレータ (S O I) 構造によって形成され、光信号を伝播するための前記 S O I 構造の埋め込み酸化物層上の回折格子結合素子を有するシリコン系導波路を含むシリコンフォトニクス・チップと、

前記シリコンフォトニクス・チップとの間で前記光信号を伝送するためのポリマー導波路であって、前記光信号の伝播方向に対して傾斜し、前記伝播方向を横切って延びるように位置する T I R ミラーを中に有する当該ポリマー導波路と

を含み、

前記ポリマー導波路は、シングルモード導波路であり、前記 T I R ミラーは、前記ポリマー導波路内部のポリマー表面によって少なくとも画定される空所であり、前記シリコンフォトニクス・チップおよび前記ポリマー導波路がフリップリッップ接合によって接触する、半導体デバイス。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は、光インターコネクトを利用した半導体に関し、より詳細には、光結合構造、半導体デバイス、マルチ・チップ・モジュールのための光インターコネクト構造、および、光結合構造のための製造方法に関する。

【背景技術】

【0002】

半導体デバイスに対し要求される通信速度は、半導体デバイスによって処理すべき情報量の増加とともにますます高くなっている。上述した要求に対応するため、シリコンチップ間の光通信を利用するシリコンフォトリソグラフィ（Si-Ph）がますます発展している。

【0003】

実装においては、半導体デバイスは、決まって、半導体チップの間でおよび回路基板の外部に置かれた他の半導体デバイスとの間で電氣的通信を可能とする電氣的相互接続が埋め込まれた回路基板上に配置される。

【0004】

半導体デバイスがシリコンフォトリソグラフィ・チップとして実装される場合、平面導波路と、シリコン・オン・インシュレータ（Silicon on Insulator, SOI）デバイスおよび平面導波路上に形成された回折格子結合素子（Diffractive Grating Coupler, DGC）とによる光学的な結合がよく構成される。このような導波路は、マルチモード導波路として使用することができる。しかしながら、導波路は、通信の品質および導波路内での光伝播の減衰の理由から、好ましくは、シングルモード導波路である。

【0005】

導波路とシングルモード・ファイバ（Single Mode Fiber, SMF）との間の光結合のため数多くの研究がなされている。しかしながら、導波路およびSMF間において角度および相対位置の両方で厳格な精度が要求される。例えば、米国特許出願公開第2013/0182998号公報（特許文献1）は、シリコン・デバイスおよび光ファイバ間で回折格子結合素子を通して光を導入するための結合構造を開示する。米国特許出願公開第2009/0290873号公報（特許文献2）は、光学ファイバとPWGとをインターコネクトするための光結合構造を開示する。米国特許出願公開第2010/0322555号公報（特許文献3）は、また、PWGおよび光ファイバ間の光結合構造を開示する。これらの従来技術は、光ファイバとDGC間の結合を用いており、そして、2つの装置間の厳格な位置合わせが必要である。従来技術は、Si-PhからSMFへの直接の光伝送を示しているが、これらは、実用のSi-Phチップパッケージングに対してはロバストではない。

【0006】

また、米国特許出願公開第2013/0209026号公報（特許文献4）は、DGCとしてはたらく導波路回折と光ファイバまたは導波路との間の光結合構造を開示する。この光結合構造は、Si基板上に形成され、光結合構造は、Si基板を通して光を送出することを狙っている。

【0007】

米国特許出願公開第2011/0188808号公報（特許文献5）は、回折格子に面し、異なる長さを有する平行散乱要素を含む光結合構造を開示する。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】米国特許出願公開第2013/0182998号公報

【特許文献2】米国特許出願公開第2009/0290873号公報

【特許文献3】米国特許出願公開第2010/0322555号公報

【特許文献4】米国特許出願公開第2013/0209026号公報

【特許文献5】米国特許出願公開第2011/0188808号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

上述したように、回折格子への種々の光結合構造が開示されている。しかしながら、従来技術は、シリコンフォトニクス内の光伝播に関係するものである。複数のシリコンフォトニクスがマルチ・チップ・モジュールとして実装される場合、シリコンフォトニクスと回路基板のような有機構造体との境界において新規な結合構造が光結合を提供することを可能とする。

【0010】

本発明は、上記従来技術に鑑みてなされたものであり、本発明の目的は、シリコンフォトニクスおよび有機構造体間の光結合のため光結合構造を提供することである。

10

【0011】

さらに、本発明の他の目的は、シリコンフォトニクスおよび有機構造体の間の境界で動作する光結合構造を含む半導体デバイスを提供することである。

【0012】

本発明のさらに他の目的は、シリコンフォトニクスおよび有機構造体の間の境界で動作する光結合構造を含む半導体構造体を形成するための方法を提供することである。

【課題を解決するための手段】

【0013】

上述した本発明の目的は、新規な光結合構造によって対応することができる。本光結合構造は、光信号を伝播するための回折格子結合素子を含んだシリコン系導波路と；シリコン系導波路との間で光信号を送るためのポリマー導波路であって、光信号の伝播方向に対して傾斜し、伝播方向を横切って延びるように位置する内部全反射（T I R）ミラーを中に有するポリマー導波路と；ポリマー導波路内部を伝播する光のためのポリマー導波路と光学的に結合する光配線とを含むことができる。

20

【0014】

本発明の第2の態様によれば、新規な半導体デバイスが提供される。本半導体デバイスは、S O I 構造によって形成され、光信号を伝播するためのS O I 構造の埋め込み酸化化物（Buried Oxide, B O X）層上の回折格子結合素子を有するシリコン系導波路を含むシリコンフォトニクス・チップと；シリコンフォトニクス・チップとの間で光信号を送るポリマー導波路であって、光信号の伝播方向に対して傾斜し、伝播方向を横切って延びるように位置するT I Rミラーを中に有するポリマー導波路とを含む。

30

【0015】

本発明の第3の態様によれば、光結合構造を形成するための新規な方法を提供することができる。本方法は、

有機基板上にポリマー導波路を形成する工程と、

ポリマー導波路の一部を除去し、ポリマー導波路の厚み方向に対して傾斜角を有するT I Rミラーのための互に向き合ったポリマー表面を画定する工程と、

ポリマー導波路内に導電材料で充填されたビア・プラグを形成する工程と、

シリコン・オン・インシュレータ構造様式に基づき、ポリマー導波路との間で光信号を送るためのポリマー導波路に面した表面に回折格子結合素子を含むシリコンフォトニクス・チップを提供する工程と、

40

ポリマー表面へ光信号の光結合を提供しながら、シリコンフォトニクス・チップに電気的信号を供給するためシリコンフォトニクス・チップをビア・プラグにはんだ付けする工程と

を含むことができる。

【0016】

さらに、本発明の第4の態様によれば、光マルチ・チップ・モジュールを光学的に接続するための光インターコネクト構造を提供することができる。本光インターコネクト構造は、データ処理のためのC P UまたはA S I C（Application Specific Integrated Circuit）と；シリコン・オン・インシュレータ（S O I）構造によって形成され、C P Uま

50

たはA S I Cに電氣的に通信し、光信号を伝播するためのS O I構造の埋め込み酸化物層上の回折格子結合素子を有するシリコン系導波路を含むシリコンフォトニクス・チップと；シリコンフォトニクス・チップとの間で光信号を伝送するためのポリマー導波路であって、光信号の伝播方向に対して傾斜し、伝播方向を横切って延びるように位置するT I Rミラーを中に有するポリマー導波路と；ポリマー導波路内部を伝播する光信号と光学的に結合し、少なくとも1つの光マルチ・チップ・モジュールに光信号を伝送する光配線とを含むことができる。

【図面の簡単な説明】

【0017】

【図1】図1は、本光インターコネクト構造100の概要構造を示す。

10

【図2】図2は、S i - P h 103、ポリマー導波路202および有機構造体107を含む光インターコネクト構造の上面図200を示す。

【図3】図3は、光結合構造の詳細な構造を示す。

【図4】図4は、半導体構造体内部の光伝播の実施形態400を示す。

【図5】図5は、本発明の光結合構造の拡大された構造を示す。

【図6】図6は、本光結合構造の2次元位置決め許容誤差を示す。

【図7】図7は、シングルモード・ポリマー導波路（図中においては単にS M - P W Gと参照する。）と、シングルモード・ファイバ（図中においては単にS M Fと参照する。）とのアライメントにおける許容誤差を示す図。

【図8】図8は、D G C 203周辺の詳細な構造を示し、ここで、光結合素子の詳細な構造およびその最適化について説明する。

20

【図9】図9は、最適化計算のフローチャートを示す。

【図10】図10は、最適化された結果を用いた位相シミュレーションを示す。

【図11】図11は、最適化により得られる指向性マップを示す。

【図12】図12は、最適化されたパラメータでの結合効率を示す。

【図13】図13（a）－（f）は、本発明の回折格子結合素子の製造方法を示す。

【図14】図14は、本半導体デバイスの製造プロセスを示す。

【符号の説明】

【0018】

- 100…光インターコネクト構造
- 101…マルチ・チップ・モジュール（M C M）
- 102…C P UまたはA S I C
- 103, 103 r, 103 t…S i - P hチップ
- 104…光結合構造
- 105…光配線（光ファイバ）
- 106…C 4接合
- 107…回路基板
- 108…金属配線
- 201…光有機層
- 202：シングルモード・ポリマー導波路（S M - P W G）
- 203…回折格子結合素子（D G C）
- 204…T I Rミラー
- 206…シリコン導波路

30

【発明を実施するための形態】

【0019】

以下、本発明について、図面を参照しながら詳細に説明するが、しかしながら、本発明は、開示される実施形態および実施例に限定されるものではない。図1は、本光インターコネクト構造100の概要構造を示す。光インターコネクト構造100は、概して、説明する実施形態において回路基板107として参照される有機基板を含み、例えば垂直キャビティ表面発光レーザ（V C S E L）やフォトダイオードといった光学部品が組み込まれ

50

、以下シリコンフォトリソグラフィ技術（S i - P h）チップと参照される、シリコン・オン・インシュレータ技術に基づいたシリコンフォトリソグラフィチップ103が回路基板107上に集積されて、いわゆる光マルチ・チップ・モジュール（MCM）101が構成される。回路基板107は、電気的信号および光学的信号の一方または両方をインターコネクトするための金属配線および導波路配線の一方または両方を含む。

【0020】

エポキシ・コンポジット材料などの回路基板107は、その上に、光通信を可能とする複数のS i - P hチップ103と、CPUまたはASIC102とを搭載する。既存のC4接合106によって、種々のデータ処理のためのCPUまたはASIC102を回路基板107上に積載することができる。CPUまたはASIC102は、CPUまたはAS 10

【0021】

金属配線108は、MCM間の光通信を実施するために、CPUまたはASIC102からビア・プラグ（図示せず。）を介してS i - P hチップ103へと接続される。S i - P hチップは、回路基板107およびS i - P hチップ103の間に配置された光結合構造104を通して回路基板107に搭載される。光結合構造104は、有機基板内に形成される。S i - P hチップ103は、24のシングルモード光ファイバ束を介して送信および受信の一方または両方で24チャンネルといった並列データ転送能力を含んでいてもよいが、これに限定されるものではなく、それより多いおよびそれより少ない通信能力 20

【0022】

光結合構造104は、概して、SM-PWGおよびTIRミラーと参照される光学素子を含み、S i - P hチップ103tからの光信号を受け取り、適切な結合機構を介して受信した光を光配線105に送出する。引き続いて、S i - P hチップ103rは、他のS i - P hチップ103tからの光信号を光結合構造および光配線105を介して受信する。光配線105は、平面導波路として形成されてもよく、または、光ファイバとして形成されてもよく、図1に示すように複数の光配線が単一の束に集められてもよい。

【0023】

光配線105は、さらに、長距離の通信が要求される場合に通信品質および光信号の減衰の理由から、シングルモードの光伝播が可能な導波路であってもよいが、これに限定されるものではなく、本発明は、マルチモード光通信においても実装することができる。

【0024】

図2は、S i - P hチップ103および光結合構造104が回路基板107上に搭載された場合の光インターコネクト構造100の上面図200を示す。上面図200は、図1中の矢印Aに従った矩形領域の図面に対応する。図2においては、構造の上部に置かれたS i - P hチップ103が、説明のために透明であると仮定している。回路基板107のような有機基板は、光有機層201を搭載し、その中にSM-PWG202および光反射要素203、204が形成される。本光結合構造104は、SM-PWG202、回折格子結合素子203、および光反射素子としてTIRミラー204を含む。 40

【0025】

光結合構造104上には、はんだボール（図示せず。）といった適切な電氣的接触を介してS i - P hチップ103が置かれ、光結合構造104は、ポリカーボネート、ポリメチルメタクリレート、ポリアルキルシロキサン、シルセスキオキサン、エポキシ樹脂、エポキシ・シリコン樹脂、キレートポリマーなどの光学グレードのポリマー材料によって形成される。光結合構造104は、光結合構造104内でのシングルモードの光伝播を可能とする光導波路（以下、シングルモード・ポリマー導波路SM-PWGと参照する。）202を含み構成される。導波路を形成するこれらの層は、例えばスピニングまたはドライフィルムラミネーション技術などの既知の方法によって形成することができる 50

。

【0026】

SM-PWG 202の上面図は、ハッチングした形状で示されており、SM-PWG 202の一方の端部がSi-Phチップ103に重なり、他方の端部が光配線としてはたらく光ファイバ105に結合され、これは、シングルモード光ファイバまたはシングルモード導波路であってもよい。重複した領域により光結合構造104が画定され、光結合構造は、回折格子結合素子（以下、DGCと参照する。）203およびTIRミラー204を含み、これによってSi-Phチップ103およびSM-PWG 202の間で光信号をインターコネクトすることができる。DGC 203の各々は、光伝播の方向に沿ったシリコンの配列されたリッジによって形成され、光伝播軸を横切ったリッジの長さは、光伝播の方向に対して一直線に調整されるか、または、光結合効率を向上させるために、中央領域の長さが周辺領域の長さよりも長くなるようテーパー形状を有するように調整される。光結合構造の詳細な構造については後述する。

10

【0027】

Si-Phチップ103は、いわゆるSOI構造と呼ばれる、埋め込み酸化物層上に堆積されたシリコン半導体を含む。Si-Phチップ103は、光結合構造104上のBOXの表面上のDGC 203を有する平面導波路206をさらに含み、Si-Phチップ103が、光信号を送出および受光し、他のシリコン半導体デバイスに接続する光配線としてはたらく他のシリコン導波路206を介して光信号を伝播させるようにすることができる。Si-Phチップ103の平面導波路のDGC 203はそのクラッド層上に形成されて、導波路206内を伝播する光信号が導波路外へ送出されるように、同様に、光配線105内を伝播する光信号が導波路206に導入されるようにすることができる。

20

【0028】

ここで、図3を参照しながら、図2の線B-Bに沿った断面図300を用いて、光結合構造104の詳細な構造について説明する。Si-Phチップ103は、図3中の構造の最上部に配置され、シリコン基板103aと、埋め込み酸化物層103bと、図2に示した平面図における平面導波路206に対応した平面導波路103cとを含み構成される。光結合構造104に面したクラッド上に、化学機械研磨、フォトリソグラフィおよび既知のパターニング・プロセスなどによってDGC 203が形成される。図3においては、DGC 203の寸法および高さが説明の便宜上強調されている。

30

【0029】

DGC 203は、二酸化ケイ素、炭化ケイ素、窒化ケイ素などの特定の用途およびこれらの屈折率に応じたパッシベーション層103dによって少なくとも覆われている。好ましい実施形態では、パッシベーション層103に対する追加のパターニング・プロセスを用いることなくSi-Phチップ103との確実な接触を可能とするためにはパッシベーション層103dを省略することができる。

【0030】

Si-Phチップ103は、はんだボール（図示せず）などの導電性スペーサを用いて僅かな空隙301を残して、光結合構造104上に配置される。パッシベーション層103dが製造プロセス下で十分な強度およびプロセス耐久性を有する場合は、この空隙を省略することができる。

40

【0031】

光結合構造104内のSM-PWG 202は、クラッドとしてはたらく約5マイクロメートルの外側の2つの層202a、202cと、約8マイクロメートルのコアとしてはたらく内側の層202bとを含み構成される。TIRミラー204は、図面の水平方向に対して傾斜角 θ_{TIR} でSM-PWG 202の中に形成され、少なくともSM-PWG 202のコアを横切って延びる。TIRミラー204は、これらの間に所定の空間を残して実質的に並行なポリマー表面によってSM-PWG 202内部に画定される。TIRミラー204は、コア202b内部を伝播してきた光信号をDGC 203へ向けて反射することができ、DGC 203は、受信モードにおいて、送出された光信号を平面導波路103c内

50

へ導入する。

【0032】

TIRミラー204の内部は、全反射性能を提供するために、空気、窒素、ヘリウム、ネオン、アルゴンまたは二酸化炭素などの適切な不活性ガス材料によって充填される。同様に、送信モードにおいて、導波路103c内部を伝播してきた光信号は、TIRミラー204によって反射された後、コア202b内へ送出され得る。図3から理解されるように、Si-Phチップ103およびTIRミラー204の相対的なアライメントは、図3の平面に対して垂直に伸びる2次元平面におけるTIRミラー204の傾斜角によって比較的大きな許容誤差を提供することができる。

【0033】

図4は、光インターコネクト構造100内部の光結合メカニズムの実施形態400を示す。説明の平明のため、送信モードにおける光の方向をTXで参照し、受信モードにおける光の方向をRXで参照する。SM-PWG202および光ファイバ105が結合されており、矢印RXで示すように、SM-PWG202に送出された光信号は、TIRミラー204によってDGC203へ向けて反射され、光信号が平面導波路へ送出される。

【0034】

図4中に構造のデカルト座標が説明の平明のため示されており、特に断りがない限り本発明の説明において座標系は同一である。

【0035】

図5は、本発明の光結合構造500の拡大された構造を示す。Si-Phチップ103は、はんだボール530、531などの適切な導電要素によってSM-PWG202上に搭載される。はんだボール530、531は、Si-Phチップ103およびSM-PWG202間の平行配置を保証するとともに、これらの間のほぼ一定の空隙301を提供する。はんだボール530は、例えばフリップチップ接合技術において、Si-Phチップ103の電極532、533に対する電氣的接触としてはたらく。

【0036】

これに対して、はんだボール531は、はんだボール530と平行配置を保証するためのダミーとして置かれる。空隙301は、製造プロセス中のパッシベーション層103dへの損傷が回避できる場合は、省略することができる。空所520は、典型的には、全反射特性を保証するために空気によって充填される。

【0037】

光信号（光）510は、TXおよびRXの両方向において、DGC203によって回折され、TIRミラー204によって反射される。TIRミラー204の反対側の内部表面は、レーザ切除技術により切除されたポリマー材料によって、反対面との間に空所520を残して画定される。この空所520は、全反射条件を提供するためにポリマー材料とは異なる屈折率を提供する。

【0038】

図6は、本光結合構造の2次元位置決め許容誤差を示す。図6(a)は、TX方向におけるX-Z許容誤差を示し、図6(b)は、RX方向におけるX-Z許容誤差を示す。ここで、デカルト座標の定義は、図4に説明した通りである。図6に示すように、X-Z許容誤差は、TXおよびRXの両方向におけるZ方向に沿ってTIRミラーが傾斜角 θ_{TIR} を有しながら形成されているため、Z方向に著しく改善される。

【0039】

同様に、X方向での許容誤差は、光信号の波長の干渉のオーダーで維持され得る。説明する実施形態においては、光の波長は、1.31マイクロメートルである。TX方向の結合損失は1.76dB程度と低く、RX方向の結合損失も1.89dB程度と低い。Z方向の許容誤差は、7.0マイクロメートル（TX方向）および3.0マイクロメートル（RX方向）である。TXおよびRXの両方向において、結合損失の減少分はそれほど著しいものではないが、Si-Phチップ103およびSM-PWG202間の位置決めの広範囲の変動を許容とすることによって、X方向における位置決めは、特定の実装上の要件に

10

20

30

40

50

依存して調整されてもよい。

【0040】

図7は、SM-PWGとシングルモード光ファイバとのアライメント許容誤差を示す。アライメントにおける許容誤差は、下記式に従うTXおよびRXの両方向における光スループット特性によって評価した。

【0041】

【数1】

$$\text{Loss(dB)} = -10 \times \log_{10} \left(\frac{I_{\text{output}}}{I_{\text{input}}} \right) \quad (1)$$

10

ここで、 I_{input} は、入射光の光強度であり、 I_{output} は、スループットの光強度である。

【0042】

図7に示すように、両方向におけるSMFおよびSM-PWG間の結合損失は、約0.6 dB未満の許容できる結合損失内で、XおよびY方向で概ね等しい許容誤差を示す。

【0043】

図8は、DGC203周辺の詳細な構造を示し、ここで、光結合素子の詳細な構造およびその最適化について説明する。パッシベーション層103dが、平面導波路103cの上面側に位置し、したがって、全体の配置が図3などを参照した場合と上下逆の関係で描かれている点に留意されたい。格子間隔 Λ および底面から上面まで高さ h を有する周期構造が、DGC203を形成するために、Si-Phチップ103の最下部のクラッドの所定の範囲内に形成される。

20

【0044】

周期的なリッジの形状は、説明する実施形態においては略長方形形状であるが、特にこれに限定されるものではなく、リッジの形状は、その回折性能に依存して異なる形状を有していてもよい。平面導波路を伝播する光信号（光）は、DGC203の性質により、周期回折格子によって2つの方向（ P_{up} 、 P_{down} ）に沿って回折される。

【0045】

有用な光回折は、図8に示す P_{up} であり、光学パラメータの最適化によって P_{up} 方向の強度の改善を達成することができる。加えて、この実施形態においては、指向性を改善するために、0.15マイクロメートルのポリシリコンのオーバーレイ103eがDGC203の外表面に堆積される。このようなオーバーレイ103eの存在が、図8において厚い線で描かれている。このオーバーレイ皮膜は、標準CMOSプロセスと互換性を有し、指向性を向上するための可能な他の方策も可能であり、これについては後述する。リッジ103fは、ポリシリコンのオーバーレイ103eおよび平面導波路103cを含んでおり、適当なフォトリソグラフィ・プロセスによって、リッジ103f以外の領域で平面導波路103cがエッチ除去されて、DGC203の回折効率に依存したリッジ高さ h を設定する。

30

【0046】

本発明による回折の位相整合は、以下に定義される。

40

【0047】

【数2】

$$n_{top} k_0 \sin \theta = n_{eff} k_0 + m \frac{2\pi}{\Lambda} \quad (2)$$

ここで、 n_{top} は、パッシベーション層として用いられる二酸化ケイ素の屈折率であり、 k_0 は、光信号の光の真空の波数であり、 $k_0 = 2\pi / \lambda$ で与えられる。パラメータ θ は、回折格子結合素子に対し出射するおよび入射する光の一方または両方の回折角である。パラメータ n_{eff} は、回折格子の領域における有効屈折率である。パラメータ m は

50

、正の整数であり、パラメータ Λ は、格子間隔である。

【0048】

位相整合の最適化は、所与のパラメータのもと指向性 D を最大化するように実行した。指向性 D は、以下のように定義される。

【0049】

【数3】

$$D = \frac{P_{up}}{P_{up} + P_{down}} \quad (3)$$

10

【0050】

最適化においては、光学パラメータの制約条件の下、指向性を目的関数として設定し、制約パラメータは、以下の通りである：

光波長：1.31マイクロメートル

Si 導波路の厚み：0.22マイクロメートル

SiO₂ 上部層厚み：0.7マイクロメートル

SiO₂ BOX 厚み：2マイクロメートル

ポリシリコン厚み：0.15マイクロメートル

ポリマー導波路コア厚み：8マイクロメートル

Si の屈折率 (n_{Si})：3.5074

SiO₂ の屈折率 (n_{SiO_2})：1.4468

ポリマーコアの屈折率 (n_{co})：1.581

ポリマークラッドの屈折率 (n_{cl})：1.576

20

【0051】

格子間隔 (Λ) および格子内のリッジの高さ (h) は、独立したパラメータとして設定した。ここで、最適化のための処理ステップについて説明する。図9は、最適化計算のフローチャートを示し、処理がステップS900から開始する。

【0052】

ステップS901では、初期制約パラメータが設定され、それから、ステップS902において、光学パラメータを用いて Λ の初期値が決定される。ステップS903では、指向性 D を最大化する目的関数として設定し、光波長 λ に対してパラメータ h および Λ を走査する。

30

【0053】

ステップS904では、RX方向における回折格子結合素子に対して Λ および h が仮定され、ステップS905では、結合効率 η を最大化するようにさらに格子間隔 Λ を走査する。さらに続いて、ステップS906では、TIR角度 θ_{TIR} や格子位置などの他のパラメータの最適化が行われる。他の実施形態においては、格子パターンの最適化、例えば、リッジの均等ではない間隔および幅を格子パターンに組み込むことができる。

【0054】

ステップS907では、結合効率が最大化されたか否かが判断される。最大化された場合 (YES) は、ステップS908へ進められ終了する。最大化されていない場合 (NO) は、ステップS904に戻されて、ステップS907で肯定的な結果が得られるまで、ステップS905-907を繰り返す。

40

【0055】

最適化の結果として、説明する実施形態においては、格子間隔 Λ が0.47マイクロメートルであると判定され、格子リッジの高さが0.19マイクロメートルであると判定された。図10は、上述した条件のもと最適化された結果を用いた位相シミュレーション・マップを示す。この実施形態では、回折角 θ が6度と判定され、数3の式において与えられる D は0.9であった。

【0056】

50

図 1 1 は、最適化により得られた指向性マップを示し、横座標は、マイクロメートルでの格子間隔を表し、縦座標は、マイクロメートルでのエッチング深さ（リッジ高さ h ）を表す。点 X は、最適化結果として選択された位置であり、指向性が $\Lambda = 0.47$ マイクロメートルおよび $h = 0.19$ で約 0.9 であり、これが、特定の実施形態として選択されるが、示した実施形態と互換性のある他の組み合わせが存在し得る。

【0057】

図 1 2 は、最適化されたパラメータでの結合効率を示し、最大結合効率 η_{max} は、0.80 (0.99 dB) であった。光の回折が非対称なプロファイルで ± 5 マイクロメートル生じ、このプロファイルは、回折パターンのさらなる最適化により改善され得る。

【0058】

図 1 3 (a) ~ (f) は、本発明の回折格子結合素子の製造方法を示す。図 1 3 (a) において、Si-Ph チップ 103 が準備され、図 1 3 (b) において、ハードマスク 1301 が既知の堆積プロセスを用いて堆積され、研磨停止層としてはたらくハードマスク 1031 が残されるようにパターニングされる。

【0059】

図 1 3 (c) において、スピンコーティング・プロセスなどの既知のプロセスを用いて、ポリシリコン 1302 が下部構造上に堆積される。続いて、図 1 3 (d) において、ハードマスク 1301 を研磨停止部として用いて化学機械研磨 (Chemical Mechanical Polishing, CMP) プロセスをポリシリコン層に施し、薄膜ポリシリコン層を残す。それから、図 1 3 (e) において、ポリシリコン層 1302 に既知のフォトリソグラフィ・プロセスを施して DGC 203 を形成する。このプロセスにおいては、ポリシリコン層 1302 が完全に除去され、さらに最下部の平面導波路 103b がエッチング除去されて、Si-Ph チップ 103 の DGC 203 のための所定のリッジ高さが得られる。ハードマスク 1301 が除去された後、化学気相堆積などの既知の堆積方法によってパッシベーション層が堆積される。このようにして、図 1 3 (f) に示すように、化学気相堆積 (Chemical Vapor Deposition, CVD) のような適切な方法および後続するシリコン酸化物のパターニング・プロセスによって二酸化シリコンのようなパッシベーション層 103d が堆積される。

【0060】

図 1 4 は、本半導体デバイスの製造プロセスを示す。図 1 4 (a) において、クラッドおよびコア材料のスピンコーティングまたはドライフィルムラミネーション法および続くフォトリソグラフィ・プロセスによって、SM-PWG 202 がエポキシ・コンポジットのような有機基板の上に形成される。次いで、図 1 4 (b) に示すように、レーザ切除プロセスによって TIR ミラー 204 が適切な位置および角度で形成される。TIR ミラー 204 の傾斜角は、以下の既存の古典的な光学的な関係に従って決定される。

【0061】

【数 4】

$$\theta_{\text{TIR}} = \frac{\frac{\pi}{2} - \theta}{2} \quad (4)$$

【0062】

本実施形態において、回折角 θ は 6 度であり、そして θ_{TIR} は 42 度と決定される。しかしながら、この値は、一実施形態であり、半導体デバイスの特定の構造に依存して傾斜角 θ_{TIR} は変化し得る。

【0063】

空気、窒素、ネオン、アルゴンなどの不活性ガスによって空隙を充填することができる。そして、フォトリソグラフィ・プロセスおよび銅などの導電材料の堆積プロセスによって、ビア・プラグ 1403 が形成される。このビア・プラグ 1403 は、Si-Ph チップ 103 との電氣的接続のため用いられる。

10

20

30

40

50

【0064】

さらに次いで、図14(c)に示すように、導電要素としてのはんだボール1401と、はんだボール1402とがSM-PWG202上に適切な距離をもって置かれる。一つのはんだボール1401は、Si-Phとの電氣的接続のためビア・プラグ1403と接触し、他のはんだボール1402は、常に必要とは限らない。しかしながら、SM-PWG202およびSi-Ph103間の平行アライメントを保証するために反対側のはんだボール1402が存在する場合に、はんだボール1402が好適に使用される。

【0065】

そして、図14(d)に示すように、Si-Phチップ103がはんだボール1401、1402の上に置かれ、フリップチップ接合プロセスによって接続される。接合された後、Si-Ph101およびSM-PWG202間の空隙が、適当なアンダーフィル材料1404により封止されて、本光結合構造を有する半導体デバイス実装が完了する。図14(d)においては、SM-PWG202の材料が、はんだ材料の融点に比べて十分に高いガラス転移温度(t_g)を有することから、反対側のはんだボールがSM-PWG202に対する平行配置を維持するように変形し得るが、しかしながら、反対側のはんだボールは、単に、Si-Phチップ103およびSM-PWG202との間の平行な空隙301を維持するためのダミーとして使用され、よって導電性は影響されない。

【0066】

本発明は、回折格子結合素子と、光伝播の方向に対して傾斜するTIRミラーとを使用する。この特徴により、従来技術の回折格子結合素子機構に対していくつかの利点をもたらされる。一つ目の利点は、本説明に従うとZ軸およびX方向である、光伝播方向および空隙の存在における大きな許容誤差である。二つ目は、既知のフリップチップ接合プロセスを可能とする良好なプロセス耐久性およびプロセス適応性である。三つ目は、サイズの縮小を可能とする簡素な結合構造である。

【0067】

他の実施形態においては、DGC203の構造は、指向性を向上させるため、同様に、ポリシリコンオーバーレイ皮膜を提供せずに結合効率を向上するため、最適化されたBOX厚みを有するBOX101b上に反射鏡を置くことによって変更することができる。

【0068】

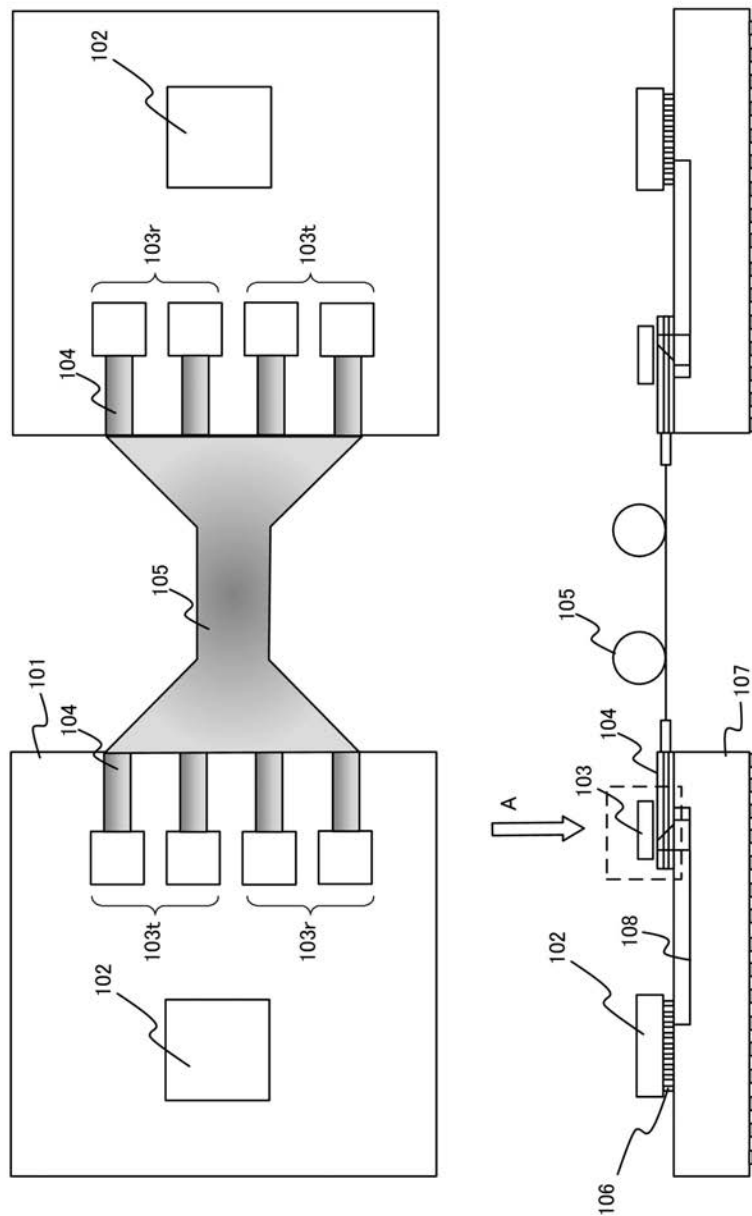
さらに他の実施形態では、回折格子は、指向性を向上させるために、可変格子間隔および他の方策を提供するように最適化することができる。このような最適化は、特定の要件に応じて、ステップS904における処理の一部として実装することができる。

【0069】

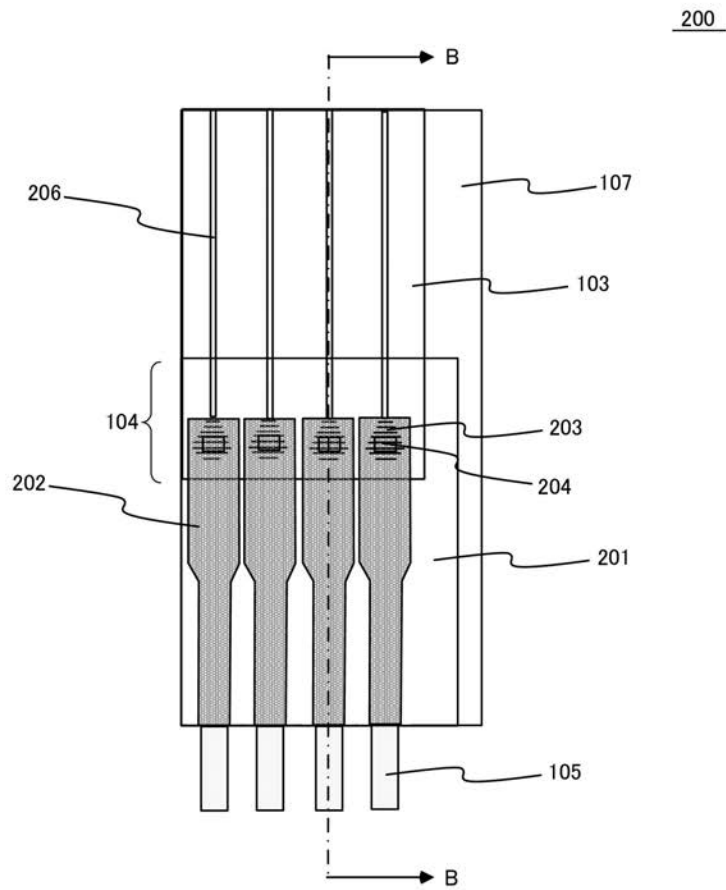
これまで本発明を、特定の実施形態をもって説明してきたが、本発明は、説明したおよび図面に図示した実施形態に限定されるものではなく、当業者であれば、説明した実施形態に対する他の実施形態、追加、代替、変更などを認識することができ、そのような他の実施形態なども、本発明の利点を奏する限り、本発明の範囲に含まれるものである。

【図 1】

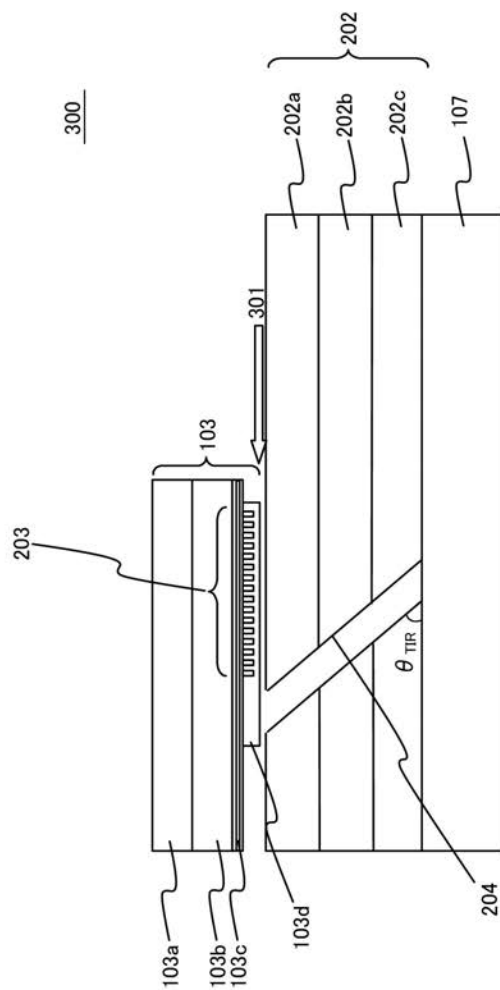
100



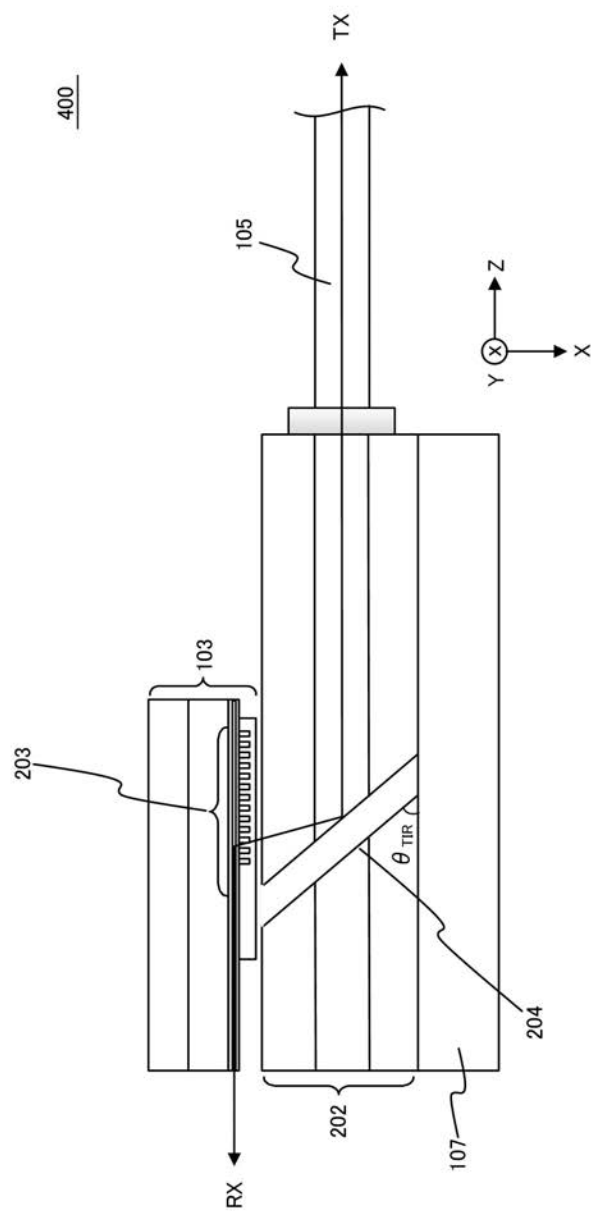
【図 2】



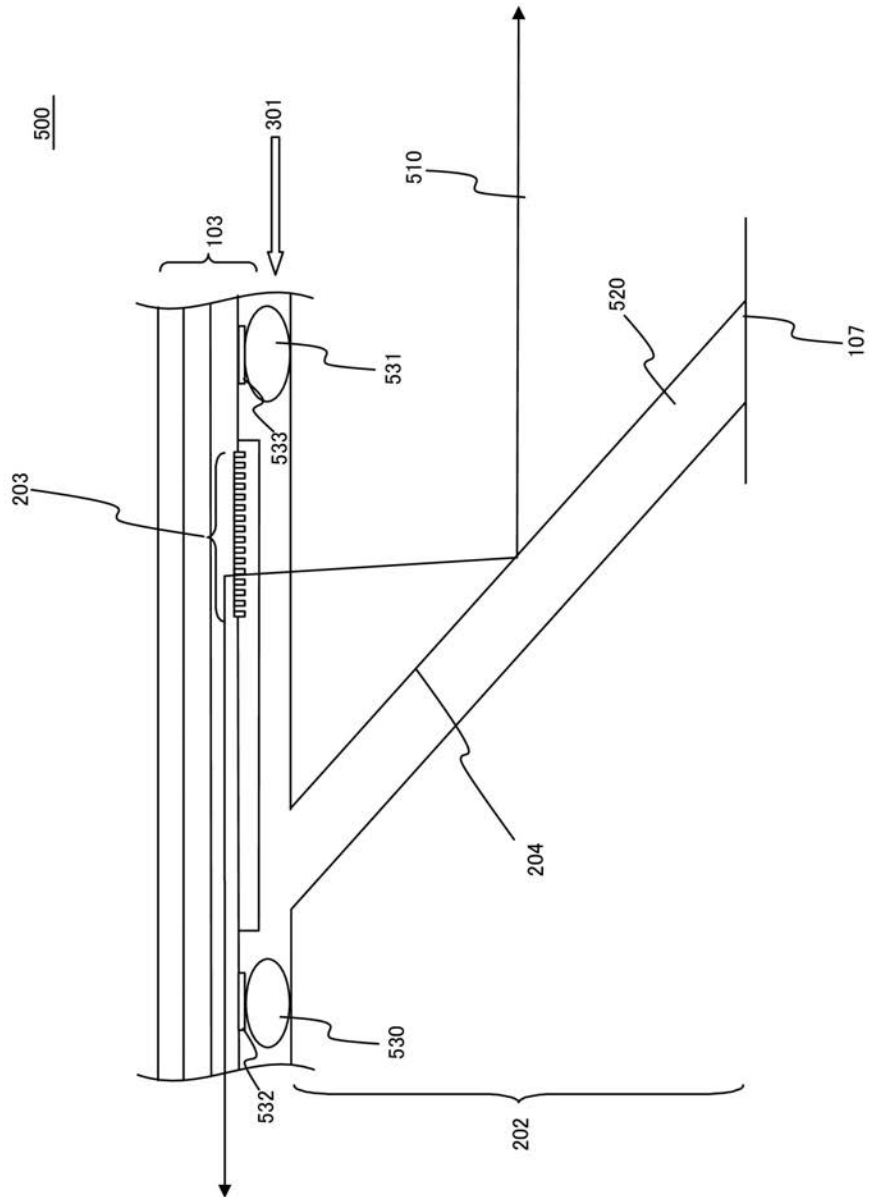
【図 3】



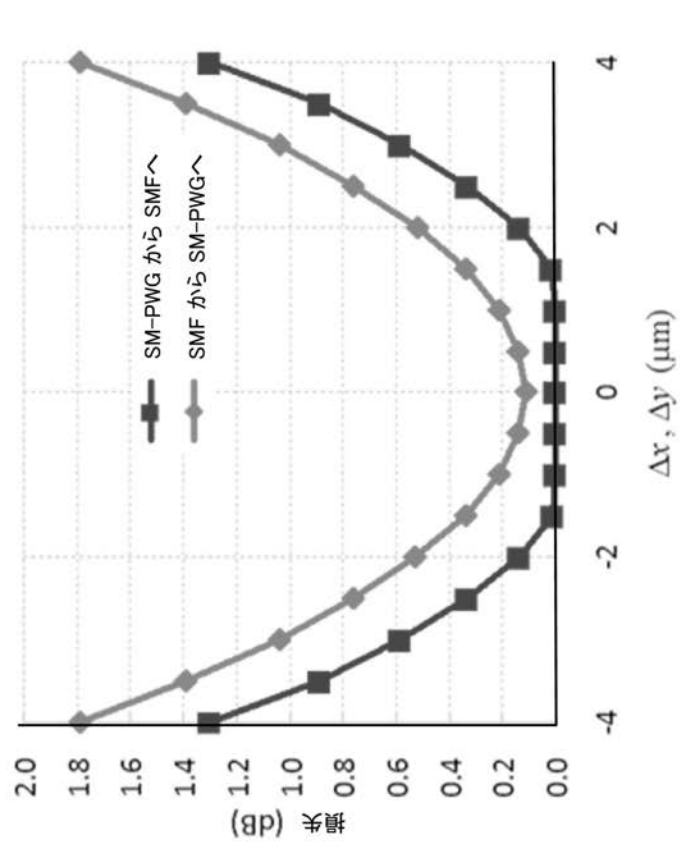
【図 4】



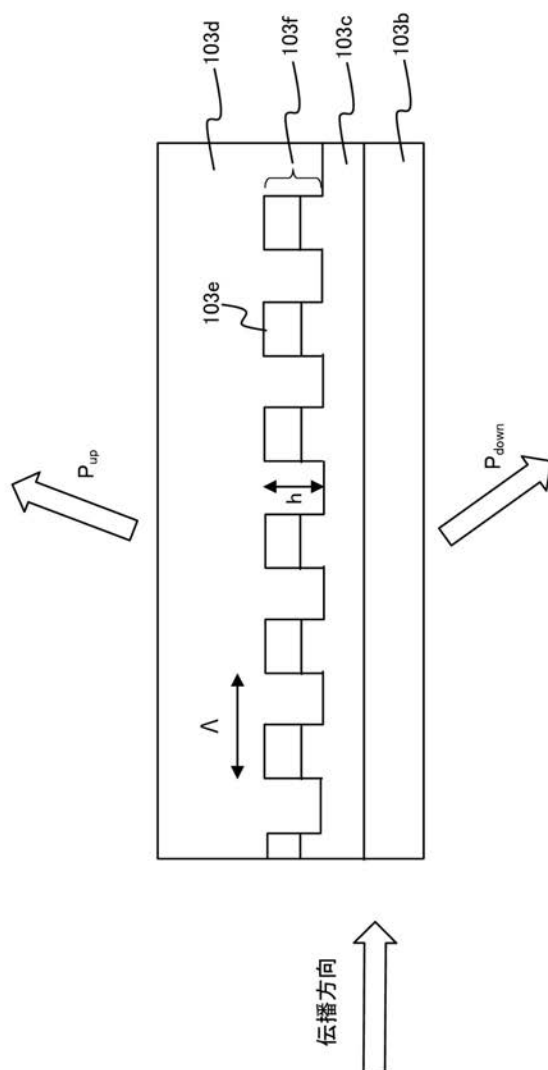
【図 5】



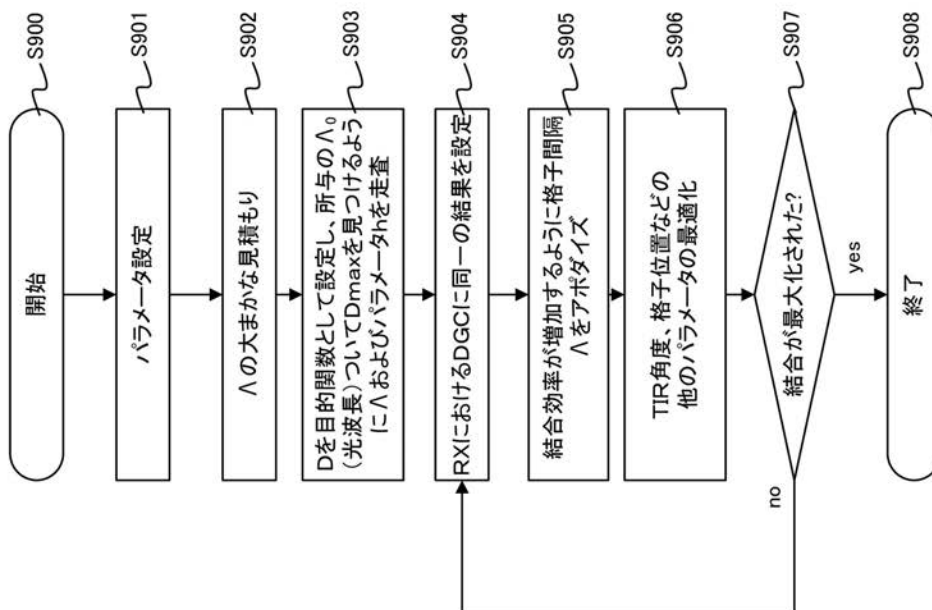
【図 7】



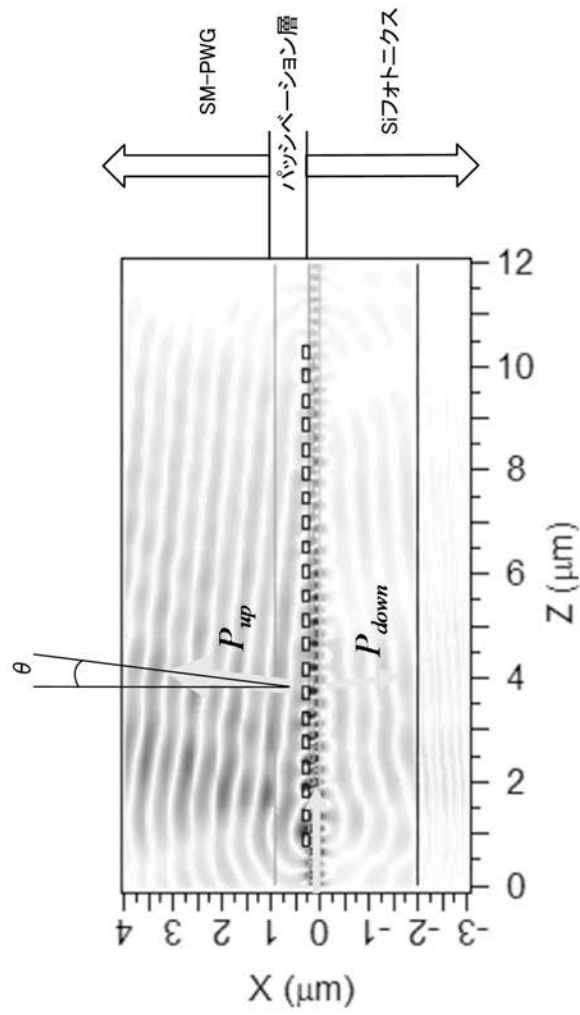
【図 8】



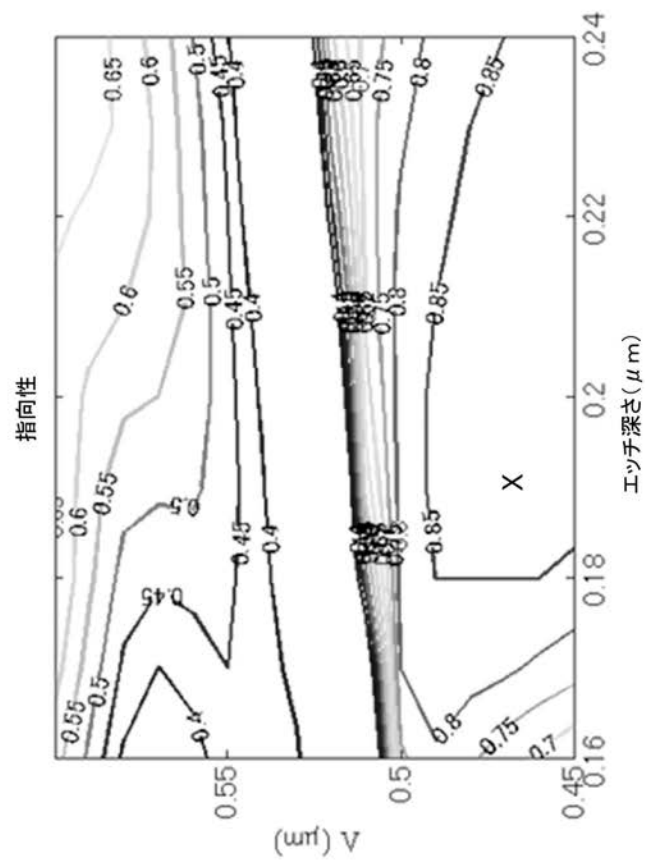
【図 9】



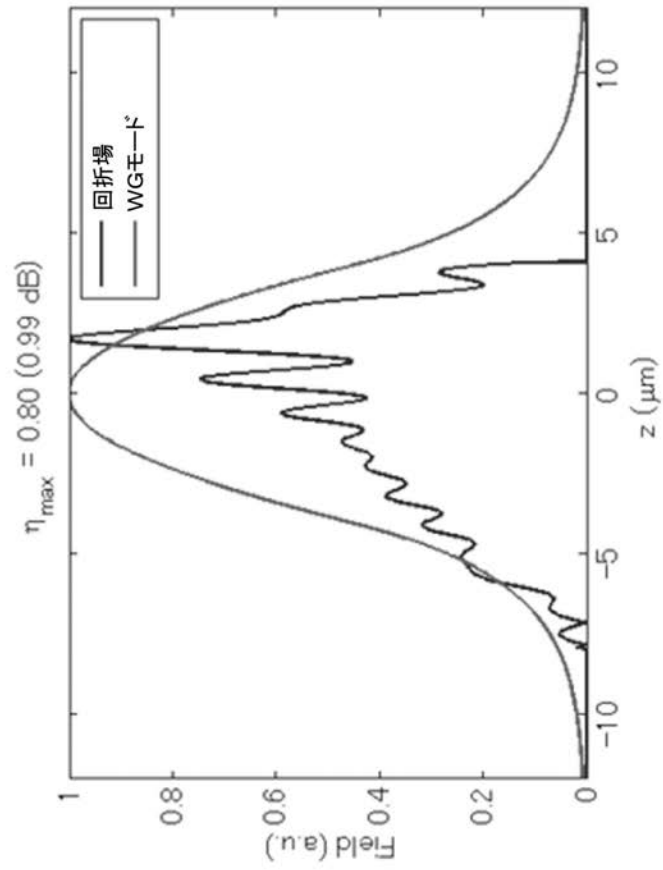
【図 10】



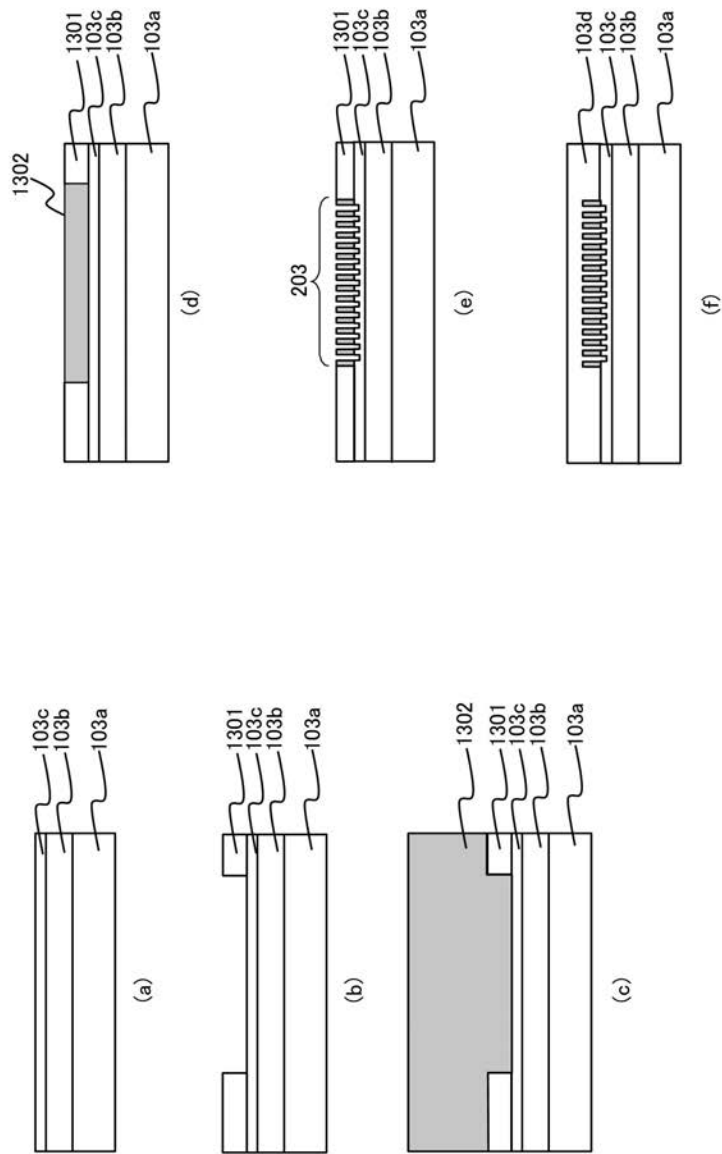
【図 11】



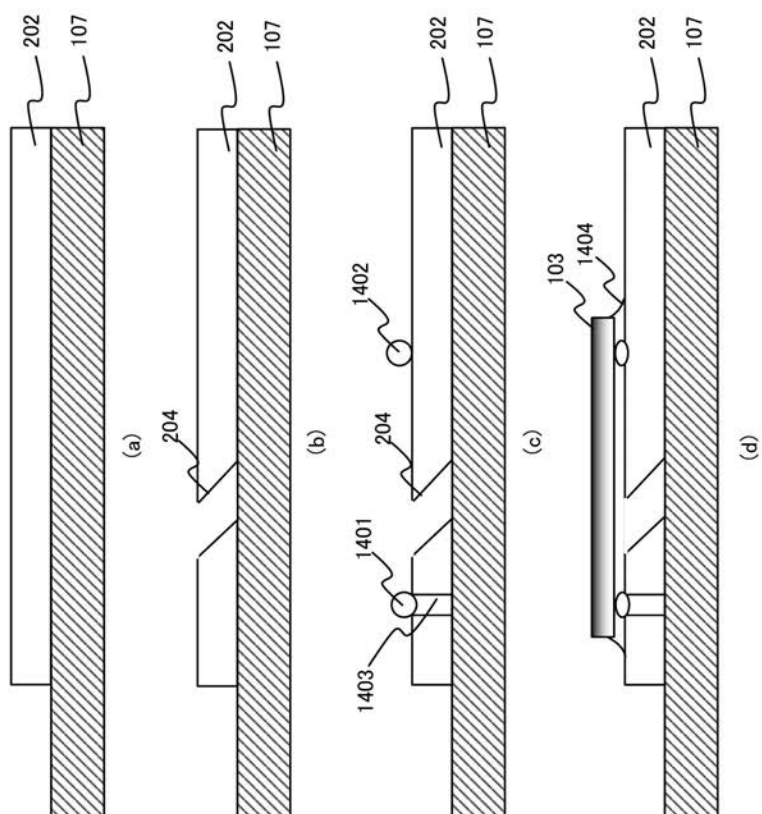
【図 1 2】



【図 13】



【図 14】



フロントページの続き

(74)代理人 100112690

弁理士 太佐 種一

(74)復代理人 100110607

弁理士 間山 進也

(72)発明者 徐 祥瀚

東京都江東区豊洲五丁目6番52号 NBF豊洲キャナルフロント 日本アイ・ビー・エム株式会
社 東京基礎研究所内

(72)発明者 中川 茂

東京都江東区豊洲五丁目6番52号 NBF豊洲キャナルフロント 日本アイ・ビー・エム株式会
社 東京基礎研究所内

Fターム(参考) 2H137 AB08 AB12 AC04 BA15 BA31 BA34 BB03 BB12 BB17 BB25
BB26 BB32 BC56 CC05 EA03
2H147 AB04 AB05 BC03 BC05 BG02 BG04 BG06 CA13 CB05 CC14
DA09 DA10 EA13A EA16A EA16B EA20C FA17 FC08 FC09 FD15
5F088 HA20

【外国語明細書】

【Title Of Invention】

Light Coupling Structure, Semiconductor Device, Optical Interconnect Structure For Multi-Chip Module and Production Method For Light Coupling Structure

【Field of Invention】

【 0 0 0 1 】

The present invention relates to a semiconductor utilizing optical interconnect and more particularly relates to a light coupling structure, a semiconductor device, an optical interconnect structure for multi-chip module and production method for light coupling structure.

【Background Art】

【 0 0 0 2 】

A communication speed requested to semiconductor devices becomes higher and higher with respect to increase of information amounts to be processed by semiconductor devices. In order to address the above requirements, a silicon photonics, which utilizes optical communication between silicon chips, has been increasingly developed.

【 0 0 0 3 】

In a practical implementation, the semiconductor devices are always arranged on a circuit board within which electrical interconnects are embedded for allowing electrical communication among the semiconductor chips and between other semiconductor devices placed outside of the circuit board.

【 0 0 0 4 】

When the semiconductor devices are implemented as the silicon photonics chip, the optical couplings are often constructed by a planer waveguide and a diffractive grating coupler (DGC) formed on a silicon-on-insulator (SOI) device and a planer waveguide. Such waveguides may be used as multimode waveguides; however, the waveguides may preferably be single mode waveguides because of quality of communication and attenuation of light propagating in the waveguide.

【 0 0 0 5 】

Many investigations are performed for coupling the light between a waveguide and a single mode optical fiber (SMF); however, critical accuracy should be required between waveguide and SMF both of the angle and the relative position. For example, US20130182998A1 (Patent Literature 1) discloses a coupling structure for introducing the light between the silicon device and the optical fiber through the diffractive grating coupler. US20090290873A1 (Patent Literature 2) discloses the light coupling structure for interconnect between the optical fiber and PWG. US20100322555A1 (Patent Literature 3) also discloses the light coupling structure between PWG and the optical fiber. These prior arts use the couplings between the optical fiber and DGC and then the critical alignment between two devices may be necessary. Although prior arts show light transmission directly from Si-Ph to SMF, it is not robust for Si-Ph chips packaging for practical use.

【 0 0 0 6 】

Also US20130209026A1 (Patent Literature 4) discloses the light coupling structure between the waveguide grating acting as DGC and the optical fiber or waveguide. The light coupling structure is formed on the Si substrate and the light coupling structure aims to launch the light through the Si substrate.

【 0 0 0 7 】

US20110188808A1 (Patent Literature 5) discloses the light coupling structure comprising parallel scattering elements having different lengths facing to the

diffraction grating.

【Prior Art】

【Patent Literature】

【0008】

【Patent Literature 1】 US20130182998A1

【Patent Literature 2】 US20090290873A1

【Patent Literature 3】 US20100322555A1

【Patent Literature 4】 US20130209026A1

【Patent Literature 5】 US20110188808A1

【Disclosure Of Invention】

【Object To Be Solved By Invention】

【0009】

As described above, various light coupling structures to the diffraction grating have been disclosed. However, these prior arts concern the light propagation within the silicon photonics. When a plurality of the silicon photonics are implemented as a multi-chip module, a novel coupling structure makes it possible to provide light coupling at the interface of the silicon photonics and an organic structure such as the circuit board.

【0010】

The present invention has been completed by considering the above prior art and an object of the present invention is to provide a light coupling structure for coupling the light between the silicon photonics and the organic structure.

【0011】

Further another object of the present invention is to provide a semiconductor device comprising the light coupling structure acting at the interface between the silicon photonics and the organic structure.

【0012】

Further another object of the present invention is to provide a method for forming the semiconductor structure comprising the light coupling structure acting at the interface between the silicon photonics and the organic structure.

【Means For Addressing Object】

【0013】

The above objects of the present invention may be addressed by a novel light coupling structure. The present light coupling structure may comprise a silicon based waveguide comprising a diffraction grating coupler for propagating a light signal; a polymer waveguide for transmitting the light signal between the silicon based waveguide, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction; and an optical wiring being optically coupled to the polymer waveguide for the light propagating inside the polymer waveguide.

【0014】

According to the second aspect of the present invention, a novel semiconductor device may be provided. The semiconductor device may comprise a silicon photonics chip formed by a silicon-on-insulator (SOI) structure comprising a silicon based waveguide with a diffraction grating coupler on a buried oxide (BOX) layer of the SOI structure for propagating a light signal; a polymer waveguide for transmitting the light signal between the silicon photonics chip, the polymer waveguide having a total internal reflection (TIR) mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while ext

ending transversely to the propagation direction.

【 0 0 1 5 】

According to the third aspect of the present invention, a novel method for forming the light coupling structure may be provided. The method may comprise the steps of:

forming a polymer waveguide on an organic substrate;

removing a part of the polymer waveguide to define polymer surfaces facing each other for a TIR mirror with a slant angle measured to a direction of a thickness of the polymer waveguide;

forming a via plug filled with an electric conducting material in the polymer waveguide;

providing a silicon photonics chip based on a silicon-on-insulator architecture comprising a diffractive grating coupler at the surface facing to the polymer waveguide for transmitting a light signal between the polymer waveguide; and

soldering the silicon photonics chip to the via plug for supplying an electric signals to the silicon photonics chip while providing optical coupling of the light signal to the polymer surface.

【 0 0 1 6 】

Further according to the fourth aspect of the present invention the novel optical interconnect structure for multi-chip module may be provided. The present optical interconnect structure for optically connecting optical multi-chip modules may comprise a CPU or ASIC (Application Specific Integrated Circuit); a silicon photonics chip formed by a silicon-on-insulator (SOI) structure electronically communicating to the CPU or ASIC comprising a silicon based waveguide with a diffractive grating coupler on a buried oxide layer of the SOI structure for propagating a light signal; a polymer waveguide for transmitting the light signal between the silicon photonics chip, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction; an optical wiring being optically coupled to the light signal propagating inside the polymer waveguide and communicate the light signal to at least one optical multi-chip module.

【Brief Description Of Drawings】

【 0 0 1 7 】

【Figure 1】

Fig. 1 shows the schematic structure of the present optical interconnect structure 100.

【Figure 2】

Fig 2 shows the top view 200 of the optical interconnect structure comprising the Si-Ph 103, the polymer waveguide 202 and the organic structure 107.

【Figure 3】

Fig. 3 shows the detailed construction of the light coupling structure.

【Figure 4】

Fig. 4 shows the practical embodiment 400 of the light propagation inside the semiconductor structure 100.

【Figure 5】

Fig. 5 shows the enlarged construction of the light coupling structure of the present invention.

【Figure 6】

Fig. 6 shows the two dimensional positioning tolerances of the present light cou

pling structure.

【Figure 7】

Fig. 7 shows the tolerance in the alignment with the single-mode polymer waveguide (in the figure referred as simply SM-PWG) and the single mode optical fiber (in the figure referred as simply SMF).

【Figure 8】

Fig. 8 shows the detailed construction around DGC 203 and now detailed construction of the light coupling elements and the optimization thereof will be explained.

【Figure 9】

Fig. 9 shows the flow chart of the optimization calculation.

【Figure 10】

Fig. 10 shows the phase simulation using the optimized result.

【Figure 11】

Fig. 11 shows the directionality map obtained by the optimization.

【Figure 12】

Fig. 12 shows the coupling efficiency at the optimized parameters.

【Figure 13】

Fig. 13 (a)-(f) shows the production method of the diffractive grating coupler of the present invention.

【Figure 14】

Fig. 14 shows the production process of the present semiconductor device.

【Description Of Signs】

【 0 0 1 8 】

100 : optical interconnect structure
 101 : multi-chip module (MCM)
 102 : CPU or ASIC
 103,103r,103t : Si-Ph chips
 104 : light coupling structure
 105 : optical wirings (optical fiber)
 106 : C4 connections
 107 : circuit board
 108 : metal wirings
 201 : optical organic layer
 202 : single-mode polymer waveguide (SM-PWG)
 203 : diffractive grating coupler (DGC)
 204 : TIR mirror
 206 : silicon waveguides

【Mode For Practicing Invention】

【 0 0 1 9 】

The present invention will be detailed hereafter with referring to drawings; however, the present invention is not limited to the disclosed embodiments and examples. Fig. 1 shows the schematic structure of the present optical interconnect structure 100. The optical interconnect structure 100 generally comprises the organic substrate which is referred to the circuit board 107 in described embodiment, and the silicon photonics (Si-Ph) chip 103 based on the silicon-on-insulator technology to which the optical facilities, such as for example a vertical cavity surface emitting laser (VCSEL) or photodiode are incorporated and which is hereafter referred to a silicon photonics (Si-Ph) chip are integrated on the circuit board 107 to construct so called optical multi-chip module (MCM) 101. The

circuit board 107 comprises metal wirings and/or waveguide wirings in order to interconnect electric signals and/or optical signals.

【 0 0 2 0 】

The circuit board 107 such as epoxy composite material mounts a plurality of Si-Ph chips 103 allowing optical communication and the CPU or ASIC 102 thereon. The CPU or ASIC 102 for various kinds of data processing may be mounted on the circuit board 107 by the conventional C4 connections 106. The CPU or ASIC 102 may electronically communicate to the Si-Ph chips 103 through the metal wirings 108 embedded in the circuit board 107 such that the optical communication between the CPU or ASIC may be attained.

【 0 0 2 1 】

The metal wirings 108 may be connected to the Si-Ph chip 103 from the CPU or ASIC 102 through via plugs (not shown) so as to conduct the optical communication between MCMs. The Si-Ph chips are mounted to the circuit board 107 through the light coupling structure 104 disposed between the circuit board 107 and the Si-Ph chip 103. The light coupling structure 104 is formed in the organic substrate. The Si-Ph chips 103 may comprise a parallel data transfer capability such as 24 channels in transmission and or reception through the bundle of 24 single mode optical fibers, but not limited thereto, more and less communication capabilities may be used. For example, the Si-Ph chip 103t may be operated in the transmission mode and the Si-Ph chips 103r may be operated in the receiver mode.

【 0 0 2 2 】

The light coupling structure 104 generally comprises SM-PWG and an optical element so called to a TIR mirror and receives optical signals from the Si-Ph chip 103t and launches the received light to the optical wirings 105 through an adequate coupling mechanism. In turn, the Si-Ph chip 103r receives light signals from other Si-Ph chip 103t through the light coupling structure and the optical wirings 105. The optical wirings 105 may be formed as the planer waveguide or may be formed as the optical fiber and a plurality of optical wirings may be collected to a single bundle as shown in Fig. 1.

【 0 0 2 3 】

The optical wirings 105 may further be waveguides which may allow the single mode light propagation because of its communication quality and attenuation of the light signals when long distance communication may be requested, but not limited thereto, the present invention may be implemented in multi-mode optical communication.

【 0 0 2 4 】

Fig 2 shows the top view 200 of the optical interconnect structure 100 when the Si-Ph chip 103 and the light coupling structure 104 are mounted on the circuit board 107. The top view 200 corresponds to the view of rectangular region along with the arrow A in Fig. 1. In Fig. 2, the Si-Ph chip 103 placed at the top of the structure is assumed as transparent for the sake of description. The organic substrate such as the circuit board 107 mounts the optical organic layer 201 in which SM-PWGs 202 and the optical reflection elements 203, 204 are formed. The present light coupling structure 104 comprises SM-PWG 202, the diffractive grating coupler 203 and the TIR mirror 204 as the optical reflection elements.

【 0 0 2 5 】

Over the light coupling structure 104, the Si-Ph chip 103 is placed through proper electronic contacts such as solder balls (not shown) and the light coupling structure 104 is formed by optical grade polymer materials such as polycarbo

nate, poly-methyl methacrylate, poly alkylsiloxane, silsesquioxane, epoxy resin, epoxy-silicone resin, chelate polymer and the like. The light coupling structure 104 comprises the optical waveguide (hereafter referred to single-mode polymer waveguide; SM-PWG) 202 for allowing single mode light propagation in the light coupling structure 104. These layers for forming the waveguide may be formed by known method such as for example spin-coating or dry film lamination techniques.

【 0 0 2 6 】

The top view of SM-PWGs 202 are shown by the hatched shapes and one end of the SM-PWGs 202 is overlapped to the Si-Ph chip 103 and the other end is coupled to the optical fiber 105 acting as the optical wiring, which may be a single mode optical fiber or a single mode waveguide. The overlapped region defines the light coupling structure 104, and the light coupling structure comprises the diffraction grating coupler (hereafter referred to DGC) 203 and the TIR mirror 204 such that the optical signal may be interconnected between Si-Ph chip 103 and SM-PWGs 202. Each of DGCs 203 is formed by arrayed ridges of silicon along to the direction of the light propagation and the length of the ridge across the light propagation axis is adjusted to have straight or tapered toward the light propagation directions such that the length of the center region has longer than those of edge regions in order to improve the light coupling efficiency. The detailed construction of the light coupling structure will be detailed elsewhere.

【 0 0 2 7 】

Si-Ph chip 103 comprises a silicon semiconductor deposited on a buried oxide layer so called as a SOI structure. The Si-Ph chip 103 further comprises a planar waveguide 206 with DGC 203 on its surface of BOX on the light coupling structure 104 such that the Si-Ph chip 103 may launch and receive the optical signal and propagate the optical signal through other silicon waveguides 206 acting as the optical wiring connected to other silicon semiconductor devices. The DGC 203 of the planar waveguide of the Si-Ph chip 103 may be formed on the cladding layer thereof such that the optical signal propagating in the waveguide 206 may be launched outside the waveguide, and in turn the optical signal propagating in the optical wirings 105 may be introduced into the waveguide 206.

【 0 0 2 8 】

Now, with referring to Fig. 3, the detailed construction of the light coupling structure 104 will be detailed using the cross sectional view 300 along with the line B-B of Fig. 2. The Si-Ph chip 103 is placed on the top of the structure in Fig. 3 and comprises the silicon substrate 103a, the buried oxide layer 103b, and the planar waveguide 103c which corresponds to the planar waveguide 206 in the top view shown in Fig. 2. On the cladding facing to the light coupling structure 104, DGC 203 is formed by chemical mechanical polishing, photo-lithography and known patterning process etc. In Fig. 3, the size and height of DGC 203 may be enhanced for the explanation purpose.

【 0 0 2 9 】

DGC 203 is at least covered with the passivation layer 103d such as silicon dioxide, silicon carbide, silicon nitride etc. depending on particular application and their refractive indices. In preferred embodiment, the passivation layer 103d may not be omitted by so as to allow straightforward contact to the Si-Ph chip 103 without extra patterning process for the passivation layer 103d.

【 0 0 3 0 】

Si-Ph chip 103 is disposed on the light coupling structure 104 with leaving slight air gap 301 using the electronic conductive spacers such as solder balls

(not shown). This air gap may be omitted when the passivation layer 103d has enough strength and process durability under the fabrication processes.

【 0 0 3 1 】

SM-PWG 202 in the light coupling structure 104 comprises the outer two layers 202a, 202c of about 5 micrometer acting as claddings and the inner layer 202b acts as the core of about 8 micrometer. The TIR mirror 204 is formed inside SM-PWG 202 at the slant angle θ_{TIR} with respect to the horizontal direction of the figure and extends transversely across at least the core of SM-PWG 202. The TIR mirror 204 is defined inside SM-PWG 202 by substantially parallel polymer surfaces leaving a given space therebetween. The TIR mirror 204 may reflect the optical signal propagating inside the core 202b toward DGC 203 and DGC 203 introduces the launched optical signal into the planar waveguide 103c in a receiver mode.

【 0 0 3 2 】

Inside of the TIR mirror 204 is filled with an appropriate inert gas material such as air, nitrogen, He, Ne, Ar, or CO₂ etc. so as to provide perfect reflection performance. In turn, the optical signal propagating inside the waveguide 103c may be launched into the core 202b after the reflection by the TIR mirror 204 in a transmitter mode. As understood by Fig. 3, the relative alignment between Si-Ph chip 103 and the TIR mirror 204 may provide relatively large tolerance due to the slant angle of the TIR mirror 204 in the two dimensional plane that extends vertically to the plane of Fig. 3.

【 0 0 3 3 】

Fig. 4 shows the practical embodiment 400 of the light coupling mechanism inside the optical interconnecting structure 100. As clearness of the explanation, the direction of the light in the transmitter mode is referred by TX and the direction of the light in the receiver mode is referred by RX. SM-PWG 202 and the optical fiber 105 are coupled and the optical signal launched into SM-PWG 202 is reflected by the TIR mirror 204 toward DGC 203 and the optical signal is launched into the planer waveguide as shown by the arrow RX.

【 0 0 3 4 】

In Fig. 4, the Cartesian coordinates of the structure is shown as clearness of the description and the coordinates are identical in the present description until otherwise noted.

【 0 0 3 5 】

Fig. 5 shows the enlarged construction of the light coupling structure 500 of the present invention. Si-Ph chip 103 is mounted over SM-PWG 202 by an appropriate conductive element such as the solder balls 530, 531. The solder balls 530, 531 ensure the parallel arrangement between Si-Ph chip 103 and SM-PWG 202 while providing nearly constant gap 301 therebetween. The solder ball 530 acts the electronic contact to the electrodes 532, 533 of the Si-Ph chip 103, for example, in flip chip bonding technology.

【 0 0 3 6 】

On the other hand, the solder ball 531 is positioned as the dummy so as to ensure the parallel configuration and the solder ball 531. The gap 301 may be omitted when the damages to the passivation layer 103d during the fabrication process may be avoided. The void space 520 is typically filled with the air for ensuring the perfect reflection property.

【 0 0 3 7 】

The optical signal (light) 510 is diffracted by the DGC 203 and reflected by the TIR mirror 204 in both directions of TX and RX. The opposite inner surface

s of the TIR mirror 204 are defined by the polymer material cut by a laser cutting technology leaving the void space 520 between the opposite surfaces. This void space 520 provides the difference in the refractive indexes from the polymer materials for providing the perfect reflection condition.

【 0 0 3 8 】

Fig. 6 shows the two dimensional positioning tolerances of the present light coupling structure. Fig. 6 (a) shows the X-Z tolerance in the TX direction and Fig. 6 (b) shows the X-Z tolerance in the RX direction. Here, the definitions of the Cartesian coordinates are those described in Fig. 4. As shown in Fig. 6 the X-Z tolerances are significantly improved in Z direction because the TIR mirror is formed with the slant angle θ_{TIR} along with the Z-direction in both of the TX and RX directions.

【 0 0 3 9 】

In turn, the tolerances in the X-direction may be kept in the interference order of the wavelength of the optical signal. In the described embodiment, the wavelength of the light is 1.31 micrometers. The coupling loss in the TX direction is as low as 1.76dB and that in the RX direction is as low as 1.89dB. The tolerance in the Z direction are 7.0 micrometer (TX direction) and 3.0 micrometer (RX direction). Both in the TX and RX directions, the decrements of coupling losses are not so significant and then positioning in the X direction may be adjusted depending on requirements on particular implementation by allowing wide variation of positioning between Si-Ph chips 103 and SM-PWG 202.

【 0 0 4 0 】

Fig. 7 shows the tolerance in the alignment with the SM-PWG and the single mode optical fiber. The tolerance in the alignment was evaluated by the light throughput property in both directions for the TX and RX directions according to the following formula:

【formula 1】

【 0 0 4 1 】

$$\text{Loss(dB)} = -10 \times \log_{10} \left(\frac{I_{\text{output}}}{I_{\text{input}}} \right) \quad (1)$$

wherein I_{input} is the light intensity of the input light and I_{output} is the light intensity of the throughput.

【 0 0 4 2 】

As shown in Fig. 7, the coupling losses between SMF and SM-PWG in both directions show almost equal tolerances in the X and Y directions within the acceptable coupling loss less than about 0.6dB.

【 0 0 4 3 】

Fig. 8 shows the detailed construction around DGC 203 and now detailed construction of the light coupling elements and the optimization thereof will be explained. It is noted that the passivation layer 103d is positioned in the upper side of the planar waveguide 103c, and therefore, the entire arrangement is depicted in the up-down reversed relation when referred to Fig. 3 etc. The periodic structure having grating period of Λ and height h from the bottom to top is formed in the predetermined range of the undermost cladding of Si-Ph chip 103 so as to form DGC 203.

【 0 0 4 4 】

The shape of periodic ridge is almost rectangular shape in the described em

bodiment, but not limited thereto, the shape of the ridge may be in different shape depending on the diffraction performance thereof. The optical signal (light) propagating in the planer waveguide is diffracted by the periodic grating along two directions (P_{up} and P_{down}) as the nature of DGC 203.

【 0 0 4 5 】

The useful light diffraction is P_{up} as shown in Fig. 8 and the improvement of the intensity of P_{up} direction may be achieved by the optimization of optical parameters. In addition, in this embodiment, the poly-silicon overlay 103e of 0.15 micrometer is deposited on the outer surface of DGC 203 so as to improve the directionality. Such presence of the overlay 103e is illustrated by thick line in Fig. 8. This overlay coating is compatible with standard CMOS processes and other possible strategies for improving the directionality may be possible and will be described in elsewhere. The ridge 103f is comprised of the poly-silicon overlay 103e and the planer waveguide 103c and the planar waveguide 103c are etched out at the other region than the ridge 103f by proper photolithography processes to set the ridge height h depending on the diffraction efficiency of DGC 203.

【 0 0 4 6 】

The phase matching of the diffraction according to the present invention is defined as follows:

【formula 2】

【 0 0 4 7 】

$$n_{top}k_0\sin\theta = n_{eff}k_0 + m\frac{2\pi}{\Lambda} \quad (2)$$

wherein n_{top} is the refractive index of the silicon dioxide used as the passivation layer, k_0 is the vacuum wavenumber of light for the optical signal and is given as $k_0 = 2\pi / \lambda$. The parameter θ is the diffraction angle outgoing and/or incoming light to the diffractive grating coupler. The parameter n_{eff} is the effective refractive index in the region of diffractive grating. The parameter m is a positive integer and the parameter Λ is the grating period.

【 0 0 4 8 】

The optimization of the phase matching was conducted so as to maximize the directionality D under the given optical parameters. The directionality D is defined as follows:

【formula 3】

【 0 0 4 9 】

$$D = \frac{P_{up}}{P_{up} + P_{down}} \quad (3)$$

【 0 0 5 0 】

In the optimization, the directionality was set as the object function under the constraint condition of the optical parameters; the constraint parameters are as follows:

Light wavelength: 1.31 micrometer

Si waveguide thickness: 0.22 micrometer

SiO₂ top layer thickness: 0.7 micrometer

SiO₂ BOX thickness: 2 micrometer

Poly-Si thickness: 0.15 micrometer

Polymer waveguide core thickness: 8 micrometer

Refractive index of Si(n_{Si}): 3.5074

Refractive index of SiO₂(n_{SiO_2}): 1.4468

Refractive index of polymer core(n_{co}): 1.581

Refractive index of polymer cladding(n_{cl}): 1.576

【 0 0 5 1 】

The grating period (Λ) and the height of the ridge in the grating (h) were set as the independent parameter. Now, the process steps for the optimization will be explained. Fig. 9 shows the flow chart of the optimization calculation and the process starts from the step S900.

【 0 0 5 2 】

In the step S901, the initial constraint parameters are set and then the initial value of Λ is determined using the optical parameters in the step S902. In the step S903, the directionality D is set as the object function for maximization and the parameters h and Λ is scanned for the light wavelength λ .

【 0 0 5 3 】

In the step S904, Λ and h are assumed for diffractive grating coupler in the RX direction and in the step S905, the grating period Λ is further scanned so as to maximize the coupling efficiency η . Further next, in the step S906, the optimization of other parameters such as TIR angle θ_{TIR} and grating position etc. In the other embodiment, optimization of the grating pattern, for example, uneven period of the ridges and widths may be incorporated into the grating pattern.

【 0 0 5 4 】

In the step S907, the determination is performed whether or not the coupling efficiency become maximized. If maximized (yes) the process goes to the step S908 to end. If not maximized (no), the process is reverted to the step S904 to repeat the steps S905-907 until the determination in the step S907 returns an affirmative result.

【 0 0 5 5 】

As the result of the optimization, the grating period Λ was determined to be 0.47 micrometer and the height of the grating ridge (h) was determined to be 0.19 micrometer in the explained embodiment. Fig. 10 shows the phase simulation map using the optimized result under the conditions described above. In this embodiment, the diffraction angel θ was determined to be about 6 degree and D given in the formula 3 was 0.9.

【 0 0 5 6 】

Fig. 11 shows the directionality map obtained by the optimization and the abscissa represents the grating period in micrometer and the ordinate represents the etch depth (ridge height h) in micrometer. The point "X" is the selected position as the optimization result and the directionality is to be about 0.9 at $\Lambda=0.47$ micrometer and $h=0.19$ micrometer was selected as the particular implementation embodiment and there may be other combinations compatible with the depicted embodiment.

【 0 0 5 7 】

Fig. 12 shows the coupling efficiency at the optimized parameters and the maximum coupling efficiency η_{max} was 0.80 (0.99dB). The diffraction of the light occurs ± 5 micrometer in the asymmetric profile and this profile may be improved by further optimization of the grating patterns.

【 0 0 5 8 】

Fig. 13 (a)-(f) shows the production method of the diffractive grating coupler.

ler of the present invention. In Fig. 13(a), Si-Ph chip 103 is prepared and in Fig. 13(b), the hard mask 1301 is deposited by using known deposition process and is patterned so as to leave the hard mask 1301 acting as a polishing stopper layer.

【 0 0 5 9 】

In Fig. 13 (c), the poly-silicon 1302 is deposited on the underlying structures by using also known process such as spin-coating process. Next in Fig. 13 (d), the poly-silicon layer is subjected to the chemical mechanical polishing process (CMP) by using the hard mask 1301 as the polishing stopper to leave the thin poly-silicon layer. Then in Fig. 13 (e), the poly-silicon layer 1302 is subjected to known photolithography process to form the DGC 203. In this process, the poly-silicon layer 1302 is removed entirely and further the undermost planer wave guide 103b may be etched out to obtain the predetermined ridge height for DGC 203 of Si-Ph chip 103. After removing the hard mask 1301, the passivation layer is deposited by known deposition method such as a chemical vapor deposition etc. Thus as shown in Fig. 13(f), the passivation layer 103d such as silicon dioxide is deposited by an appropriate method such as chemical vapor deposition (CVD) followed by known silicon oxide patterning process.

【 0 0 6 0 】

Fig. 14 shows the production process of the present semiconductor device. In Fig. 14 (a), SM-PWG 202 is formed on the organic substrate such as an epoxy composite by spin-coating or dry film lamination method of cladding and core materials followed by the photolithography process. Next as shown in Fig. 14 (b), the TIR mirror 204 is formed in the proper position and angle by the laser cutting process. The slant angle of the TIR mirror 204 is determined by the following conventional classical optical relation;

【formula 4】

【 0 0 6 1 】

$$\theta_{\text{TIR}} = \frac{\frac{\pi}{2} - \theta}{2} \quad (4)$$

【 0 0 6 2 】

In the present embodiment, the diffraction angle θ is to be 6 degree, and then θ_{TIR} is determined to be 42 degree; however this value is only one embodiment and the slant angle θ_{TIR} may be changed depending on particular construction of the semiconductor device.

【 0 0 6 3 】

The gap space may be filled with certain inert gas such as air, nitrogen, Ne, Ar, and the like. Then the via plug 1403 is formed by the photolithography process and deposition process of an electric conductive material such as copper etc. This via plug 1403 is used as electric connections to Si-Ph chip 103.

【 0 0 6 4 】

Further next, as shown in Fig. 14 (c), the solder balls 1401 as electronic conducting elements and 1402 are placed on SM-PWG 202 with a proper distance. One solder ball 1401 is contacted to the via plug 1403 for electronic connection to Si-Ph and another solder ball 1402 is not always necessary; however, the solder ball 1402 may be preferably used when the counter solder ball 1402 is present so as to ensure the parallel alignment between SM-PWG 202 and Si-Ph 103.

【 0 0 6 5 】

Then, as shown in Fig. 14 (d), the Si-Ph chip 103 is placed on the solder balls 1401, 1402 and is connected by the flip chip bonding process. After the bonding, the gap between Si-Ph 101 and SM-PWG 202 is sealed by a proper under fill material 1404 to complete the semiconductor device implemented with the present light coupling structure. In Fig. 14 (d) since the materials of SM-PWG 202 have sufficiently higher glass transition temperature (t_g) than the melting point of the solder material, the counter solder ball may be deformed so as to keep the parallel configuration to SM-PWG 202; however, the counter solder ball is merely used as the dummy for ensuring parallel gap 301 between Si-Ph chip 103 and SM-PWG 202 and hence electronic conductivity may not be affected.

【 0 0 6 6 】

The present invention uses the diffractive grating coupler and the TIR mirror which is slant to the direction of light propagation. This feature provides several advantage to the conventional diffractive grating coupling mechanism; one advantage is large tolerances in the light propagation direction and presence of the gap, that is according to the present description, Z-axis and X-direction; second is a good process durability and process applicability allowing conventional flip chip bonding process; and the third is the simplified coupling structure allowing size reduction.

【 0 0 6 7 】

In other embodiments, the structure of DGC 203 may be modified with placing reflectors on BOX 101b having optimized BOX thickness for improving the directionality, in turn for improvement of the coupling efficiency rather than providing poly-silicon overlay coating.

【 0 0 6 8 】

Further another embodiment, the diffractive grating may be optimized to provide variable grating period and other strategy so as to improve the directionality. Such optimization may be practiced as a part of process in the step S904 depending on particular requirements.

【 0 0 6 9 】

The present invention has so far described using practical embodiments; however, the present invention shall not be limited the explained and depicted embodiments in the drawings and a person skilled in the art shall recognize that there may be other embodiments, addition, alternatives and modifications to the described embodiments and such other embodiments etc. shall be included in the scope of the present invention so far as the advantage of the present invention is present.

What we claim is:

【Claim 1】

A light coupling structure comprising:

a silicon based waveguide comprising a diffractive grating coupler for propagating a light signal;

a polymer waveguide for transmitting the light signal between the silicon based waveguide, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction; and

an optical wiring being optically coupled to the polymer waveguide for the light propagating inside the polymer waveguide.

【Claim 2】

The light coupling structure of claim 1, wherein the polymer waveguide is a

single mode waveguide.

【Claim 3】

The light coupling structure of claim 1, wherein the TIR mirror is a void space at least defined by polymer surfaces inside the polymer waveguide.

【Claim 4】

The light coupling structure of claim 1, wherein the light coupling structure comprises a silicon photonics chip with the diffractive grating coupler based on a silicon-on-insulator architecture.

【Claim 5】

The light coupling structure of claim 1, wherein an air gap separates the silicon based waveguide and the polymer waveguide.

【Claim 6】

The light coupling structure of claim 1, wherein the silicon based waveguide and the polymer waveguide are contacted with a flip chip bonding.

【Claim 7】

A semiconductor device comprising:

a silicon photonics chip formed by a silicon-on-insulator (SOI) structure and comprising a silicon based waveguide with a diffractive grating coupler on a buried oxide layer of the SOI structure for propagating a light signal; and

a polymer waveguide for transmitting the light signal between the silicon photonics chip, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction.

【Claim 8】

The semiconductor device of claim 7, wherein the polymer waveguide is a single mode waveguide.

【Claim 9】

The semiconductor device of claim 7, wherein the TIR mirror is a void space at least defined by polymer surfaces inside the polymer waveguide.

【Claim 10】

The semiconductor device of claim 7, wherein the semiconductor device is implemented with an organic substrate including at least one CPU or ASIC for data processing.

【Claim 11】

The semiconductor device of claim 7, wherein the silicon photonics chip and the polymer waveguide are contacted with a flip chip bonding.

【Claim 12】

A method for forming a light coupling structure, the method comprising the steps of:

forming a polymer waveguide on an organic substrate;

removing a part of the polymer waveguide to define polymer surfaces facing each other for a TIR mirror with a slant angle measured to a direction of a thickness of the polymer waveguide;

forming a via plug filled with an electric conducting material in the polymer waveguide;

providing a silicon photonics chip based on a silicon-on-insulator architecture comprising a diffractive grating coupler at the surface facing to the polymer waveguide for transmitting a light signal between the polymer waveguide; and

soldering the silicon photonics chip to the via plug for supplying an electric signals to the silicon photonics chip while providing optical coupling of th

e light signal to the polymer surface.

【Claim 13】

The method of claim 12, wherein the step of forming the polymer waveguide further comprises the step of:

layering a clad polymer, a core polymer and another clad polymer by a spin-coating or dry film lamination sequentially.

【Claim 14】

The method of claim 12, wherein the polymer waveguide is a single mode waveguide.

【Claim 15】

The method of claim 12, wherein the step of soldering the silicon photonics chip to the via plug further comprises the step of:

positioning electronic conducting elements at opposite sides of the TIR mirror and connecting at least one electronic conducting element to the via plug.

【Claim 16】

The method of claim 12, wherein the step of removing a part of the polymer waveguide is performed by a laser cutting technology.

【Claim 17】

An optical interconnect structure for optically connecting optical multi-chip modules comprising:

a CPU or ASIC for data processing;

a silicon photonics chip formed by a silicon-on-insulator (SOI) structure electronically communicating to the CPU or ASIC comprising a silicon based waveguide with a diffractive grating coupler on a buried oxide layer of the SOI structure for propagating a light signal;

a polymer waveguide for transmitting the light signal between the silicon photonics chip, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction; and

an optical wiring being optically coupled to the light signal propagating inside the polymer waveguide and communicate the light signal to at least one optical multi-chip module.

【Claim 18】

A semiconductor device comprising:

a silicon photonics chip formed by a silicon-on-insulator (SOI) structure comprising a silicon based waveguide with a diffractive grating coupler on a buried oxide layer of the SOI structure for propagating a light signal; and

a polymer waveguide for transmitting the light signal between the silicon photonics chip, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction;

wherein the polymer waveguide is a single mode waveguide; the TIR mirror is a void space at least defined by polymer surfaces inside the polymer waveguide; and the silicon photonics chip and the polymer waveguide are contacted with a flip chip bonding.

【Abstract】

【Object】 To provide light coupling structure, semiconductor device and production method for semiconductor structure

【Means For Addressing Object】 A semiconductor device comprises a silicon on insulator (SOI) chip 103 comprising a silicon based waveguide with a diffractive gr

ating coupler for propagating a light signal; a polymer waveguide 202 for transmitting the light signal between the SOI chip 103, the polymer waveguide having a TIR mirror therein, the TIR mirror positioned being slanted to a propagation direction of the light signal while extending transversely to the propagation direction; and an optical wiring 105 being optically coupled to the light propagating inside the polymer waveguide.

【Selected Drawing】 Fig. 1

Fig. 1

100

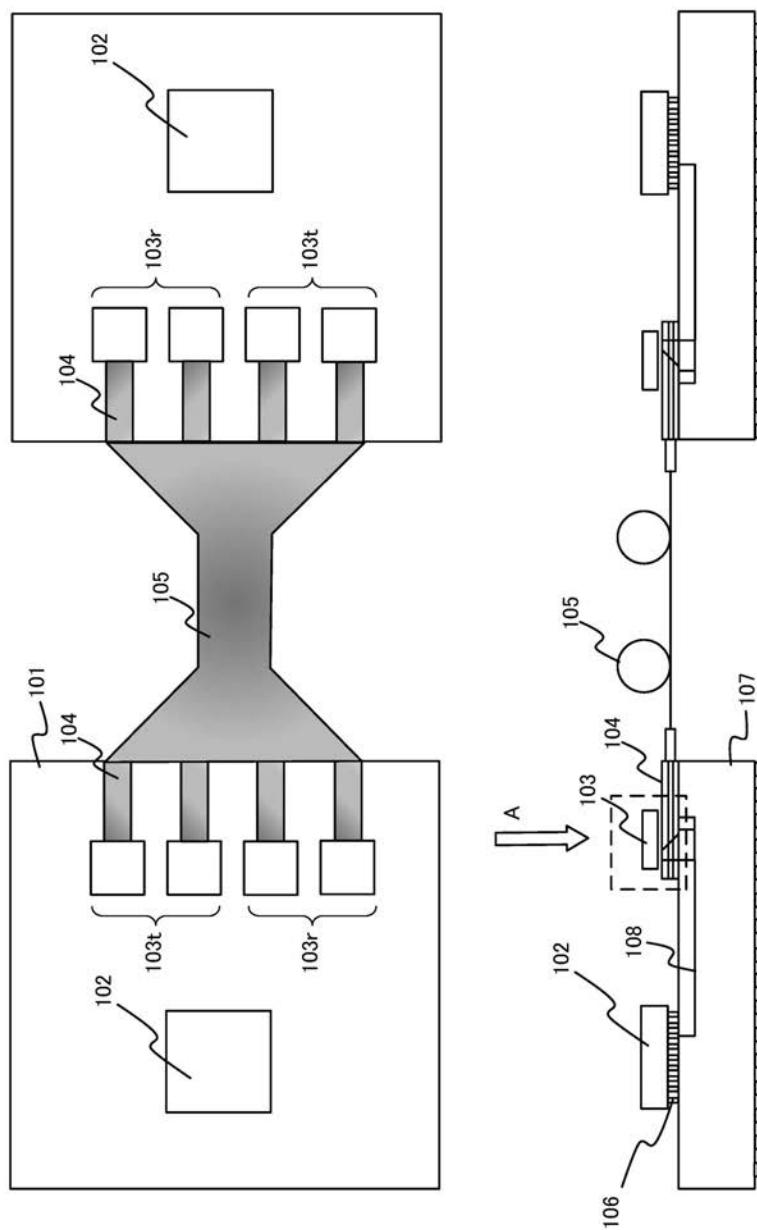


Fig. 2

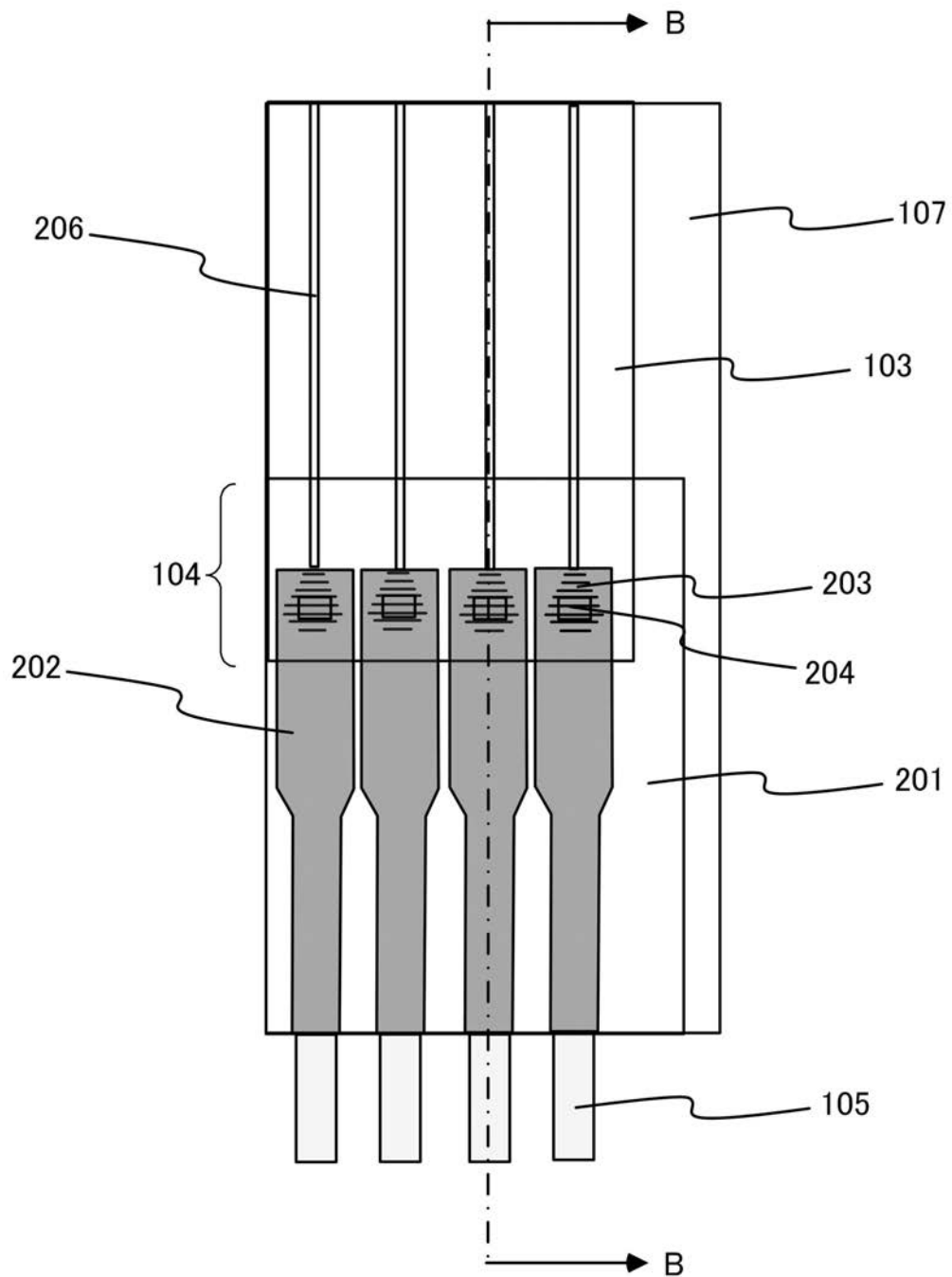
200

Fig. 3

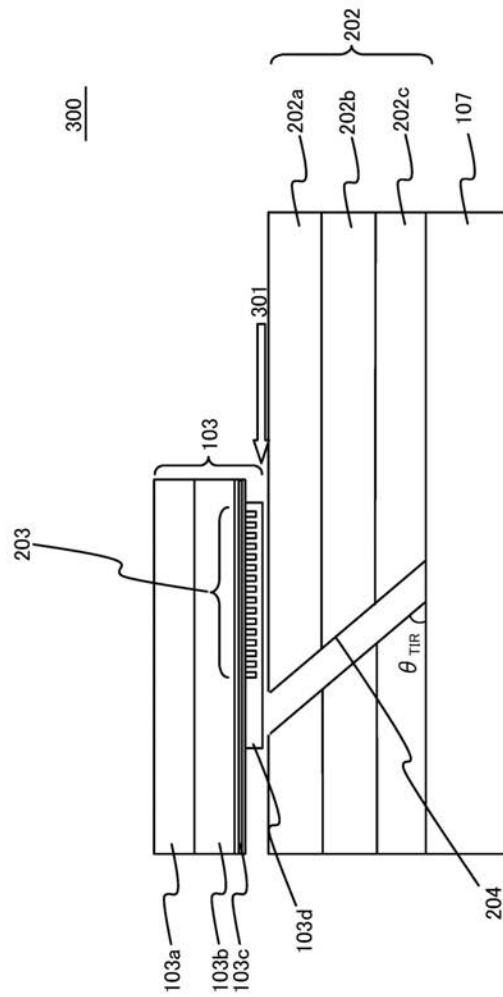


Fig. 4

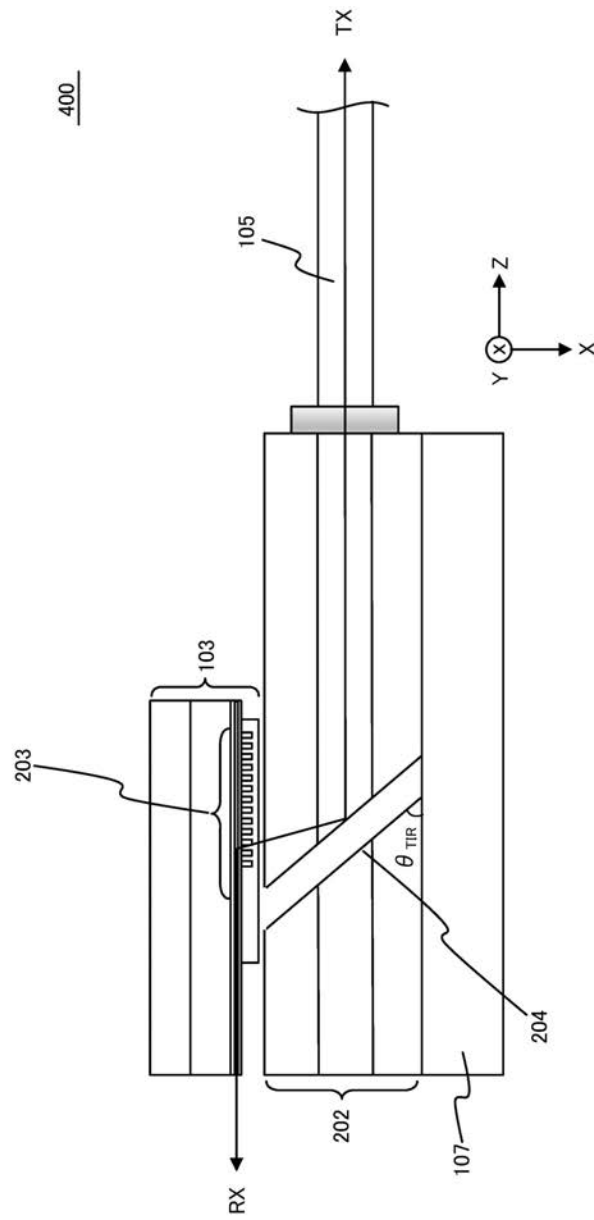


Fig. 5

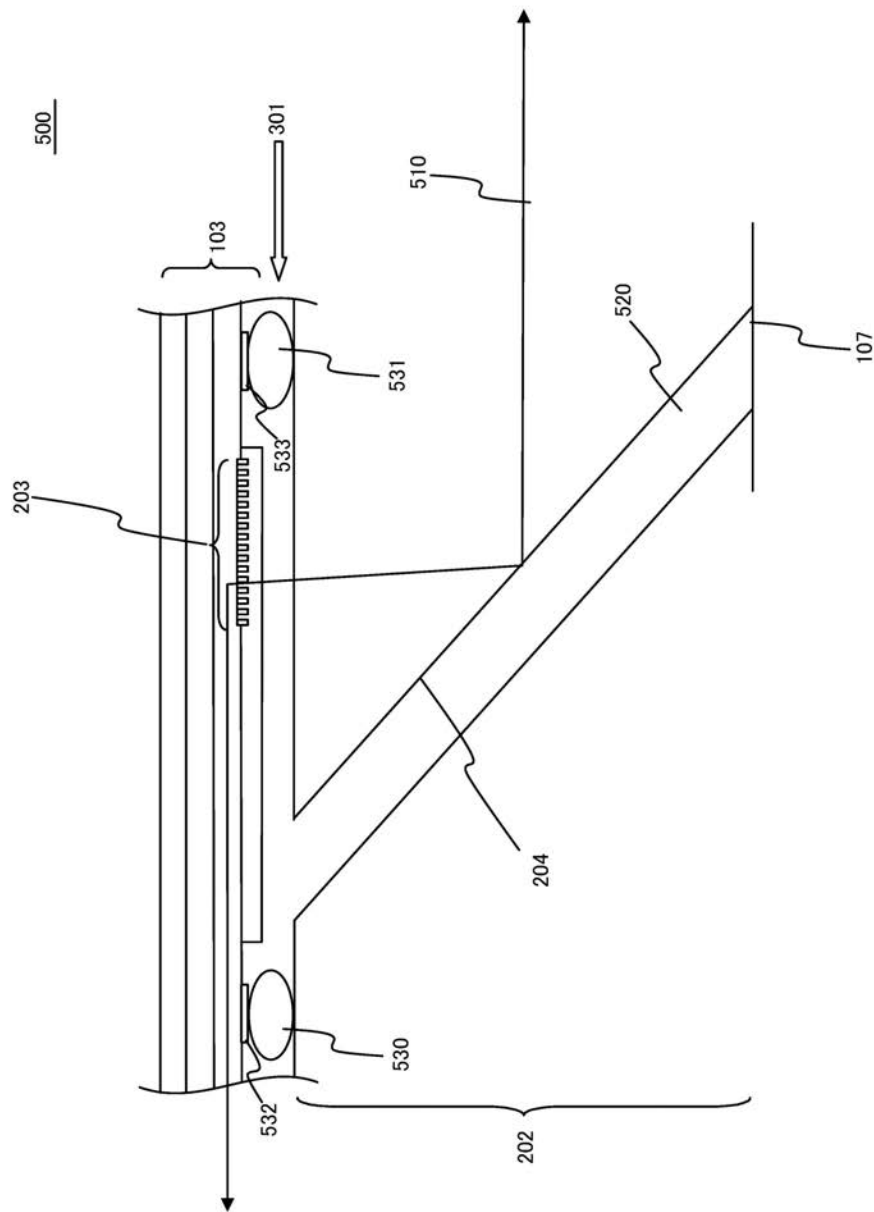


Fig. 6

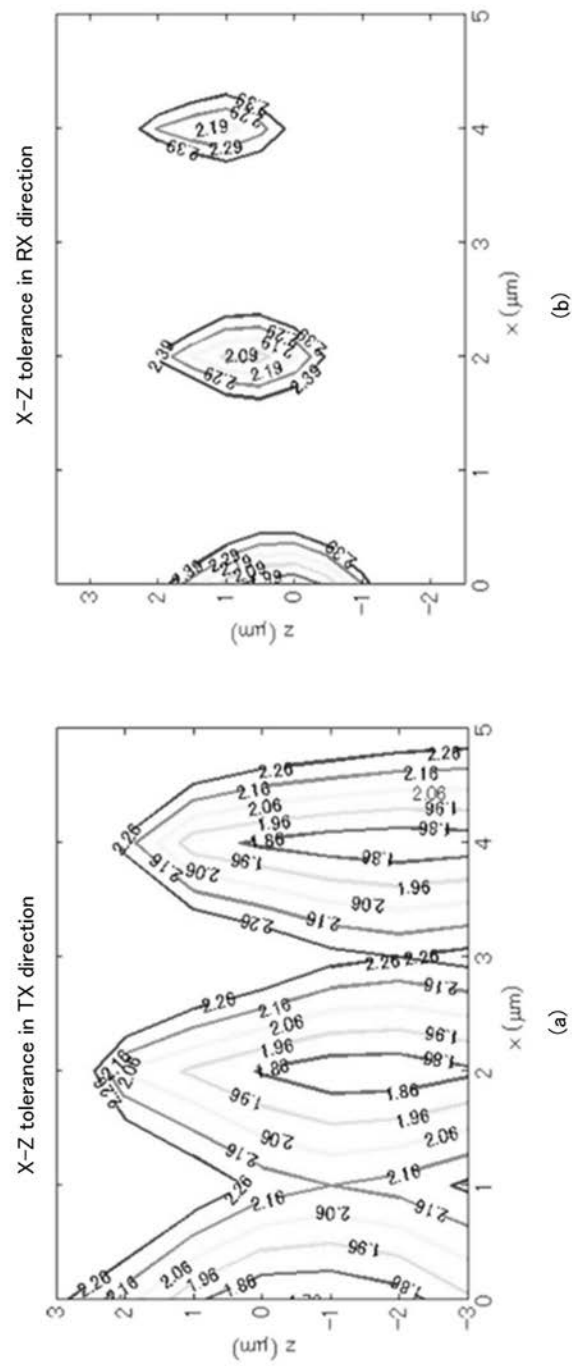


Fig. 7

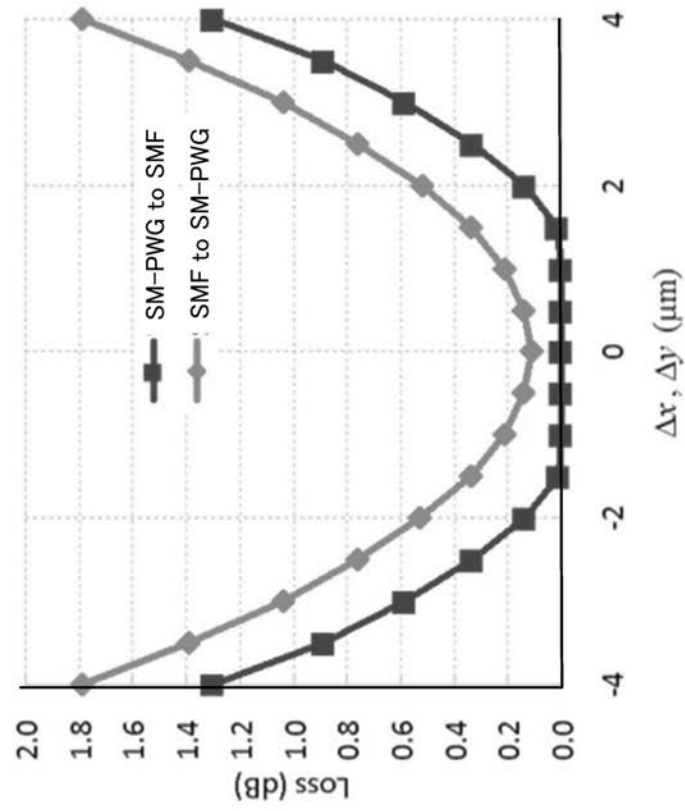


Fig. 8

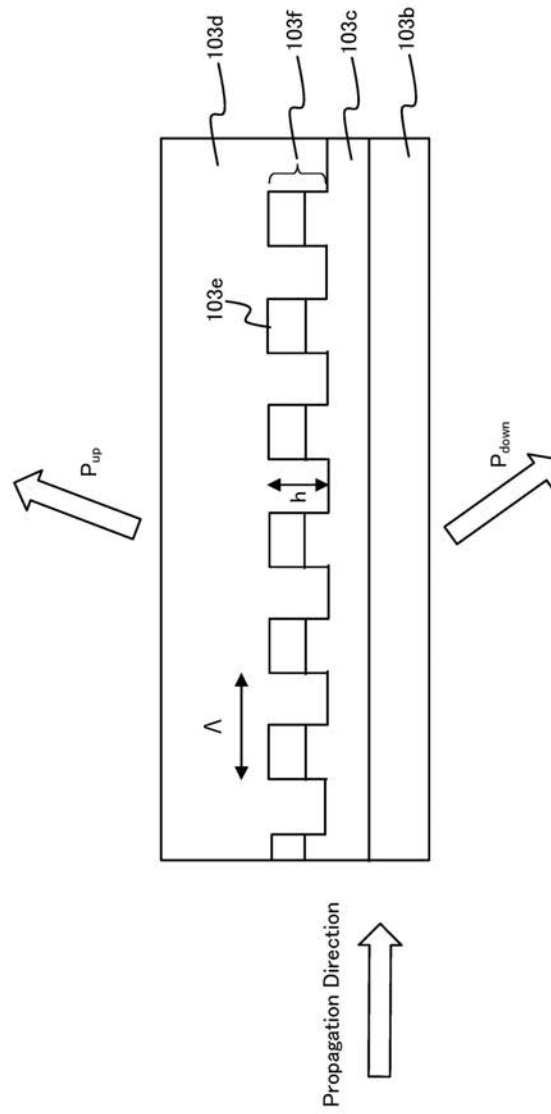


Fig. 9

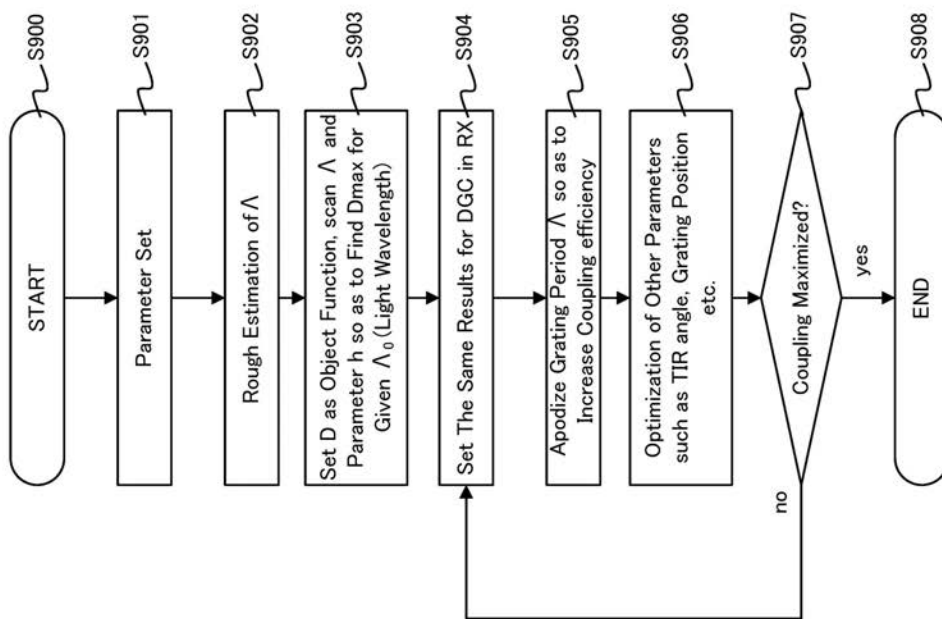


Fig. 10

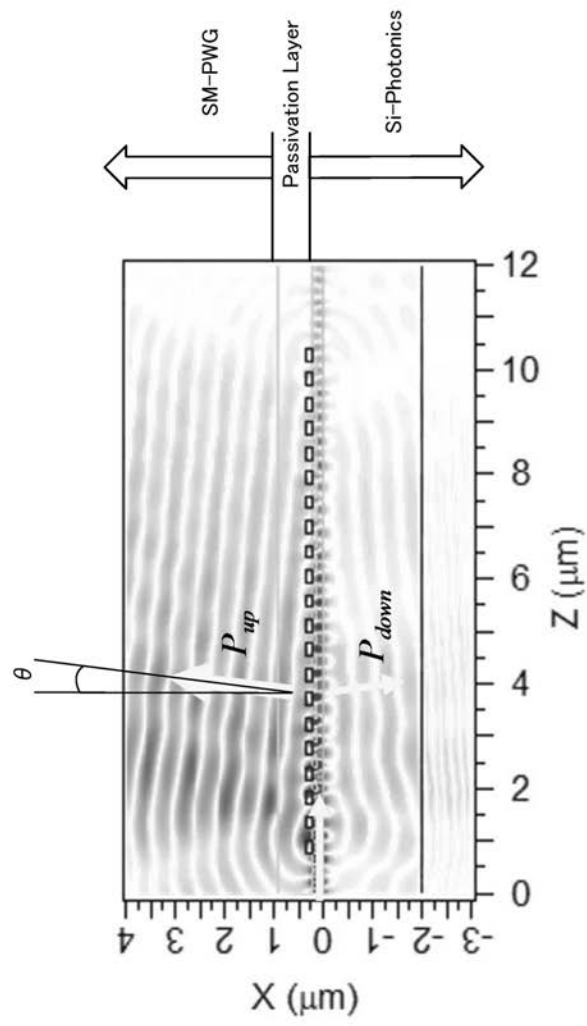


Fig. 11

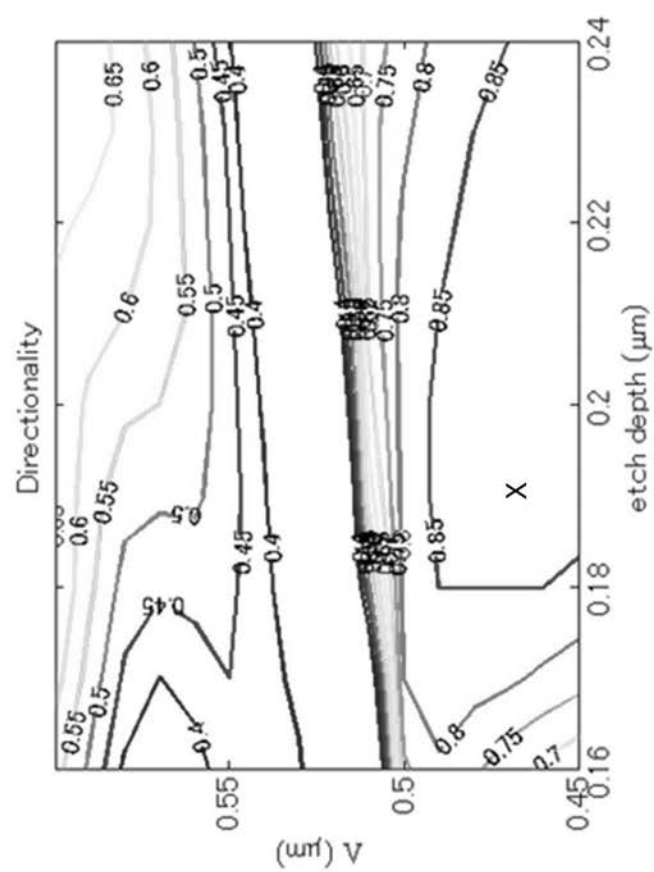


Fig. 12

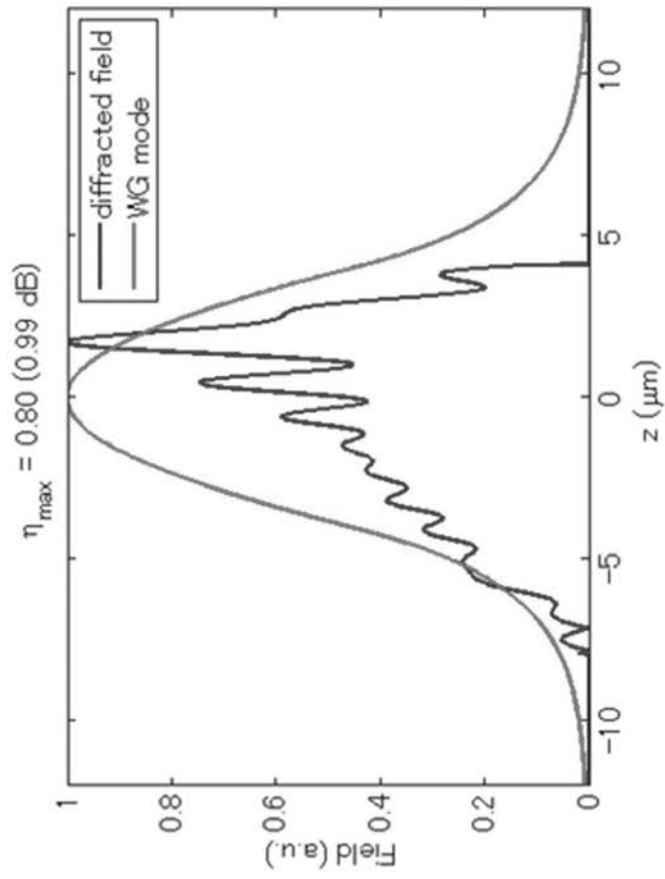


Fig. 13

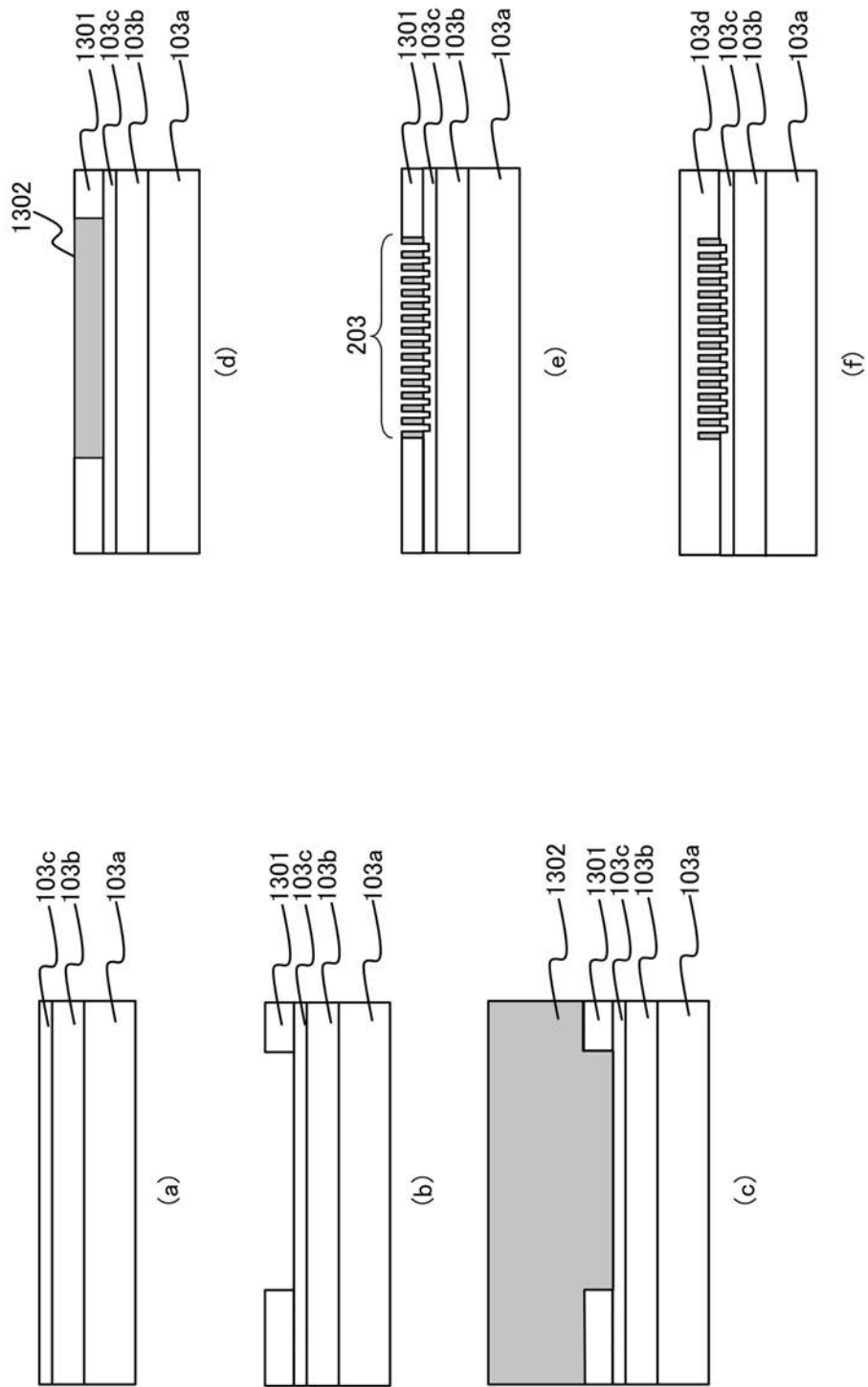


Fig. 14

