

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6399574号
(P6399574)

(45) 発行日 平成30年10月3日 (2018. 10. 3)

(24) 登録日 平成30年9月14日 (2018. 9. 14)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G09G 3/20 (2006.01)	G09G 3/20 641P
G02F 1/133 (2006.01)	G09G 3/20 650M
	G09G 3/20 612U
	G09G 3/20 621F
請求項の数 8 (全 20 頁) 最終頁に続く	

(21) 出願番号	特願2014-32630 (P2014-32630)	(73) 特許権者	512187343
(22) 出願日	平成26年2月24日 (2014. 2. 24)		三星ディスプレイ株式会社
(65) 公開番号	特開2015-31950 (P2015-31950A)		S a m s u n g D i s p l a y C o .
(43) 公開日	平成27年2月16日 (2015. 2. 16)		, L t d .
審査請求日	平成29年2月22日 (2017. 2. 22)		大韓民国京畿道龍仁市器興区三星路 1
(31) 優先権主張番号	10-2013-0092058	(74) 代理人	110002619
(32) 優先日	平成25年8月2日 (2013. 8. 2)		特許業務法人 P O R T
(33) 優先権主張国	韓国 (KR)	(74) 代理人	110000408
			特許業務法人高橋・林アンドパートナーズ
		(72) 発明者	安 益 賢
			大韓民国 京畿道 華城市 盤松洞 シボ
			ムダウンマウルダスツプケスルアパートメ
			ント 304 棟 1703 号
		最終頁に続く	

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数の画素を含む表示板と、

前記画素に対する入力映像信号を受信し、前記入力映像信号を処理して出力映像信号を生成する信号制御部と、

前記出力映像信号をデータ電圧に変換し、前記表示板に前記データ電圧を印加するデータ駆動部と、

を含み、

前記信号制御部は、前記入力映像信号を補正して補正映像信号を出力する入力映像信号補正部を含み、

前記入力映像信号補正部は、前記入力映像信号のデータが 0 のときに前記入力映像信号を 0 より大きい第 1 の値に補正し、

前記信号制御部は、一つのドットが含む、互いに異なる色を表示する複数の画素に対する前記入力映像信号のデータが全て 0 であるかを判断する補正回避判断部をさらに含み、

前記補正回避判断部は、前記入力映像信号補正部から前記補正映像信号及び前記入力映像信号を受信し、前記一つのドットが含む複数の画素に対する前記入力映像信号のデータが全て 0 ある場合、前記一つのドットに対する前記入力映像信号を前記出力映像信号として出力する、表示装置。

【請求項 2】

0 の前記入力映像信号に対する画素電圧である第 1 ブラックデータ電圧は、前記第 1 の

値に対する画素電圧である第2ブラックデータ電圧より小さく、

前記第2ブラックデータ電圧は、前記画素の輝度が変化し始めるしきい電圧より小さい又は同じである、請求項1に記載の表示装置。

【請求項3】

前記しきい電圧は約1.45Vである、請求項2に記載の表示装置。

【請求項4】

前記入力映像信号補正部は、前記入力映像信号に対応する補正データを有するルックアップテーブルを含み、

前記第1の値に補正する補正データは前記ルックアップテーブルに含まれている、請求項2に記載の表示装置。

10

【請求項5】

前記複数の画素のうちの第1画素は、前記第1画素と異なる行に位置して、前記第1画素と同一のデータ線に接続されている第2画素に対するデータ電圧でプリチャージされる、請求項4に記載の表示装置。

【請求項6】

前記表示板は、

第1ゲート信号を伝達する第1ゲート線と、

前記第1ゲート信号のゲートオン電圧区間と互いに重なるゲートオン電圧区間を含む第2ゲート信号を伝達する第2ゲート線と、

前記第1ゲート線及び第2ゲート線と交差するデータ線と、

20

前記第1ゲート線及び前記データ線に第1スイッチング素子によって接続される第1画素と、

前記第2ゲート線及び前記データ線に第2スイッチング素子によって接続される第2画素と、

を含む、請求項2に記載の表示装置。

【請求項7】

同一の画素列に位置する複数の画素は、互いに異なるデータ線にスイッチング素子によって交互に接続されている、請求項6に記載の表示装置。

【請求項8】

前記第1画素及び前記第2画素は互いに異なる画素列に位置する、請求項6に記載の表示装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその駆動方法に関し、特に、画質不良を改善できる表示装置及びその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置(liquid crystal display、LCD)、有機発光表示装置(organic light emitting diode display)などの表示装置は、一般に複数の画素及び複数の信号線が具備された表示板と、表示板を駆動する駆動部とを含む。各画素は、信号線に接続されているスイッチング素子と、これに接続されている画素電極と、対向電極とを含む。駆動部は、表示板にゲート信号を供給するためのゲート駆動部と、表示板にデータ信号を供給するためのデータ駆動部と、データ駆動部及びゲート駆動部を制御するための信号制御部などを含む。

40

【0003】

画素電極は、薄膜トランジスタ(TFT)などのスイッチング素子に接続されて、データ電圧が印加される。対向電極は、表示板の全面に形成されており、共通電圧Vcomが印加される。画素電極と対向電極は同一の基板上に位置してもよく、互いに異なる基板上に位置してもよい。

50

【0004】

例えば、液晶表示装置の場合、画素電極及び対向電極が具備された二つの表示板と、その間に挿入されている誘電率異方性（dielectric anisotropy）を有する液晶層とを含む。画素電極は、行列状に配列されており、薄膜トランジスタ（TFT）などのスイッチング素子に接続されて、一行ずつ順次データ電圧が印加される。対向電極は、表示板の全面に形成され、共通電圧 V_{com} が印加される。画素電極及び対向電極に電圧を印加して液晶層に電界を生成し、この電界の強さを調節して液晶層を通過する光の透過率を調節することにより、所望の画像を得ることができる。

【0005】

表示装置は、外部のグラフィック制御器から入力映像信号を受信し、入力映像信号は、各画素の輝度情報を含んでおり、各輝度は定められた値を有している。各画素は、所望の輝度情報に対応するデータ電圧が印加される。画素電圧は、画素に印加されたデータ電圧と共通電極に印加される共通電圧との差によって定義され、各画素は、画素電圧に応じて、映像信号の階調が示す輝度を表示する。このとき、液晶表示装置の場合、液晶層に一方向の電界が長い間印加されることによって発生する劣化現象を防止するために、フレーム別、行別、列別、または画素別に、基準となる電圧に対するデータ電圧の極性を反転させてもよい。

10

【0006】

最近、表示装置の解像度が高いほど高画質の映像を提供することができるので、表示装置の解像度は高くなる傾向にある。したがって、解像度が高くなることによって各画素をデータ電圧で充電する時間が短くなる。特に、データ電圧の極性を反転させる場合、データ電圧を目標データ電圧に充電する時間が不足する恐れがある。

20

【0007】

充電時間を補充するために、一般的には、プリチャージ駆動方法が用いられている。プリチャージ駆動方法は、各画素に目標データ電圧を印加する前にプリチャージ電圧を予め伝達して、当該画素の本充電のときに目標輝度を示すための画素電圧に早く到達できるようにする。

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明の目的は、プリチャージ駆動方法が用いられる表示装置において、画素によって異なりうる充電率の差による輝度のばらつきをなくし、横線または縦線のようなムラが視認されることを防止できる表示装置及びその駆動方法を提供することにある。

30

【0009】

また、本発明の他の目的は、画素間の充電率のばらつきを改善し、充電性ムラの発生を低減することにある。

【課題を解決するための手段】

【0010】

本発明の一実施形態による表示装置は、複数の画素を含む表示板と、前記画素に対する入力映像信号を受信し、前記入力映像信号を処理して出力映像信号を生成する信号制御部と、前記出力映像信号をデータ電圧に変換し、前記表示板に前記データ電圧を印加するデータ駆動部と、を含み、前記信号制御部は、前記入力映像信号を補正して補正映像信号を出力する入力映像信号補正部を含み、前記入力映像信号補正部は、前記入力映像信号の階調が0のときに前記入力映像信号を0より大きい階調である第1階調に補正する。

40

【0011】

階調が0の入力映像信号に対する画素電圧である第1ブラックデータ電圧は、前記第1階調に対する画素電圧である第2ブラックデータ電圧より小さく、前記第2ブラックデータ電圧は、前記画素の輝度が変化し始めるしきい電圧より小さい又は同じであってもよい。

【0012】

50

前記信号制御部は、一つのドットが含む複数の画素に対する前記入力映像信号の階調が全て0であるかを判断する補正回避判断部をさらに含んでもよい。

【0013】

前記補正回避判断部は、前記入力映像信号補正部から前記補正映像信号及び前記入力映像信号を受信し、一つのドットが含む複数の画素に対する前記入力映像信号の階調が全て0である場合、前記一つのドットに対する前記入力映像信号を前記出力映像信号として出力してもよい。

【0014】

前記しきい電圧はほぼ1.45Vであってもよい。

【0015】

前記入力映像信号補正部は、前記入力映像信号に対応する補正データを有するルックアップテーブルを含み、前記第1階調に補正する補正データは前記ルックアップテーブルに含まれていてもよい。

【0016】

前記複数の画素のうちの第1画素は、前記第1画素と異なる行に位置して、前記第1画素と同一のデータ線に接続されている第2画素に対するデータ電圧でプリチャージされてもよい。

【0017】

前記信号制御部は、前記入力映像信号を受信して一定時間遅延させて出力するレジスタをさらに含み、前記補正回避判断部は、前記レジスタから前記入力映像信号を受信してもよい。

【0018】

前記表示板は、第1ゲート信号を伝達する第1ゲート線と、前記第1ゲート信号のゲートオン電圧区間と互いに重なるゲートオン電圧区間を含む第2ゲート信号を伝達する第2ゲート線と、前記第1ゲート線及び第2ゲート線と交差するデータ線と、前記第1ゲート線及び前記データ線に第1スイッチング素子によって接続されている第1画素と、前記第2ゲート線及び前記データ線に第2スイッチング素子によって接続されている第2画素と、を含んでもよい。

【0019】

同一の画素列に位置する複数の画素は、互いに異なるデータ線にスイッチング素子によって交互に接続されてもよい。

【0020】

前記第1画素及び前記第2画素は互いに異なる画素列に位置してもよい。

【0021】

画素行ごとに一对のゲート線が配置されて、一つの画素行に位置する複数の画素は該当する一对のゲート線のうちのいずれか一つに接続されており、隣接した一对の画素は、同一のデータ線及び互いに異なるゲート線に接続されてもよい。

【0022】

前記第1画素及び前記第2画素は同一の画素行に位置してもよい。

【0023】

本発明の一実施形態による表示装置の駆動方法は、入力映像信号を処理して出力映像信号を生成し、前記出力映像信号をデータ電圧に変換し、前記入力映像信号を処理するときに、前記入力映像信号を補正して補正映像信号を出力し、前記入力映像信号を補正するときに、前記入力映像信号の階調が0のときに前記入力映像信号を0より大きい階調である第1階調に補正する。

【0024】

階調が0の入力映像信号に対する画素電圧である第1ブラックデータ電圧は、前記第1階調に対する画素電圧である第2ブラックデータ電圧より小さく、前記第2ブラックデータ電圧は、前記画素の輝度が変化し始めるしきい電圧より小さい又は同じであってもよい。

10

20

30

40

50

【0025】

前記入力映像信号を処理するときに、前記補正映像信号及び前記入力映像信号を受信し、一つのドットが含む複数の画素に対する前記入力映像信号の階調が全て0であるかを判断し、前記一つのドットが含む複数の画素に対する前記入力映像信号の階調が全て0である場合、前記一つのドットに対する前記入力映像信号を前記出力映像信号として出力してもよい。

【0026】

前記しきい電圧は、ほぼ1.45Vであってもよい。

【0027】

前記入力映像信号を処理するときに、前記入力映像信号を受信して一定時間遅延させて出力してもよい。

10

【0028】

前記入力映像信号を処理するときに、前記補正映像信号及び前記入力映像信号を受信し、一つのドットが含む複数の画素に対する前記入力映像信号の階調が全て0であるかを判断し、前記一つのドットが含む複数の画素に対する前記入力映像信号の階調が全て0である場合、前記一つのドットに対する前記入力映像信号を前記出力映像信号として出力してもよい。

【0029】

前記入力映像信号を処理するときに、前記入力映像信号を受信して一定時間遅延させて出力してもよい。

20

【発明の効果】

【0030】

本発明の実施形態によれば、プリチャージ駆動方法が用いられる表示装置において、画素によって異なりうる充電率の差による輝度ばらつきをなくし、横線または縦線のようなムラが視認されることを防止でき、充電率を改善して充電性ムラの発生を低減することができる。

【図面の簡単な説明】

【0031】

【図1】本発明の一実施形態による表示装置のブロック図である。

【図2】本発明の一実施形態による表示装置の画素及び信号線の配置図である。

30

【図3】本発明の一実施形態による表示装置の駆動信号のタイミング図である。

【図4】本発明の一実施形態による表示装置の映像信号処理部のブロック図である。

【図5】本発明の一実施形態による表示装置の映像信号処理部の具体的なブロック図である。

【図6】本発明の一実施形態による表示装置の画素電圧による透過率の変化を示すグラフである。

【図7】本発明の一実施形態による表示装置の三原色の画素の少なくとも一部にブラックデータ電圧が印加される場合のデータ電圧を示す。

【図8】本発明の一実施形態による表示装置の画素及び信号線の配置図である。

【図9】図8に示した表示装置の駆動信号のタイミング図である。

40

【図10】本発明の一実施形態による表示装置の画素及び信号線の配置図である。

【図11】図10に示した表示装置の駆動信号のタイミング図である。

【発明を実施するための形態】

【0032】

添付した図面を参照して、本発明の実施形態について、本発明が属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は種々の異なる形態に実現でき、ここで説明する実施形態に限られない。

【0033】

次に、本発明の一実施形態による表示装置及びその駆動方法について、図面を参照して詳細に説明する。

50

【0034】

最初に、図1を参照して、本発明の一実施形態による表示装置について説明する。

【0035】

図1は、本発明の一実施形態による表示装置のブロック図である。

【0036】

図1を参照すれば、本発明の一実施形態による表示装置は、表示板(d i s p l a y p a n e l) 300、表示板300に接続されたゲート駆動部400及びデータ駆動部500、そして信号制御部600を含む。

【0037】

図1の等価回路から、表示板300は、複数の信号線と、これらの信号線に接続され、
ほぼ行列状に配列された複数の画素P Xとを含む。本発明の一実施形態による表示装置が
液晶表示装置である場合、表示板300は、断面構造において、互いに対向する下部及び
上部表示板(図示せず)と、両方の表示板の間に挿入されている液晶層(図示せず)とを
含んでもよい。

10

【0038】

信号線は、ゲート信号(「走査信号」ともいう)を伝達する複数のゲート線G 1 - G n
と、データ電圧を伝達する複数のデータ線D 1 - D mとを含む。

【0039】

画素P Xは、少なくとも一つのデータ線D 1、D 2、...、D m及び少なくとも一つの
ゲート線G 1、G 2、...、G nに接続された、少なくとも一つのスイッチング素子
(図示せず)と、スイッチング素子に接続された少なくとも一つの画素電極(図示せず)
と、を含んでもよい。スイッチング素子は、少なくとも一つの薄膜トランジスタを含ん
でもよく、ゲート線G 1、G 2、...、G nが伝達するゲート信号によって制御され、デ
ータ線D 1、D 2、...、D mが伝達するデータ電圧V dを各画素P Xの画素電極に伝
達することができる。

20

【0040】

各画素P Xは、色表示を実現するために原色(p r i m a r y c o l o r)のうちの
一つを異なる画素に表示するか(空間分割)、または各画素P Xが異なる時間に交互に原
色を表示して(時間分割)、これら原色の空間的、時間的な相互作用によって所望の色が
認識されるようにすることができる。原色の例としては赤色、緑色、及び青色など三原色
、または黄色(y e l l o w)、青緑色(c y a n)、紫紅色(m a g e n t a)などが
挙げられる。互いに異なる原色を表示し、隣接する、または隣接しない複数の画素P Xは
、共に一つのセット(ドットという)を構成することができ、一つのドットは白色の映像
を表示することができる。つまり、白色の映像を表示することが可能な画素P Xの組み合
わせを、一つのドットと呼んでもよい。本発明の実施形態では、原色が赤色、緑色、及び
青色の三原色からなる例を主に挙げる。また、R、G、Bは、それぞれ赤色または赤色画
素、緑色または緑色画素、青色及び青色画素の両方を示す。

30

【0041】

データ駆動部500はデータ線D 1 - D mと接続されており、信号制御部600から受
信した出力映像信号D A Tに基づいて階調電圧を選択し、これをデータ電圧V dとしてデ
ータ線D 1 - D mに印加する。データ駆動部500は、別途の階調電圧生成部(図示せず
)で生成された階調電圧が入力されてもよく、限定された数の基準階調電圧だけが提供さ
れ、これを分圧して全体階調に対する階調電圧を生成してもよい。

40

【0042】

ゲート駆動部400は、ゲート線G 1 - G nに接続されて、ゲートオン電圧V o nとゲ
ートオフ電圧V o f fとの組み合わせからなるゲート信号をゲート線G 1 - G nに印加す
る。

【0043】

信号制御部600は、グラフィック制御部(図示せず)などから入力映像信号I D A T
及び入力制御信号I C O Nを受信して、ゲート駆動部400及びデータ駆動部500など

50

の動作を制御する。

【0044】

グラフィック制御部は、外部から受信した映像データを処理して入力映像信号 I D A T を生成した後、信号制御部 600 に入力映像信号 I D A T を送信してもよい。例えば、グラフィック制御部は、モーションブラー (motion blur) を低減するために、隣接するのフレームの間に中間フレームを挿入するフレームレート制御 (frame rate control) などを行ってもよい。

【0045】

入力映像信号 I D A T は、各画素 P X の輝度 (luminance) 情報を含んでおり、輝度は定められた値、例えば、 $1024 (= 2^{10})$ 、 $256 (= 2^8)$ または $64 (= 2^6)$ 個の階調 (gray) を有している。入力映像信号 I D A T は、画素 P X が示す原色別に存在してもよい。例えば、画素 P X が赤色、緑色、及び青色の原色のうちのいずれか一つを示す場合、入力映像信号 I D A T は、赤色入力映像信号 R_in、緑色入力映像信号 G_in、及び青色入力映像信号 B_in のうちのいずれか一つを含んでもよい。

【0046】

入力制御信号 I C O N の例としては、垂直同期信号、水平同期信号、メインクロック信号、及びデータイネーブル信号などがある。

【0047】

信号制御部 600 は、入力映像信号 I D A T と入力制御信号 I C O N に基づき、入力映像信号 I D A T を処理して出力映像信号 D A T に変換し、ゲート制御信号 C O N T 1 及びデータ制御信号 C O N T 2などを生成する。画素 P X が、赤色、緑色、及び青色の原色のうちのいずれか一つを示す場合、出力映像信号 D A T は、赤色出力映像信号 R_out、緑色出力映像信号 G_out、及び青色出力映像信号 B_out のうちのいずれか一つを含んでもよい。データ制御信号 C O N T 2 は、共通電圧 V c o m に対するデータ電圧 V d の極性 (データ電圧の極性という) を反転させる反転信号をさらに含んでもよい。

【0048】

信号制御部 600 は、受信した入力映像信号 I D A T を表示板 300 の条件に合うように処理する映像信号処理部 610 を含む。

【0049】

次に、このような表示装置の駆動方法について説明する。

【0050】

信号制御部 600 は、外部から入力映像信号 I D A T 及びその表示を制御する入力制御信号 I C O N を受信する。信号制御部 600 は、入力映像信号 I D A T を処理して出力映像信号 D A T に変換し、ゲート制御信号 C O N T 1 及びデータ制御信号 C O N T 2などを生成する。信号制御部 600 は、ゲート制御信号 C O N T 1 をゲート駆動部 400 に送信し、データ制御信号 C O N T 2 と出力映像信号 D A T をデータ駆動部 500 に送信する。

【0051】

データ駆動部 500 は、信号制御部 600 からのデータ制御信号 C O N T 2 に基づく一行の画素 P X に対する出力映像信号 D A T を受信し、各出力映像信号 D A T に対応する階調電圧を選択することによって出力映像信号 D A T をアナログデータ電圧 V d に変換した後、これを当該データ線 D 1 - D m に印加する。

【0052】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 C O N T 1 にもとづくゲートオン電圧 V o n をゲート線 G 1 - G n に印加し、これらのゲート線 G 1 - G n に接続されたスイッチング素子をターンオンさせる。これにより、データ線 D 1 - D m に印加されたデータ電圧 V d がターンオンされたスイッチング素子によって当該画素 P X に印加され、画素 P X の充電電圧である画素電圧が供給される。画素 P X にデータ電圧 V d が印加されると、画素 P X は、液晶のような多様な光学変換素子によって、データ電圧 V d に対応する輝度を表示することができる。例えば、液晶表示装置の場合、液晶層の液晶分子の傾きの程度を制御して光の偏光を調節することで、入力映像信号 I D A T の階調に対応

10

20

30

40

50

する輝度を表示することができる。

【0053】

1 水平周期[「1H」とも記し、水平同期信号Hsync及びデータネーブル信号DEの一周期と同一である。]を単位として、このような過程を繰り返すことにより、全てのゲート線G1-Gnに対して順次ゲートオン電圧Vonを印加し、全ての画素PXにデータ電圧Vdを印加して1フレーム(frame)の映像を表示する。

【0054】

1フレームが終了すると、次のフレームの映像表示が開始し、各画素PXに印加されるデータ電圧Vdの極性が直前フレームにおける極性と反対になるように、データ制御信号CONT2が反転信号を含み、各画素の状態が制御されてもよい(フレーム反転という)。フレーム反転のとき、一つ以上のフレームごとに全体画素PXに印加されるデータ電圧Vdの極性を反転してもよい。1フレーム内でも反転信号の特性によって一つのデータ線D1-Dmを通じて流れるデータ電圧Vdの極性が周期的に変化してもよく、または一つの画素行のデータ線D1-Dmに印加されるデータ電圧Vdの極性が互いに異なってもよい。

10

【0055】

次に、上述した図1と共に、図2及び図3を参照して、本発明の一実施形態による表示装置のさらに具体的な構造及びプリチャージ方法の例について説明する。

【0056】

図2は、本発明の一実施形態による表示装置の画素及び信号線の配置図であり、図3は、本発明の一実施形態による表示装置の駆動信号のタイミング図である。

20

【0057】

図2及び図3を参照すれば、本発明の一実施形態による表示装置は、互いに異なるゲート線(Gi、Gj)(i、j=1、2、…、n)、及び同一のデータ線(Dk)(k=1、2、…、m)に接続された、少なくとも二つの画素PXa、PXbを含む。図2は、第1ゲート線Gi及びデータ線Dkに接続されている第1画素PXa、そして第2ゲート線Gj及びデータ線Dkに接続されている第2画素PXbを例として示す。このような少なくとも二つの画素PXa、PXbは、図2に実線で示したように一つの画素行に位置してもよく、図2に点線で示したように互いに異なる画素行に位置してもよい。

30

【0058】

図3を参照すれば、第1ゲート線Giと第2ゲート線Gjはそれぞれゲート信号Vgi、Vgjを伝達し、各ゲート信号Vgi、Vgjのゲートオン電圧Von区間の一部分は互いに重なる。第1ゲート線Giが第2ゲート線Gjより先にゲートオン電圧Vonを伝達する場合、第2ゲート線Gjのゲートオン電圧Von区間のうち、第1ゲート線Giのゲートオン電圧Von区間と重なる部分をプリチャージ期間(pre-charge period)Preといい、第1ゲート線Giのゲートオン電圧Von区間と重ならない部分を本充電区間(main-charge period)Mainという。

【0059】

第2ゲート線Gjのプリチャージ期間Preは、第1ゲート線Giの本充電区間Mainに相当する。即ち、第2ゲート線Gjのプリチャージ期間Preの間に第1ゲート線Giと接続された第1画素PXaは、ターンオンされたスイッチング素子によってデータ線Dkが伝達するデータ電圧Vdのうち、第1画素PXaの出力映像信号DATに対応する第1データ電圧V1によって充電される。このとき、第2ゲート線Gjと接続された第2画素PXbと接続されたスイッチング素子にもゲートオン電圧Vonが伝達されるので、第2画素PXbも同一のデータ電圧Vdである第1データ電圧V1によってプリチャージされる。

40

【0060】

第2ゲート線Gjの本充電区間Mainの間には、第1画素PXaにデータ電圧Vdが伝達されず、第2画素PXbが、ターンオンされたスイッチング素子により、データ電圧Vdのうち、第2画素PXbの出力映像信号DATに対応する第2データ電圧V2によ

50

て本充電される。本発明の一実施形態による表示装置がフレーム反転で駆動され、第1データ電圧V_dと第2データ電圧V₂が共通電圧に対して同一の極性を有する場合、第2画素P_{Xb}はプリチャージ区間P_{re}で第2データ電圧V₂と同一の極性の第1データ電圧V₁で予めプリチャージされるので、本充電区間M_{ain}で第2画素P_{Xb}の画素電圧が目標輝度に早く到達することができる。

【0061】

このようなプリチャージ方法において、便宜上、プリチャージされる対象である第2画素P_{Xb}を「プリチャージされる画素」といい、第2画素P_{Xb}のプリチャージされる第1データ電圧V₁を本充電電圧とする第1画素P_{Xa}を「プリチャージに影響を与える画素」という。

10

【0062】

プリチャージに影響を与える画素の本充電電圧の階調は、入力映像信号I_{DAT}によって最低階調から最高階調まで多様である。したがって、プリチャージされる画素のプリチャージ区間P_{re}でプリチャージされる電圧も、プリチャージに影響を与える画素の映像信号の階調によって変化するため、画素の位置によってプリチャージされる画素の充電率にばらつきが発生し、輝度が異なるように表示されることがある。特に、特定色を表現する場合、同一の原色を示すプリチャージされる画素の位置によってプリチャージによる影響が異なって輝度に変化すれば、ムラとして視認されてしまう。

【0063】

例えば、二つのプリチャージされる赤色画素のうち、一つの赤色画素のプリチャージに影響を与える画素の階調が0階調であり、他の一つの赤色画素のプリチャージに影響を与える画素の階調が高階調である場合、二つの赤色画素のプリチャージ程度に差が生じて、同一の原色の画素P_Xの輝度にもばらつきが生じうる。この場合、混色横線または混色縦線の画質不良が現れることがあり、表示板300が大面積化されるか、または高解像度を有するか、または高速駆動される場合、各画素P_Xの充電率がさらに落ちて、このような画質不良は一層顕著になる。ここで、0階調は表示装置の最小輝度に対応する階調であってもよい。

20

【0064】

以下、0階調は、ブラックを示すブラック階調である場合を例として挙げて説明するが、本発明の実施形態はこれに限定されない。

30

【0065】

本発明の一実施形態による表示装置の信号制御部600の映像信号処理部610は、同一の原色を示す画素P_Xのプリチャージによるばらつきを低減し、このような画質不良を改善することができる。

【0066】

このような映像信号処理部610の具体的な構造及び映像信号処理部610を含む表示装置の駆動方法について、上述した図面と共に図4乃至図7を参照して説明する。

【0067】

図4は、本発明の一実施形態による表示装置の映像信号処理部のブロック図であり、図5は、本発明の一実施形態による表示装置の映像信号処理部の具体的なブロック図であり、図6は、本発明の一実施形態による表示装置の画素電圧による透過率の変化を示すグラフである。

40

【0068】

まず、図4を参照すれば、本発明の一実施形態による表示装置の信号制御部600の映像信号処理部610は、入力映像信号補正部620及びブラック補正回避判断部630を含む。

【0069】

入力映像信号補正部620は、表示装置に適合するように入力映像信号I_{DAT} (R_{in}、G_{in}、B_{in})を補正して補正映像信号I_{DAT'}を生成する。補正の例としては、ACC (accurate color capture) 処理、DCC (dyn

50

am i c c a p a c i t a n c e c o m p e n s a t i o n) 処理などがある。このような補正によって生成された補正映像信号 I D A T' のビット数は、補正前の入力映像信号 I D A T のビット数と異なってもよい。このような補正のとき、別途のメモリまたはルックアップテーブルなどに保存された補正データを利用してもよい。

【0070】

例えば、入力映像信号補正部 620 が A C C 処理を行う場合、入力映像信号補正部 620 は、N ビット入力映像信号 I D A T を表示装置の特性に適合するように予め定められた M ビットの補正映像信号 I D A T' に変換する。ここで、N ビットと M ビットは、互いに同一であってもよく、異なってもよい。入力映像信号補正部 620 は、N ビットの入力映像信号 I D A T を M ビットの補正映像信号 I D A T' に変換するためのルックアップテ

10

【0071】

図 5 は、入力映像信号補正部 620 が、A C C 処理を行うのに用いられるルックアップテーブル 622 を含む例を示す。ルックアップテーブル 622 は、赤色、緑色、及び青色の各原色の入力映像信号 I D A T に対する輝度を目標ガンマ曲線に合わせるための各階調の補正データを保存する。ここで、従来の A C C ルックアップテーブルは、一般に 0 階調の入力映像信号 I D A T に対して、そのまま 0 階調の補正データを保存する。ルックアップテーブル 622 の縦軸の様々な階調に対する R、G、B 補正データは例示的なものであり、図示されたことに限定されない。

20

【0072】

しかし、本発明の一実施形態によるルックアップテーブル 622 は、従来技術とは異なり、0 階調の入力映像信号 I D A T に対する補正データは、0 階調より大きい値を有する。例えば、図 5 に示したように、0 階調の入力映像信号 I D A T に対する補正データは、約 0.75 以上約 2 以下であってもよい。

【0073】

もし、0 階調の入力映像信号 I D A T に対してそのまま 0 階調の出力映像信号 D A T がデータ駆動部 500 に入力される場合、データ駆動部 500 は 0 階調の出力映像信号 D A T を第 1 ブラックデータ電圧 V b 1 に変換して画素 P X に印加することができる。ここで、第 1 ブラックデータ電圧 V b 1 をはじめとする全てのデータ電圧は、共通電圧 V c o m とデータ電圧との差である画素電圧を意味する。また、0 階調の出力映像信号 D A T に対応するデータ電圧を第 1 ブラックデータ電圧 V b 1 と表したが、ブラックは例示的なものであり、これは以下でも同一である。つまり、第 1 ブラックデータ電圧 V b 1 を第 1 データ電圧 V b 1 と表現してもよい。

30

【0074】

第 1 ブラックデータ電圧 V b 1 は 0 V より大きくてもよい。

【0075】

ここで図 6 を参照すれば、図 6 は、例えば、ノーマリブラックモードの液晶表示装置である場合、画素電圧 V に対する表示装置の輝度 T を示す。最高階調に対する画素電圧 V w h が印加される場合、表示装置は最大輝度を示すことができる。一方、0 階調付近ではある程度の画素電圧 V までは輝度 T が実質的に 0 である。したがって、第 1 ブラックデータ電圧 V b 1 の値が 0 V より大きくても、実質的に 0 の輝度 T を示すことができる。

40

【0076】

第 1 ブラックデータ電圧 V b 1 は、表示装置の特性、例えば、液晶表示装置の場合に液晶の特性によって変化してもよく、例えば、約 0.8 V 以上約 1.2 V 以下であってもよいが、これに限定されない。第 1 ブラックデータ電圧 V b 1 が印加されて表示される映像の輝度は約 0.3 n i t であってもよいが、これに限定されない。

【0077】

さらに図 5 を参照すれば、0 階調の入力映像信号 I D A T に対する補正データが 0 階調より大きいので、0 階調の入力映像信号 I D A T に対する補正映像信号 I D A T' が出力映像信号 D A T として出力される。データ駆動部 500 は、出力映像信号 D A T を第 1

50

ラックデータ電圧 V_{b1} より大きく、補正されたブラックデータ電圧である、第2ブラックデータ電圧 V_{b2} に変換して、画素 PX に印加してもよい。

【0078】

図6を参照すれば、第2ブラックデータ電圧 V_{b2} は、第1ブラックデータ電圧 V_{b1} に対応する輝度が変化するしきい電圧 (threshold voltage) V_{th} と同じ又は小さくてもよい。例えば、液晶表示装置の場合、第2ブラックデータ電圧 V_{b2} は、液晶がブラック輝度を表示する、しきい電圧 V_{th} 以下であってもよい。液晶表示装置の場合、第2ブラックデータ電圧 V_{b2} は約1.45V以下であってもよいが、これに限定されず、液晶の特性によって変化する。もし、0階調の入力映像信号 $IDAT$ に対して、しきい電圧 V_{th} より大きいデータ電圧が表示板300に印加されると、コントラスト比 (contrast ratio) が低下してしまう可能性がある。

10

【0079】

0階調の入力映像信号 $IDAT$ に対して、第1ブラックデータ電圧 V_{b1} を印加した場合の輝度と、第2ブラックデータ電圧 V_{b2} を印加した場合の輝度との差は、約0.003ニット (nit) 以下であってもよい。このような輝度差は、人が認知できない水準であるため、実質的にブラック階調の輝度には差がない。したがって、本発明の一実施形態のように、一つのドットを構成する画素の原色別の入力映像信号 $IDAT$ における0階調の構成によってブラックデータ電圧を二分化しても、色座標の劣化が発生しない。

【0080】

このように、入力映像信号 $IDAT$ は、ルックアップテーブル622で変換されて補正映像信号 $IDAT'$ として出力され、補正映像信号 $IDAT'$ は、赤色補正映像信号 R_{lut} 、緑色補正映像信号 G_{lut} 、及び青色補正映像信号 B_{lut} を含んでもよい。

20

【0081】

一方、映像信号処理部610は、入力映像信号 $IDAT$ を受信して一定時間遅延させて出力するレジスタ624をさらに含んでもよい。ここで、遅延する一定時間は、入力映像信号 $IDAT$ が入力映像信号補正部620で処理される時間に対応してもよい。レジスタ624は入力映像信号補正部620の中に含まれてもよい。

【0082】

図4及び図5を参照すれば、ブラック補正回避判断部630は、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} が全て0階調であるかを判断する。判断結果、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} が全て0階調である場合、補正映像信号 $IDAT'$ の代わりに補正前の入力映像信号 $IDAT$ を出力映像信号 DAT として出力する。この場合、一つのドットに対する赤色、緑色、及び青色入力映像信号 R_{in} 、 G_{in} 、 B_{in} が全て0階調であるので、データ駆動部500は赤色、緑色、及び青色画素 (R、G、B) に全て第1ブラックデータ電圧 V_{b1} を出力するようになる。

30

【0083】

しかし、ブラック補正回避判断部630は、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} の全てが0階調である場合以外には、入力映像信号補正部620から受信した補正映像信号 $IDAT'$ (R_{lut} 、 G_{lut} 、 B_{lut}) を出力映像信号 DAT として出力する。出力映像信号 DAT は、赤色出力映像信号 R_{out} 、緑色出力映像信号 G_{out} 、及び青色出力映像信号 B_{out} を含んでもよい。この場合、一つのドットに対する赤色、緑色、及び青色入力映像信号 (R_{in} 、 G_{in} 、 B_{in}) のうちのいずれか一つ、または二つが0階調であるとき、データ駆動部500は、0階調の入力映像信号 R_{in} 、 G_{in} 、 B_{in} に対して、第1ブラックデータ電圧 V_{b1} より大きい第2ブラックデータ電圧 V_{b2} を出力する。

40

【0084】

次に、このように生成された第1ブラックデータ電圧 V_{b1} 及び第2ブラックデータ電

50

圧 V_{b2} を含むデータ電圧について、上述した図面と共に図 7 を参照して説明する。

【0085】

図 7 は、本発明の一実施形態による表示装置の三原色の画素の少なくとも一部にブラックデータ電圧が印加される場合のデータ電圧を示す。

【0086】

図 7 に示した実施形態では、画素 PX が示す原色が赤色 R 、緑色 G 、及び青色 B である場合を例として挙げているが、原色の数及び種類はこれに限定されない。

【0087】

図 7 (a) に示したように、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} が全て 0 階調である場合、当該データ電圧 V_d は、0 V と仮定した共通電圧 V_{com} より大きい第 1 ブラックデータ電圧 V_{b1} であってもよい。

10

【0088】

図 7 (b) に示したように、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} のうちのいずれか二つ、例えば、赤色入力映像信号 R_{in} 及び緑色入力映像信号 G_{in} がいずれも 0 階調であり、青色入力映像信号 B_{in} は 0 より大きい階調、つまり、表示装置の輝度が 0 階調に比べて高い階調の場合、赤色入力映像信号 R_{in} 及び緑色入力映像信号 G_{in} に対するデータ電圧 V_d は、第 1 ブラックデータ電圧 V_{b1} より大きい第 2 ブラックデータ電圧 V_{b2} であり、青色入力映像信号 B_{in} に対するデータ電圧 V_d は、補正映像信号 $IDAT'$ に対応する電圧、例えば、第 1 データ電圧 V_1 であってもよい。

20

【0089】

図 7 (c) に示したように、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} のうちのいずれか一つ、例えば、赤色入力映像信号 R_{in} だけが 0 階調であり、緑色入力映像信号 G_{in} 及び青色入力映像信号 B_{in} は 0 より大きい階調である場合、赤色入力映像信号 R_{in} に対するデータ電圧 V_d は、第 1 ブラックデータ電圧 V_{b1} より大きい第 2 ブラックデータ電圧 V_{b2} であり、緑色入力映像信号 G_{in} 及び青色入力映像信号 B_{in} に対するデータ電圧 V_d は、補正映像信号 $IDAT'$ に対応する電圧、例えば、第 1 データ電圧 V_1 であってもよい。

【0090】

30

図 7 (d) に示したように、一つのドットに対する赤色入力映像信号 R_{in} 、緑色入力映像信号 G_{in} 、及び青色入力映像信号 B_{in} のうちのいずれか一つ、例えば、緑色入力映像信号 G_{in} だけが 0 階調であり、赤色入力映像信号 R_{in} 及び青色入力映像信号 B_{in} は 0 より大きい階調である場合、緑色入力映像信号 G_{in} に対するデータ電圧 V_d は第 1 ブラックデータ電圧 V_{b1} より大きい第 2 ブラックデータ電圧 V_{b2} であり、赤色入力映像信号 R_{in} 及び青色入力映像信号 B_{in} に対するデータ電圧 V_d は、補正映像信号 $IDAT'$ に対応する電圧、例えば、第 1 データ電圧 V_1 であってもよい。

【0091】

このように、本発明の一実施形態によれば、一つのドットの全ての原色画素に対する入力映像信号 $IDAT$ が 0 階調である場合には、コントラスト比の低下を防止するために、第 1 ブラックデータ電圧 V_{b1} を各画素 PX に印加し、一つのドットのうちの一部原色に対する入力映像信号 $IDAT$ が 0 階調である場合は、当該原色の画素 PX に第 1 ブラックデータ電圧 V_{b1} より大きい第 2 ブラックデータ電圧 V_{b2} を印加する。第 2 ブラックデータ電圧 V_{b2} は、第 1 ブラックデータ電圧 V_{b1} より大きい、表示映像のコントラスト比を低下させないか、または人に容易に認知されないほどの大きさで決められる。

40

【0092】

これによって、プリチャージされる画素に影響を与える画素に対する入力映像信号 $IDAT$ が 0 階調である場合にも、プリチャージされるブラックデータ電圧が 0 階調に対応するデータ電圧よりも大きくなるため、プリチャージされる画素にプリチャージされる電圧を大きくすることができる。したがって、同じ原色の画素の位置（他の列、他の行）によ

50

る充電率のばらつきが低減し、横線または縦線のようなムラが視認されるのを防止することができる。

【0093】

また、従来技術による場合、充電率のばらつきによる横線または縦線のムラなどの画質不良を改善するためにプリチャージ時間を減らすなどの対策がなされていたが、本発明の実施形態によれば、充電率のばらつきが減った分だけプリチャージ時間を増やすことができるので、画素PXの充電率を増加させることができ、画素PXの充電不足に起因して発生する充電性ムラを低減することができる。

【0094】

次に、上述した図面と共に、図8及び図9を参照して、本発明の一実施形態による表示装置の具体的な構造について説明する。

【0095】

図8は、本発明の一実施形態による表示装置の画素及び信号線の配置図であり、図9は、図8に示した表示装置の駆動信号のタイミング図である。

【0096】

図8を参照すれば、本発明の一実施形態による表示板300は、行方向に延在する複数のゲート線Gi、G(i+1)、...、列方向に延在する複数のデータ線Dj、D(j+1)、...、及び複数の画素PXを含む。各画素PXは、ゲート線Gi、G(i+1)、...、及びデータ線Dj、D(j+1)、...にスイッチング素子Qを介して接続されている画素電極191を含んでもよい。本実施形態で、各画素PXは赤色R、緑色G、及び青色Bの原色を示すことと示したが、これに限定されない。

【0097】

一つの画素列には同一の原色R、G、Bを示す画素が配置されてもよい。例えば、赤色画素Rの画素列、緑色画素Gの画素列、及び青色画素Bの画素列が交互に配置されてもよい。データ線Dj、D(j+1)、...は各画素列ごとに一つずつ配置され、ゲート線Gi、G(i+1)、...は各画素行ごとに一つずつ配置されるが、これに限定されない。

【0098】

一つの画素列に配置されて同一の原色を示す画素R、G、Bは、互いに隣接した二つのデータ線Dj、D(j+1)、...のうちのいずれか一つに接続されてもよく、さらに具体的に、図8に示したように、一つの画素列に配置された画素R、G、Bは、互いに隣接した二つのデータ線Dj、D(j+1)、...に交互に接続されてもよい。同一の画素行に位置する画素R、G、Bは、同一のゲート線Gi、G(i+1)、...に接続されてもよい。

【0099】

隣接したデータ線Dj、D(j+1)、...には互いに反対極性のデータ電圧が印加されてもよい。データ電圧はフレームごとに極性反転が行われてもよい。

【0100】

これにより、列方向に隣接する画素R、G、Bは、互いに反対極性のデータ電圧が印加され、一つの画素行で隣接する画素R、G、Bは互いに反対極性のデータ電圧が印加されて、ほぼ1×1点反転形態に駆動できる。即ち、データ線Dj、D(j+1)、...に印加されるデータ電圧が1フレームの間に同一の極性を維持する列反転で駆動されても、点反転駆動が実現される。

【0101】

図9を参照すれば、ゲート信号Vgi、Vg(i+1)、Vg(i+2)のゲートオン電圧Vonは、1水平周期(1 horizontal period)1Hを周期としてゲート線Gi、G(i+1)、...に順次に印加されてもよい。連続して印加される二つのゲート信号Vgi、Vg(i+1)、Vg(i+2)のゲートオン電圧Vonの間は互いに一部分が重なる。ゲートオン電圧Vonの重なる部分は、後に印加されるゲート信号Vgi、Vg(i+1)、Vg(i+2)が入力される画素R、G、Bがプリチャ

10

20

30

40

50

ージされるプリチャージ区間 P_{re} に相当する。

【0102】

図8及び図9に示した実施形態によれば、同一の原色を示す画素行の画素 P_X は、それが接続されたデータ線 D_j 、 $D(j+1)$ 、... によって、互いに異なる色を示す画素 P_X に印加されるデータ電圧によってプリチャージされる。

【0103】

例えば、図8を参照して緑色画素 G について説明すると、ゲート線 $G(i+1)$ 及びデータ線 $D(j+2)$ に接続された緑色画素 G は、矢印 A_1 で表示したように、ゲート線 G_i 及びデータ線 $D(j+2)$ に接続された青色画素 B の本充電のときに印加される同一の極性のデータ電圧によってプリチャージされる。反面、ゲート線 $G(i+2)$ 及びデータ線 $D(j+1)$ に接続された緑色画素 G は、矢印 A_2 で表示したように、ゲート線 $G(i+1)$ 及びデータ線 $D(j+1)$ に接続された赤色画素 R の本充電のときに印加される同一の極性のデータ電圧によってプリチャージされる。したがって、互いに異なる行に位置する二つの緑色画素 G に対して、それぞれの緑色画素 G のプリチャージに影響を与える画素が、それぞれ青色画素 B と赤色画素 R で互いに異なる。したがって、青色画素 B 及び赤色画素 R のうち、いずれか一方が0階調を示し、他方は0より大きい階調を示す場合、互いに異なる行に位置する二つの緑色画素 G のプリチャージの程度及び輝度に差が生じて、横線のようなムラが発生しうる。

【0104】

しかし、本発明の一実施形態によれば、映像信号処理部610で0階調の入力映像信号は、0より大きい階調（例えば、約0.75以上約2以下）に補正された第2ブラックデータ電圧 V_{b2} が当該画素 P_X に印加されるので、互いに異なる行に位置する同一の原色の画素に対して、これらの画素のプリチャージに影響を与える画素 P_X の階調差によるプリチャージの大きさ及びそれに伴う輝度のばらつきを減少することができ、横線のようなムラが視認されることを低減することができる。

【0105】

特に、本発明の一実施形態のように、同一の画素列の画素 P_X が隣接するデータ線 D_j 、 $D(j+1)$ 、... に交互に接続されている構造において、同一の原色を示す一つの画素行の画素 P_X が、互いに異なる原色を示す画素 P_X によってプリチャージの影響を受ける場合、互いに異なる原色を示す画素 P_X のうちのいずれか一つが0階調を表示して、特定色の映像を表示するときに現れる混色横線の発生を低減することができる。

【0106】

次に、上述した図面と共に、図10及び図11を参照して、本発明の一実施形態による表示装置の具体的な構造について説明する。

【0107】

図10は、本発明の一実施形態による表示装置の画素及び信号線の配置図であり、図11は、図10に示した表示装置の駆動信号のタイミング図である。

【0108】

図10を参照すれば、本発明の一実施形態による表示板300は、行方向に延在する複数のゲート線 G_i 、 $G(i+1)$ 、...、 $G(i+7)$ 、列方向に延在する複数のデータ線 D_j 、 $D(j+1)$ 、...、 $D(j+3)$ 、及び複数の画素 P_X を含む。各画素 P_X は、ゲート線 G_i 、 $G(i+1)$ 、...、 $G(i+7)$ 及びデータ線 D_j 、 $D(j+1)$ 、...、 $D(j+3)$ にスイッチング素子（図示せず）を介して接続されている画素電極（図示せず）を含んでもよい。本実施形態で、各画素 P_X は赤色 R 、緑色 G 、及び青色 B の原色を示す構造を図示したが、これに限定されない。

【0109】

一つの画素列には同一の原色を示す画素が配置される。例えば、赤色画素 R の画素列、緑色画素 G の画素列、及び青色画素 B の画素列が交互に配置されてもよい。隣接する二つのデータ線 D_j 、 $D(j+1)$ 、...、 $D(j+3)$ の間には、画素 R 、 G 、 B のうち二つの画素が配置され、一つの画素行ごとに2個ずつのゲート線 G_i 、 $G(i+1)$ 、...

．．、 $G(i+7)$ が配置されるが、これに限定されない。

【0110】

一つの画素行ごとに2個ずつのゲート線 G_i 、 $G(i+1)$ 、．．、 $G(i+7)$ が配置された場合、各画素行の画素R、G、Bは、該当する二つのゲート線 G_i 、 $G(i+1)$ 、．．、 $G(i+7)$ のうちのいずれか一つに接続されてもよい。

【0111】

一つの画素列に配置された画素R、G、Bは、互いに隣接した二つのデータ線 D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ のうちのいずれか一つに接続されてもよい。さらに具体的に、一つの画素列に配置された画素R、G、Bは、互いに隣接した二つのデータ線 D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ に交互に接続されてもよい。

10

【0112】

特に、一つの画素行で互いに異なるゲート線 G_i 、 $G(i+1)$ 、．．、 $G(i+7)$ に接続された一对の画素は、同一のデータ線 D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ に接続されている。さらに具体的には、隣接した二つのデータ線 D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ の間に配置された一对の画素は、互いに異なる二つのゲート線(G_i 、 $G(i+1)$ 、．．、 $G(i+7)$ のいずれか二つ)及び同一のデータ線(D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ のいずれか)に接続されてもよい。

【0113】

隣接したデータ線 D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ には互いに反対極性のデータ電圧が印加されてもよい。データ電圧はフレームごとに極性が反転してもよい。

20

【0114】

したがって、列方向に隣接する画素R、G、Bは、互いに反対極性のデータ電圧が印加され、一つの画素行において、画素R、G、Bのうち二つの画素ごとに互いに反対極性のデータ電圧が印加されて、ほぼ点反転形態に駆動できる。即ち、データ線 D_j 、 $D(j+1)$ 、．．、 $D(j+3)$ に印加されるデータ電圧が1フレームの間に同一の極性を維持する列反転で駆動されても、点反転駆動が実現される。

【0115】

図11を参照すれば、ゲート信号 V_{gi} 、 $V_{g(i+1)}$ 、．．、 $V_{g(i+2)}$ のゲートオン電圧 V_{on} は、1水平周期1Hを周期として順次印加される。図9に示した実施形態で、一つの画素行に配置された一对のゲート線(例えば、 G_i と $G(i+1)$)のうちの下側に位置するゲート線(例えば、 $G(i+1)$)に先ずゲートオン電圧 V_{on} が印加されることを例として挙げたが、これに限定されない。

30

【0116】

時間的に連続してゲートオン電圧 V_{on} が入力される二つのゲート信号 V_{gi} 、 $V_{g(i+1)}$ 、．．、 $V_{g(i+2)}$ の二つのゲートオン電圧 V_{on} 区間は互いに一部分が重なる。ゲートオン電圧 V_{on} の前の部分は、当該ゲート線 G_i 、 $G(i+1)$ 、．．、 $G(i+7)$ に接続された画素R、G、Bがプリチャージされるプリチャージ区間Preに相当する。

【0117】

図10及び図11に示した実施形態によれば、同一の原色を示す画素PXでも、それが位置する画素列によって、互いに異なる色を示す画素PXに印加されるデータ電圧によってプリチャージされる。

40

【0118】

例えば、図10を参照して緑色画素Gについて説明すると、ゲート線 G_i 及びデータ線 $D(j+1)$ に接続された緑色画素Gは、矢印A1で表したように、ゲート線 G_i より先にゲートオン電圧が印加されるゲート線 $G(i+1)$ 及びデータ線 $D(j+1)$ に接続された赤色画素Rの本充電のときに印加される同一の極性のデータ電圧によってプリチャージされる。反面、ゲート線 G_i 及びデータ線 $D(j+3)$ に接続された緑色画素Gは、矢印A2で表したように、ゲート線 $G(i+1)$ 及びデータ線 $D(j+3)$ に接続された青色画素Bの本充電のときに印加される同一の極性のデータ電圧によってプリチャージされ

50

る。したがって、互いに異なる画素列に位置する二つの緑色画素Gに対して、それぞれの緑色画素Gのプリチャージに影響を与える画素が、それぞれ赤色画素Rと青色画素Bで互いに異なる。したがって、赤色画素R及び青色画素Bのうちのいずれか一つが0階調を示し、他の一つは0より大きい階調を示す場合、互いに異なる画素列に位置する二つの緑色画素Gのプリチャージの程度及び輝度に差が生じて、縦線のようなムラが発生しうる。

【0119】

しかし、本発明の一実施形態によれば、映像信号処理部610で0階調の入力映像信号は、0より大きい階調（例えば、約0.75以上約2以下）に補正された第2ブラックデータ電圧Vb2が当該画素PXに印加されるので、互いに異なる画素列に位置する同一の原色の画素に対して、これらの画素のプリチャージに影響を与える画素PXの階調差によるプリチャージの大きさ及びそれに伴う輝度のばらつきを減少することができ、縦線のようなムラが視認されることを低減することができる。

10

【0120】

特に、本発明の一実施形態のように、互いに異なる画素列に位置する同一の原色を示す画素PXが、互いに異なる原色を示す画素PXと対をなして同一のデータ線に接続されている構造において、同一の原色を示す互いに異なる画素列の画素PXが、互いに異なる原色を示す画素PXによってプリチャージの影響を受ける場合、互いに異なる原色を示す画素PXのうちのいずれか一つが0階調を示して特定色の映像を表示するときに現れる混色縦線の発生を低減することができる。

20

【0121】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されず、特許請求の範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

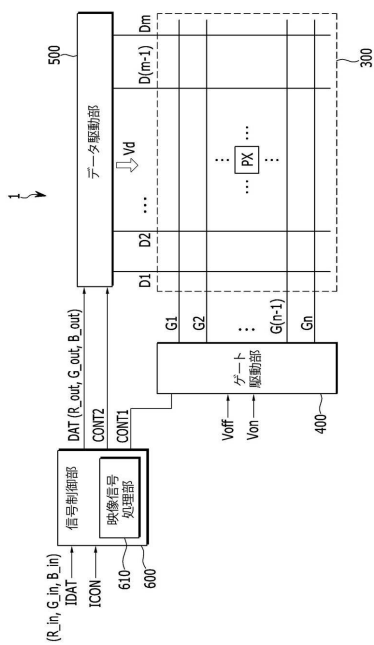
【符号の説明】

【0122】

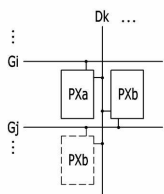
- 300 表示板
- 400 ゲート駆動部
- 500 データ駆動部
- 600 信号制御部
- 610 映像信号処理部
- 620 入力映像信号補正部
- 622 ルックアップテーブル
- 624 レジスタ
- 630 ブラック補正回避判断部

30

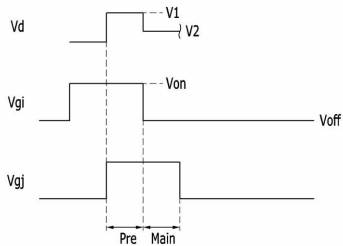
【図 1】



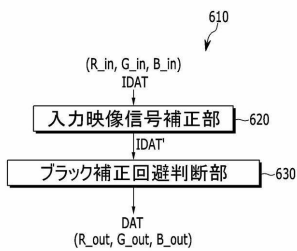
【図 2】



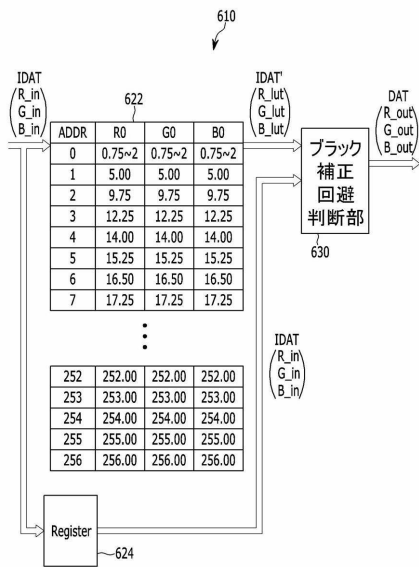
【図 3】



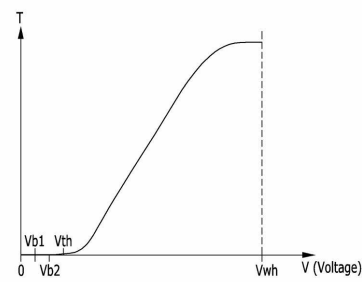
【図 4】



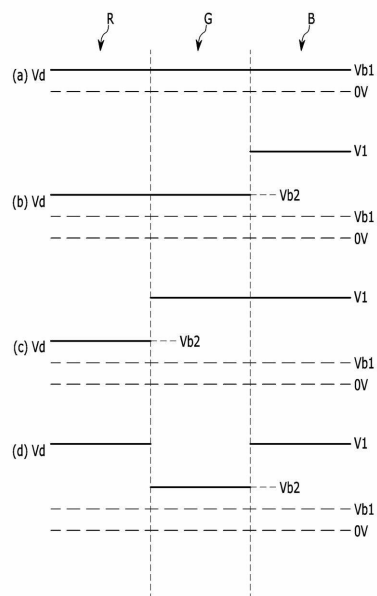
【図 5】



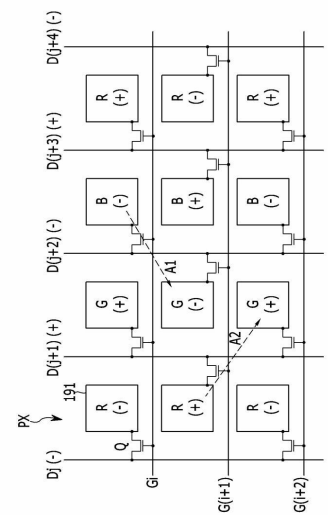
【図 6】



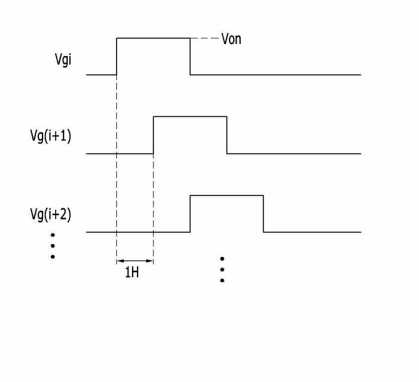
【図 7】



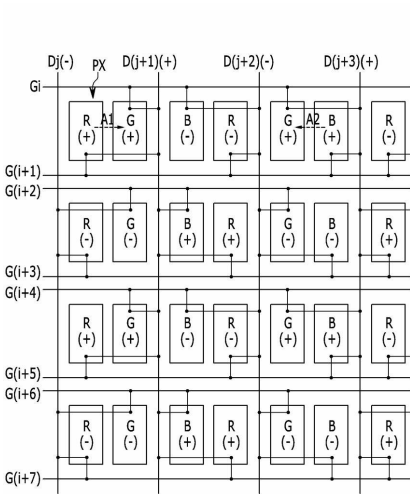
【図 8】



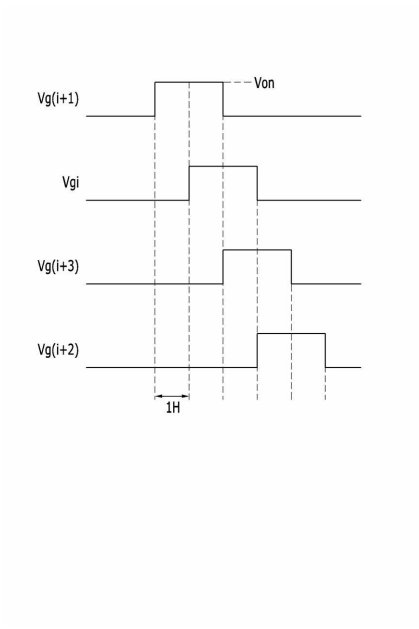
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/20 6 2 3 R

G 0 2 F 1/133 5 7 5

(72)発明者 金 潤 ▲亀▼

大韓民国 ソウル市 松坡区 可楽洞 可楽大林アパートメント 2-805

(72)発明者 朴 奉 任

大韓民国 忠▲清▼南道 牙山市 湯井面 鳴岩里 809番地 三星トラペリス 303棟 2402号

(72)発明者 金 善 紀

大韓民国 京畿道 龍仁市 器興区 東栢洞 ベクヒョンマウルモアミレドアパートメント 2504棟 1801号

(72)発明者 孫 娥 瑛

大韓民国 ソウル市 龍山区 山泉洞 サムソンリボリルアパートメント 111棟 1704号

審査官 橋本 直明

(56)参考文献 特開2012-189767 (JP, A)

国際公開第2007/037042 (WO, A1)

国際公開第2011/148704 (WO, A1)

国際公開第2011/007613 (WO, A1)

米国特許出願公開第2008/0158125 (US, A1)

特開2012-118419 (JP, A)

国際公開第2013/014817 (WO, A1)

特開2003-259153 (JP, A)

特開2011-027958 (JP, A)

米国特許出願公開第2006/0119559 (US, A1)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3/36

G 0 2 F 1/133

G 0 9 G 3/20