



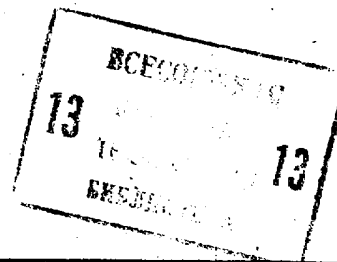
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1215043** **A**

(51) 4 G 01 R 23/02

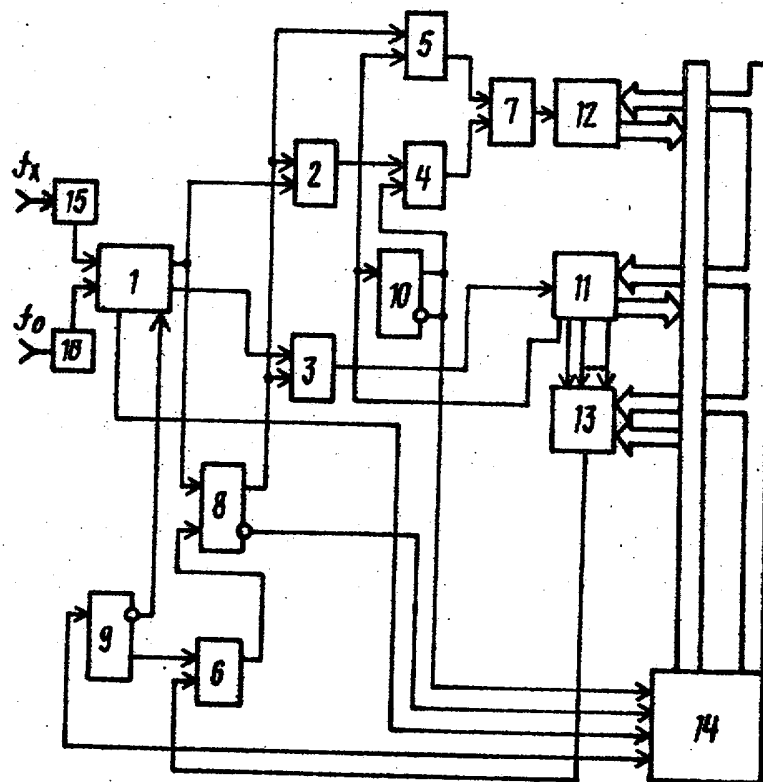
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3765261/24-21
(22) 05.07.84
(46) 28.02.86. Бюл. № 8
(72) А.А.Чистяков
(53) 621.317 (088.8)
(56) Авторское свидетельство СССР
№ 883776, кл. G 01 R 23/02 1981.
Авторское свидетельство СССР
№ 855522, кл. G 01 R 23/02, 1981.
(54) ИЗМЕРИТЕЛЬ ЧАСТОТНО-ВРЕМЕННЫХ
ПАРАМЕТРОВ ЭЛЕКТРИЧЕСКИХ СИГНАЛОВ
(57) Изобретение может быть использо-
вано для измерения отношения час-
тот, частоты или периода электри-

ческих сигналов. Устройство содер-
жит блок 1 распределения импульсов,
элементы 2-6 И, элемент 7 ИЛИ, триг-
геры 8, 9 и 10, счетчики 11 и 12,
блок 13 сравнения кодов, процессор
14 и формирователи 15 и 16 импуль-
сов. В описании даны условия -
для определения диапазона измерений
устройства. Введение в устройство
формирователей 15 и 16 импульсов и
функциональное соединение их с эле-
ментами устройства позволило расши-
рить диапазон измерения устройства.
1 ил.



(19) **SU** (11) **1215043** **A**

Изобретение относится к электронизмерительной технике и может быть использовано для измерения отношения частот, частоты или периода электрических сигналов.

Цель изобретения - расширение диапазона измерения устройства.

На чертеже изображена функциональная схема устройства.

Устройство содержит блок 1 распределения импульсов, первый 2, второй 3, третий 4, четвертый 5 и пятый 6 элементы И, элемент ИЛИ 7, первый 8, второй 9 и третий 10 триггеры, первый 11 и второй 12 счетчики, блок 13 сравнения кодов, процессор 14, первый 15 и второй 16 формирователи импульсов.

Разрядные выходы первого счетчика 11 соединены с разрядными входами блока 13 сравнения кодов. Прямой выход первого триггера 8 соединен с первыми входами первого элемента И 2 и второго элемента И 3, выход которого соединен со счетным входом первого счетчика 11. Шина данных процессора 14 соединена с выходами первого 11 и второго 12 счетчиков и входами блока сравнения кодов, а шина управления процессора 14 - с установочными входами первого 11 и второго 12 счетчиков и блока 13 сравнения кодов. Выход процессора 14 соединен с установочным входом второго триггера 9. Выходы формирователей 15 и 16 импульсов соединены с первым и вторым входами блока 1 распределения импульсов. Первый вход процессора 14 соединен с прямым выходом третьего триггера 10 и первым входом третьего элемента И 4. Второй вход процессора 14 соединен с инверсным выходом первого триггера 8. Третий вход процессора 14 соединен с первым выходом блока 1 распределения импульсов. Выходы третьего 4 и четвертого 5 элементов И соединены с первым и вторым входами элемента ИЛИ 7, выход которого соединен со счетным входом второго счетчика 12. Второй выход блока 1 распределения импульсов соединен с вторым входом второго элемента И 3, а третий выход - с синхронизирующим входом первого триггера 8 и с вторым входом первого элемента И 2. Прямой выход второго триггера 9 соединен с первым входом пятого элемента И 6,

а инверсный выход - с третьим входом блока 1 распределения импульсов. Информационный вход первого триггера 8 соединен с выходом пятого элемента И 6, второй вход которого соединен с выходом блока 13 сравнения кодов. Первый вход четвертого элемента И 5 соединен с первым входом первого элемента И 2. Выход переполнения первого счетчика 11 соединен с вторым входом четвертого элемента И 5 и со сбросовым входом третьего триггера 10.

Устройство работает следующим образом.

Перед началом измерений по входам первого 15 и второго 16 формирователей импульсов подключают соответственно источники измеряемого сигнала f_x и образцового f_0 или частот, для которых должно измеряться отношение. Затем процессор 14 устанавливает в исходное состояние бистабильные элементы измерителя, определяет и заносит в блок 13 число $N_{зад}$, соответствующее заданной допустимой погрешности измерения. В исходном состоянии триггеры 8 и 9 сброшены, триггер 10 установлен в единичное состояние, на выходе блока 13 - высокий потенциал. Высокий потенциал на третьем входе блока 1 распределения импульсов разрешает сравнение входных частот. Укороченные импульсы с выходов формирователей 15 и 16 поступают в блок 1 распределения импульсов, который сравнивает частоты, и в зависимости от результатов сравнения на его первом выходе имеется высокий или низкий потенциал при этом на третьем выходе блока 1 распределения импульсов всегда присутствуют укороченные импульсы меньшей f_m , а на втором выходе - большей f_b из частот f_0 и f_x .

Цикл измерения начинается с установки процессором 14 в единичное состояние триггера 9, низкий потенциал с инверсного выхода которого поступает на третий вход блока 1 распределения импульсов и запрещает процесс сравнения частот на время цикла измерения.

Первый импульс меньшей частоты, поступивший на синхронизирующий вход триггера 8, своим задним фронтом переключает его в единичное состояние. Разрешающий потенциал с прямого выхода триггера 8 открывает эле-

менты И 2, 3 и 5, и счетчик 12 начинает подсчитывать число импульсов меньшей частоты N_m , поступающих на его счетный вход через элементы И 2 и 4 и элемент ИЛИ 7. Счетчик 11 начинает подсчитывать число импульсов большей частоты N_b , поступающих на его счетный вход через элемент И 3. В ходе счета импульсов образцовой и неизвестной частоты блок 13 сравнения кодов непрерывно сравнивает число импульсов большей частоты, подсчитываемое счетчиком 11, с заданным числом $N_{зад}$. При равенстве указанных чисел на выходе блока 13 появляется низкий потенциал, который через элемент И 6 подается на информационный вход триггера 8, первый поступивший затем на синхронизирующий вход триггера 8 импульс меньшей частоты своим задним фронтом устанавливает в нулевое состояние триггер 8. Если выполняется условие

$$f_m < \frac{f_b}{C_b - 1}, \quad (1)$$

где C_b — емкость счетчика 11, то счетчик 11 заполняется раньше прихода этого импульса, и с его выхода переполюсованные укороченные импульсы, соответствующие моментам переполюсования, сбрасывают триггер 10, нулевой потенциал с прямого выхода которого запрещает прохождение импульсов меньшей частоты через элемент И 4, и через открытый элемент И 5 и элемент ИЛИ 7 будут поступать импульсы на счетный вход счетчика 12, пока не установится в нулевое состояние триггер 8 задним фронтом импульса меньшей частоты, поступившим на его синхронизирующий вход. Нулевой потенциал с выхода триггера 8 запрещает прохождение импульсов через элементы 3, 2 и 5. Подсчет импульсов счетчиками 11 и 12 завершается. Положительный перепад с инверсного выхода триггера 8 извещает процессор 14 об окончании счета. Процессор 14 считывает с первого выхода блока 1 распределения импульсов признак соотношения частот, с выхода триггера 10 — признак выполнения условия (1), из счетчиков 11 и 12 — значения зафиксированных чисел соответственно N_b и N_m и определяет конечный результат измере-

ния частоты f_x , периода T_x или отношения частот из соотношений

$$f_x = f_0 \frac{N_x}{N_0}; T_x = \frac{N_0}{f_0 \cdot N_x}; \frac{f_x}{f_0} = \frac{N_x}{N_0},$$

где N_0 — подсчитанное число периодов образцовой частоты;

N_x — подсчитанное число периодов неизвестной частоты;

при $f_x > f_0$, $N_x = N_b$, $N_0 = N_m$;

при $f_x < f_0$, $N_x = N_m$, $N_0 = N_b$;

при выполнении условия (1)

$$N_m = 1; N_b = N_m; C_m + N_b,$$

15 где C_m — емкость счетчика 11.

Диапазон измерений ограничен нижним пределом

$$f_m = \frac{f_0}{C_b \cdot C_m - 1}$$

и верхним пределом

$$f_b = f_0 \cdot (C_b \cdot C_m - 1).$$

25 Погрешность измерения не более $1/N_{зад}$

Предлагаемый измеритель частотно-временных параметров обеспечивает измерения в широком диапазоне при сохранении максимального быстродействия и использовании одного номинала образцовой частоты с погрешностью, не превышающей заданной.

Ф о р м у л а и з о б р е т е н и я

35 Измеритель частотно-временных параметров электрических сигналов, содержащий блок распределения импульсов, два счетчика импульсов, блок сравнения кодов, процессор, шины данных и управления которого соединены соответственно с выходами и входами первого и второго счетчиков и входами блока сравнения кодов, триггера, элемент ИЛИ и пять элементов И, при этом разрядные выходы первого счетчика соединены с разрядными входами блока сравнения кодов, прямой выход первого триггера соединен с первыми входами первого элемента И и второго элемента И, выход которого соединен со счетным входом первого счетчика, а выход процессора соединен с установочным входом первого триггера, о т -

50 л и ч а ю щ и й с я т е м , ч т о , с целью расширения диапазона измерений в него введены два формирователя импульсов, выходы которых соединены.

соответственно с первым и вторым входами блока распределения импульсов, первый вход процессора соединен с прямым выходом третьего триггера и первым входом третьего элемента И; второй вход процессора соединен с инверсным выходом первого триггера, третий вход процессора соединен с первым выходом блока распределения импульсов, выходы третьего и четвертого элементов И соединены соответственно с первым и вторым входами элемента ИЛИ, выход которого соединен со счетным входом второго счетчика, второй выход блока распределения импульсов соединен с вторым входом второго элемента И, а третий выход - с синхронизирующим входом первого триггера и с вторым входом первого элемента И, выход которого соединен с вторым входом третьего элемента И, прямой выход второго триггера соединен с первым входом пятого элемента И, а инверсный выход - с третьим входом блока распределения импульсов, информационный вход первого триггера соединен с выходом пятого элемента И, второй вход которого соединен с выходом блока сравнения кодов, первый вход четвертого элемента И соединен с первым входом первого элемента И, выход переполнения первого счетчика соединен с вторым входом четвертого элемента И и со сбросовым входом третьего триггера.

5
10
15

Редактор Е.Копча Составитель С.Лебедев
Техред Т.Тулик Корректор И.Эрдейи

Заказ 903/53 Тираж 730 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ППП "Патент", г.Ужгород, ул. Проектная, 4