(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 12 月 30 日(30.12.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/198718 A1

(51) 国際特許分類:
H01L 29/06 (2006.01) *H01L 29/12* (2006.01)
H01L 21/336 (2006.01) *H01L 29/78* (2006.01)

(21) 国際出願番号: PCT/JP2015/063328

(22) 国際出願日: 2015 年 5 月 8 日(08.05.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2014-128213 2014 年 6 月 23 日(23.06.2014) JP

(71) 出願人: 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者: 和田 圭司(WADA, Keiji); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社 大阪製作所内 Osaka (JP). 久保田 良輔(KUBOTA, Ryosuke); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社 大阪製作所内 Osaka (JP). 日吉 透(HIYOSHI, Toru); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社 大阪製作所内 Osaka (JP).

(74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目２番７号 中之島セントラルタワー Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

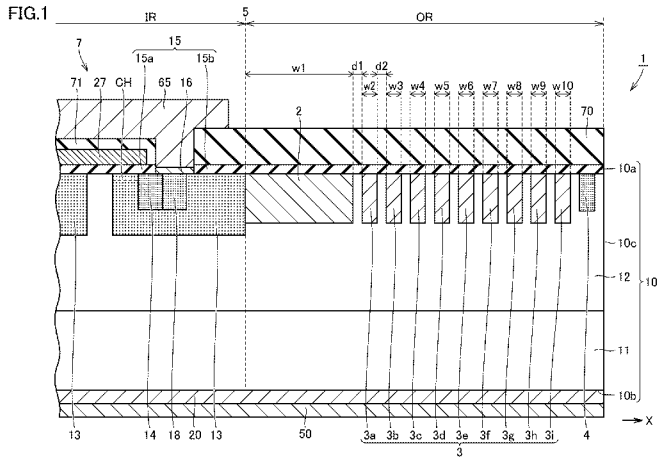
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: SILICON CARBIDE SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

(54) 発明の名称 : 炭化珪素半導体装置およびその製造方法

FIG.1



(57) **Abstract**: A silicon carbide semiconductor device which makes it possible to increase breakdown resistance, and a manufacturing method thereof, are provided. This silicon carbide semiconductor device (1) is provided with an impurity region (a JTE region (2) and/or a guard ring region (3)) which contains a p-type impurity and is arranged in the interior of a silicon carbide layer so as to surround an element region (IR) in planar view. In a position away from a first principle surface (10a) and in the interior of the silicon carbide layer (10), the impurity region has a peak concentration of the p-type impurity. The peak concentration is 1×10^{16}-$5\times10^{17}cm^{-3}$. In the silicon carbide layer (10), the impurity region is formed by ion injection of a p-type impurity. Next, the silicon carbide layer (10) is subjected to thermal oxidation treatment to form a silicon dioxide film covering the first principle surface (10a) of the silicon carbide layer (10), and concentration of the p-type impurity is reduced near the first principle surface (10a).

(57) 要約:

[続葉有]

WO 2015/198718 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

破壊耐量を高めることが可能な炭化珪素半導体装置、およびその製造方法を提供する。炭化珪素半導体装置（１）は、平面視において素子領域（ＩＲ）を囲むように、炭化珪素層の内部に配置された、ｐ型不純物を含む不純物領域（ＪＴＥ領域（２）および／またはガードリング領域（３））とを備える。不純物領域は、第１の主面（１０ａ）から離れた炭化珪素層（１０）の内部の位置において、ｐ型不純物のピーク濃度を有する。ピーク濃度は、1×10^{16} ｃｍ$^{-3}$以上かつ5×10^{17} ｃｍ$^{-3}$以下である。炭化珪素層（１０）に、ｐ型不純物をイオン注入して不純物領域が形成される。次に、炭化珪素層（１０）に熱酸化処理を施して、炭化珪素層（１０）の第１の主面（１０ａ）を覆う二酸化珪素膜を形成するとともに、第１の主面（１０ａ）近傍におけるｐ型不純物の濃度を低下させる。

明　細　書

発明の名称 ： 炭化珪素半導体装置およびその製造方法

技術分野

[0001] 本発明は、炭化珪素半導体装置およびその製造方法に関する。より特定的には、本発明は、耐圧特性が向上された炭化珪素半導体装置、およびその製造方法に関する。

背景技術

[0002] 従来、半導体装置を構成する材料として珪素が広く使用されてきた。近年、半導体装置を構成する材料として、炭化珪素の採用が進められつつある。

[0003] 炭化珪素は、珪素のバンドギャップよりも大きいバンドギャップを有するワイドバンドギャップ半導体である。半導体装置を構成する材料に炭化珪素を採用することによって、半導体装置の高耐圧化および低損失化を図ることができるとともに、高温環境下で半導体装置を使用できる。

[0004] 半導体装置の高耐圧化を達成するために、半導体装置の材料に加えて、半導体装置の構造について検討が進められている。一例として、炭化珪素半導体装置において、素子領域の外周を囲む外周構造（終端構造とも呼ばれる）が検討されている。炭化珪素半導体装置に高電圧が印加されたときに、外周構造は電界集中を緩和する機能を果たす。電界集中を緩和することによって、炭化珪素半導体装置の耐圧を高くすることができる。

[0005] これまでに、炭化珪素半導体装置の有する外周構造に関するさまざまな提案が、文献によって説明されている。たとえば特開２００３－１０１０３９号公報（特許文献１）は、リサーフ（ＲＥＳＵＲＦ；Reduced Surface Field）層と、２つのガードリング層とを備えた高耐圧半導体装置を開示する。２つのガードリング層のうちの一方は、リサーフ層の内部に形成されて、高い不純物濃度を有する。他方のガードリング層は、リサーフ層よりも外側に配置されて、リサーフ層の不純物濃度と同程度の不純物濃度を有する。

[0006] たとえば特開２００８－２７０４１２号公報（特許文献２）は、リサーフ

層と、電界緩和層とを備えた炭化珪素半導体装置を開示する。電界緩和層は、リサーフ層から離間して、リサーフ層の内周側に配置される。

[0007] たとえば非特許文献１は、炭化珪素半導体装置の１つとしてショットキーバリアダイオードを開示する。このショットキーバリアダイオードは、終端構造を有する。たとえば終端構造は、ＪＴＥ（Junction Termination Extension）およびリサーフ領域を有する。さらに、非特許文献１は、ＪＴＥ領域の不純物濃度とショットキーバリアダイオードの耐圧との間の関係を開示する。

[0008] たとえば非特許文献２および非特許文献３は、上記のＪＴＥ領域の構造および濃度を提案する。

先行技術文献

特許文献

[0009] 特許文献1：特開２００３－１０１０３９号公報

特許文献2：特開２００８－２７０４１２号公報

非特許文献

[0010] 非特許文献1：松波弘之、大谷昇、木本恒暢、中村孝著、「半導体ＳｉＣ技術と応用」、第２版、日刊工業新聞社、２０１１年９月３０日、ｐ．３４１およびｐ．３５３

非特許文献2：Hiroki Niwa, Gan Feng, Jun Suda, and Tsunenobu Kimoto ”Breakdown Characteristics of 12-20kV-class 4H-SiC PiN Diodes with Improved Junction Termination Structures”, Proceedings of the 2012 24th International Symposium on Power Semiconductor Devices and ICs, 3-7 June 2012, Bruges, Belgium, p381-384

非特許文献3：Hiroki Niwa, Jun Suda, and Tsunenobu Kimoto ”21.7 kV 4H-SiC PiN Diode with a Space-Modulated Junction Termination Extension ”, The Japan Society of Applied Physics, Applied Physics Express 5 (2012) 64001, 64001-1-64001-3

発明の概要

発明が解決しようとする課題

[0011] 上記のように挙げられた文献は、ＪＴＥ領域あるいはリサーフ領域といった終端構造に関して、具体的な構成あるいは不純物濃度が炭化珪素半導体装置の耐圧に対して与える影響を説明する。しかし上記の文献は、これらの領域について、深さ方向に沿った不純物の濃度プロファイルを詳細には説明していない。

[0012] たとえばアバランシェブレークダウンが発生した際には、逆方向電流が終端構造（ＪＴＥ領域あるいはリサーフ領域）を通る。不純物領域の深さ方向における不純物の濃度プロファイルを適切に設定することにより、炭化珪素半導体装置の破壊耐量を高めることができる可能性がある。

[0013] 本発明の目的は、破壊耐量を高めることが可能な炭化珪素半導体装置、およびその製造方法を提供することである。

課題を解決するための手段

[0014] 本発明の一態様に係る炭化珪素半導体装置は、第１の主面と、第１の主面の反対側に位置する第２の主面とを有し、かつ、第１の導電型を有する炭化珪素層と、炭化珪素層に形成された半導体素子部を含む素子領域と、第１の導電型と異なる第２の導電型を有し、かつ、平面視において素子領域を囲むように、炭化珪素層の内部に配置された不純物領域とを備える。不純物領域は、炭化珪素層の第１の主面から離れた炭化珪素層の内部の位置において、第２の導電型の不純物のピーク濃度を有する。ピーク濃度は、$１\times１０^{16}ｃｍ^{-3}$以上かつ$５\times１０^{17}ｃｍ^{-3}$以下である。

[0015] 本発明の一態様に係る炭化珪素半導体装置の製造方法は、第１の主面と、第１の主面の反対側に位置する第２の主面とを有し、かつ、第１の導電型を有する炭化珪素層を準備する工程と、半導体素子部を配置するための素子領域を囲む、炭化珪素層の領域に、第１の導電型と異なる第２の導電型を有する不純物をイオン注入して、炭化珪素層の内部に、不純物を含む不純物領域を形成する工程と、炭化珪素層を加熱することにより、不純物を活性化させ

る工程と、炭化珪素層を熱酸化させて、炭化珪素層の第１の主面を覆う二酸化珪素膜を形成する工程とを備える。二酸化珪素膜を形成する工程は、炭化珪素層の第１の主面から炭化珪素層の内部へと不純物を移動させて、第１の主面近傍における不純物の濃度を低下させることを含む。

発明の効果

[0016] 上記によれば、破壊耐量を高めることが可能な炭化珪素半導体装置、およびその製造方法を提供することができる。

図面の簡単な説明

[0017] [図1]本発明の第１の実施の形態に係る炭化珪素半導体装置の構造を概略的に示す断面模式図である。

[図2]本発明の一実施の形態に係る炭化珪素半導体装置のＪＴＥ（Ｊｕｎｃｔｉｏｎ Ｔｅｒｍｉｎａｔｉｏｎ Ｅｘｔｅｎｓｉｏｎ）領域およびガードリング領域の構造を概略的に示す平面模式図である。

[図3]ＪＴＥ領域のＹ方向の位置と不純物濃度との関係を示す模式図である。

[図4]図３におけるＹ方向の位置を説明するための図である。

[図5]本発明の実施の形態に係る炭化珪素半導体装置に、アバランシェブレークダウンが発生した状態を示す模式図である。

[図6]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法を概略的に示したフローチャートである。

[図7]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法に含まれる工程（Ｓ１０）を概略的に示す断面模式図である。

[図8]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法に含まれる工程（Ｓ２０）を概略的に示す断面模式図である。

[図9]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法に含まれる工程（Ｓ４０）を概略的に示す断面模式図である。

[図10]ＪＴＥ領域における不純物濃度プロファイルの変化を示す模式図である。

[図11]ガードリング領域のＹ方向の位置を示す模式図である。

[図12]本発明の第２の実施の形態における、ｐ型不純物濃度領域の濃度プロファイルの模式図である。

発明を実施するための形態

[0018] [本発明の実施形態の説明]

最初に本発明の実施態様を列記して説明する。本明細書中においては、個別方位を[]、集合方位を＜＞、個別面を（）、集合面を｛｝でそれぞれ示す。また、負の指数については、結晶学上、”－”（バー）を数字の上に付けることになっているが、本明細書中では、数字の前に負の符号を付けている。また、「酸化膜」とは二酸化珪素（ＳｉＯ$_2$）の膜を意味する。

[0019] （１）本発明の一態様に係る炭化珪素半導体装置は、第１の主面（１０ａ）と、第１の主面（１０ａ）の反対側に位置する第２の主面（１０ｂ）とを有し、かつ、第１の導電型を有する炭化珪素層（１０）と、炭化珪素層（１０）に形成された半導体素子部（７）を含む素子領域（ＩＲ）と、第１の導電型と異なる第２の導電型を有し、かつ、平面視において素子領域（ＩＲ）を囲むように、炭化珪素層（１０）の内部に配置された不純物領域とを備える。不純物領域は、炭化珪素層（１０）の第１の主面（１０ａ）から離れた炭化珪素層（１０）の内部の位置（Ｐ）において、第２の導電型の不純物のピーク濃度を有する。ピーク濃度は、１×１０^{16}ｃｍ$^{-3}$以上かつ５×１０^{17}ｃｍ$^{-3}$以下である。

[0020] 上記構成によれば、破壊耐量を高めることが可能な炭化珪素半導体装置を提供することができる。たとえばアバランシェブレークダウンが生じた場合に、逆方向電流が不純物領域を流れる。逆方向電流は、不純物領域において、不純物濃度のピークに近い部分を流れやすいと考えられる。したがって逆方向電流は、炭化珪素層の第１の主面から離れた部分を流れやすい。これにより、炭化珪素半導体装置の破壊耐量を高めることができる。

[0021] （２）好ましくは、ピーク濃度の位置（Ｐ）は、炭化珪素層（１０）の第１の主面（１０ａ）から、０．３μｍ以上かつ０．５μｍ以下の位置である。

[0022] 上記構成によれば、逆方向電流が第１の主面から離れた経路（不純物領域の内部）を流れる可能性を高めることができる。

[0023] （３）好ましくは、不純物領域は、炭化珪素層（１０）の第１の主面（１０ａ）に接するように、炭化珪素層（１０ａ）の内部に配置される。

[0024] 上記構成によれば、不純物領域が第１の主面に接する場合においても、逆方向電流が第１の主面から離れた経路（不純物領域の内部）を流れる可能性を高めることができる。

[0025] （４）好ましくは、不純物領域は、ＪＴＥ（Ｊｕｎｃｔｉｏｎ　Ｔｅｒｍｉｎａｔｉｏｎ　Ｅｘｔｅｎｓｉｏｎ）領域（２）を含む。

[0026] 上記構成によれば、逆方向電流を、ＪＴＥ領域の内部（第１の主面から離れた場所）に流すことができる。

[0027] （５）好ましくは、不純物領域は、ガードリング領域（３）を含む。

上記構成によれば、逆方向電流を、ガードリング領域の内部（第１の主面から離れた場所）に流すことができる。

[0028] （６）好ましくは、炭化珪素層（１０）の第１の主面（１０ａ）は、（０００１）面に対するオフ角が－８°以上かつ８°以下の面である。

[0029] 上記構成によれば、第１の主面から離れた炭化珪素層の内部の位置に、第２の導電型の不純物のピーク濃度を有しやすくなる。

[0030] （７）好ましくは、第１の導電型は、ｎ型であり、第２の導電型は、ｐ型である。

上記構成によれば、炭化珪素半導体装置の製造のしやすさを向上することがでできる。

[0031] （８）本発明の他の態様に係る炭化珪素半導体装置の製造方法は、第１の主面（１０ａ）と、第１の主面（１０ａ）の反対側に位置する第２の主面（１０ｂ）とを有し、かつ、第１の導電型を有する炭化珪素層（１０）を準備する工程（Ｓ１０）と、半導体素子部（７）を配置するための素子領域（ＩＲ）を囲む、炭化珪素層（１０）の領域に、第１の導電型と異なる第２の導電型を有する不純物をイオン注入して、炭化珪素層（１０）の内部に、不純

物を含む不純物領域を形成する工程（Ｓ２０）と、炭化珪素層（１０）を加熱することにより、不純物を活性化させる工程（Ｓ３０）と、炭化珪素層（１０）を熱酸化させて、炭化珪素層（１０）の第１の主面（１０ａ）を覆う二酸化珪素膜（１５ｃ）を形成する工程（Ｓ４０）とを備える。二酸化珪素膜を形成する工程（Ｓ４０）は、炭化珪素層（１０）の第１の主面（１０ａ）から炭化珪素層（１０）の内部へと不純物を移動させて、第１の主面（１０ａ）近傍における不純物の濃度を低下させることを含む。

[0032] 上記構成によれば、破壊耐量を高めることが可能な炭化珪素半導体装置を製造することができる。二酸化珪素膜を形成する工程において、炭化珪素層に熱処理が施される。これにより第１の主面から炭化珪素層の内部へと不純物を移動させることができる。たとえばアバランシェブレークダウンが生じた場合に、逆方向電流は、炭化珪素層の第１の主面から離れた部分を流れやすくなる。したがって炭化珪素半導体装置の破壊耐量を高めることができる。

[0033] （９）好ましくは、二酸化珪素膜を形成する工程（Ｓ４０）により、不純物領域は、第１の主面（１０ａ）から離れた炭化珪素層（１０）の内部の位置（Ｐ）において、不純物のピーク濃度を有する。ピーク濃度は、１×１０^{16}ｃｍ$^{-3}$以上かつ５×１０^{17}ｃｍ$^{-3}$以下である。

[0034] 上記構成によれば、逆方向電流が第１の主面から離れた経路（不純物領域の内部）を流れる可能性を高めることができる。

[0035] （１０）好ましくは、ピーク濃度の位置（Ｐ）は、炭化珪素層（１０）の第１の主面（１０ａ）から、０．３μｍ以上かつ０．５μｍ以下の位置である。

[0036] 上記構成によれば、逆方向電流が第１の主面から離れた経路（不純物領域の内部）を流れる可能性を高めることができる。

[0037] （１１）好ましくは、不純物領域は、炭化珪素層（１０）の第１の主面（１０ａ）に接するように、炭化珪素層（１０）の内部に配置される。

[0038] 上記構成によれば、不純物領域が第１の主面に接する場合においても、逆

方向電流が第１の主面から離れた経路（不純物領域の内部）を流れる可能性を高めることができる。

[0039] （１２）好ましくは、不純物領域は、ＪＴＥ（Ｊｕｎｃｔｉｏｎ Ｔｅｒｍｉｎａｔｉｏｎ Ｅｘｔｅｎｓｉｏｎ）領域（２）を含む。

[0040] 上記構成によれば、逆方向電流を、ＪＴＥ領域の内部（第１の主面から離れた場所）に流すことができる。

[0041] （１３）好ましくは、不純物領域は、ガードリング領域（３）を含む。

上記構成によれば、逆方向電流を、ガードリング領域の内部（第１の主面から離れた場所）に流すことができる。

[0042] （１４）好ましくは、炭化珪素層（１０）の第１の主面（１０ａ）は、（０００１）面に対するオフ角が－８°以上かつ８°以下の面である。

[0043] 上記構成によれば、二酸化珪素膜を形成する工程において炭化珪素層に熱処理が施されることにより、第１の主面から離れた炭化珪素層の内部の位置に、第２の導電型の不純物のピーク濃度を有しやすくなる。

[0044] （１５）好ましくは、不純物領域を形成する工程は、炭化珪素層（１０）の第１の主面（１０ａ）からの深さが大きくなるほど不純物の濃度が低下するように、不純物イオンを注入する工程を含む。二酸化珪素膜を形成する工程（Ｓ４０）は、炭化珪素層（１０）の第１の主面（１０ａ）からの深さ方向に対して不純物の濃度が平坦となる部分（ＰＦ）を含む、不純物の濃度プロファイルを形成する工程を含む。

[0045] 上記構成によれば、不純物領域において、逆方向電流が流れる部分（電流経路）の深さ方向の幅が大きくなる。これにより、その不純物領域における電流密度を低下させることができる。したがって、炭化珪素半導体装置の破壊耐量をより高めることが可能となる。

[0046] （１６）好ましくは、第１の導電型は、ｎ型であり、第２の導電型は、ｐ型である。

上記構成によれば、炭化珪素半導体装置の製造のしやすさを向上することがでできる。

[0047] [本発明の実施形態の詳細]

以下、図面に基づいて本発明の実施の形態を説明する。なお、以下の図面において同一または相当する部分には同一の参照番号を付し、その説明は繰返さない。

[0048] ＜第１の実施の形態＞

図１は、本発明の第１の実施の形態に係る炭化珪素半導体装置の構造を概略的に示す断面模式図である。図２は、本発明の一実施の形態に係る炭化珪素半導体装置のＪＴＥ（Ｊｕｎｃｔｉｏｎ Ｔｅｒｍｉｎａｔｉｏｎ Ｅｘｔｅｎｓｉｏｎ）領域およびガードリング領域の構造を概略的に示す平面模式図である。

[0049] 図１および図２を参照して、まず本発明の一実施の形態に係る炭化珪素半導体装置としてのＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）の構成について説明する。

[0050] 図１および図２を参照して、炭化珪素半導体装置１は、素子領域ＩＲと、終端領域ＯＲとを有する。終端領域ＯＲは、素子領域ＩＲの外側に配置されて、素子領域ＩＲを囲む。終端領域ＯＲは、炭化珪素半導体装置１における電界集中を緩和するための領域である。

[0051] 炭化珪素半導体装置１の詳細な構成を以下に説明する。炭化珪素半導体装置１は、炭化珪素層１０と、絶縁膜１５と、ゲート電極２７と、ソース電極１６と、ドレイン電極２０と、絶縁膜７０と、層間絶縁膜７１と、パッド電極６５と、裏面保護電極５０とを含む。

[0052] 炭化珪素層１０は、たとえばポリタイプ４Ｈの六方晶炭化珪素からなり、第１の主面１０ａと、第２の主面１０ｂとを有している。第２の主面１０ｂは、第１の主面１０ａとは反対側に位置する。炭化珪素層１０の導電型（第１の導電型）は、ｎ型である。

[0053] 主面１０ａは、（０００１）に対するオフ角が－８°以上かつ８°以下の面である。したがって、主面１０ａは、（０００１）面であってもよい。

[0054] 炭化珪素層１０は、n^+基板１１と、ドリフト層１２とを有する。n^+基板１

１は、たとえばポリタイプ４Ｈの六方晶炭化珪素からなる。n^+基板１１は、たとえばＮ（窒素）などの不純物（ドナー）を高濃度で含む。n^+基板１１の不純物濃度は、たとえば１．０×$10^{18}$$cm^{-3}$程度である。

[0055] ドリフト層１２は、たとえばポリタイプ４Ｈの六方晶炭化珪素からなるエピタキシャル層である。たとえばドリフト層１２の厚みは５μｍ程度以上３５μｍ程度以下である。なお、「厚み」あるいは「深さ」との用語は、炭化珪素層１０の第１の主面１０ａに垂直な方向の長さを意味する。

[0056] ドリフト層１２の不純物濃度は、n^+基板１１の不純物濃度よりも低い。ドリフト層１２の不純物濃度はたとえば１．０×$10^{15}$$cm^{-3}$程度以上１．０×$10^{16}$$cm^{-3}$程度以下である。ドリフト層１２に含まれる不純物は、たとえば窒素である。

[0057] この実施の形態では、炭化珪素層１０は、２つの層によって構成される。ただし、炭化珪素層１０は、単一の層により実現されていてもよい。あるいは、炭化珪素層１０は、３つ以上の層によって構成されていてもよい。

[0058] 素子領域ＩＲは、炭化珪素層１０に形成された半導体素子部７を含む。より詳細には、素子領域ＩＲは、ボディ領域１３と、ソース領域１４と、p^+領域１８とを含む。終端領域ＯＲは、ＪＴＥ領域２と、ガードリング領域３と、フィールドストップ領域４とを含む。ボディ領域１３、ソース領域１４、p^+領域１８、ＪＴＥ領域２、ガードリング領域３、およびフィールドストップ領域４は、炭化珪素層１０の内部に配置される。

[0059] ＪＴＥ領域２は、炭化珪素半導体装置１における電界集中を緩和するための第１の電界緩和領域である。図１に示されるように、平面視において、ＪＴＥ領域２は、ボディ領域１３の外側に配置されて、ボディ領域１３を囲むように炭化珪素層１０の内部に配置される。「平面視」との用語は、炭化珪素層１０の第１の主面１０ａから見た視野を意味する。

[0060] ＪＴＥ領域２は、ボディ領域１３と接する。ＪＴＥ領域２とボディ領域１３との境界５が、素子領域ＩＲと終端領域ＯＲとの境界に相当する。さらに、ＪＴＥ領域２は、炭化珪素層１０の第１の主面１０ａに接している。

[0061] ＪＴＥ領域２は、第１の導電型と異なる第２の導電型を有する。この実施の形態では、ＪＴＥ領域２は、ｐ型を有する。ＪＴＥ領域２に含まれる不純物（アクセプタ）は、たとえばＡｌ（アルミニウム）、Ｂ（ホウ素）などである。ＪＴＥ領域２に含まれる不純物のドーズ量は、$１\times１０^{13}ｃｍ^{-2}$以上である。好ましくは、ＪＴＥ領域２に含まれる不純物のドーズ量は、$１\times１０^{13}ｃｍ^{-2}$以上かつ$２\times１０^{13}ｃｍ^{-2}$以下の範囲にある。ドーズ量は、たとえば、ＪＴＥ領域２の深さ方向に沿ってＪＴＥ領域２のｐ型不純物濃度を積分することにより求めることができる。

[0062] 図２に示された方向Ｘは、炭化珪素層１０第１の主面１０ａにおける中央部（素子領域ＩＲ）から、第１の主面１０ａにおける周縁部（終端領域ＯＲ）へと向かう方向を表す。この明細書において、方向Ｘは「周縁方向」とも呼ばれる。

[0063] この明細書では、周縁方向に沿う長さ、すなわち方向Ｘに沿う長さを「幅」と呼ぶ。ＪＴＥ領域２の幅ｗ１は、１５μｍ以上かつ５０μｍ以下である。第１の主面１０ａを基準としたＪＴＥ領域２の厚みは、たとえば０．３μｍ程度以上０．８μｍ程度以下である。

[0064] ガードリング領域３は、炭化珪素半導体装置１における電界集中を緩和するための第２の電界緩和領域である。具体的には、ガードリング領域３は、アルミニウムあるいはホウ素などの不純物を含むｐ型の領域である。ガードリング領域３に含まれる不純物のドーズ量は、たとえば$１\times１０^{13}ｃｍ^{-2}$以上である。ガードリング領域３に含まれる不純物のドーズ量を、ＪＴＥ領域２に含まれる不純物のドーズ量と同じ程度（たとえばＪＴＥ領域２に含まれる不純物のドーズ量を基準にして±５％の範囲内）としてもよい。

[0065] ＪＴＥ領域２に加えてガードリング領域３によって、炭化珪素半導体装置１の電界集中を緩和することができる。したがって炭化珪素半導体装置１の耐圧を、より高めることが可能になる。このような理由により、ガードリング領域３を炭化珪素半導体装置１に設けることが好ましい。しかしながら、たとえば炭化珪素半導体装置１にとって必要な耐圧をＪＴＥ領域２によって

達成できる場合には、ガードリング領域３が、本発明の実施の形態に係る炭化珪素半導体装置１に設けられていなくてもよい。

[0066] ガードリング領域３は、複数のガードリング部３ａ～３ｉを有していてもよい。図２に示されるように、平面視において、複数のガードリング部３ａ～３ｉの各々は、環形状を有し、互いに隙間を隔てて配置される。一実施形態では、ガードリング部の数は９である。しかし、ガードリング部の数は特に限定されるものではない。さらに、図１に示された構成では、各ガードリング部は、炭化珪素層１０の第１の主面１０ａに接している。しかし各ガードリング部は、炭化珪素層１０の第１の主面１０ａから離されるように炭化珪素層１０（ドリフト層１２）の内部に配置されていてもよい。

[0067] フィールドストップ領域４は、平面視においてガードリング領域３よりも外側に配置され、かつガードリング領域３を囲む。「外側」とは、炭化珪素層１０の端部１０ｃの側に対応する。フィールドストップ領域４は、ガードリング領域３と離間して設けられている。フィールドストップ領域４は、ｎ型の導電型を有する。フィールドストップ領域４の不純物濃度は、ドリフト層１２の不純物濃度よりも高い。フィールドストップ領域４は、たとえばＰ（リン）などの不純物を含む。

[0068] ボディ領域１３は、ｐ型を有する領域である。ボディ領域１３に含まれる不純物（アクセプタ）は、たとえばアルミニウム、ホウ素などである。一実施形態では、ボディ領域１３は、炭化珪素層１０の第１の主面１０ａに接するように炭化珪素層１０の内部に配置される。

[0069] ボディ領域１３の不純物濃度は、ＪＴＥ領域２の不純物濃度よりも高い。言い換えると、ＪＴＥ領域２の不純物濃度は、ボディ領域１３の不純物濃度よりも低い。たとえば、第１の主面１０ａ近傍のボディ領域１３の不純物濃度は、$1\times10^{16}cm^{-3}$程度以上$5\times10^{17}cm^{-3}$程度以下である。ボディ領域１３の深部における不純物濃度は、たとえば$1\times10^{18}cm^{-3}$程度である。炭化珪素層１０の第１の主面１０ａを基準としたボディ領域１３の厚みは、たとえば０．５μｍ程度以上１．０μｍ程度以下である。

[0070] ソース領域１４は、ｎ型を有する領域である。ソース領域１４は、ボディ領域１３の内部に配置されて、炭化珪素層１０の第１の主面１０ａに接する。ソース領域１４は、ボディ領域１３によって、ドリフト層１２から隔てられる。

[0071] ソース領域１４は、たとえばＰ（リン）などの不純物を含む。ソース領域１４の不純物濃度は、ドリフト層１２の不純物濃度よりも高い。たとえばソース領域１４の不純物濃度は、$１\times１０^{19}ｃｍ^{-3}$程度以上$１\times１０^{20}ｃｍ^{-3}$程度以下である。

[0072] $ｐ^{+}$領域１８（コンタクト領域）は、ｐ型の領域であり、たとえばアルミニウムあるいはホウ素などの不純物を含む。$ｐ^{+}$領域１８は、ボディ領域１３の内部に配置されるとともに、炭化珪素層１０の第１の主面１０ａに接する。図１に示すように、$ｐ^{+}$領域１８は、ソース領域１４と接してもよい。$ｐ^{+}$領域１８の不純物濃度は、ボディ領域１３の不純物濃度よりも高い。たとえば$ｐ^{+}$領域１８の不純物濃度は、$２\times１０^{19}ｃｍ^{-3}$程度以上$５\times１０^{20}ｃｍ^{-3}$程度以下である。

[0073] 絶縁膜１５は、ゲート絶縁膜１５ａと、絶縁膜１５ｂとを含む。この実施形態において、絶縁膜１５（ゲート絶縁膜１５ａおよび絶縁膜１５ｂ）は、二酸化珪素膜であり、たとえば熱酸化膜である。第１の主面１０ａを基準としたゲート絶縁膜１５ａおよび絶縁膜１５ｂの厚みは、たとえば５０ｎｍ程度である。

[0074] ゲート絶縁膜１５ａは、炭化珪素層１０の第１の主面１０ａにおいて、ボディ領域１３に形成されたチャネル領域ＣＨと対向する位置に設けられる。ゲート絶縁膜１５ａは、一方のソース領域１４の上部表面から他方のソース領域１４の上部表面にまで延在するように、ボディ領域１３、ソース領域１４およびドリフト層１２に接する。絶縁膜１５ｂは、ＪＴＥ領域２に接するように、炭化珪素層１０の第１の主面１０ａ上に配置される。

[0075] ゲート電極２７は、ゲート絶縁膜１５ａ上に配置される。ゲート電極２７は、一方のソース領域１４上から他方のソース領域１４上にまで延在して、

それら２つのソース領域の間に位置するドリフト層１２の部分、および、２つのチャネル領域ＣＨに対向する。ゲート電極２７は、たとえば不純物の添加されたポリシリコン、あるいはアルミニウムなどの導電体からなる。

[0076] ソース電極１６は、ソース領域１４およびｐ+領域１８と接して、ソース領域１４およびｐ+領域１８に電気的に接続される。好ましくは、ソース電極１６はソース領域１４およびｐ+領域１８とオーミック接合している。一実施形態では、ソース電極１６は、ニッケルおよびシリコンを有する材料からなる。ソース電極１６は、チタン、アルミニウムおよびシリコンを有する材料からなっていてもよい。

[0077] 絶縁膜７０は、絶縁膜１５ｂに接するように配置される。層間絶縁膜７１は、ゲート絶縁膜１５ａ上に配置されて、ゲート電極２７を覆う。絶縁膜７０および層間絶縁膜７１の各々は、たとえば二酸化珪素膜である。たとえば堆積酸化膜が絶縁膜７０および層間絶縁膜７１の各々に適用される。

[0078] 絶縁膜７０の厚みおよび絶縁膜１５ｂの厚みの合計は、たとえば０．０５μｍ程度以上かつ２．０μｍ程度以下であってもよい。したがって、図１に示した構成から、絶縁膜７０が省略されてもよい。あるいは、絶縁膜７０上に、追加の絶縁膜（たとえば窒化珪素膜）が設けられてもよい。

[0079] ドレイン電極２０は、炭化珪素層１０の第２の主面１０ｂに接して、ｎ+基板１１と電気的に接続される。ドレイン電極２０は、たとえば上記ソース電極１６と同様の構成を有していてもよい。あるいは、ドレイン電極２０は、ニッケルなど、ｎ+基板１１とオーミック接合可能な他の材料からなっていてもよい。

[0080] 裏面保護電極５０は、ドレイン電極２０に接する。したがって裏面保護電極５０は、ドレイン電極２０に電気的に接続される。裏面保護電極５０は、たとえばチタン、ニッケル、銀あるいはそれらの合金からなる。

[0081] パッド電極６５は、絶縁膜７０および層間絶縁膜７１に被せられるとともにソース電極１６に接する。したがって、パッド電極６５は、ソース電極１６を介して、ソース領域１４およびｐ+領域１８に電気的に接続される。パッ

ド電極６５はたとえばアルミニウムからなってもよい。また、パッド電極６５の一部は、ＪＴＥ領域２とボディ領域１３との境界を跨ぐように、絶縁膜（絶縁膜７０および絶縁膜１５ｂ）上に配置されていてもよい。

[0082] この実施の形態では、ＪＴＥ領域２の幅ｗ１は、１５μｍ以上かつ５０μｍ以下である。幅ｗ１が１５μｍ未満である場合には、炭化珪素半導体装置１のサイズを小さくすることが可能である。しかしＪＴＥ領域２において、電界集中を緩和する効果が弱くなりやすい。一方で、ＪＴＥ領域２の幅ｗ１が５０μｍを超えた場合、ＪＴＥ領域２において電界集中を緩和する効果を十分に発揮させることが可能である。しかしながら炭化珪素半導体装置１のサイズが大きくなる。したがって、炭化珪素半導体装置１のサイズの増大をできるだけ抑えながら、炭化珪素半導体装置１の耐圧を十分に高くする観点から、ＪＴＥ領域２の幅ｗ１は、１５μｍ以上かつ５０μｍ以下とされることが好ましい。

[0083] ＪＴＥ領域２に含まれる不純物のドーズ量は、$1\times10^{13}cm^{-2}$以上かつ$2\times10^{13}cm^{-2}$以下の範囲にあることが好ましい。ＪＴＥ領域２に対する不純物のドーズ量が$1\times10^{13}cm^{-2}$未満であると、たとえば炭化珪素半導体装置１の耐圧が十分に高くならないことが考えられる。一方、ＪＴＥ領域２に対する不純物のドーズ量が$2\times10^{13}cm^{-2}$を超えた場合、ＪＴＥ領域２による電界集中の緩和が弱くなりやすい。したがって、ＪＴＥ領域２に対する不純物のドーズ量は、$1\times10^{13}cm^{-2}$以上かつ$2\times10^{13}cm^{-2}$以下の範囲にあることが好ましい。

[0084] ガードリング領域３において、９本のガードリング部３ａ～３ｉの各々の幅ｗ２～ｗ１０はたとえば５μｍである。ＪＴＥ領域２とガードリング領域３との間隔ｄ１はたとえば２μｍ程度以上５μｍ程度以下である。隣り合う２つのガードリング部の間隔ｄ２は、たとえば２μｍ程度以上５μｍ程度以下である。たとえば、ＪＴＥ領域２の端部（ＪＴＥ領域２とボディ領域１３との境界）から、最も外側に位置するガードリング部（図２に示す構成では、ガードリング部３ｉ）の端部までの幅は、２０μｍ程度以上かつ２００μ

ｍ程度以下である。

[0085] 図３および図４を参照して、ＪＴＥ領域２の不純物濃度とＹ方向の位置との関係について説明する。図４に示すように、Ｙ方向は、炭化珪素層１０の第１の主面１０ａの法線方向、言い換えると、深さ方向である。第１の主面１０ａを位置０とし、第１の主面１０ａから第２の主面１０ｂに向かう方向を正としている。

[0086] 図３に示される不純物濃度とは、ＪＴＥ領域２に含まれる第２導電型不純物の濃度であり、具体的にはアクセプタ濃度である。なお、ドーズ量とは、上記の不純物濃度をＹ方向の位置で積分した量に対応する。

[0087] 図３では、ｐ型不純物のピーク濃度のＹ方向における位置がピーク位置Ｐとして表される。ピーク位置Ｐは、位置０よりも、ＪＴＥ領域２の内部の位置である。すなわち、本発明の実施の形態によれば、ＪＴＥ領域２は、炭化珪素層１０の第１の主面１０ａから離れた炭化珪素層１０の内部の位置において、ｐ型不純物のピーク濃度を有する。この実施形態では、ピーク濃度は、$１\times１０^{16}ｃｍ^{-3}$以上かつ$５\times１０^{17}ｃｍ^{-3}$以下とされる。好ましくは、ピーク濃度は、$１\times１０^{16}ｃｍ^{-3}$以上かつ$２\times１０^{17}ｃｍ^{-3}$以下である。たとえば、ＪＴＥ領域２では、第１の主面１０ａ近傍におけるｐ型不純物の濃度が、$１\times１０^{17}ｃｍ^{-3}$程度であり、ピーク位置Ｐにおけるｐ型不純物の濃度が、$２\times１０^{17}ｃｍ^{-3}$程度である。ピーク位置Ｐは、位置０（第１の主面１０ａ）から０．３μｍ以上かつ０．５μｍ以下の範囲内の位置である。

[0088] 図５は、本発明の実施の形態に係る炭化珪素半導体装置に、アバランシェブレークダウンが発生した状態を示す模式図である。図５を参照して、ボディ領域１３とＪＴＥ領域２とは電気的に接続される。

[0089] この実施の形態では、炭化珪素半導体装置１はｎチャネル型ＭＯＳＦＥＴである。炭化珪素半導体装置１を使用する場合には、ドレイン電圧が、ソース電圧に対して高くなる。すなわち、高電圧下での炭化珪素半導体装置１の使用において、ソース電圧に対してドレイン電圧が高くなる。

[0090] ドレイン電圧は、裏面保護電極５０およびドレイン電極２０を通じて炭化

珪素層１０（n^+基板１１およびドリフト層１２）に印加される。ソース電圧は、パッド電極６５およびソース電極１６を通じて、ソース領域１４およびp^+領域１８に印加される。さらに、ソース電圧は、p^+領域１８を通じてボディ領域１３に印加される。ＪＴＥ領域２は、ボディ領域１３に電気的に接続される。このため、ドリフト層１２とボディ領域１３との接合面、ドリフト層１２およびドリフト層１２とＪＴＥ領域２との接合面から、空乏層（図示せず）が広がる。

[0091] さらに、ガードリング領域３（ガードリング部３ａ～３ｉの各々）とドリフト層１２との接合面から空乏層が広がる。しかし、説明を単純にするために、ドリフト層１２とＪＴＥ領域２との接合面から広がる空乏層について説明する。

[0092] ＪＴＥ領域２１は、ボディ領域１３よりも最も高い不純物濃度を有する。したがって、ＪＴＥ領域２において電界集中が発生する可能性がある。たとえば、ＪＴＥ領域２１の端部２１ａでは、接合面の曲率が大きいために電界が集中しやすい。このため、ＪＴＥ領域２の端部において、アバランシェブレークダウンが発生する可能性がある。

[0093] ＪＴＥ領域２においてアバランシェブレークダウンが発生すると、ドリフト層１２からＪＴＥ領域２に向けて逆方向電流Ｉｒが流れる。逆方向電流Ｉｒは、ＪＴＥ領域２からボディ領域１３へと流れて、p^+領域１８およびソース電極１６を介してパッド電極６５へと流出される。

[0094] 逆方向電流Ｉｒは、ＪＴＥ領域２の内部において、抵抗値のより低い部分を流れやすいと考えられる。抵抗値の低い部分とは、ｐ型不純物濃度の高い部分に対応する。図３に示される通り、ＪＴＥ領域２の深さ方向（Ｙ方向）の不純物濃度のプロファイルは、炭化珪素層１０の第１の主面１０ａから離れた位置においてピークを有する。したがって、逆方向電流Ｉｒは、ＪＴＥ領域２の内部、より具体的には、不純物濃度のピークに近い部分を流れやすいと考えられる。

[0095] ＪＴＥ領域２およびガードリング領域３は、炭化珪素層１０の第１の主面

１０ａに接している。第１の主面１０ａは、炭化珪素層１０と絶縁膜１５ｂとの界面に相当する。この実施の形態によれば、ＪＴＥ領域２あるいはガードリング領域３において、逆方向電流Ｉｒは、炭化珪素層１０と絶縁膜１５ｂとの界面から離れた部分を流れやすい。したがって、絶縁膜１５ｂ（酸化膜）の劣化を抑制することが可能になる。これにより、炭化珪素半導体装置１の寿命を長くすることができる。さらに、炭化珪素半導体装置１のアバランシェ耐量を高めることができる。

[0096] 図６は、本発明の一実施の形態に係る炭化珪素半導体装置の製造方法を概略的に示したフローチャートである。図６を参照して、まず、炭化珪素層準備工程（Ｓ１０）により、炭化珪素層１０が準備される。図７を参照して、ポリタイプ４Ｈを有する六方晶炭化珪素からなるn^+基板１１の一方の主面上に、エピタキシャル成長によりドリフト層１２が形成される。

[0097] たとえば原料ガスに、SiH_4（シラン）とC_3H_8（プロパン）との混合ガスを採用して、エピタキシャル成長を実施することができる。エピタキシャル成長の際に、たとえばＮ（窒素）がｎ型不純物として導入される。これにより、n^+基板１１に含まれる不純物よりも低い濃度の不純物を含むドリフト層１２が形成される。炭化珪素層準備工程（Ｓ１０）により、第１の主面１０ａおよび第２の主面１０ｂを有し、かつ第１の導電型（ｎ型）を有する炭化珪素層１０が形成される。

[0098] この実施形態では、n^+基板１１のｃ面上にドリフト層１２が形成される。本明細書では、ｃ面を、（０００１）に対するオフ角が－８°以上８°以下となる面と定義する。ｃ面上にドリフト層１２が形成されることにより、炭化珪素層１０の第１の主面１０ａは、ｃ面、すなわち（０００１）に対するオフ角が－８°以上８°以下となる面になる。

[0099] 次に、図６に示す不純物領域形成工程（Ｓ２０）が実施される。図７には示されないが、たとえばＣＶＤにより、二酸化珪素からなる酸化膜が、炭化珪素層１０の第１の主面１０ａ上に形成される。その酸化膜の上に、レジストが塗布された後、露光および現像が行なわれる。これにより、所望のボデ

ィ領域１３の形状に応じた領域に開口を有するレジスト膜が形成される。そして、当該レジスト膜をマスクとして用いて、たとえばＲＩＥ（Ｒｅａｃｔｉｖｅ　Ｉｏｎ　Ｅｔｃｈｉｎｇ；反応性イオンエッチング）により酸化膜が部分的に除去されることによって、第１の主面１０ａ上に、開口パターンを有する酸化膜からなるマスク層が形成される。

[0100] 図８を参照して、炭化珪素層１０の第１の主面１０ａに対して不純物がイオン注入される。これにより、炭化珪素層１０の素子領域ＩＲにボディ領域１３、ソース領域１４およびp^+領域１８が形成されるとともに、炭化珪素層１０の終端領域ＯＲに、電界緩和領域としてのＪＴＥ領域２およびガードリング領域３が形成される。なお、ガードリング領域３は、複数のガードリング部３ａ～３ｉを有する。

[0101] 具体的には、上記レジスト膜を除去した上で、マスク層をマスクとして用いて、Ａｌなどのｐ型不純物を、ドリフト層１２に対してイオン注入することにより、ボディ領域１３が形成される。Ｐ（リン）などのｎ型不純物が、ドリフト層１２のうちのボディ領域１３に、イオン注入により導入されることにより、ソース領域１４が形成される。次に、Ａｌ、Ｂなどのｐ型不純物がドリフト層１２のうちのうちのボディ領域１３に、イオン注入により導入されることにより、p^+領域１８が形成される。なお、３００℃から５００℃程度の温度に炭化珪素層１０を加熱しながらイオン注入が行なわれてもよい。

[0102] さらに、Ａｌなどのｐ型不純物をドリフト層１２に対してイオン注入することにより、ＪＴＥ領域２およびガードリング領域３が形成される。ＪＴＥ領域２はボディ領域１３と接するように形成される。さらに、ＪＴＥ領域２およびガードリング領域３の各々は、炭化珪素層１０の第１の主面１０ａに接するように形成される。

[0103] 好ましくは、ＪＴＥ領域２へのｐ型不純物のドーズ量は、$1\times10^{13}cm^{-2}$以上である。好ましくは、ＪＴＥ領域２へのｐ型不純物のドーズ量は、$1\times10^{13}cm^{-2}$以上かつ$2\times10^{13}cm^{-2}$以下の範囲（一例としては、１．６５×

$10^{13}cm^{-2}$）ある。ガードリング領域３の注入ドーズ量は、$1\times10^{13}cm^{-2}$以上である。上記のとおり、ガードリング領域３に含まれる不純物のドーズ量を、ＪＴＥ領域２に含まれる不純物のドーズ量と同じ程度（たとえばＪＴＥ領域２に含まれる不純物のドーズ量を基準にして±５％の範囲内）としてもよい。

[0104] 次に、活性化アニール工程（Ｓ３０）が実施される。工程（Ｓ３０）では、イオン注入によって導入された不純物を活性化させる熱処理が実施される。具体的には、イオン注入が実施された炭化珪素層１０が、たとえばＡｒ（アルゴン）雰囲気中において１７００℃程度に加熱され、３０分間程度保持される。

[0105] 図６および図９を参照して、二酸化珪素膜形成工程（Ｓ４０）が実施される。不純物領域が形成された炭化珪素層１０の第１の主面１０ａが熱酸化される。熱酸化は、たとえば酸素含有ガス雰囲気中で、１１００℃程度～１３００℃程度に炭化珪素層１０を加熱した状態を、４０分間程度、保持することにより実施することができる。これにより、二酸化珪素膜１５ｃが、炭化珪素層１０の第１の主面１０ａに接して形成される。

[0106] 熱酸化によって炭化珪素層１０の第１の主面１０ａの珪素が酸素と結合して、二酸化珪素膜１５ｃ（熱酸化膜）が形成される。一方、第１の主面１０ａ（ｃ面）近傍に配置された炭素原子は、この熱酸化に伴って、炭化珪素層１０の内部に移動（拡散）する。これにより、炭化珪素層１０の内部における欠陥の密度を低減することができる。さらに、図１０に示すように、第１の主面１０ａから炭化珪素層１０の内部への炭素原子の移動（再配置）に伴って、主面１０ａ近傍に配置されたｐ型不純物（アルミニウム（Ａｌ））を炭化珪素層１０の内部へ移動させることができる。これにより、第１の主面１０ａ近傍におけるｐ型不純物の濃度が低下する。第１の主面１０ａの近傍におけるｐ型不純物が炭化珪素層１０の内部へと移動することにより、ｐ型不純物の濃度は、ＪＴＥ領域２の内部においてピークとなる。したがって、ＪＴＥ領域２は、位置０（第１の主面１０ａ）から０．３μｍ以上かつ０．

５μｍ以下の範囲内の位置（ピーク位置Ｐ）において不純物濃度がピークとなる濃度プロファイルを有することができる。

[0107] ピーク濃度は、１×１０^{16}ｃｍ$^{-3}$以上かつ５×１０^{17}ｃｍ$^{-3}$以下である。たとえば二酸化珪素膜形成工程（Ｓ４０）前において、主面１０ａ近傍における不純物濃度が１０^{17}ｃｍ$^{-3}$オーダー（たとえば２×１０^{17}ｃｍ$^{-3}$～３×１０^{17}ｃｍ$^{-3}$）とされる。工程（Ｓ４０）を実施することにより、図１０に示される濃度プロファイルを形成することができる。

[0108] 次に、図６に示す酸化膜除去工程（Ｓ５０）が実施される。具体的には、フッ酸によるウェットエッチング処理により、図１０に示された二酸化珪素膜１５ｃ（熱酸化膜）が除去される。したがって、工程（Ｓ４０）は、犠牲酸化工程とみなすことができる。

[0109] 次に、図６に示す素子形成工程（Ｓ６０）が実施される。図１および図６を参照して、たとえば導電体であるポリシリコン、アルミニウムなどからなるゲート電極２７が、一方のソース領域１４上から他方のソース領域１４上にまで延在するとともに、絶縁膜１５に接触するように形成される。ゲート電極２７の材料としてポリシリコンを採用する場合、当該ポリシリコンは、リンが１×１０^{20}ｃｍ$^{-3}$を超える高い濃度で含まれていてもよい。その後、ゲート電極２７を覆うように、たとえば二酸化珪素からなる層間絶縁膜７１が形成される。

[0110] 次に、電極形成工程が実施される。たとえばニッケルおよびシリコンを含む材料からなるソース電極１６がソース領域１４およびｐ$^{+}$領域１８に接して形成される。ソース電極１６は、チタン、アルミニウムおよびシリコンを含む材料であってもよい。ソース電極１６が形成された炭化珪素層１０が１０００℃程度に加熱されることにより、ソース電極１６がシリサイド化し、炭化珪素層１０のソース領域１４およびｐ$^{+}$領域１８とオーミック接合するソース電極１６が形成される。同様に、炭化珪素層１０の第２の主面１０ｂにオーミック接合するドレイン電極２０が形成される。ドレイン電極２０を形成する材料は、ニッケルおよびシリコンを含む材料であってもよいし、チタン

、アルミニウムおよびシリコンを含む材料であってもよい。ソース電極１６と接し、たとえばアルミニウムからなるパッド電極６５が形成される。また、たとえばチタン、ニッケルおよび銀を含む裏面保護電極５０が形成される。以上の工程により、図１に示す炭化珪素半導体装置１（ＭＯＳＦＥＴ）が完成する。

[0111] さらに、ガードリング領域３（ガードリング部３ａ～３ｉの各々）も、図３あるいは図１０に示される濃度プロファイルを有することができる。図１１に示すＹ方向は、炭化珪素層１０の第１の主面１０ａの法線方向であり、図４に示すＹ方向と一致する。すなわち、図３および図１０に示す濃度プロファイルを有する不純物領域は、ＪＴＥ領域２およびガードリング領域３の一方または両方を含むことができる。

[0112] 以上のように、第１の実施の形態によれば、炭化珪素半導体装置１は、炭化珪素層１０の第１の主面１０ａから離れた炭化珪素層１０の内部においてｐ型不純物のピーク濃度を有する不純物領域を有する。この不純物領域は、ＪＴＥ領域２およびガードリング領域３の一方または両方を含むことができる。これにより、炭化珪素半導体装置１のアバランシェ耐量を高めることができる。加えて、炭化珪素半導体装置１の寿命を長くすることができる。

[0113] ＜第２の実施の形態＞

第２の実施の形態に係る炭化珪素半導体装置の構成は、図１および図２に示された構成と同様である。さらに、第２の実施の形態に係る炭化珪素半導体装置の製造方法は、図３～図９により説明される製造方法と同様である。第２の実施の形態は、ＪＴＥ領域２およびガードリング領域３の一方または両方におけるｐ型不純物の濃度プロファイルの点で、第１の実施の形態と異なる。

[0114] 図１２は、本発明の第２の実施形態における、ｐ型不純物濃度領域の濃度プロファイルの模式図である。図６および図１２を参照して、第２の実施形態では、不純物領域形成工程（Ｓ２０）において、炭化珪素層１０の第１の主面１０ａからの深さが大きくなるほどｐ型不純物の濃度が低下するように

、ｐ型不純物イオン（たとえばアルミニウム（ＡＩ））を注入する工程を含む。「炭化珪素層１０の第１の主面１０ａからの深さが大きくなる」とは、Ｙ方向の位置を示す値が大きくなることを意味する。たとえば、濃度プロファイルＩＭ１（破線の曲線）によって示されるように、第１の主面１０ａの位置（位置０）におけるｐ型不純物濃度が１×１０^{19}ｃｍ$^{-3}$程度とされる。

[0115] その後、活性化アニール工程（Ｓ３０）を経て、二酸化珪素膜形成工程（Ｓ４０）が実施される。第１の実施の形態と同様に、工程（Ｓ４０）において、主面１０ａ近傍に配置されたｐ型不純物（アルミニウム（ＡＩ））を炭化珪素層１０の内部へ移動させて、第１の主面１０ａ近傍におけるｐ型不純物の濃度を低下させる。この結果、ＪＴＥ領域２は、位置０（第１の主面１０ａ）から０．３μｍ以上かつ０．５μｍ以下の範囲内の位置において不純物濃度がピークとなる。

[0116] 第１の実施の形態と異なり、第２の実施の形態では、工程（Ｓ４０）により、炭化珪素層１０の第１の主面１０ａからの深さ方向に対してｐ型不純物の濃度が平坦となる部分ＰＦを含む、濃度プロファイルＩＭ２が形成される。平坦部分ＰＦは、Ｙ方向の位置が０．３μｍから０．５μｍまでの範囲内に存在する、不純物濃度のフラットなピークの部分である。したがって、部分ＰＦの不純物濃度は、１×１０^{16}ｃｍ$^{-3}$以上かつ５×１０^{17}ｃｍ$^{-3}$以下の範囲内になる。

[0117] 「平坦」とは、Ｙ方向の位置の変化に対して、不純物濃度がほぼ変化しないとみなすことができることを意味する。たとえば、Ｙ方向の位置が０μｍから０．３μｍまで変化するときにｐ型不純物の濃度が１×１０^{17}ｃｍ$^{-3}$程度から２×１０^{17}ｃｍ$^{-3}$程度へと変化する。これに対して、Ｙ方向の位置が０．３μｍから０．５μｍまで変化するときには、ｐ型不純物の濃度２×１０^{17}ｃｍ$^{-3}$程度から１×１０^{16}ｃｍ$^{-3}$程度変化する。この例のように、Ｙ方向の位置が０μｍから０．３μｍまで変化するときのｐ型不純物の濃度の変化量に対して、Ｙ方向の位置が０．３μｍから０．５μｍまで変化するときのｐ型不純物の濃度の変化量が１桁小さい場合、不純物領域（たとえばＪＴＥ領域２）

は、ｐ型不純物濃度が平坦となる濃度プロファイルを有するとみなすことができる。

[0118] 第２の実施の形態によれば、第１の実施の形態と同様に、ＪＴＥ領域２およびガードリング領域３の一方または両方を、炭化珪素層１０の第１の主面１０ａから離れた炭化珪素層１０の内部においてｐ型不純物のピーク濃度を有する不純物領域とすることができる。これにより、炭化珪素半導体装置１のアバランシェ耐量を高めることができる。さらに、炭化珪素半導体装置１の寿命を長くすることができる。

[0119] 特に、第２の実施の形態においては、炭化珪素層１０の第１の主面１０ａから離れた炭化珪素層１０の内部において、不純物領域（ＪＴＥ領域２およびガードリング領域３の一方または両方）の不純物濃度プロファイルは、平坦な部分を有する。したがって、アバランシェブレークダウンが発生した場合に、逆方向電流Ｉｒ（図５を参照）が流れる部分（電流経路）の深さ方向の幅が大きくなる。すなわち、ＪＴＥ領域２および／またはガードリング領域３に逆方向電流Ｉｒが流れる場合に、その領域における電流密度を低下させることができる。これにより、炭化珪素半導体装置１の破壊耐量をより高めることが可能となる。さらに、炭化珪素半導体装置１の寿命をより長くすることができる。

[0120] なお、図１に示されたＭＯＳＦＥＴは、プレナー型ＭＯＳＦＥＴである。ただし、本発明の実施の形態として実現されるＭＯＳＦＥＴは、トレンチ型ＭＯＳＦＥＴであってもよい。さらに、上記実施の形態では、炭化珪素半導体装置の一例としてＭＯＳＦＥＴを例に挙げて説明したが、炭化珪素半導体装置は、ショットキーバリアダイオードなどのダイオードであってもよいし、ＩＧＢＴ（Ｉｎｓｕｌａｔｅｄ Ｇａｔｅ Ｂｉｐｏｌａｒ Ｔｒａｎｓｉｓｔｏｒ）などであってもよい。

[0121] 上記実施の形態では、第１の導電型がｎ型であり、かつ第２の導電型がｐ型である。これにより、炭化珪素半導体装置の製造のしやすさを向上させることができる。しかしながら第１の導電型がｐ型であり、かつ第２の導電型

がｎ型であってもよい。

[0122] 今回開示された実施の形態はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は上記した実施の形態ではなく請求の範囲によって示され、請求の範囲と均等の意味、および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0123] １　炭化珪素半導体装置、２　ＪＴＥ領域、３　ガードリング領域、３ａ～３ｉ　ガードリング部、４　フィールドストップ領域、５　境界、７　半導体素子部、１０　炭化珪素層、１０ａ　第１の主面、１０ｂ　第２の主面、１０ｃ　端部（炭化珪素層）、１１　n^+基板、１２　ドリフト層、１３　ボディ領域、１４　ソース領域、１５，１５ｂ，７０　絶縁膜、１５ａ　ゲート絶縁膜、１５ｃ　二酸化珪素膜、１６　ソース電極、１８　p^+領域、２０　ドレイン電極、２７　ゲート電極、５０　裏面保護電極、６５　パッド電極、７１　層間絶縁膜、ＣＨ　チャネル領域、ＩＭ１　濃度プロファイル、ＩＲ　素子領域、Ｉｒ　逆方向電流、ＯＲ　終端領域、Ｐ　ピーク位置、ＰＦ　平坦部分、Ｘ　方向、ｄ１，ｄ２　間隔、ｗ１～ｗ１０　幅。

請求の範囲

[請求項1] 第１の主面と、前記第１の主面の反対側に位置する第２の主面とを有し、かつ、第１の導電型を有する炭化珪素層と、

前記炭化珪素層に形成された半導体素子部を含む素子領域と、

前記第１の導電型と異なる第２の導電型を有し、かつ、平面視において前記素子領域を囲むように、前記炭化珪素層の内部に配置された不純物領域とを備え、

前記不純物領域は、前記炭化珪素層の前記第１の主面から離れた前記炭化珪素層の内部の位置において、前記第２の導電型の不純物のピーク濃度を有し、

前記ピーク濃度は、$１\times１０^{16}ｃｍ^{-3}$以上かつ$５\times１０^{17}ｃｍ^{-3}$以下である、炭化珪素半導体装置。

[請求項2] 前記ピーク濃度の前記位置は、前記炭化珪素層の前記第１の主面から、０．３μｍ以上かつ０．５μｍ以下の位置である、請求項１に記載の炭化珪素半導体装置。

[請求項3] 前記不純物領域は、前記炭化珪素層の前記第１の主面に接するように、前記炭化珪素層の内部に配置される、請求項１または請求項２に記載の炭化珪素半導体装置。

[請求項4] 前記不純物領域は、ＪＴＥ（Ｊｕｎｃｔｉｏｎ　Ｔｅｒｍｉｎａｔｉｏｎ　Ｅｘｔｅｎｓｉｏｎ）領域を含む、請求項１～請求項３のいずれか１項に記載の炭化珪素半導体装置。

[請求項5] 前記不純物領域は、ガードリング領域を含む、請求項１～請求項４のいずれか１項に記載の炭化珪素半導体装置。

[請求項6] 前記炭化珪素層の前記第１の主面は、（０００１）面に対するオフ角が－８°以上かつ８°以下の面である、請求項１～請求項５のいずれか１項に記載の炭化珪素半導体装置。

[請求項7] 前記第１の導電型は、ｎ型であり、

前記第２の導電型は、ｐ型である、請求項１～請求項６のいずれか

１項に記載の炭化珪素半導体装置。

[請求項8] 第１の主面と、前記第１の主面の反対側に位置する第２の主面とを有し、かつ、第１の導電型を有する炭化珪素層を準備する工程と、

半導体素子部を配置するための素子領域を囲む、前記炭化珪素層の領域に、前記第１の導電型と異なる第２の導電型を有する不純物をイオン注入して、前記炭化珪素層の内部に、前記不純物を含む不純物領域を形成する工程と、

前記炭化珪素層を加熱することにより、前記不純物を活性化させる工程と、

前記炭化珪素層を熱酸化させて、前記炭化珪素層の前記第１の主面を覆う二酸化珪素膜を形成する工程とを備え、

前記二酸化珪素膜を形成する工程は、前記炭化珪素層の前記第１の主面から前記炭化珪素層の内部へと前記不純物を移動させて、前記第１の主面近傍における前記不純物の濃度を低下させることを含む、炭化珪素半導体装置の製造方法。

[請求項9] 前記二酸化珪素膜を形成する工程により、前記不純物領域は、前記第１の主面から離れた前記炭化珪素層の内部の位置において、前記不純物のピーク濃度を有し、

前記ピーク濃度は、$1\times10^{16}cm^{-3}$以上かつ$5\times10^{17}cm^{-3}$以下である、請求項８に記載の炭化珪素半導体装置の製造方法。

[請求項10] 前記ピーク濃度の前記位置は、前記炭化珪素層の前記第１の主面から、０．３μｍ以上かつ０．５μｍ以下の位置である、請求項９に記載の炭化珪素半導体装置の製造方法。

[請求項11] 前記不純物領域は、前記炭化珪素層の前記第１の主面に接するように、前記炭化珪素層の内部に配置される、請求項８～請求項１０のいずれか１項に記載の炭化珪素半導体装置の製造方法。

[請求項12] 前記不純物領域は、ＪＴＥ（Ｊｕｎｃｔｉｏｎ Ｔｅｒｍｉｎａｔｉｏｎ Ｅｘｔｅｎｓｉｏｎ）領域を含む、請求項８～請求項１１の

いずれか１項に記載の炭化珪素半導体装置の製造方法。

[請求項13] 前記不純物領域は、ガードリング領域を含む、請求項８～請求項１２のいずれか１項に記載の炭化珪素半導体装置の製造方法。

[請求項14] 前記炭化珪素層の前記第１の主面は、（０００１）面に対するオフ角が－８°以上かつ８°以下の面である、請求項８～請求項１３のいずれか１項に記載の炭化珪素半導体装置の製造方法。

[請求項15] 前記不純物領域を形成する工程は、

前記炭化珪素層の前記第１の主面からの深さが大きくなるほど前記不純物の濃度が低下するように、前記不純物イオンを注入する工程を含み、

前記二酸化珪素膜を形成する工程は、

前記炭化珪素層の前記第１の主面からの深さ方向に対して前記不純物の濃度が平坦となる部分を含む、前記不純物の濃度プロファイルを形成する工程を含む、請求項８～請求項１４のいずれか１項に記載の炭化珪素半導体装置の製造方法。

[請求項16] 前記第１の導電型は、ｎ型であり、

前記第２の導電型は、ｐ型である、請求項８～請求項１５のいずれか１項に記載の炭化珪素半導体装置の製造方法。

[図1]

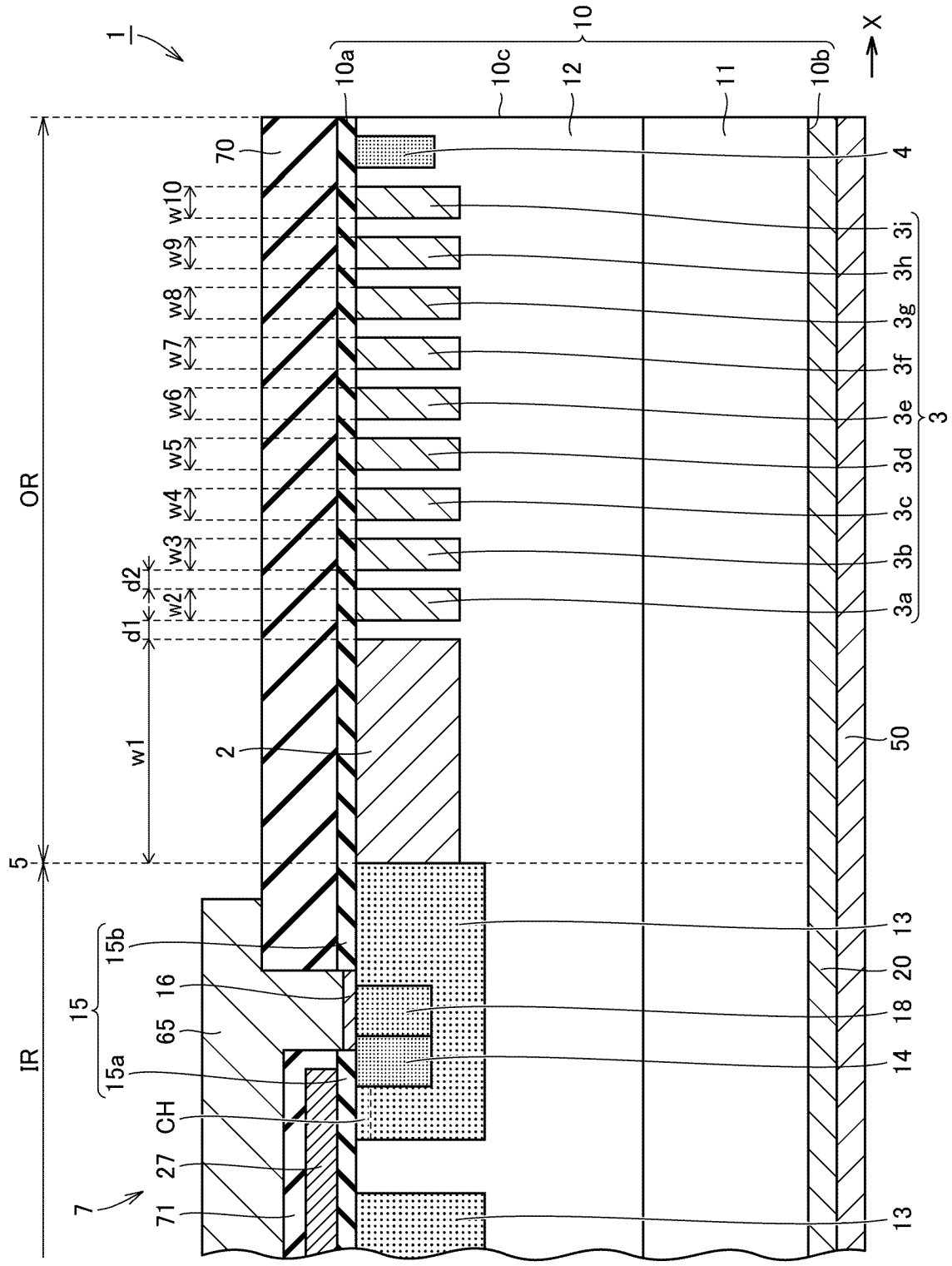
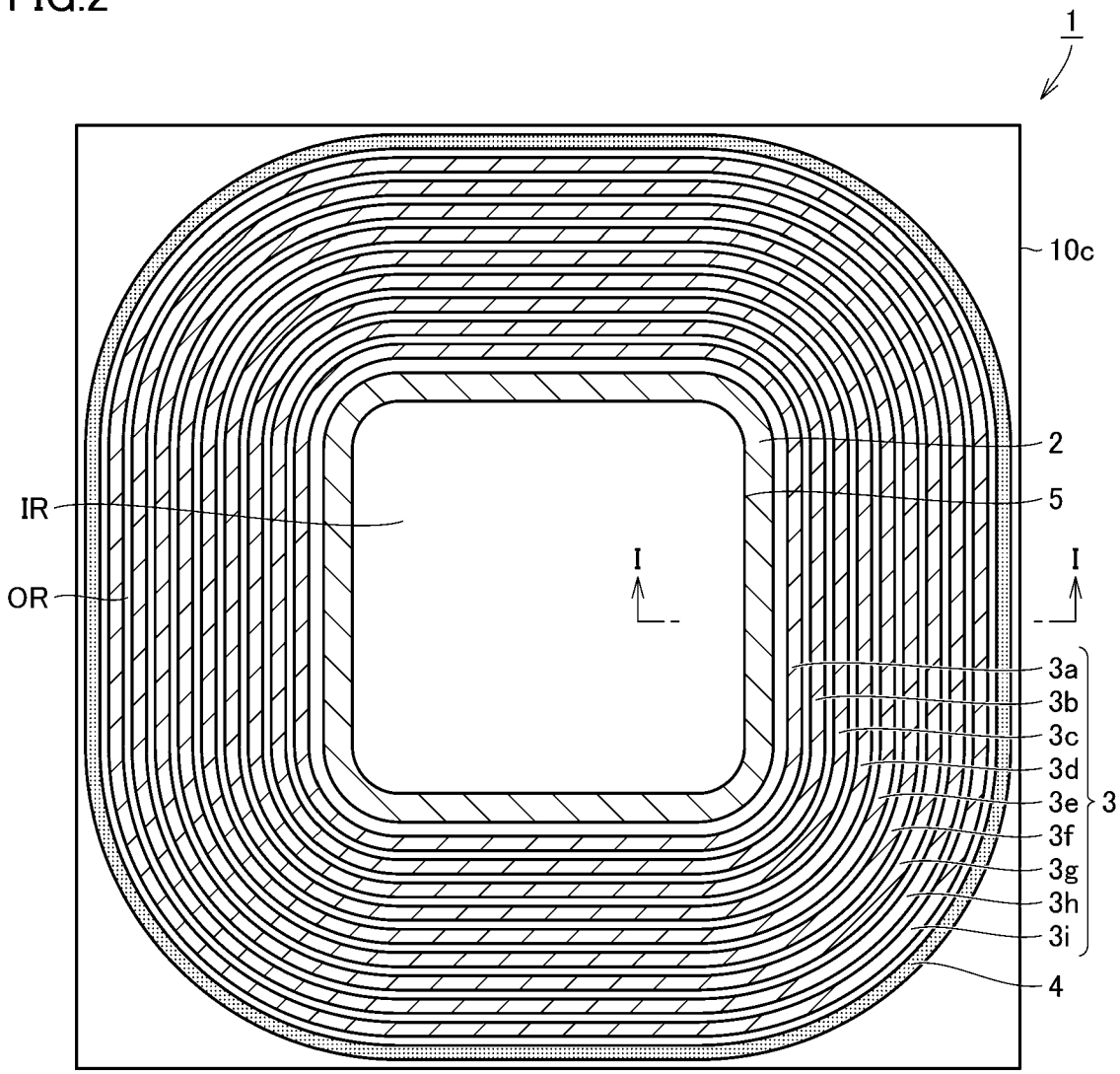

1
10
10a
10c
12
11
10b
X
OR
IR
5
70
4
w10
3i
w9
3h
w8
3g
w7
3f
w6
3e
3
w5
3d
w4
3c
w3
3b
d2
w2
3a
d1
w1
2
50
15
15b
13
16
20
65
18
15a
14
CH
27
7
71
13

FIG.1

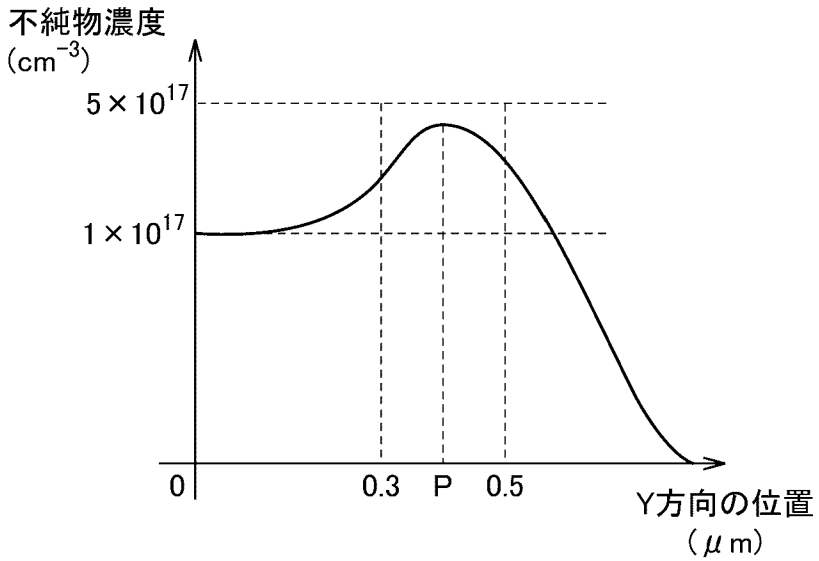
[図2]

FIG.2



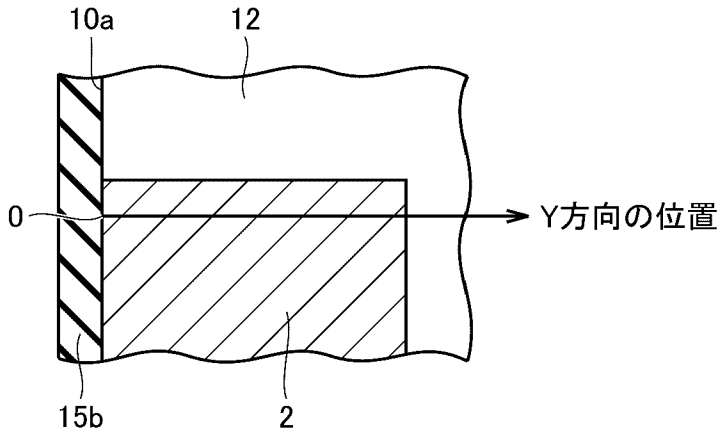
[図3]

FIG.3



[図4]

FIG.4



[図5]

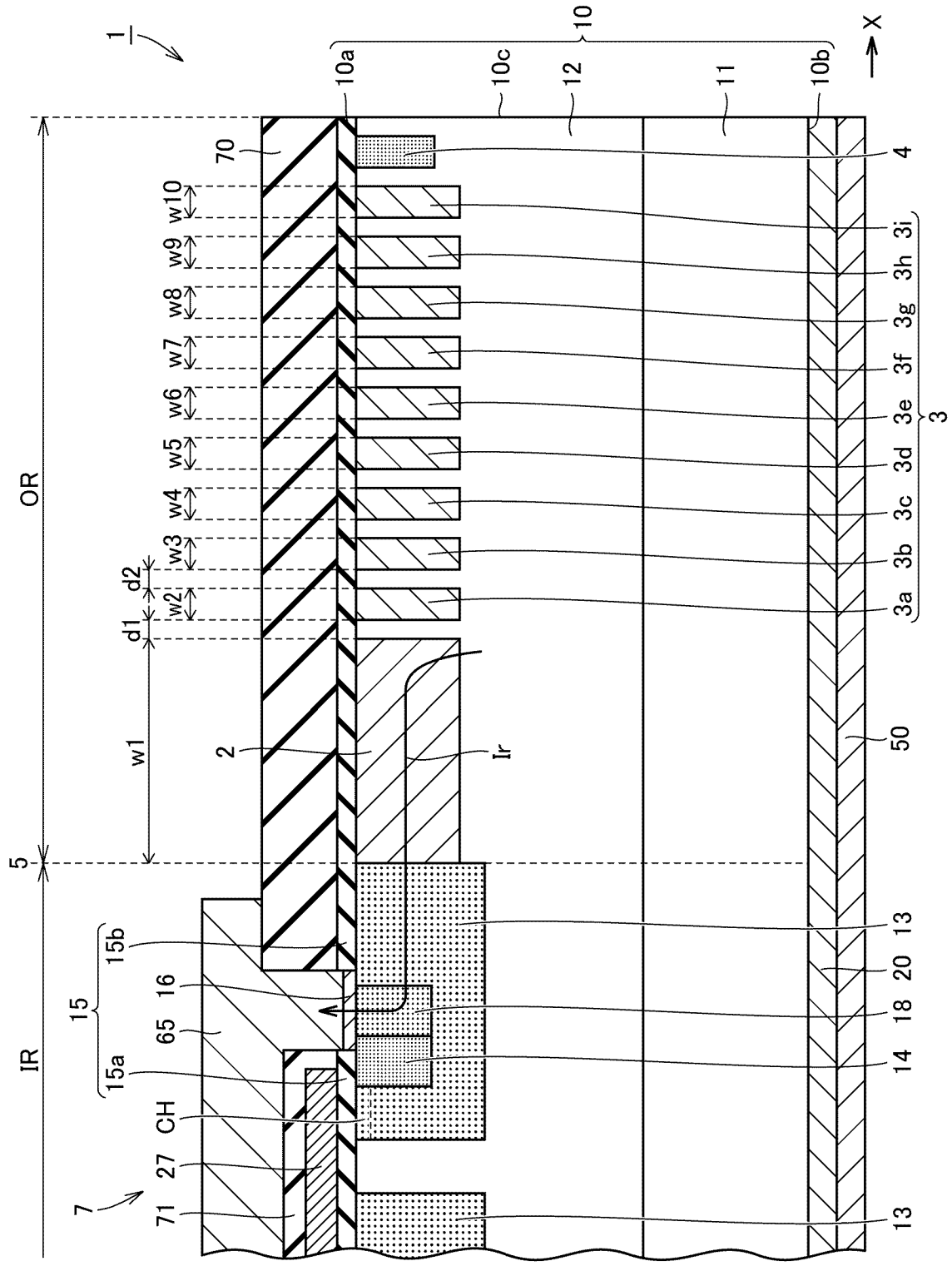
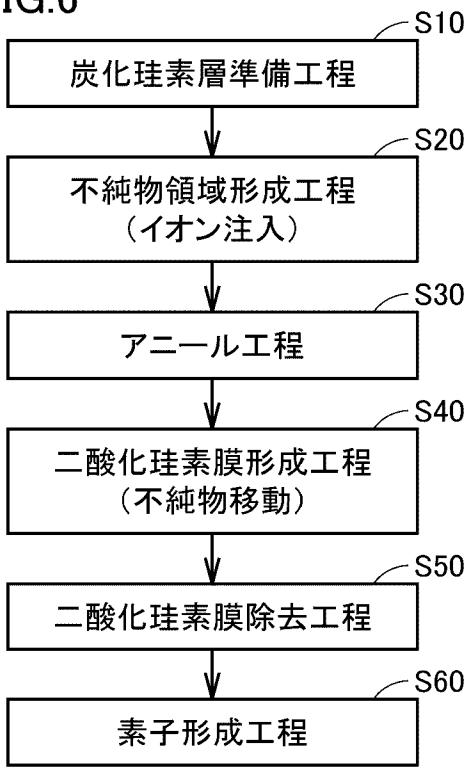

1
10
10a
10c
12
11
10b
X
70
4
w10
3i
w9
3h
w8
3g
w7
3f
w6
3e
3
w5
3d
w4
3c
w3
3b
d2
w2
3a
d1
OR
w1
2
Ir
50
5
IR
15
15b
16
65
15a
CH
27
7
71
13
20
18
14
13

FIG.5

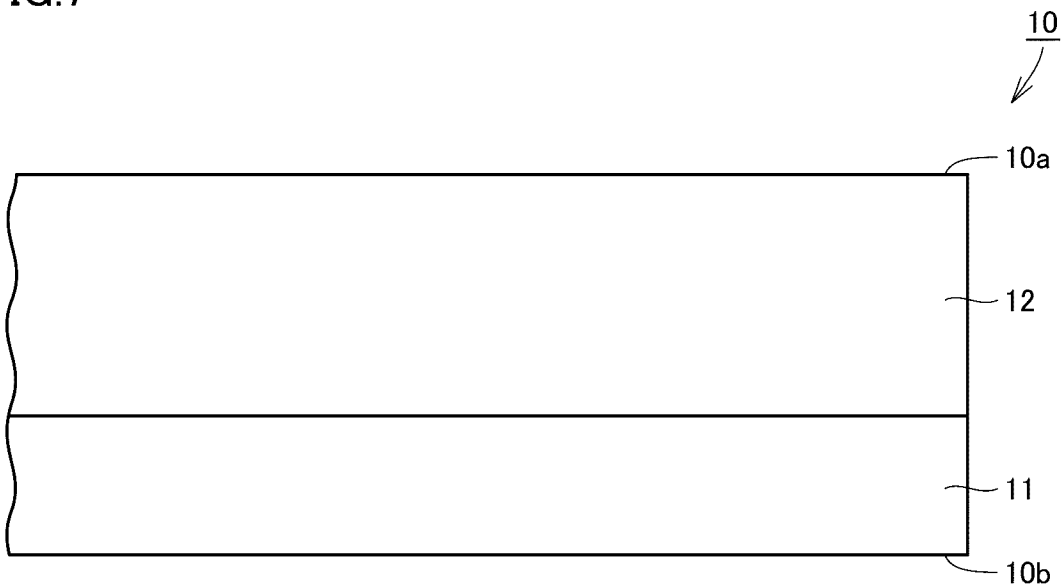
[図6]

FIG.6



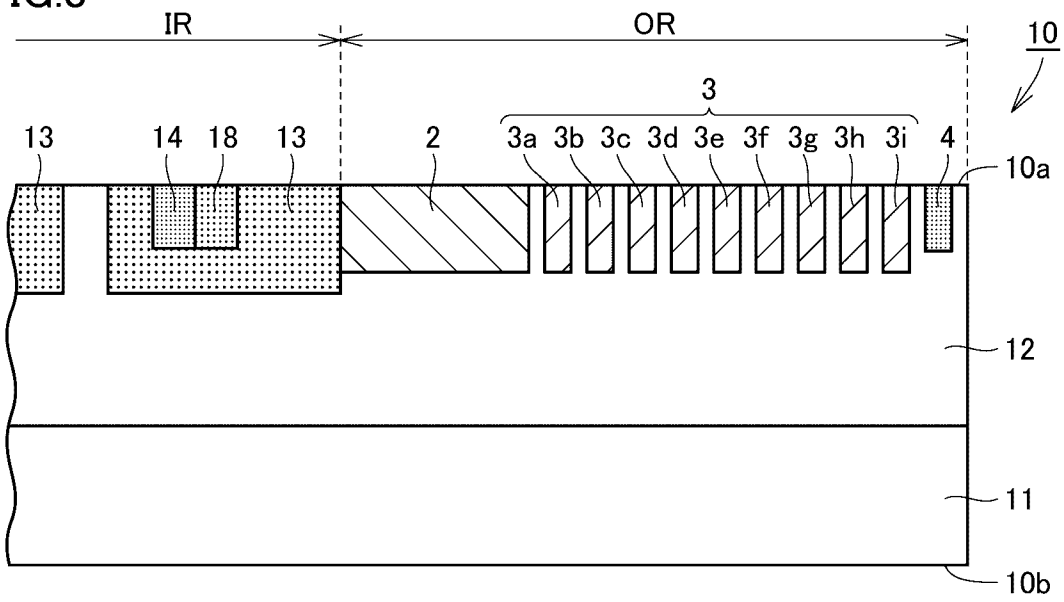
[図7]

FIG.7



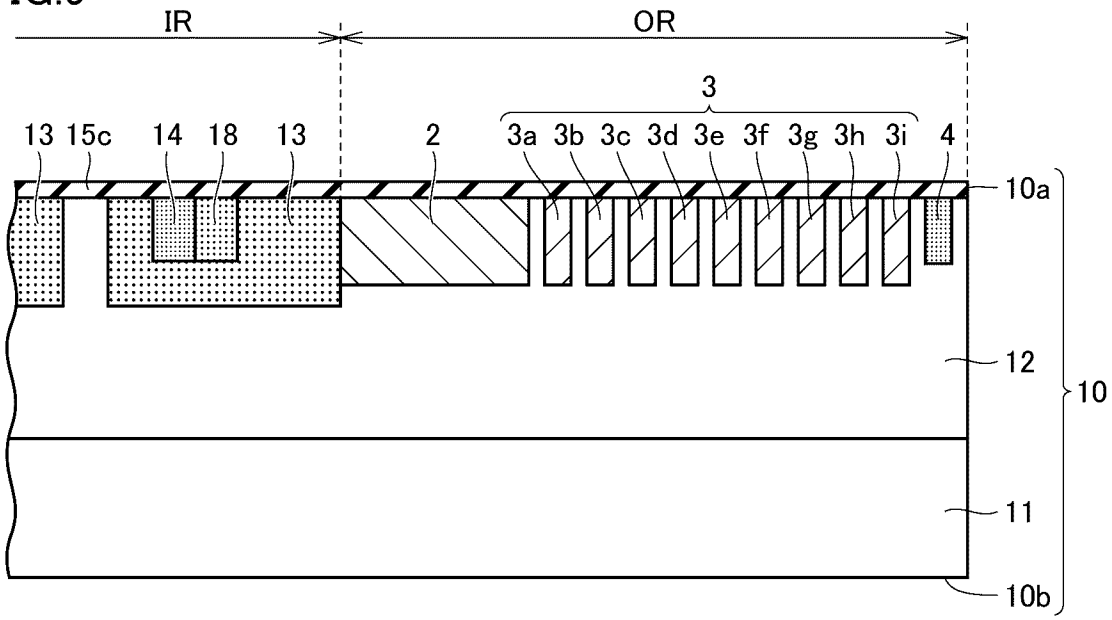
[図8]

FIG.8



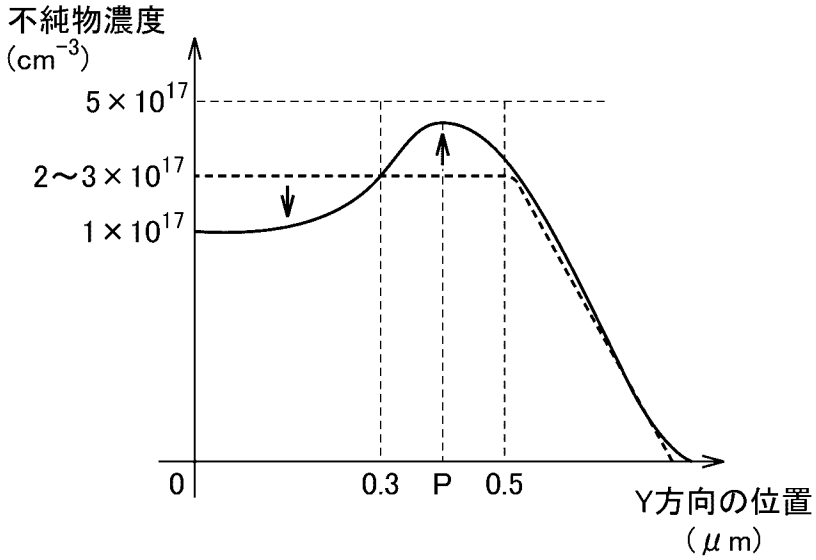
[図9]

FIG.9



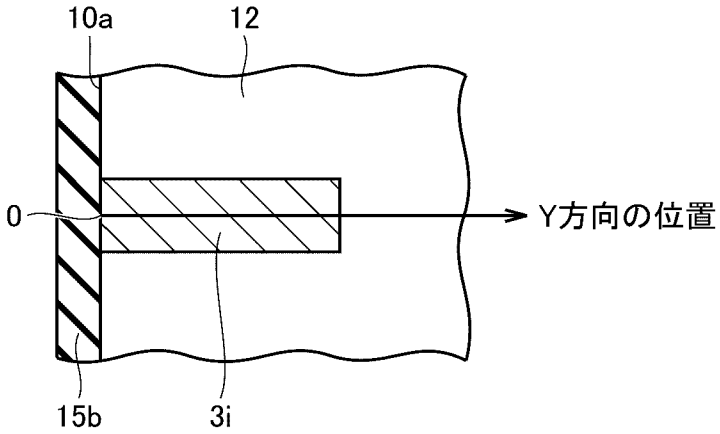
[図10]

FIG.10



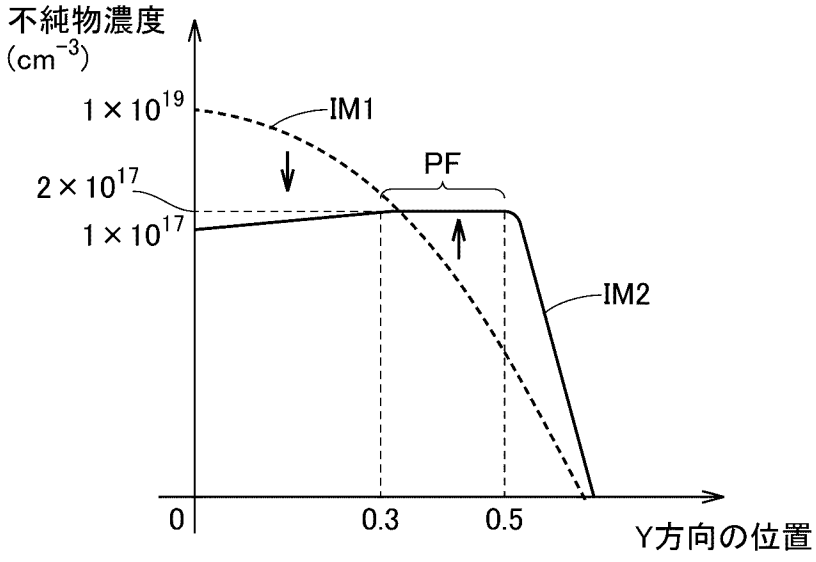
[図11]

FIG.11



[図12]

FIG.12



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/063328

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/06(2006.01)i, *H01L21/336*(2006.01)i, *H01L29/12*(2006.01)i, *H01L29/78*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/06, H01L21/336, H01L29/12, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	WO 2012/137659 A1 (Mitsubishi Electric Corp.), 11 October 2012 (11.10.2012), paragraphs [0059] to [0064]; fig. 5, 6 & US 2014/0021489 A1 & DE 112012001565 T5 & CN 103460392 A	1,3,4,7 2,5,6,9,14 15
X Y A	JP 2012-129492 A (Mitsubishi Electric Corp.), 05 July 2012 (05.07.2012), paragraphs [0018] to [0022]; fig. 3 & US 2012/0132924 A1 & US 2013/0309851 A1 & DE 102011086500 A1 & CN 102479807 A & KR 10-2012-0057514 A	8,10-13,16 2,5,6,9,14 15

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
10 June 2015 (10.06.15)	23 June 2015 (23.06.15)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/063328

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2010-267783 A (Mitsubishi Electric Corp.), 25 November 2010 (25.11.2010), paragraph [0017] & US 2010/0291762 A1 & US 2011/0147766 A1 & DE 102010005625 A1 & CN 101887854 A & KR 10-2010-0123592 A	6,14 15

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０６３３２８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/06(2006.01)i, H01L21/336(2006.01)i, H01L29/12(2006.01)i, H01L29/78(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/06, H01L21/336, H01L29/12, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	WO 2012/137659 A1（三菱電機株式会社）2012.10.11, 0059段落	1,3,4,7
Y	ないし0064段落、図5及び図6 & US 2014/0021489 A1	2,5,6,9,14
A	& DE 112012001565 T5 & CN 103460392 A	15
X	JP 2012-129492 A（三菱電機株式会社）2012.07.05, 0018段落	8,10-13,16
Y	ないし0022段落、図3 & US 2012/0132924 A1 & US 2013/0309851 A1	2,5,6,9,14
A	& DE 102011086500 A1 & CN 102479807 A & KR 10-2012-0057514 A	15

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１０．０６．２０１５	２３．０６．２０１５

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｆ　９３６１
棚田　一也
電話番号　０３－３５８１－１１０１　内線　３５１６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2010-267783 A (三菱電機株式会社) 2010.11.25, 0017段落	6,14
A	& US 2010/0291762 A1 & US 2011/0147766 A1 & DE 102010005625 A1 & CN 101887854 A & KR 10-2010-0123592 A	15