

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 959 677**

51 Int. Cl.:

H01F 27/28 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **20.05.2019** **E 19175364 (9)**

97 Fecha y número de publicación de la concesión europea: **12.07.2023** **EP 3576115**

54 Título: **Componente electrónico**

30 Prioridad:

01.06.2018 JP 2018106182

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

27.02.2024

73 Titular/es:

**TAMURA CORPORATION (100.0%)
1-19-43 Higashi-Oizumi Nerima-ku
Tokyo 178-8511, JP**

72 Inventor/es:

**OGAWA, HIROO y
YOSHINO, TOMOHIKO**

74 Agente/Representante:

CARVAJAL Y URQUIJO, Isabel

ES 2 959 677 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Componente electrónico

Campo técnico

5

La presente invención se refiere a un componente electrónico, específicamente se refiere a un componente electrónico que tiene un transformador plano.

Antecedentes de la invención

10

La técnica anterior descrita en la publicación (JP5310857B1) emitida por la Oficina de Patentes de Japón es un módulo de fuente de alimentación conmutada integrado en bobina. Este módulo tiene un transformador de bobina impresa que es una forma de un transformador plano. El transformador de bobina impresa tiene una estructura combinada de una pila de tableros y un núcleo magnético, y la pila se compone de muchos tableros apilados de doble cara. En cada uno de los tableros de doble cara, se forman patrones de bobinas primarias o patrones de bobinas secundarias. Las placas de doble cara que están adyacentes en la pila están aisladas entre sí por un preimpregnado que se llena en medio.

15

El documento US2004/032313 A1 revela un componente electrónico de acuerdo con el preámbulo de la reivindicación 1.

20

La estructura de la técnica anterior, sin embargo, tiene un problema de dificultad para mejorar el rendimiento de resistencia (tensión de resistencia) de todo el transformador. Esto se debe a que el patrón de la bobina primaria y el patrón de la bobina secundaria del transformador se forman en cada capa entre las placas adyacentes de ambos lados, y, naturalmente, solo se puede tomar la distancia mínima de aislamiento (correspondiente al grosor de la placa de ambos lados o el preimpregnado) entre la bobina primaria y la bobina secundaria. Además, cuando los patrones de las bobinas en la pluralidad de capas están conectados, las posiciones de los orificios pasantes se superponen con las posiciones de los patrones de las bobinas, lo que también hace que sea estructuralmente más difícil proporcionar la distancia de aislamiento. Esto evita aún más la mejora en el rendimiento de resistencia.

25

Breve descripción de la invención

30

Es un objeto de la presente invención proporcionar un arte capaz de mejorar el rendimiento de resistencia. Para lograr este objeto, la presente invención adopta las siguientes soluciones.

35

En un componente electrónico de la presente invención, un núcleo magnético se une a una placa de circuitos en la que un circuito primario y un circuito secundario se forman cada uno utilizando una pluralidad de capas de patrones de cableado. El núcleo magnético acopla magnéticamente el circuito primario y el circuito secundario y, en consecuencia, se forma un transformador plano. Los patrones de cableado incluyen aquellos que forman un devanado primario y un devanado secundario, y los devanados se forman en espiral alrededor del núcleo magnético que penetra a través de la placa de circuitos.

40

Una solución es mejorar una relación de posición entre los devanados y los orificios de vía en la placa de circuitos. Específicamente, los devanados en espiral tienen cada uno un extremo periférico interno y un extremo periférico externo conectados a los patrones de cableado de otras capas a través de los orificios de vía, y en este momento, la distancia de aislamiento es menor ya que la posición del orificio de vía está más cerca del devanado del otro lado (el devanado secundario si el orificio de vía es el orificio de vía primario, y el devanado primario si el orificio de vía es el orificio de vía secundario), y en consecuencia, el rendimiento de resistencia de todo el circuito disminuye. En particular, dado que los extremos periféricos internos generalmente se encuentran cerca del núcleo magnético, los orificios de vía del lado primario y el lado secundario están cerca de los devanados de los otros lados.

45

50

En la presente invención, se forman los orificios de vía que conectan ambos extremos que se encuentran en la misma capa, del devanado primario al circuito primario de otras capas, fuera de una región que se superpone con el devanado secundario en una dirección de capa, y se forman los orificios de vía que conectan ambos extremos que se encuentran en la misma capa, del devanado secundario al circuito secundario de otras capas, fuera de una región que se superpone con el devanado primario en la dirección de la capa. Esto evita que la distancia de aislamiento se reduzca, lo que permite una mejora en el rendimiento de resistencia de todo el circuito.

55

Como se describió anteriormente, de acuerdo con la presente invención, se logra una mejora en el rendimiento de resistencia.

60

Breve descripción de los dibujos

En los dibujos utilizados en la descripción de una realización:

65

La FIGURA 1 es una vista de perspectiva despiezada que ilustra esquemáticamente la estructura de un componente electrónico de una realización;

La FIGURA 2 es una vista en perspectiva despiezada que ilustra solo un módulo de placa de circuitos;

La FIGURA 3 es una vista en perspectiva despiezada que ilustra esquemáticamente una estructura multicapa del módulo de la placa de circuitos;

La FIGURA 4 es una vista de sección vertical tomada a lo largo de la línea IVIV en la FIGURA 1;

La FIGURA 5 es una vista de sección vertical tomada a lo largo de la línea VV en la FIGURA 1;

5 La FIGURA 6A a la FIGURA 6D son vistas en planta de capas desde una primera capa hasta una cuarta capa; y

La FIGURA 7A a la FIGURA 7D son vistas en planta de capas desde una quinta capa hasta una octava capa.

Realizaciones preferidas

10 A continuación se describirá una realización con referencia a los dibujos.

[Estructura completa]

15 La FIGURA 1 ilustra esquemáticamente la estructura de un componente electrónico 100 de una realización. En esta realización, un convertidor tipo módulo CC-CC se toma como ejemplo del componente electrónico 100, pero un ejemplo del componente electrónico 100 no se limita a esto. En adelante, se describirá la estructura del componente electrónico 100.

20 El componente electrónico 100 se compone aproximadamente de una caja de resina 102 y un módulo de placa de circuitos 104, por ejemplo. El interior de la caja de resina 102 está sellado con un relleno (por ejemplo, resina de uretano) en un estado en el que el módulo de placa de circuitos 104 se aloja en la caja de resina 102, y como resultado, el componente electrónico 100 se completa. La caja de resina 102 tiene una forma de cubierta hueca, y su superficie inferior tiene la misma forma que la forma exterior del módulo de placa de circuitos 104 y está abierta.

25 Un núcleo magnético 106 se combina con el módulo de placa de circuitos 104. En el módulo de placa de circuitos 104, se forman principalmente un circuito primario 120 y dos sistemas de circuitos secundarios 122, 124 del convertidor CC-CC, y cuando el convertidor CC-CC funciona, el circuito primario 120 se acopla magnéticamente con los circuitos secundarios 122, 124 por el núcleo magnético 106. Tenga en cuenta que el circuito primario 120 y los circuitos secundarios 122, 124 tienen varios componentes electrónicos montados en sus superficies superiores en términos de la dirección en la FIGURA 1 del módulo de la placa de circuitos 104, pero se omite la ilustración de estos componentes electrónicos.

30

[Módulo de placa de circuitos y núcleo magnético]

35 La FIGURA 2 ilustra sólo el módulo de la placa de circuitos 104 en estado desmontado. En el módulo de placa de circuitos 104, no solo se combina el núcleo magnético 106 como se describe anteriormente, sino que también se monta una pluralidad de matrices de terminales de entrada 108, 110 y matrices de terminales de salida 112, 114.

40 El núcleo magnético 106 tiene, por ejemplo, una estructura EE, en la que dos partes de núcleo 106a, 106b se combinan desde ambos lados de la superficie del módulo de placa de circuitos 104 para estar una frente a la otra. En esta realización, no hay espacio libre entre las dos partes de núcleo 106a, 106b del núcleo magnético 106, pero puede haber un espacio libre entre ellas. Para el conjunto del núcleo magnético 106, el módulo de placa de circuitos 104 tiene un orificio de inserción 104a formado en una posición cercana al centro, y además, tiene un par de partes recortadas 104b formadas en ambas partes del borde lateral con el orificio de inserción 104a entre ellas.

45 El orificio de inserción 104a se abre en una forma sustancialmente cuadrada en ambas superficies del módulo de placa de circuitos 104 y penetra a través del módulo de placa de circuitos 104 en la dirección del espesor, y en el orificio de inserción 104a, las patas centrales 107a del núcleo magnético 106 se insertan desde ambos lados.

50 El par de partes recortadas 104b se forma en forma de U desde ambas partes del borde lateral hacia un lado interior del módulo de placa de circuitos 104, y ambas patas exteriores 107b del núcleo magnético 106 se ajustan al par de partes recortadas 104b. Tenga en cuenta que, en esta realización, el par de partes recortadas 104b forman espacios de retención 104c. Específicamente, las partes laterales del par de partes recortadas 104b se ensanchan en la dirección de la anchura por un paso, lo que hace que los espacios de retención 104c funcionen de la siguiente manera. Es decir, los espacios de retención 104c funcionan como espacios para un trabajo de ensamblaje del núcleo magnético 106. El trabajo de ensamblaje incluye, por ejemplo, en el estado donde el núcleo magnético 106 se ensambla en el módulo de placa de circuitos 104 como se ilustra en la FIGURA 1, aplicando un adhesivo en las superficies de contacto en ambos lados de las dos partes de núcleo 106a, 106b, pegando una cinta adhesiva, o sujetando las partes de núcleo 106a, 106b juntas. Los espacios de retención 104c mejoran la capacidad de trabajo del ensamblaje del componente electrónico 100 para mejorar la eficiencia de producción, lo que puede contribuir a una reducción de costos de fabricación.

60

65 Los arreglos de terminales de entrada 108, 110 están montados en el módulo de placa de circuitos 104 a través de orificios pasantes no ilustrados para conectarse al circuito primario 120. Los arreglos de terminales de salida 112, 114 también están montados en el módulo de placa de circuitos 104 a través de orificios pasantes no ilustrados para conectarse a los circuitos secundarios 122, 124. En el componente electrónico completo 100, estos arreglos de terminales de entrada 108, 110 y arreglos de terminales de salida 112, 114 se proyectan hacia abajo desde la caja de resina 102.

[Placas para apilamiento]

5 La FIGURA 3 ilustra esquemáticamente una estructura multicapa del módulo de placa de circuitos 104 e ilustra su estado de desmontaje en muchas placas para apilarlas. En el módulo de placa de circuitos completado 104, todas las placas para apilamiento están integradas porque han sido objeto de encendido, y en esta estructura, el post-desmontaje no es posible, pero aquí el estado desmontado se ilustra para la conveniencia de la comprensión de la estructura multicapa.

10 El módulo de placa de circuitos 104 tiene la estructura multicapa compuesta por una pila de, por ejemplo, siete hojas de las placas para apilamiento (llamadas placas de hoja, hojas verdes, o similares) que han sido encendidas integralmente. En lo sucesivo, por conveniencia, una superficie superior de la capa superior en la dirección de apilamiento se denominará una primera capa L1, un espacio entre su superficie inferior y una superficie superior de una placa para apilarse en la segunda posición más alta como una segunda capa L2, un espacio entre su superficie inferior y una superficie superior de una placa para apilarse en la tercera posición más alta como una tercera capa L3, un espacio entre su superficie inferior y una superficie superior de una placa para apilarse en la cuarta posición más alta como una cuarta capa L4, un espacio entre su superficie inferior y una superficie superior de una placa para apilarse en la quinta posición más alta como una quinta capa L5, un espacio entre su superficie inferior y una superficie superior de una placa para apilarse en la sexta posición más alta como una sexta capa L6, un espacio entre su superficie inferior y una superficie superior de una placa para apilarse en la séptima posición más alta como una séptima capa L7, y una superficie inferior de la placa más baja para apilarse como una octava capa L8.

[Sección de capa]

25 En primer lugar, la estructura de la capa se describirá con referencia a las secciones del módulo de placa de circuitos 104.

30 La FIGURA 4 ilustra una sección vertical del módulo de placa de circuitos 104 y el núcleo magnético 106 a lo largo de la dirección longitudinal del núcleo magnético 106 (sección IV-IV en la FIGURA 1). Además, la FIGURA 5 ilustra una sección vertical del módulo de placa de circuitos 104 y el núcleo magnético 106 a lo largo de la dirección de anchura del núcleo magnético 106 (sección V-V en la FIGURA 1). Tenga en cuenta que, en la FIGURA 4 y la FIGURA 5, las capas de las placas para los patrones de apilamiento y cableado se ilustran cada una con un espesor exagerado. A continuación, se describirá la disposición de los patrones de cableado en las capas.

[Primera capa (capa superior)]

35 La primera capa L1 se encuentra en la superficie superior del módulo de la placa de circuitos 104. En la primera capa L1, se forma principalmente un patrón primario 120a que constituye un patrón de cableado del circuito primario 120, y también se forma un patrón secundario 122a que constituye un patrón de cableado del circuito secundario 122. Estos patrones primarios 120a y secundarios 122a están dispuestos cada uno en una posición separada de las regiones inmediatamente debajo y cerca del núcleo magnético 106 por una distancia de aislamiento predeterminada.

40 [Segunda capa (segunda capa más alta)]

45 La segunda capa L2 se encuentra en una capa dentro del módulo de la placa de circuitos 104. En la segunda capa L2, se forma un patrón primario 120a y, además, un devanado secundario 122b que constituye un patrón de cableado del circuito secundario 122. El patrón primario 120a está dispuesto aparte del núcleo magnético 106, pero el devanado secundario 122b está dispuesto de manera que se muestre una forma espiral alrededor del núcleo magnético 106 (patas centrales 107a).

50 [Tercera capa (tercera capa más alta)]

La tercera capa L3 se encuentra en una capa dentro del módulo de la placa de circuitos 104. En la tercera capa L3, solo se dispone un patrón primario 120a.

55 [Cuarta capa (cuarta capa más alta)]

La cuarta capa L4 se encuentra en una capa dentro del módulo de la placa de circuitos 104. En la cuarta capa L4, solo se forma un devanado primario 120b. El devanado primario 120b está dispuesto de manera que representa una forma espiral alrededor del núcleo magnético 106 (patas centrales 107a).

60 [Quinta capa (Quinta capa más alta)]

65 La quinta capa L5 se encuentra en una capa dentro del módulo de la placa de circuitos 104. En la quinta capa L5, solo se forma un devanado primario 120b. Al igual que en la cuarta capa antes mencionada L4, el devanado primario 120b está dispuesto de manera que se muestre una forma espiral alrededor del núcleo magnético 106.

[Sexta capa (Sexta capa más alta)]

La sexta capa L6 se encuentra en una capa dentro del módulo de la placa de circuitos 104. En la sexta capa L6, solo se dispone un patrón primario 120a.

5 [Séptima capa (Séptima capa más alta)]

10 La séptima capa L7 se encuentra en una capa dentro del módulo de la placa de circuitos 104. En la séptima capa L7, se forma un patrón primario 120a y, además, un devanado secundario 124b que constituye un patrón de cableado del circuito secundario 124 que es un sistema diferente de aquel en la primera y segunda capas. Al igual que en la segunda capa antes mencionada, el patrón primario 120a está dispuesto separado del núcleo magnético 106, pero el devanado secundario 124b está dispuesto de manera que se muestre una forma espiral alrededor del núcleo magnético 106 (patas centrales 107a).

15 [Octava capa (octava capa más alta)]

20 La octava capa L8 se encuentra en la superficie inferior del módulo de la placa de circuitos 104. En la octava capa L8, se forma principalmente un patrón primario 120a que constituye un patrón de cableado del circuito primario 120, y además se forma un patrón secundario 124a que constituye un patrón de cableado del circuito secundario 124 que es un sistema diferente de aquel en la primera y segunda capas. Este patrón primario 120a y patrón secundario 124a están dispuestos cada uno en una posición separada de las regiones inmediatamente debajo y cerca del núcleo magnético 106 por una distancia de aislamiento predeterminada cuando se ve desde la dirección inferior del núcleo magnético 106.

[Orificios pasantes]

25 Como se ilustra en la FIGURA 5, en el módulo de la placa de circuitos 104, también se forman los orificios de vía 126 y los orificios de vía secundarios 128. Cada uno de los orificios de vía principales 126 conecta los patrones de cableado en una pluralidad de capas del circuito primario 126, por ejemplo, conecta el patrón primario 120a y el devanado primario 120b. Los orificios de vía secundarios 128 conectan cada uno los patrones de cableado de la pluralidad de capas de los circuitos secundarios 122, 124, por ejemplo, conectan el patrón secundario 122a y el devanado secundario 122b, y el patrón secundario 124a y el devanado secundario 122b. Tenga en cuenta que las posiciones de dirección a lo ancho ilustradas de los orificios de vía principales 126 y los orificios de vía secundarios 128 son solo por conveniencia.

[Plano de capa]

35 A continuación, se describirán las estructuras planas de las capas. La FIGURA 6A a la FIGURA 6D son vistas en planta de las capas desde la primera capa L1 hasta la cuarta capa L4. La FIGURA 7A a la FIGURA 7D son vistas en planta de las capas desde la quinta capa L5 hasta la octava capa L8. Tenga en cuenta que, como la vista en planta de la octava capa L8, se ilustra un plano visto desde la parte inferior (superficie inferior) del módulo de la placa de circuitos 104. En la FIGURA 6A a la FIGURA 6D y la FIGURA 7A a la FIGURA 7D, se omiten las ilustraciones detalladas de las formas de los patrones de cableado, las disposiciones de otros orificios de vía y orificios pasantes, y así sucesivamente.

[Primera capa (capa superior)]

45 La FIGURA 6A: En la primera capa L1, el circuito primario 120 y los dos sistemas de circuitos secundarios 122, 124 (incluyendo los patrones de cableado y componentes montados) se forman como se describe anteriormente, pero ninguno del devanado primario 120b y los devanados secundarios 122b, 124b está dispuesto. Además, las distancias de aislamiento del circuito primario 120 y los circuitos secundarios 122, 124 desde el núcleo magnético 106 son lo suficientemente grandes como para mejorar el rendimiento de resistencia (tensión de resistencia). En esta realización, ninguno del devanado primario 120b y los devanados secundarios 122b, 124b se forma en la primera capa L1 y por lo tanto no están expuestos a la periferia del núcleo magnético 106, lo que también contribuye en gran medida a una mejora en el rendimiento de resistencia.

[Segunda capa (segunda capa más alta)]

55 La FIGURA 6B: En la segunda capa L2, el patrón de cableado del devanado secundario 122b se forma como se ha descrito anteriormente. Aquí, cuando se enfoca en la forma del patrón del devanado secundario 122b, se ve que las posiciones de su extremo periférico exterior y extremo periférico interior (no denotadas por signos de referencia) están separadas de las patas centrales 107a del núcleo magnético 106 en una dirección hacia afuera. Además, en la segunda capa L2, se forma el patrón primario 120a.

60 [Tercera capa (tercera capa más alta)]

65 La FIGURA 6C: En la tercera capa L3, solo se forma principalmente el patrón primario 120a como se describe antes. Por lo tanto, esta realización no tiene una estructura en la que el devanado primario 120b se forma de modo que sea adyacente al devanado secundario 122b de la segunda capa L2.

[Cuarta capa (cuarta capa más alta)]

La FIGURA 6D: En la cuarta capa L4, el patrón de cableado del devanado primario 120b se forma aparte de la segunda capa L2 con la tercera capa L3 entre ellas. Aquí también, cuando se centra en la forma del patrón del devanado primario 120b, se ve que las posiciones de su extremo periférico exterior y extremo periférico interior (no denotadas por signos de referencia) están ambas separadas de las patas centrales 107a del núcleo magnético 106 en una dirección que es la dirección hacia afuera y la dirección opuesta a la dirección en la que aquellas del devanado secundario 122b están separadas.

[Disposición de distancia de aislamiento]

Como se desprende de las estructuras planas de las capas descritas hasta ahora, la distancia de aislamiento se proporciona en esta realización de la siguiente manera. (1) FIGURA 6C: La tercera capa L3 se interpone como una capa aislante entre la segunda capa L2 y la cuarta capa L4, y en la tercera capa L3, en sus regiones que se superponen con el devanado secundario 122b y el devanado primario 120b en la dirección de la capa, ninguno de estos patrones de cableado se forma. En consecuencia, la distancia de aislamiento correspondiente a dos capas (más grandes que una capa) se proporciona entre el devanado primario 120b y el devanado secundario 122b. (2) FIGURA B y FIGURA 6D: El devanado primario 120b y el devanado secundario 122b están dispuestos de tal manera que no solo sus extremos periféricos externos, sino también sus extremos periféricos internos están separados en la dirección hacia fuera de las patas centrales 107a del núcleo magnético 106. Específicamente, el devanado secundario 122b de la segunda capa L2 está dispuesto de tal manera que ninguno de su extremo periférico interno y extremo periférico externo se superpone con el devanado primario 120b de la cuarta capa L4 en la dirección de la capa, y el devanado primario 120b de la cuarta capa L4 está dispuesto de tal manera que ninguno de su extremo periférico interno y extremo periférico externo se superpone con el devanado secundario 122b de la segunda capa L2 en la dirección de la capa. En consecuencia, en la segunda capa L2, las posiciones de los orificios de vía primarios 126 están fuera de una región de devanado del devanado secundario 122b, y se proporciona una distancia de aislamiento predeterminada DI entre ellos. Además, en la cuarta capa L4, las posiciones de los orificios de vía secundarios 128 están fuera de una región de devanado del devanado primario 120b, y también se proporciona una distancia de aislamiento predeterminada DI entre ellos. Tenga en cuenta que las distancias de aislamiento DI en la segunda capa L2 y la cuarta capa L4 pueden ser diferentes.

Típicamente, los patrones de cableado del devanado primario 120b y el devanado secundario 122b básicamente representan la forma espiral alrededor de las patas centrales 107a, y el propósito de esta disposición es converger un flujo magnético en el núcleo magnético 106. En consecuencia, se cree que los extremos periféricos internos están dispuestos naturalmente cerca de las patas centrales 107a. Sin embargo, en esta realización, los extremos periféricos internos también están dispuestos intencionalmente en posiciones separadas de las patas centrales 107a en la dirección hacia afuera. Esto asegura que la distancia de aislamiento DI entre el devanado primario 120b y los orificios de vía secundarios 128 del otro lado sea grande, y la distancia de aislamiento DI entre el devanado secundario 122b y los orificios de vía primarios 126 del otro lado sea grande como se describe anteriormente.

(3) FIGURA 6A: Además, la no exposición del devanado secundario 122b a la superficie exterior del módulo de la placa de circuitos 104 también garantiza que la distancia de aislamiento se proporcione desde el núcleo magnético 106.

A continuación, el aislamiento del circuito secundario 124, que es un sistema diferente, se describirá con referencia a la FIGURA 7A a la FIGURA 7D.

[Quinta capa (Quinta capa más alta)]

La FIGURA 7A: En la quinta capa L5, se forma el patrón de cableado del devanado primario 120b. Aquí también, cuando se centra en la forma del patrón del devanado primario 120b, se ve que las posiciones de su extremo periférico exterior y extremo periférico interior (no denotadas por signos de referencia) están ambas separadas de las patas centrales 107a del núcleo magnético 106 en una dirección que es la dirección hacia fuera y la dirección opuesta a la dirección en la que aquellas de los devanados secundarios 122b, 124b están separadas.

[Sexta capa (Sexta capa más alta)]

La FIGURA 7B: En la sexta capa L6, solo se forma principalmente el patrón primario 120a. Por lo tanto, esta realización no tiene una estructura en la que el devanado secundario 124b se forma de modo que sea adyacente al devanado primario 120b de la quinta capa L5.

[Séptima capa (Séptima capa más alta)]

La FIGURA 7C: Como se ha descrito anteriormente, en la séptima capa L7, el patrón de cableado del devanado secundario 124b se forma separado de la quinta capa L5 con la sexta capa L6 entre ellas. Aquí también, cuando se centra en la forma del patrón del devanado secundario 124b, se observa que las posiciones de su extremo periférico exterior y extremo periférico interior (no denotadas por signos de referencia) están separadas de las patas centrales 107a del núcleo magnético 106 en la dirección hacia afuera. Tenga en cuenta que, en la séptima capa L7, además del devanado secundario 124b, se forma el patrón primario 120a.

[Octava capa (octava capa más alta)]

La FIGURA 7D: En la octava capa L8, el circuito primario 120 y los dos sistemas de circuitos secundarios 122, 124 (incluyendo los patrones de cableado y componentes montados) se forman como se describe anteriormente, pero ninguno del devanado primario 120b y los devanados secundarios 122b, 124b se forma. Además, las distancias de aislamiento del circuito primario 120 y los circuitos secundarios 122, 124 desde el núcleo magnético 106 son lo suficientemente grandes como para mejorar el rendimiento de resistencia. En esta realización, la octava capa L8 no tiene devanado primario 120b y tampoco devanados secundarios 122b, 124b, y por lo tanto no están expuestos a la periferia del núcleo magnético 106, lo que también contribuye en gran medida a una mejora en el rendimiento de resistencia.

[Disposición de distancia de aislamiento]

Como es evidente a partir de las estructuras planas de las otras capas, la distancia de aislamiento se proporciona además de la siguiente manera en esta realización.

(4) FIGURA 7B: La sexta capa L6 se interpone como una capa aislante entre la quinta capa L5 y la séptima capa L7, y en la sexta capa L6, en sus regiones que se superponen con el devanado primario 120b y el devanado secundario 124b en la dirección de la capa, no se forma ninguno de estos patrones de cableado. En consecuencia, la distancia de aislamiento correspondiente a dos capas (más grandes que una capa) se proporciona entre el devanado primario 120b y el devanado secundario 124b.

(5) FIGURA 7A y FIGURA 7C: El devanado primario 120b y el devanado secundario 124b están dispuestos de tal manera que no solo sus extremos periféricos externos, sino también sus extremos periféricos internos están separados en la dirección hacia fuera de las patas centrales 107a del núcleo magnético 106. Específicamente, el devanado secundario 124b de la séptima capa L7 está dispuesto de tal manera que ninguno de su extremo periférico interno y extremo periférico externo se superpone con el devanado primario 120b de la quinta capa L5 en la dirección de la capa, y el devanado primario 120b de la quinta capa L5 está dispuesto de tal manera que ninguno de su extremo periférico interno y extremo periférico externo se superpone con el devanado secundario 124b de la séptima capa L7 en la dirección de la capa. En consecuencia, en la quinta capa L5, las posiciones de los orificios de vía secundarios 128 están fuera de la región de devanado del devanado primario 120b, y se proporciona una distancia de aislamiento predeterminada DI entre ellas. Además, en la séptima capa L7, las posiciones de los orificios de vía primarios 126 están fuera de la región de devanado del devanado secundario 124b, y también se proporciona una distancia de aislamiento predeterminada DI entre ellas. Tenga en cuenta que las distancias de aislamiento DI en la quinta capa L5 y la séptima capa L7 pueden ser diferentes.

(6) FIGURA 7D: Además, la no exposición del devanado secundario 124b a la superficie exterior (superficie inferior) del módulo de placa de circuitos 104 también garantiza que la distancia de aislamiento se proporcione desde el núcleo magnético 106.

De acuerdo con el componente electrónico 100 de esta realización, al proporcionar la distancia de aislamiento entre el circuito primario 120, el circuito secundario 122 y el núcleo magnético 106, es posible mejorar el rendimiento de resistencia de todo el circuito. Por lo tanto, en el caso en que el componente electrónico 100 es el convertidor CC-CC, se puede utilizar en una región de mayor tensión, lo que puede mejorar su versatilidad general y aplicabilidad.

La realización tiene la estructura del circuito que incluye los dos sistemas de los circuitos secundarios 122, 124, pero puede tener una estructura de circuito que incluye solo el sistema único del circuito secundario 122 (o circuito secundario 124) para el circuito primario 120. La estructura de capas en este caso puede ser una estructura de seis capas de las capas en la FIGURA 6A, la FIGURA 6B, la FIGURA 6C, la FIGURA 6D, la FIGURA 6E y la FIGURA 6F en el orden desde arriba.

Los patrones del devanado primario 120b y los devanados secundarios 122b, 124b no se limitan a los ejemplos ilustrados en la FIGURA 6A a la FIGURA 6D y la FIGURA 7A a la FIGURA 7D, y puede tener otras formas de patrón. Por ejemplo, el patrón del devanado primario 120b puede tener tal forma de patrón que sus porciones excepto el extremo periférico interno y el extremo periférico externo están más cerca de las patas centrales 107a del núcleo magnético 106. Además, las posiciones de los extremos periféricos internos y los extremos periféricos externos del devanado primario 120b y los devanados secundarios 122b, 124b pueden estar más separados de las patas centrales 107a que en los ejemplos ilustrados en la FIGURA 6B, la FIGURA 6D, la FIGURA 6E y la FIGURA 7C.

El núcleo magnético 106 puede ser de otro tipo, como un tipo E-I, un tipo U-U y un tipo U-I además del tipo E-E. Además, las dos partes del núcleo 106a, 106b pueden ser unidas con un adhesivo, pueden ser unidas con una cinta adhesiva, o pueden ser fijadas con un elemento tal como un clip intercalando estos.

La forma exterior del módulo de placa de circuitos 104 no se limita al ejemplo ilustrado, y puede ser una forma circular o cualquier otra forma poligonal.

En la realización, el componente electrónico 100 es el convertidor CC-CC, pero puede ser implementado como un

transformador plano o un reactor.

Además, la estructura descrita con referencia a los dibujos en la realización es solo un ejemplo preferido. Se pueden agregar varios tipos de elementos a la estructura básica de la realización, o algunos de los elementos pueden ser reemplazados.

5

REIVINDICACIONES

- 5 1. Un componente electrónico (100) que incluye: una placa de circuitos (104) con una estructura multicapa en la que se apila una pluralidad de placas para apilamiento para ser superficies integradas y expuestas de las externas de las placas para apilamiento de materiales y espacios entre superficies de las placas para apilamiento en contacto cercano dentro de la placa de circuitos (104) cada una forma una capa (L1 a L8), la placa de circuitos (104) incluyendo un circuito primario (120) y un circuito secundario (122, 124) cada uno formado a través de capas parciales que son más pequeñas en número que, e incluidas en la pluralidad de capas; y un núcleo magnético (106) unido a la placa de circuitos (104) para acoplar magnéticamente el circuito primario (120) y el circuito secundario (122, 124), donde la placa de circuitos (104) comprende:
- 10 un devanado primario (120b) que se forma en espiral alrededor del núcleo magnético (106) en una capa (L4, L5) dentro de la placa de circuitos (104) para formar parte del circuito primario (120); y un devanado secundario (122b, 124b) que se forma en espiral alrededor del núcleo magnético (106) en una capa (L2, L7) dentro de la placa de circuitos (104) para formar parte del circuito secundario (122, 124),
- 15 caracterizado porque se forman orificios de vía (126) que conectan ambos extremos que se encuentran en la misma capa, del devanado primario (120b) al circuito primario (120) de otras capas (L1 a L3, L6 a L8), fuera de una región que se superpone con el devanado secundario (122b, 124b) en una dirección de capa, y se forman los orificios de vía (128) que conectan ambos extremos que se encuentran en la misma capa, del devanado secundario (122b, 124b) al circuito secundario (122, 124) de otras capas (L1, L8), fuera de una región que se superpone con el devanado primario (120b) en la dirección de la capa.
- 20
2. El componente electrónico de conformidad con la reivindicación 1, caracterizado porque la placa de circuitos (104) comprende además:
- 25 una capa aislante (L3, L6) interpuesta entre la capa (L4, L5) en la que se forma el devanado primario (120b) y la capa (L2, L7) en la que se forma el devanado secundario (122b, 124b), y que no tiene los devanados (120b, 122b, 124b).
3. El componente electrónico de conformidad con la reivindicación 1 a 3, caracterizado porque el devanado primario (120b) y el devanado secundario (122b, 124b) se forman de tal manera que las regiones de devanado del devanado primario (120b) y del devanado secundario (122b, 124b) se superponen en la
- 30 dirección de la capa en la placa de circuitos (104) y ambos extremos de cada uno del devanado primario (120b) y el devanado secundario (122b, 124b) están en posiciones que no se superponen con la región de devanado del otro del devanado primario (120b) y el devanado secundario (122b, 124b) en la dirección de la capa.
4. El componente electrónico de conformidad con cualquiera de las reivindicaciones 1 a 3, caracterizado porque el devanado primario (120b) y el devanado secundario (122b, 124b) se forman solo en las capas
- 35 dentro de la placa de circuitos (104) que no sean las superficies exteriores de la placa de circuitos (104).

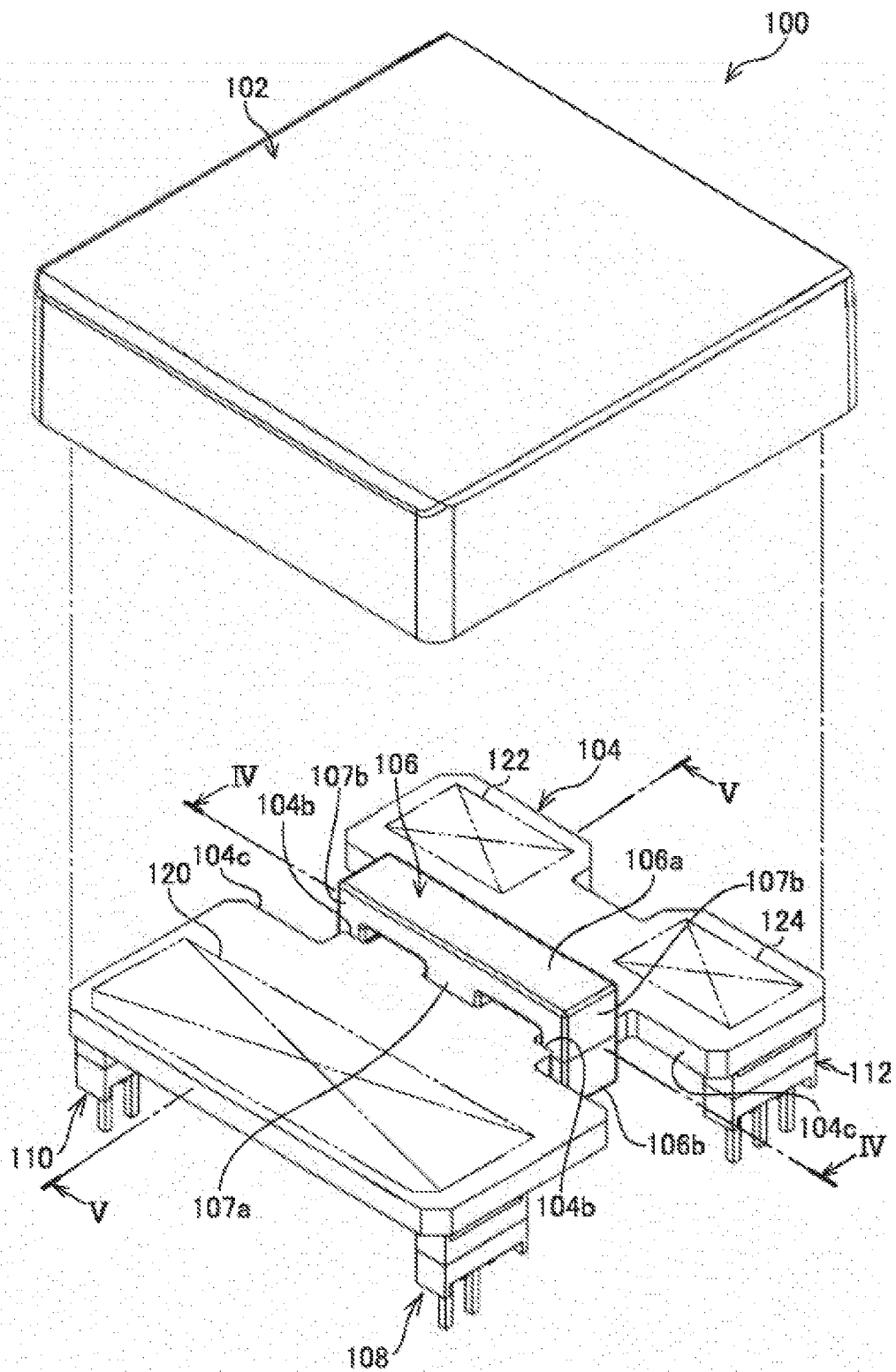


FIG. 1

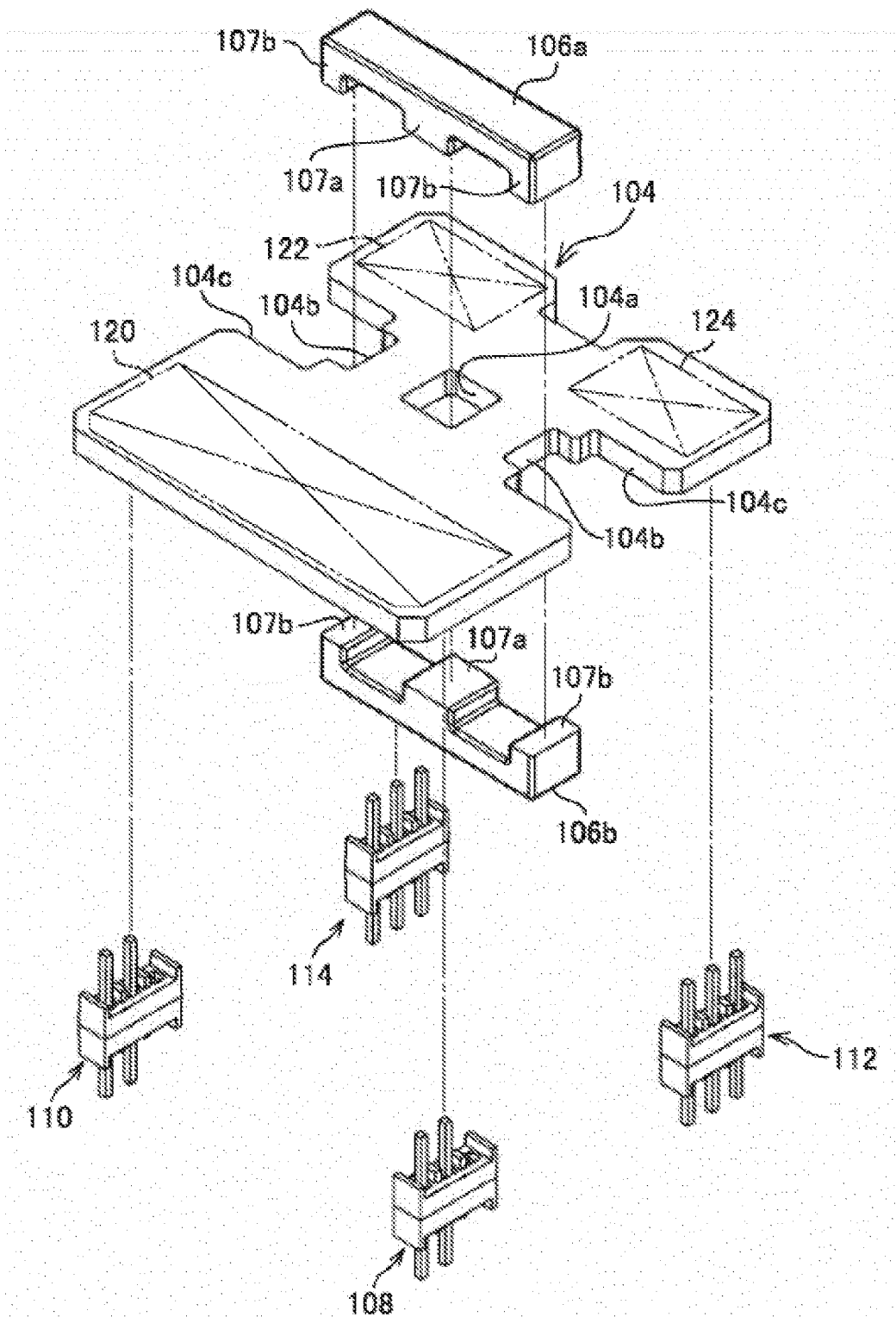


FIG. 2

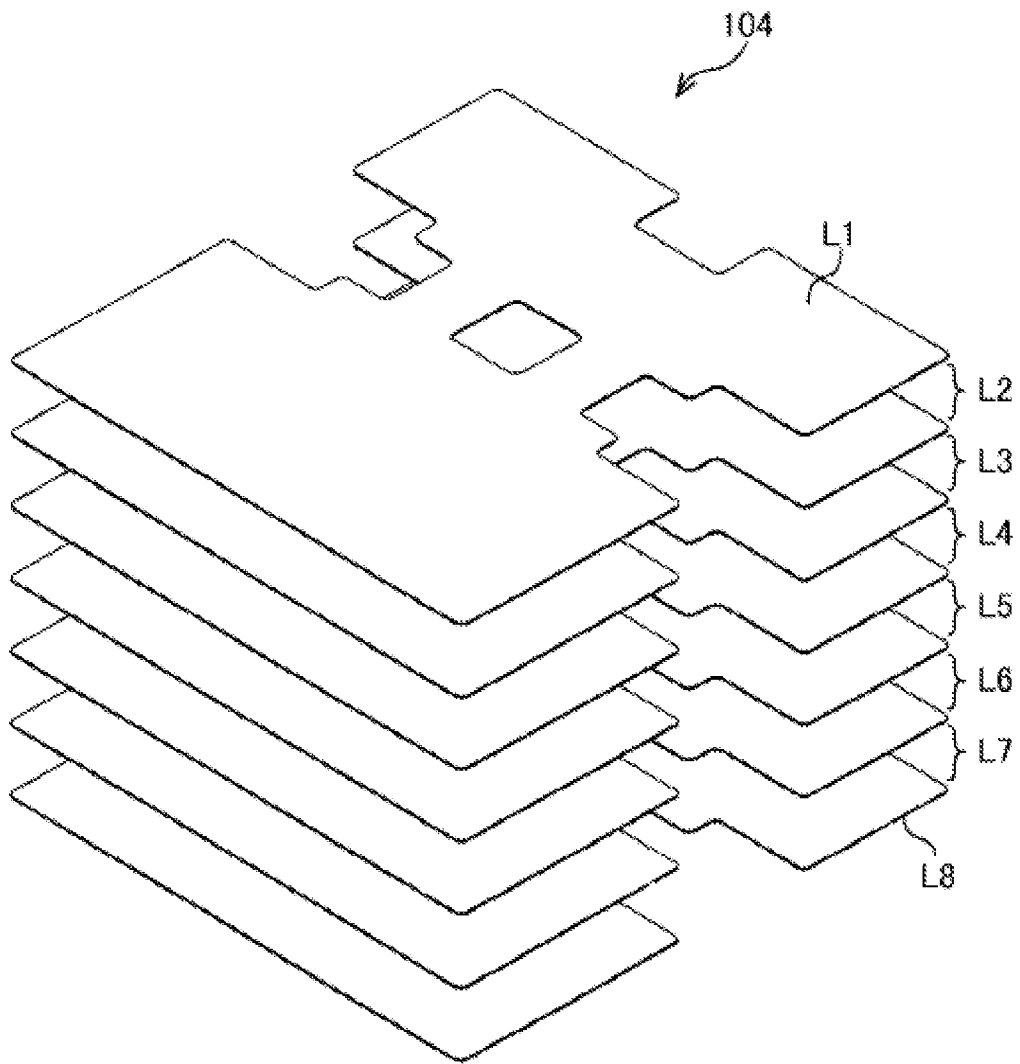


FIG. 3

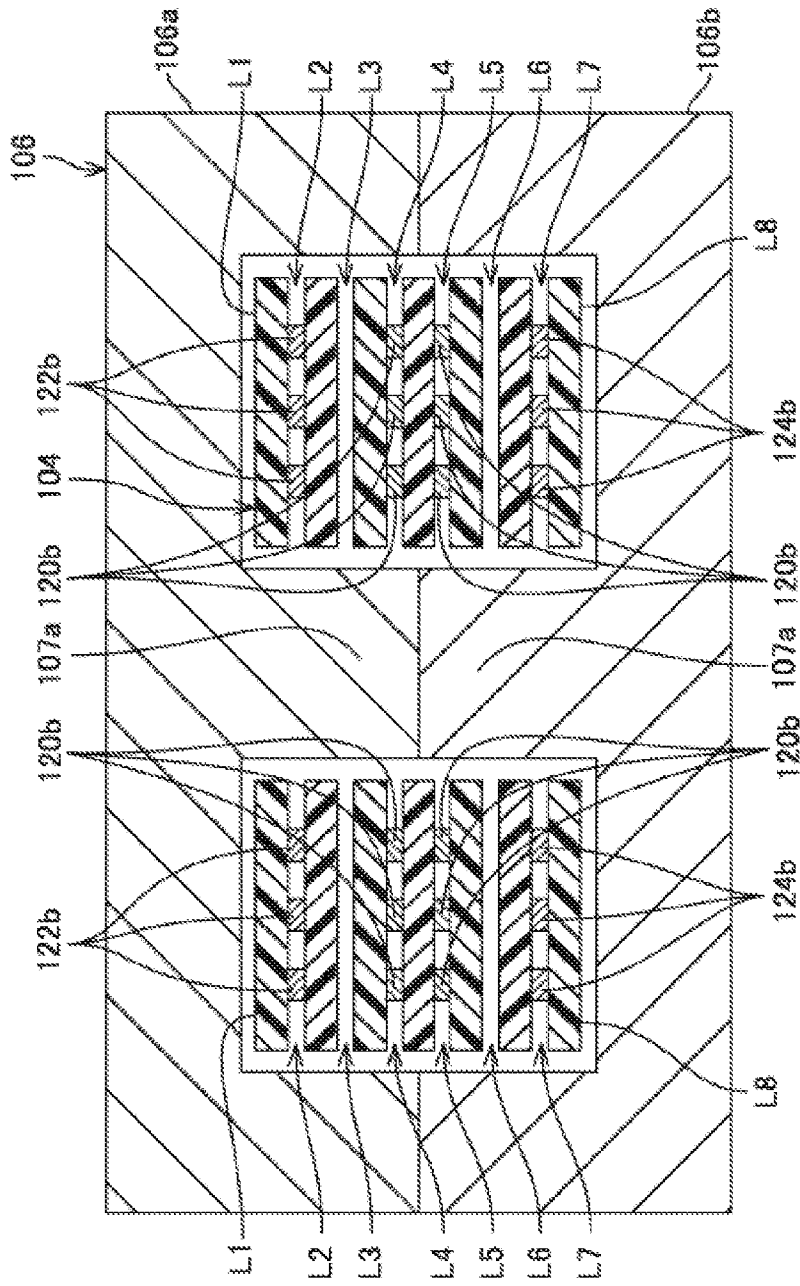


FIG. 4

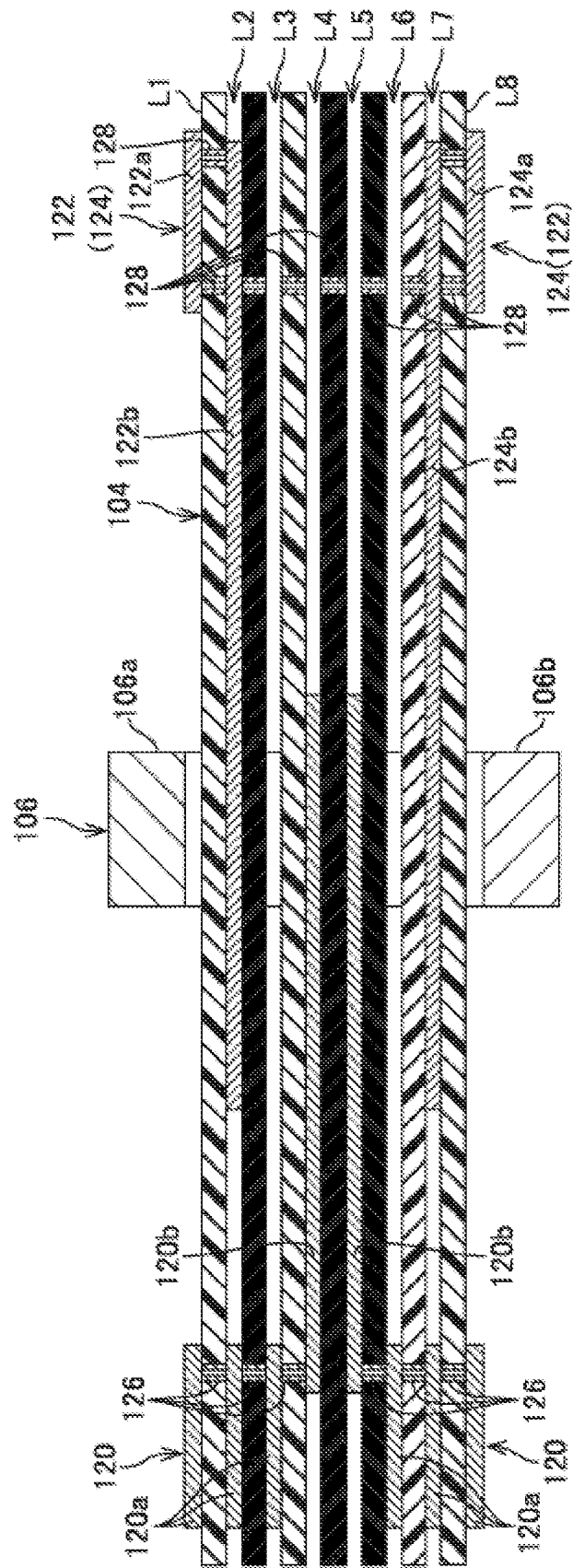
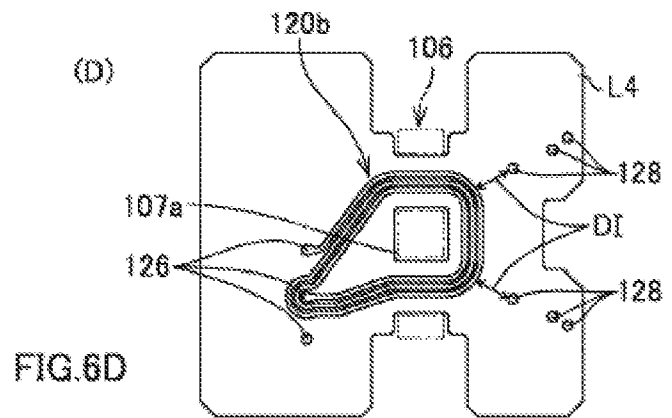
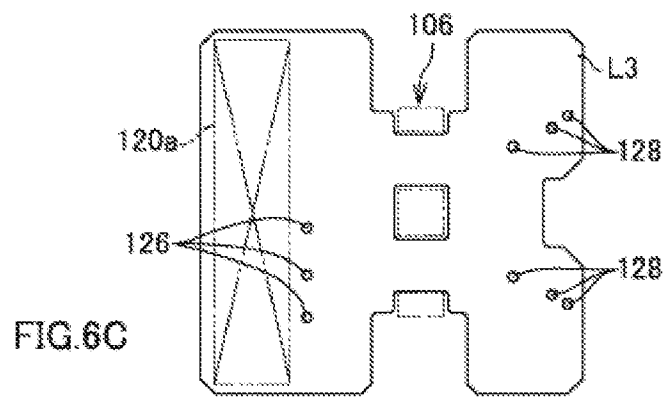
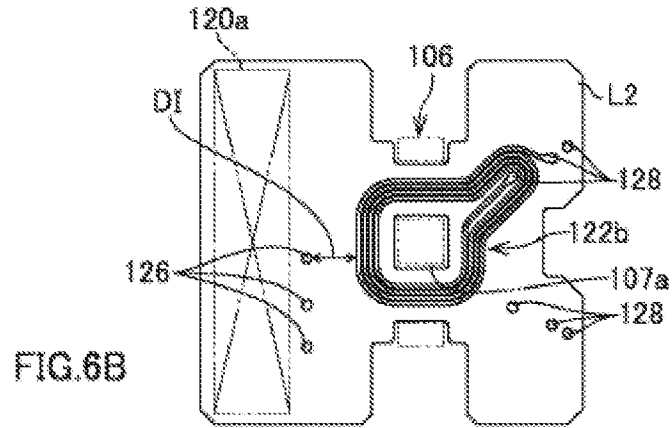
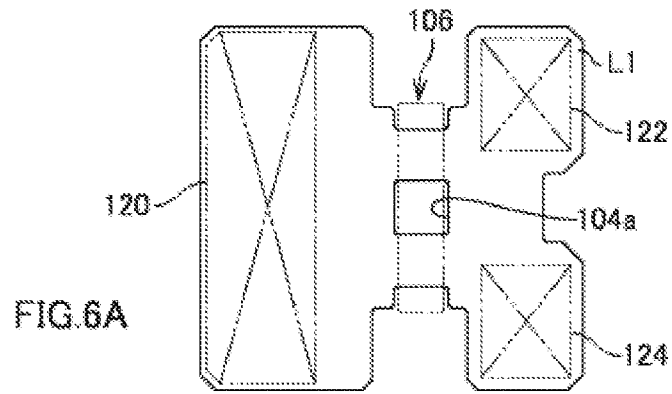


FIG. 5



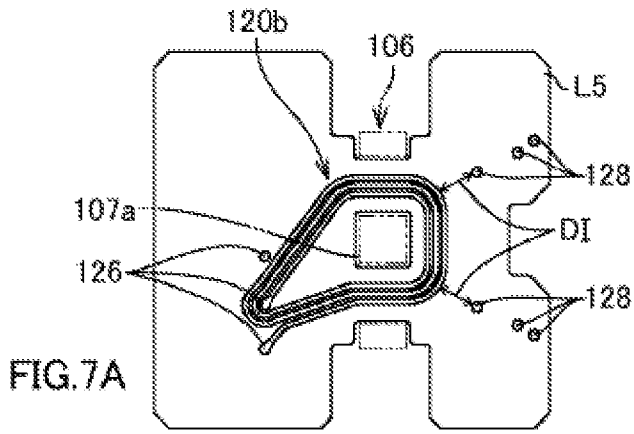


FIG. 7A

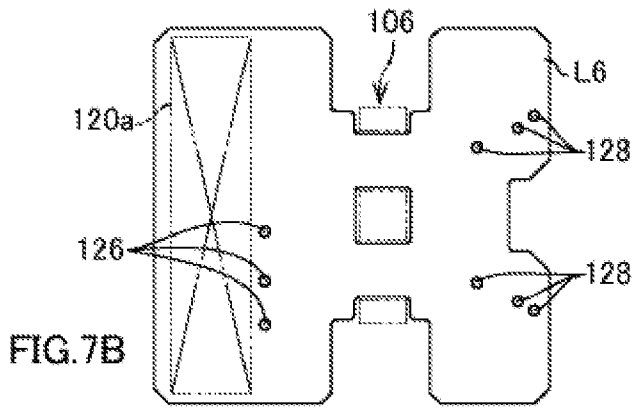


FIG. 7B

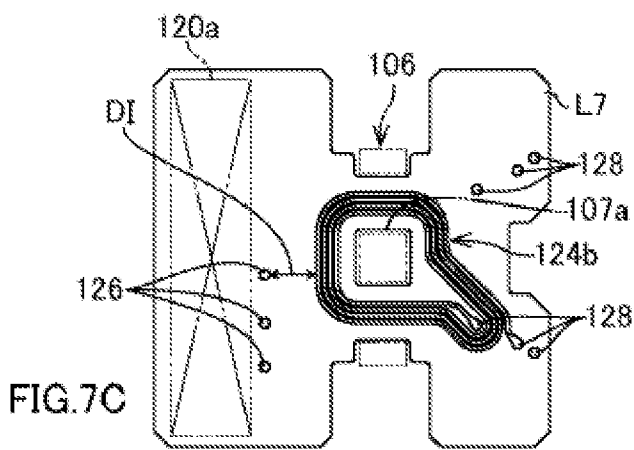


FIG. 7C

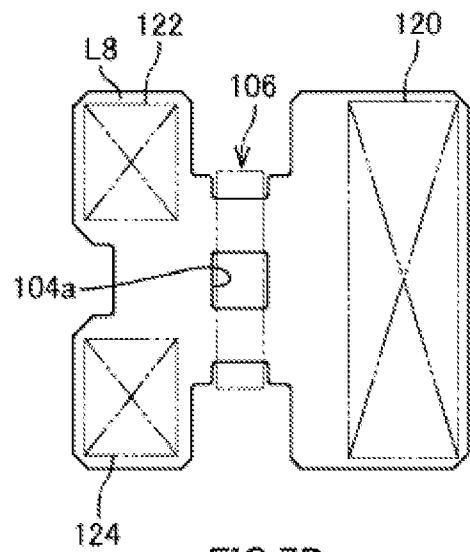


FIG. 7D