I618963

(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I618963 B

(45)公告日： 中華民國 107 (2018) 年 03 月 21 日

(21)申請案號：104133510 (22)申請日： 中華民國 104 (2015) 年 10 月 13 日

(51)Int. Cl.： *G02F1/1343 (2006.01)* *H01L21/027 (2006.01)*
H01L21/28 (2006.01)

(30)優先權：2014/10/23 日本 2014-216489

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：藤田直紀 FUJITA, NAOKI (JP) ；石田寬 ISHIDA, HIROSHI (JP) ；八尋俊一 YAHIRO, SHUNICHI (JP) ；池田文彥 IKEDA, FUMIHIKO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200641490A TW 200945413A

TW 201030843A US 2007/0001979A1

審查人員：蕭盛澤

申請專利範圍項數：4 項 圖式數：17 共 26 頁

(54)名稱

畫素電極之圖案形成方法及形成系統

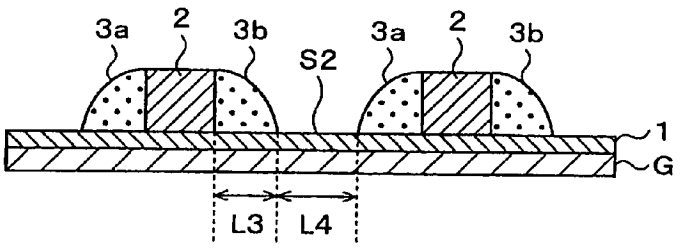
PATTERN FORHATION METHOD FOR PIXEL ELECTRODE, AND FORMATION SYSTEM

(57)摘要

在製造 IPS 方式、FFS 方式之液晶驅動方式等的液晶顯示裝置時，即便使用解析度低之以往的一般曝光裝置，亦可進一步對畫素電極進行窄間距化。一種在玻璃基板(G)上形成畫素電極之圖案的方法，在玻璃基板(G)上之畫素電極層(1)的上面，在前述圖案之成為第 1 間隔部的部分形成光阻(2)，其後，形成犧牲膜，其次，保留殘置犧牲膜(3a、3b)而去除犧牲膜，在畫素電極層(1)之上面形成前述圖案的第 2 間隔部(S2)。其後，去除光阻(2)而形成前述圖案的第 2 間隔部，其次，在前述第 1 間隔部、第 2 間隔部之側方形成接觸部的光阻，其後，去除第 1 間隔部、第 2 間隔部的畫素電極層。

指定代表圖：

圖 3



符號簡單說明：

1・・・畫素電極層

2・・・光阻

3a・・・殘置犧牲膜

3b・・・殘置犧牲膜

L3・・・寬度

L4・・・寬度

S2・・・第 2 間隔部

G・・・玻璃基板

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】（中文/英文）

畫素電極之圖案形成方法及形成系統

Pattern forhation method for pixel electrode, and formation system

【技術領域】

[0001] 本發明，係關於畫素電極之圖案形成方法及圖案形成系統。

【先前技術】

[0002] 近年來，使用於智慧型手機或平板型電腦之畫面顯示裝置的液晶顯示器邁向高影像化，從視角、透射率的觀點來看，大多採用被稱為所謂 IPS 方式（In Plane Switching）、FFS 方式（Fringe Field Switching）的液晶驅動方式（例如，專利文獻 1、2）。

[0003] 在採用該些液晶驅動方式的液晶顯示裝置中，亦於形成畫素電極時，採用以往之一般的光微影工程。

[先前技術文獻]

[專利文獻]

[0004]

[專利文獻 1]WO2014/7355 號公報

[專利文獻 2]日本特開 2011-164661 號公報

【發明內容】

[本發明所欲解決之課題]

[0005] 然而，在前述之 IPS 方式、FFS 方式之液晶驅動方式的液晶顯示裝置中，亦尋求進一步的高解析度，為了實現其目的，而必需對畫素電極進行微細間矩化。

[0006] 然而，製造目前此型式之液晶顯示裝置時所使用之曝光裝置的曝光解析度其極限為 2μm。因此，在畫素密度超過 500ppi 的液晶顯示裝置中，將變得無法對應。為實現該對應，雖必須使用半導體元件用之高性能曝光裝置，但半導體元件用之高性能曝光裝置極昂貴，且作為現實問題，使用於經常打價格戰之智慧型手機或平板型電腦之畫面顯示裝置的製造是困難的。

[0007] 本發明，係有鑑於該點而進行研究者，以提供下述者為目的：在製造 IPS 方式、FFS 方式之液晶驅動方式等的液晶顯示裝置時，即便使用以往的曝光裝置，亦可進一步對畫素電極進行窄間距化。

[用以解決課題之手段]

[0008] 為了達成前述目的，本發明，係一種在基板上形成畫素電極之圖案的方法，其特徵係，在基板上之畫素電極層的上面，在前述圖案之成為第 1 間隔部的部分形成光阻，其後，在形成有前述光阻的畫素電極層上形成犧牲膜，其後，保留前述光阻之側部的殘置犧牲膜而去除前

阻膜；曝光裝置，對由前述光阻膜形成裝置所形成的光阻膜進行曝光；顯像裝置，對由前述曝光裝置所曝光的光阻膜進行顯像，在基板上形成光阻圖案；犧牲膜去除裝置，去除前述犧牲膜；及畫素電極層去除裝置，去除前述第 1 間隔部、第 2 間隔部之畫素電極層。

[發明之效果]

[0014] 根據本發明，即便使用以往之液晶顯示裝置之製造所使用的曝光裝置，亦可在基板上形成較以往為更窄間距之畫素電極的圖案。

【圖式簡單說明】

[0015]

[圖 1]為了表示實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示在畫素電極層形成有光阻之狀態的說明圖。

[圖 2]為了表示實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示形成有犧牲膜之狀態的說明圖。

[圖 3]為了表示實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示保留殘置犧牲膜而去除犧牲膜之狀態的說明圖。

[圖 4]為了表示實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示去除了光阻之狀態

的說明圖。

[圖 5]從圖 4 之狀態之平面所觀察到的說明圖。

[圖 6]表示從圖 4 之狀態，在接觸部形成有光阻之狀態的說明圖。

[圖 7]示意地表示從圖 4 之狀態，去除了間隔部之畫素電極層之狀態之縱剖面的說明圖。

[圖 8]表示從圖 7 之狀態，去除了殘置犧牲膜之狀態之平面的說明圖。

[圖 9]以往技術之畫素電極之平面的說明圖。

[圖 10]為了表示其他實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示在畫素電極層形成有光阻之狀態的說明圖。

[圖 11]為了表示其他實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示形成有犧牲膜之狀態的說明圖。

[圖 12]為了表示其他實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示保留殘置犧牲膜而去除了犧牲膜之狀態的說明圖。

[圖 13]為了表示其他實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示去除了接觸部以外之光阻之狀態的說明圖。

[圖 14]為了表示其他實施形態之圖案形成方法的製程，而示意地表示玻璃基板之縱剖面，且表示示意地表示從圖 13 之狀態去除了間隔部之畫素電極層的狀態之狀態

[0041] 光微影裝置 110，係具有搬入搬出部 111、塗佈系處理部 112、曝光處理部 113、顯像系處理部 114，且更具有塗佈系處理部 112 前後的洗淨裝置、熱處理裝置、乾燥裝置、所需的搬送裝置部（皆未圖示）。

[0042] 作為犧牲膜形成裝置 120，係例如可使用所謂旋轉塗佈方式的成膜裝置。當然並不限於此，亦可使用藉由 CVD 成膜法來形成犧牲膜的裝置。作為犧牲膜去除裝置 130，係例如可使用乾蝕刻裝置。作為光阻去除裝置 140，係例如可使用灰化裝置。而且，作為蝕刻裝置 150，係例如可使用濕蝕刻裝置。另外，該些犧牲膜形成裝置 120、犧牲膜去除裝置 130、光阻去除裝置 140、作為去除畫素電極層之裝置的蝕刻裝置 150，係亦可任意地組入於光微影裝置 110，從而作為線上的裝置。

[0043] 又，光微影裝置 110、犧牲膜形成裝置 120、犧牲膜去除裝置 130、光阻去除裝置 140、蝕刻裝置 150，係藉由控制裝置 160 來進行所需的控制。控制裝置 160，係例如電腦，具有程式儲存部（未圖示）。在程式儲存部，係儲存有控制前述各裝置的程式。又，在程式儲存部亦儲存有如下述般之程式：用以控制上述之各種裝置或搬送裝置部等之驅動系統的動作，從而實現圖案形成系統 100 中之前述的圖案形成方法。另外，前述程式，係被記錄於例如電腦可讀取之硬碟（HD）、軟碟片（FD）、光碟（CD）、磁光碟（MO）、記憶卡等之電腦可讀取之記憶媒體者，且亦可為從該記憶媒體安裝於控制裝置 160

者。

[0044] 根據如圖 16 所示之圖案形成系統 100，在實施先前的實施形態時，係以由圖 16 中之直線之箭頭所示的路徑來進行處理。另一方面，在實施其他實施形態時，由於光微影工程係進行 1 次即可，因此，在以光阻去除裝置 140 來去除光阻後，係如圖中之虛線的箭頭所示，只要照原樣將玻璃基板 G 搬送到蝕刻裝置 150 即可。

[0045] 然而，在光微影裝置 110 中形成光阻 2、4、5 時，例如使光阻圖案之剖面成為矩形形狀的方式，係可使其後的處理例如犧牲膜 3 的形成處理或其後之犧牲膜 3 的去除處理、畫素電極層 1 的蝕刻處理等更合適，而形成形狀漂亮之窄間距的畫素電極。

[0046] 為了回應像這樣的要求，而例如可使用如圖 17 所示的減壓乾燥裝置 200。該減壓乾燥裝置 200，係例如可配置於光微影裝置 110 之塗佈系處理部 112 中之光阻塗佈裝置的後段。該光阻塗佈裝置（未圖示），係具有從狹縫狀之吐出口吐出光阻液的狹縫噴嘴，並具有在玻璃基板上相對地移動至與玻璃基板平行的塗佈掃描方向而在玻璃基板上形成光阻膜的功能，且可使用習知的光阻塗佈裝置。

[0047] 該減壓乾燥裝置 200，係具有處理容器 201。該處理容器 201 之內部空間，係從排氣部 203 進行排氣，藉此可成為減壓環境。又，在處理容器 201 的內部，在夾著玻璃基板 G 而與排氣部 203 相對向的位置，係設置有氣

體供給部 204。藉此，可從氣體供給部 204 供給惰性氣體，並在玻璃基板 G 上，使惰性氣體之氣流在與玻璃基板 G 平行的氣流通過方向通過。另外，玻璃基板 G，係被保持於藉由升降機構 205 升降的載置部 206 上，且在蓋體 201a 開放後之際，可將玻璃基板 G 舉起至處理容器 201 外。

[0048] 在該減壓乾燥裝置 200 的減壓環境內，使玻璃基板 G 上的光阻膜乾燥，藉此可在玻璃基板 G 上形成極均勻的光阻膜，且可藉由經過其後之曝光處理、顯像處理的方式，使光阻圖案的剖面成為矩形形狀。

[0049] 若更詳細而言，當在曝光處理時進行過量（過曝光）時，會發生繞射光（通過曝光遮罩後的光會繞射）。因此，當照原樣進行時則配線圖案之剖面形狀會形成為梯形或三角形，而有蝕刻耐性差的問題。該點，如前述之減壓乾燥裝置 200，當以一方向的氣流進行乾燥處理時，則會促進光阻膜表面部分之乾燥，其結果，曝光量少的區域或發生了繞射光之部分的表層，係相對於顯像液具有難溶性，另一方面，在曝光量多的部分，前述表層部分，係在顯像時易溶。因此，即使過量，亦難以出現繞射光所致之影響，從而可使配線圖案之剖面形狀成為矩形。

[0050] 以上，雖參閱附加圖面說明了本發明之適當的實施形態，但本發明並不限定於該例。只要是所屬技術領域中具有通常知識者，可於申請專利範圍所記載之思想範圍內，想到各種變形例或修正例係屬顯見，且了解到關

於該等當然亦屬於本發明之技術範圍者。

【符號說明】

[0051]

1：畫素電極層

2、4、5：光阻

3：犧牲膜

3a、3b：殘置犧牲膜

7：線電極

8：接觸部之電極

100：圖案形成系統

110：光微影裝置

111：搬入搬出部

112：塗佈系處理部

113：曝光處理部

114：顯像系處理部

120：犧牲膜形成裝置

130：犧牲膜去除裝置

140：光阻去除裝置

150：蝕刻裝置

160：控制裝置

G：玻璃基板

S1：第 1 間隔部

S2：第 2 間隔部

公告本

發明摘要

※申請案號：104133510

※申請日：104 年 10 月 13 日　※IPC 分類：*G02F 1/1343* (2006.01)
H01L 21/027 (2006.01)
H01L 21/28 (2006.01)

【發明名稱】(中文/英文)

畫素電極之圖案形成方法及形成系統

Pattern forhation method for pixel electrode, and formation system

【中文】

[課題]在製造 IPS 方式、FFS 方式之液晶驅動方式等的液晶顯示裝置時，即便使用解析度低之以往的一般曝光裝置，亦可進一步對畫素電極進行窄間距化。

[解決手段]一種在玻璃基板（G）上形成畫素電極之圖案的方法，在玻璃基板（G）上之畫素電極層（1）的上面，在前述圖案之成為第 1 間隔部的部分形成光阻（2），其後，形成犧牲膜，其次，保留殘置犧牲膜（3a、3b）而去除犧牲膜，在畫素電極層（1）之上面形成前述圖案的第 2 間隔部（S2）。其後，去除光阻（2）而形成前述圖案的第 2 間隔部，其次，在前述第 1 間隔部、第 2 間隔部之側方形成接觸部的光阻，其後，去除第 1 間隔部、第 2 間隔部的畫素電極層。

【英文】

圖式

圖 1

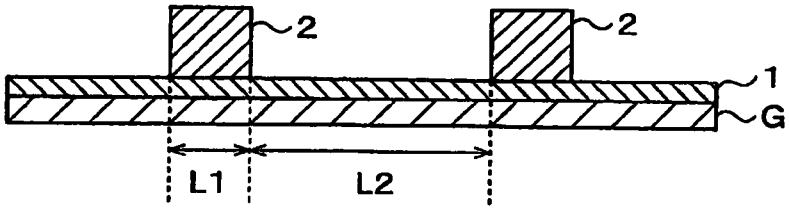


圖 2

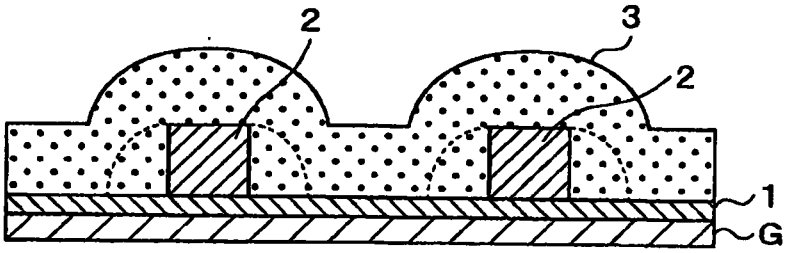


圖 3

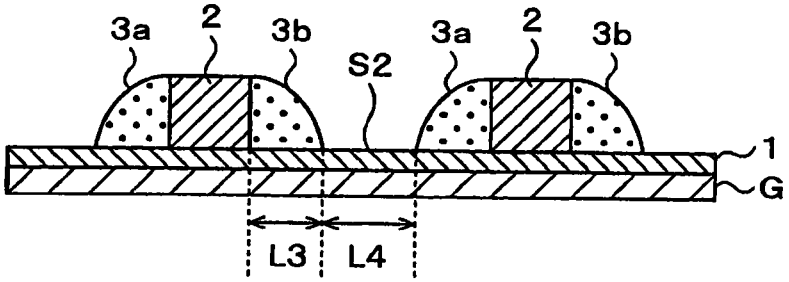


圖 4

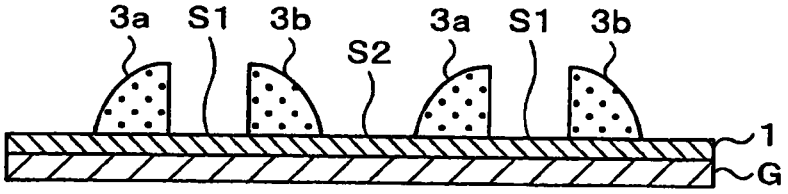


圖 5

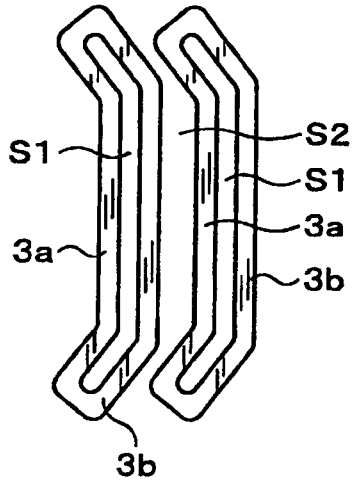


圖 6

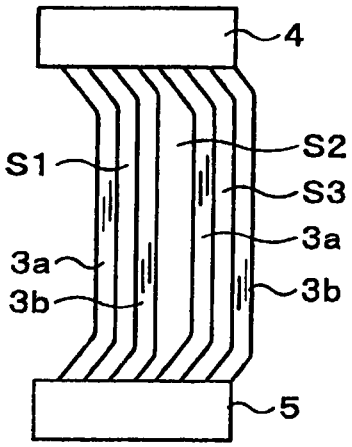


圖 7

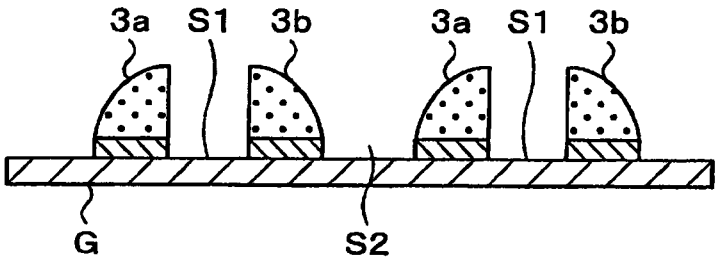


圖 8

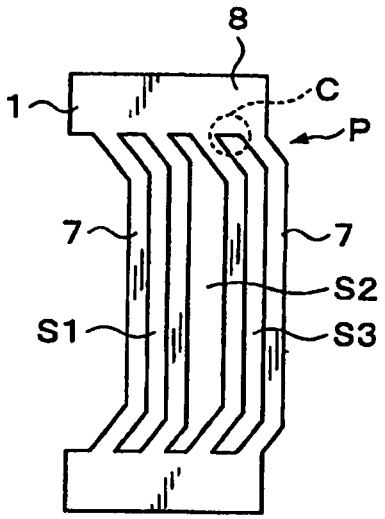


圖 9

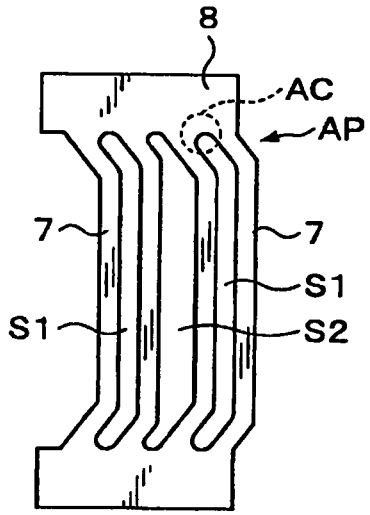
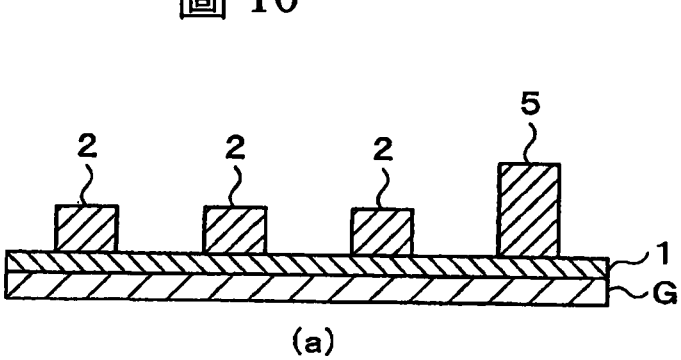
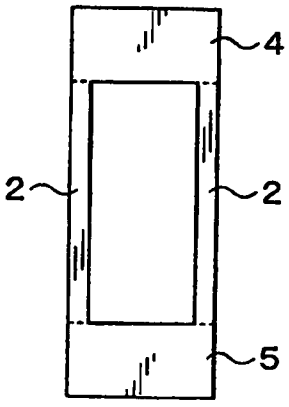


圖 10



(a)



(b)

圖 11

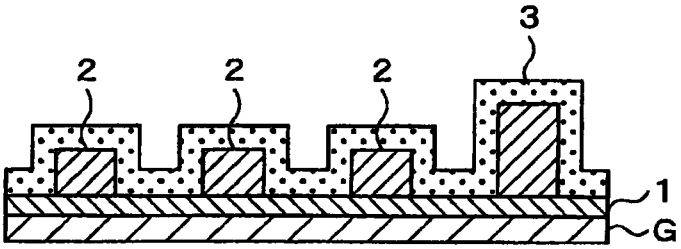
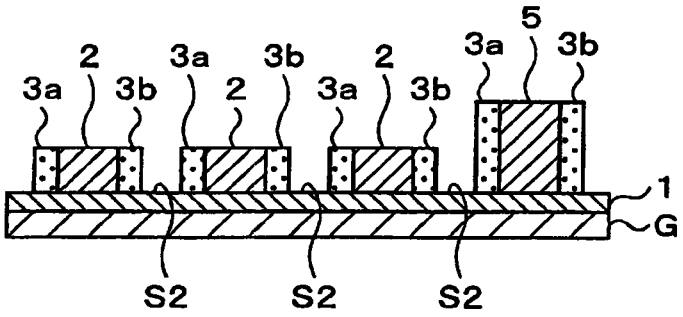
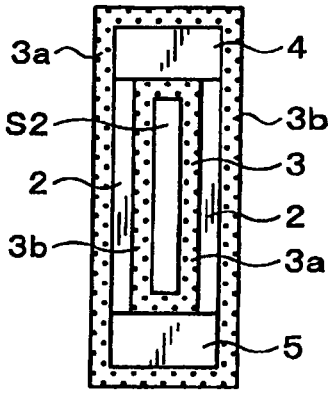


圖 12

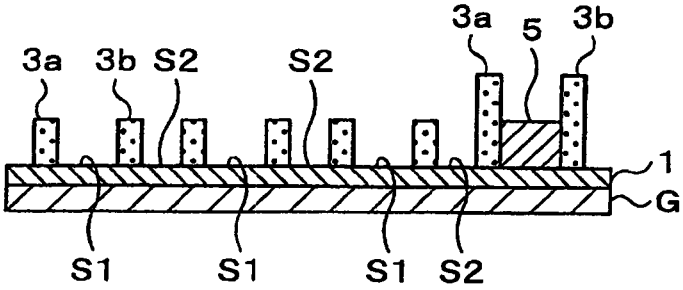


(a)

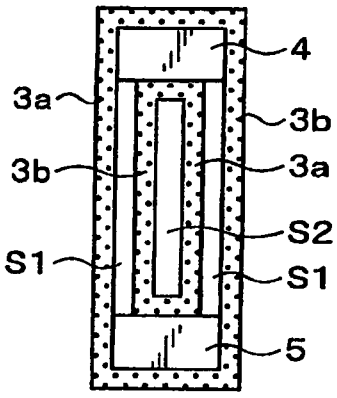


(b)

圖 13



(a)



(b)

圖 14

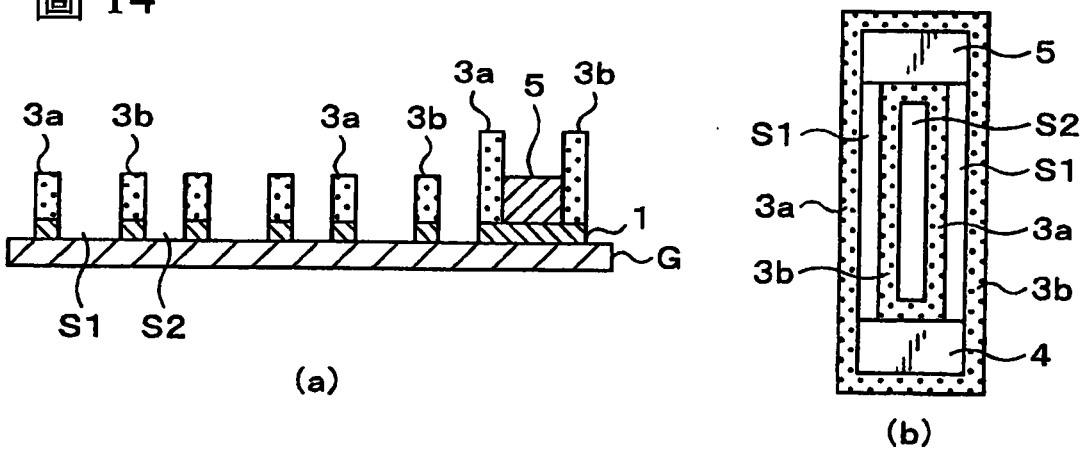

3a
3b
3a
3b
3a
5
3b
1
G
S1
S2
(a)
5
S1
S2
S1
3a
3a
3b
3b
4
(b)

圖 15

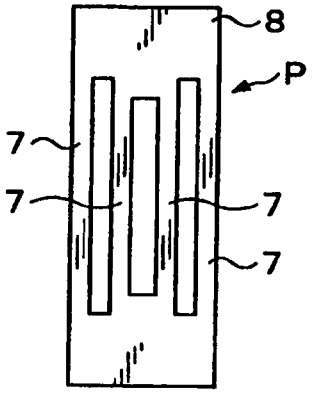

8
P
7
7
7
7

圖 16

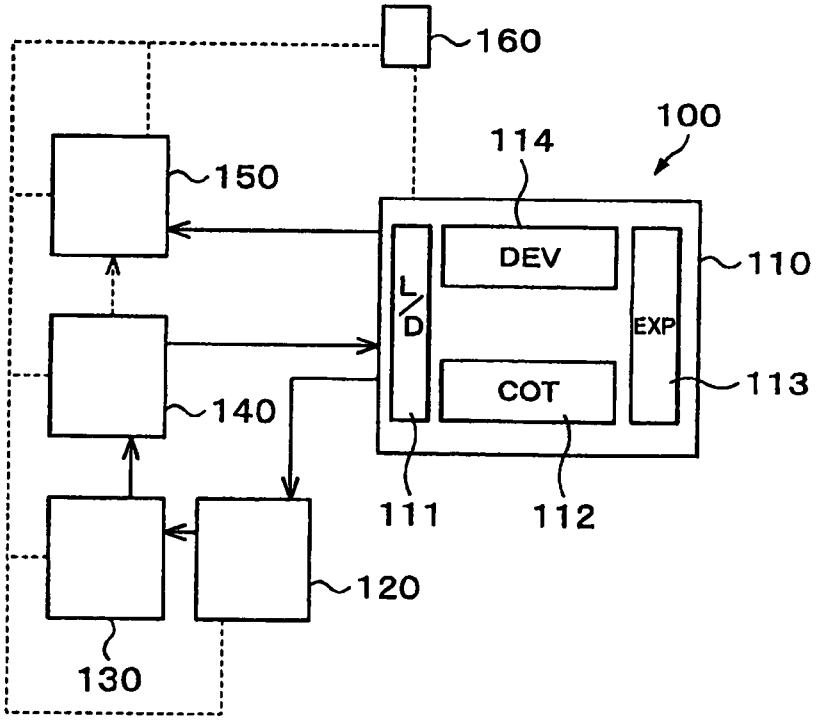
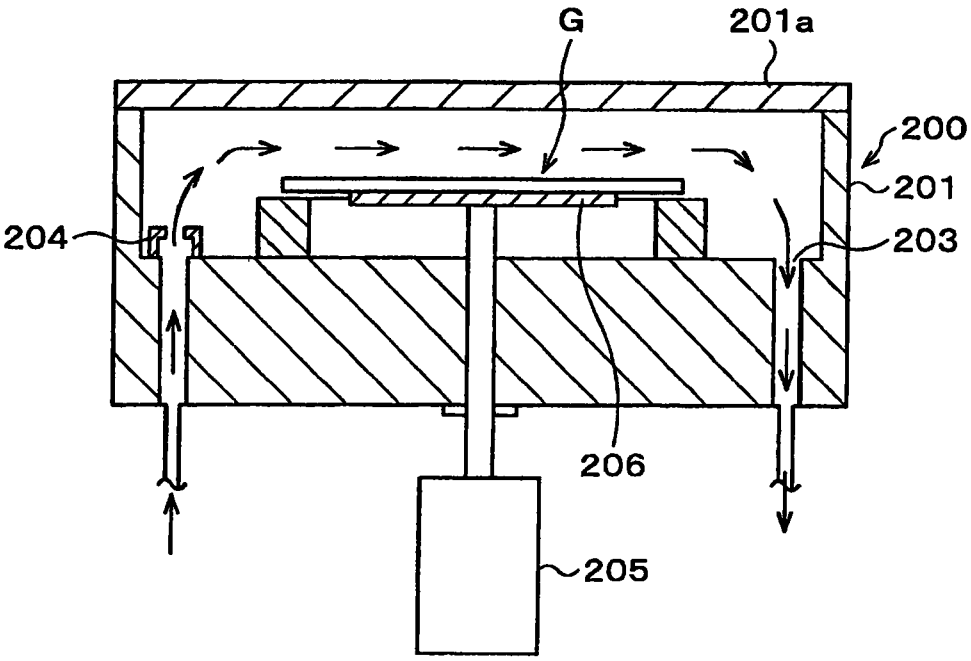

160
100
114
150
DEV
110
L/D
EXP
140
COT
113
111
112
120
130

圖 17



【代表圖】

【本案指定代表圖】：第(3)圖。

【本代表圖之符號簡單說明】：

1：畫素電極層

2：光阻

3a：殘置犧牲膜

3b：殘置犧牲膜

L3：寬度

L4：寬度

S2：第2間隔部

G：玻璃基板

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

述犧牲膜，在畫素電極層之上面形成前述圖案的第 2 間隔部，其後，去除前述光阻而形成前述圖案的第 1 間隔部，其後，在前述第 1 間隔部、第 2 間隔部之側向形成接觸部的光阻，其後，去除前述第 1 間隔部、第 2 間隔部的畫素電極層。

[0009] 根據本發明，藉由通常的光阻工程，在基板上之畫素電極層的上面，在前述圖案之成為第 1 間隔部的部分形成光阻，其後，在形成有前述光阻的畫素電極層上形成犧牲膜，其後，保留前述光阻之側部的殘置犧牲膜而去除前述犧牲膜，藉此可在畫素電極層之上面形成前述圖案的第 2 間隔部。因此，在殘置犧牲膜相互間形成有第 2 間隔部。正因如此，可藉由實施一次光微影工程的方式，在第 1 間隔部相互間進一步形成第 2 間隔部。關於畫素電極所需之與汲極等導通的接觸部，係在形成第 1 間隔部、第 2 間隔部後，例如可藉由通常的光微影工程來形成光阻。因此，可藉由去除前述第 1 間隔部、第 2 間隔部之畫素電極層的方式，在基板上，以較以往為更窄間距來形成畫素電極。

[0010] 另一觀點之本發明，係一種在基板上形成畫素電極之圖案的方法，其特徵係，在基板上之畫素電極層的上面，在接觸部的光阻及前述圖案之成為第 1 間隔部的部分形成光阻，此時，前述接觸部之光阻的高度，係形成為高於第 1 間隔部的光阻，其後，在形成有各光阻的畫素電極層上形成犧牲膜，其後，保留前述各光阻之側部的殘

置犧牲膜而去除前述犧牲膜，在畫素電極層之上面形成前述圖案的第 2 間隔部，其後，保留接觸部之光阻，同時去除第 1 間隔部之光阻而形成前述圖案的第 1 間隔部，其後，去除前述第 1 間隔部、第 2 間隔部的畫素電極層。

[0011] 根據本發明，例如藉由所謂半曝光，在基板上之畫素電極層的上面，形成接觸部之光阻及圖案之成為第 1 間隔部之部分的光阻，並且使前述接觸部之光阻的高度形成為高於第 1 間隔部的光阻。其後，與前述之發明同樣地，在形成有各光阻的畫素電極層上形成犧牲膜，其次，保留各光阻之側部的殘置犧牲膜而去除前述犧牲膜，在畫素電極層之上面形成前述圖案的第 2 間隔部。而且，保留接觸部之光阻，同時去除第 1 間隔部之光阻，藉此可形成前述圖案之第 1 間隔部。因此，正因如此，可藉由 1 次的光微影工程，在第 1 間隔部相互間進一步形成第 2 間隔部。因此，可藉由去除前述第 1 間隔部、第 2 間隔部之畫素電極層的方式，在基板上，以較以往為更窄間距來形成畫素電極。

[0012] 而且，根據另一觀點，本發明，係一種可讀取之電腦記憶媒體，儲存有在控制該基板處理系統之控制部的電腦上進行動作的程式，以便藉由基板處理系統執行前述之圖案形成方法。

[0013] 而且，又根據另一觀點，本發明，係一種圖案形成系統，用以實施前述之圖案形成方法的基板處理系統，其特徵係，具有：光阻膜形成裝置，在基板上形成光

的說明圖。

[圖 15]從藉由其他實施形態之圖案形成方法所製造之畫素電極之平面所觀察到的說明圖。

[圖 16]示意地表示圖案形成系統的說明圖。

[圖 17]示意地表示減壓乾燥裝置之縱剖面的說明圖。

【實施方式】

[0016] 以下，說明本發明之實施形態。圖 1，係為了表示實施形態之圖案形成方法之程序，而示意地表示玻璃基板 G 的縱剖面者，在玻璃基板 G 之上面，係形成有畫素電極層 1。作為該畫素電極層 1，係可使用習知的電極材料，在該實施形態中，係使用 ITO（Indium Thin Oxide）。

[0017] 在本實施形態中，係首先進行用以形成只有線之電極圖案的處理。亦即，在畫素電極層 1 之上面，係藉由光微影工程，在所期望之畫素電極的圖案之成為第 1 間隔部的部分形成有光阻 2。在該例子中，係意欲使用空間：線之寬度為 1μm：1μm，因此，光阻 2 之寬度 L1，係必需為 1μm。另一方面，如前述，此型式之液晶顯示裝置的製造所使用之一般曝光裝置的解析度，係線寬為 2μm 左右。然而，藉由在曝光處理時進行過量的方式，可在顯像處理時，使線寬變細而成為 1μm。又，藉由像這樣進行過量，線寬 1μm 之光阻 2 相互間之空間的寬度 L2，係例如預先設定為 3μm，並調整光阻 2 形成時的遮罩以及曝光量。

[0018] 其次，如圖 2 所示，在形成有光阻 2 的畫素電極層 1 上形成犧牲膜 3。犧牲膜 3 之材料，係亦可為有機膜、無機膜之任一。又，在成膜時，係可使用一般的成膜方法例如習知之化學氣相沈積法（CVD）。作為犧牲膜，係可例示例如 SiO_2 膜。

[0019] 其次，如圖 3 所示，使光阻 2 之上面露出，同時保留光阻 2 之側部的殘置犧牲膜 3a、3b 而去除其他犧牲膜 3。去除犧牲膜 3 時，係例如可藉由乾蝕刻來進行。在例如使用 SiO_2 膜作為犧牲膜時，係可使作為氣體種之例如 CF 系氣體（CF_4、C_4F_8、CH_3F、CHF_3、CH_2F_2 等）與稀有氣體（例如 Ar 氣體）的混合氣體電漿化而進行乾蝕刻。此時，以使殘置犧牲膜 3a、3b 之寬度 L3 成為 1μm 的方式，又以藉由去除該犧牲膜 3，使畫素電極層 1 露出的部分亦即第 2 間隔部 S2 之寬度 L4 亦成為 1μm 的方式，預先設定例如蝕刻處理的時間、速率等。

[0020] 其次，藉由例如灰化處理去除光阻 2。在圖 4 中，表示去除後的樣子。藉此，在畫素電極層 1 上，形成有第 1 間隔部 S1 與前述之第 2 間隔部 S2（露出）。

[0021] 在該狀態中，係如示意地表示圖 5 之平面的圖所示，藉由殘置犧牲膜 3a、3b，在畫素電極層 1 僅形成有電極之線的圖案。因此，在線之圖案的側向，必需形成用以與閘極、汲極等導通之接觸部的圖案。

[0022] 因此，藉由第 2 次的光微影工程，如圖 6 所示，以跨在殘置犧牲膜 3a、3b 之端部的方式，在第 1 間

隔部 S1、第 2 間隔部 S2 之側向形成接觸部的光阻 4、5。藉此，在玻璃基板 G 上，形成有畫素電極之圖案。

[0023] 其後，將殘置犧牲膜 3a、3b 及光阻 4、5 作為遮罩，去除畫素電極層 1。在去除時，係可使用例如濕蝕刻。如實施形態所示，在將 ITO 使用於畫素電極層 1 時，作為濕蝕刻用之處理液，係例如可使用鹽酸與硝酸的混合液、鹽酸與乙酸的混合液、硝酸與硫酸的混合液等。

[0024] 其後，係只要去除殘置犧牲膜 3a、3b、及光阻 4、5，則如圖 8 所示，在玻璃基板 G 上形成有所謂梳齒狀的畫素電極 P。

[0025] 像這樣所形成的畫素電極 P，係如圖 8 所示，線電極 7 與第 1 間隔部 S1、第 2 間隔部 S2 的寬度，係分別形成為 1μm，即便使用以往之解像極限為 2μm 左右的一般曝光裝置，亦可在玻璃基板 G 上形成線寬較以往窄且窄間距之梳齒狀的畫素電極 P。

[0026] 另一方面，在使用以往之解像極限為 2μm 左右的一般曝光裝置，以 1 次光微影工程來製造同程度的畫素電極 AP 時，如圖 9 所示，即便以利用過量的方式來使線電極 7 之線寬本身成為 1μm 左右，亦不可能使第 1 間隔部 S1、第 2 間隔部 S2 的寬度皆成為相同的寬度亦即成為窄間距。因此，根據本實施形態，即便使用相同解析度的曝光裝置，亦可製造與以往相比，線電極之線寬、間隔部皆細的畫素電極。

[0027] 而且，如圖 9 所示，以往，雖係藉由 1 次的

曝光，形成線電極 7 及接觸部之電極 8 的圖案，但如前述，因曝光裝置之解析度的問題，由線電極 7 與接觸部之電極 8 所折曲的角部 AC 會彎曲或成為帶圓弧的形狀。因此，在使用該畫素電極所製造的液晶顯示裝置中，係在對畫面施加壓力而產生配向混亂之際，發生了該混亂不會回復之向錯的現象。

[0028] 該點，根據藉由實施形態之圖案形成方法所製造的畫素電極 P，在形成直線狀之線電極 7 的圖案後，藉由第 2 次光微影工程，以跨在該線電極 7 之圖案之端部的方式，形成直線狀之接觸部之電極的圖案，因此，由線電極 7 與接觸部之電極 8 所折曲的角部 C 極尖銳，且在彎曲部分可形成所謂鋒利之邊緣上升的銳角。因此，可防止如以往般之向錯。

[0029] 另外，在前述的例子中，雖然線電極 7、第 1 間隔部 S1、第 2 間隔部 S2 皆以直線狀的圖案來構成，但本發明並不限於此，第 1 間隔部 S1、第 2 間隔部 S2 皆亦可適用於作為平面視圖上在中途彎折的形狀之電極圖案因應於此之彎折之形狀（例如「く」的字型）的電極圖案。

[0030] 其次，說明其他實施形態。本實施形態，係同時地形成線電極與接觸部之電極的例子。

[0031] 如圖 10 所示，在該例子中，亦在玻璃基板 G 之畫素電極層 1 的上面，藉由光微影工程，在所期望之畫素電極之圖案之成為第 1 間隔部的部分形成有光阻 2。而且，在成為接觸部的部分，亦藉由前述光微影工程而同時

形成光阻 4、5。另外，在圖 10～14 中，（a），係示意地表示縱剖面，（b），係示意地表示平面。

[0032] 如圖 10（a）所示，與光阻 2 相比，接觸部之光阻 5（4）的高度，係形成為高度高於光阻 2。如此一來，對於以 1 次光微影工程來實現高度不同的光阻而言，係例如可藉由半曝光處理這樣的處理來加以實現。例如，光阻 2 上的遮罩部分，係透射率 50%，在間隔部的遮罩部分，係使用透射率 100%，在光阻 5（4）上的遮罩部分，係使用透射率 0%的遮罩等，而可使用因各區域而異之透射率的遮罩來加以實現。

[0033] 其次，如圖 11 所示，在形成有光阻 2、光阻 4、5 的畫素電極層 1 上，形成犧牲膜 3。犧牲膜 3 之材料，係亦可為有機膜、無機膜之任一。在該情況下亦進行成膜時，可使用一般的成膜方法例如前述之化學氣相沈積法（CVD）。又，作為犧牲膜，係例如可例示 SiO_2 膜。

[0034] 其次，如圖 12 所示，使光阻 2、光阻 4、5 之各上面露出，同時保留光阻 2、光阻 4、5 之各側部的殘置犧牲膜 3a、3b 而去除其他犧牲膜 3，又形成畫素電極層 1 所露出的部分亦即第 2 間隔部 S2。去除犧牲膜 3 時，係可藉由例如前述之乾蝕刻來進行。

[0035] 其次，如圖 13 所示，保留光阻 4、5，同時去除光阻 2。在此，所謂保留光阻 4、5 並非指照原樣保留的意思，而是包含一部分被去除而高度變低的狀態。像這樣之光阻的去除，係可藉由例如灰化處理來加以實現，且

由於光阻 2 與光阻 4、5 的高度原本就不同，因此，只要以去除光阻 2 之最小限度的條件來進行灰化處理，則光阻 4、5 會保留僅減少光阻 2 之高度部分的高度。

[0036] 其次，如圖 14 所示，其後，以殘置犧牲膜 3a、3b 及光阻 4、5 作為遮罩，去除畫素電極層 1。在去除時，係可使用例如濕蝕刻。如實施形態所示，在將 ITO 使用於畫素電極層 1 時，作為濕蝕刻用之處理液，係例如可使用鹽酸與硝酸的混合液、鹽酸與乙酸的混合液、硝酸與硫酸的混合液等。

[0037] 其後，係只要去除殘置犧牲膜 3a、3b 及光阻 4、5，則如圖 15 所示，在玻璃基板 G 上形成有所謂梳齒狀的畫素電極 P。

[0038] 像這樣所形成的畫素電極 P，係如圖 15 所示，可分別使線電極 7 與第 1 間隔部 S1、第 2 間隔部 S2 的寬度成為 1μm，且即便使用以往之解像極限為 2μm 左右的一般曝光裝置，亦可在玻璃基板 G 上形成線寬較以往窄且窄間距之梳齒狀的畫素電極 P。而且，光微影工程，係進行 1 次即可。

[0039] 在實施如以上般的各圖案形成方法時，例如可提案如圖 16 所示的圖案形成系統 100。

[0040] 該圖案形成系統 100，係具有光微影裝置 110、犧牲膜形成裝置 120、犧牲膜去除裝置 130、光阻去除裝置 140、蝕刻裝置 150。

該些之任一亦可使用習知的技術。

第 104133510 號 民國 106 年 11 月 27 日修正

申請專利範圍

1.一種畫素電極之圖案形成方法，係在基板上形成畫素電極之圖案的方法，其特徵係，

在基板上之畫素電極層的上面，在前述圖案之成為第1間隔部的部分形成光阻，

其後，在形成有前述光阻的畫素電極層上形成犧牲膜，

其後，保留前述光阻之側部的殘置犧牲膜而去除前述犧牲膜，在畫素電極層之上面形成前述圖案的第 2 間隔部，

其後，去除前述光阻而形成前述圖案的第 1 間隔部，

其後，在前述第 1 間隔部、第 2 間隔部之側向形成接觸部的光阻，

其後，去除前述第 1 間隔部、第 2 間隔部的畫素電極層。

2.一種畫素電極之圖案形成方法，係在基板上形成畫素電極之圖案的方法，其特徵係，

在基板上之畫素電極層的上面，在接觸部的光阻及前述圖案之成為第 1 間隔部的部分形成光阻，此時，前述接觸部之光阻的高度，係形成為高於第 1 間隔部的光阻，

其後，在形成有各光阻的畫素電極層上形成犧牲膜，

其後，保留前述各光阻之側部的殘置犧牲膜而去除前述犧牲膜，在畫素電極層之上面形成前述圖案的第 2 間隔部，

其後，保留接觸部之光阻，同時去除第 1 間隔部之光阻而形成前述圖案的第 1 間隔部，

其後，去除前述第 1 間隔部、第 2 間隔部的畫素電極層。

3.一種可讀取之電腦記憶媒體，儲存有程式，該程式，係以藉由基板處理系統執行如申請專利範圍第 1~2 項中任一項之圖案形成方法的方式，在控制該基板處理系統之控制部的電腦上進行動作。

4.一種圖案形成系統，用以實施如申請專利範圍第 1~2 項中任一項之圖案形成方法的基板處理系統，其特徵係，具有：

光阻膜形成裝置，在基板上形成光阻膜；

曝光裝置，對由前述光阻膜形成裝置所形成的光阻膜進行曝光；

顯像裝置，對由前述曝光裝置所曝光的光阻膜進行顯像，在基板上形成光阻圖案；

犧牲膜去除裝置，去除前述犧牲膜；及

畫素電極層去除裝置，去除前述第 1 間隔部、第 2 間隔部之畫素電極層。