



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.

H01L 29/786 (2006.01)

(45) 공고일자 2007년03월12일  
(11) 등록번호 10-0693235  
(24) 등록일자 2007년03월05일

(21) 출원번호 10-2004-0077809	(65) 공개번호 10-2005-0051539
(22) 출원일자 2004년09월30일	(43) 공개일자 2005년06월01일
심사청구일자 2004년09월30일	

(30) 우선권주장 JP-P-2003-00398085 2003년11월27일 일본(JP)

(73) 특허권자 도시바 마쓰시타 디스플레이 테크놀로지 컴퍼니, 리미티드  
일본 도쿄도 미나토구 4초메 고난 1-8

(72) 발명자 고또야스마사  
일본 사이따마겐 후까야시 도끼와초 88-11

(74) 대리인 장수길  
이중희  
구영창

**심사관 : 최광섭**

전체 청구항 수 : 총 15 항

**(54) 표시 장치 및 그 제조 방법**

**(57) 요약**

자기 발광 소자를 구동하는 구동 소자의 특성을 균일화하여, 표시 품위를 향상시킬 수 있는 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다. 표시 장치는 매트릭스 형상으로 배치된 복수의 화소로 구성된 표시 에리어를 구비하고 있다. 화소 각각은, 자기 발광 소자와, 자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자를 구비하고 있다. 구동 소자는, 폴리실리콘막으로 이루어지는 반도체층(21)을 구비하는 박막 트랜지스터로 구성되어 있다. 반도체층(21)에서의 소스 영역(21S)과 드레인 영역(21D)과의 사이의 채널 영역(21C)은, 소스 영역(21S)과 드레인 영역(21D)을 연결하는 평균 입경이 서로 다른 적어도 2개의 전도 영역 C1, C2를 구비한 것을 특징으로 한다.

**대표도**

도 3

**특허청구의 범위**

청구항 1.

자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자의 반도체층을 형성하는 표시 장치의 제조 방법으로서,

기판 상에 성막된 비정질 실리콘막에 대하여, 레이저 빔을 소정 스캔 방향을 따라 어긋나게 하면서 펄스 조사하여 폴리실리콘막을 형성하고,

레이저 빔에 의한 서로 다른 샷에 의해 최종 형성된 적어도 2개의 다결정 영역을 포함하도록 상기 폴리실리콘막을 패터닝하고,

상기 폴리실리콘막에 채널 영역을 협지하는 양측에 소스 영역 및 드레인 영역을 각각 형성하는 것에 의해 상기 반도체층을 형성하는 것으로서,

상기 채널 영역은, 복수의 상기 다결정 영역으로 형성되어 상기 소스 영역과 상기 드레인 영역을 연결하는 복수의 전도 영역을 구비한 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 2.

제1항에 있어서,

상기 레이저 빔의 상기 소정 스캔 방향은, 상기 채널 영역의 폭 방향과 평행한 방향인 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 3.

제1항에 있어서,

상기 레이저 빔의 상기 소정 스캔 방향은, 상기 채널 영역의 폭 방향에 대하여 경사 방향인 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 4.

제1항에 있어서,

제1색용 화소의 상기 반도체층에서의 상기 채널 영역의 폭과 각 전도 영역의 폭과의 비율은, 제2색용 화소와 상이한 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 5.

자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자의 반도체층을 형성하는 표시 장치의 제조 방법으로서,

기판 상에 성막된 비정질 실리콘막에 대하여, 레이저 빔을 소정 스캔 방향을 따라 소정 피치로 어긋나게 하면서 펄스 조사하여 폴리실리콘막을 형성하고,

상기 소정 피치보다도 큰 소정 폭을 갖도록 상기 폴리실리콘막을 패터닝하고,

상기 폴리실리콘막에 채널 영역을 협지하여 상기 소정 스캔 방향과 교차하는 양측에 소스 영역 및 드레인 영역을 각각 형성하는 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 6.

제5항에 있어서,

상기 채널 영역은, 상기 소스 영역과 상기 드레인 영역을 연결하는 적어도 2개의 전도 영역을 구비하고,

또한, 제1 전도 영역은 레이저 빔에 의한 제1 샷에 의해 최종 형성된 제1 다결정 영역으로 형성되고, 제2 전도 영역은 상기 제1 샷에 이어지는 제2 샷에 의해 최종 형성된 제2 다결정 영역으로 형성된 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 7.

제5항에 있어서,

상기 소정 피치는, 상기 채널 영역의 폭의 1/2 이하인 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 8.

제5항에 있어서,

상기 레이저 빔의 상기 소정 스캔 방향은, 상기 채널 영역의 폭 방향과 평행한 방향인 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 9.

제5항에 있어서,

상기 레이저 빔의 상기 소정 스캔 방향은, 상기 채널 영역의 폭 방향에 대하여 경사 방향인 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 10.

제6항에 있어서,

제1색용 화소의 상기 반도체층에 있어서의 상기 채널 영역의 폭과 각 전도 영역의 폭과의 비율은, 제2색용 화소와 상이한 것을 특징으로 하는 표시 장치의 제조 방법.

## 청구항 11.

매트릭스 형상으로 배치된 복수의 화소로 구성된 표시 에리어를 구비한 표시 장치로서,

상기 화소 각각은, 자기 발광 소자와, 상기 자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자를 구비하고,

상기 구동 소자는, 폴리실리콘막으로 이루어지는 반도체층을 구비한 박막 트랜지스터로 구성되며,

상기 반도체층에서의 소스 영역과 드레인 영역과의 사이의 채널 영역은, 상기 소스 영역과 상기 드레인 영역을 연결하는 평균 입경이 서로 다른 적어도 2개의 전도 영역을 구비한 것을 특징으로 하는 표시 장치.

## 청구항 12.

제11항에 있어서,

인접하는 2개의 상기 전도 영역 사이의 경계는, 상기 채널 영역의 길이 방향을 따라서 있는 것을 특징으로 하는 표시 장치.

## 청구항 13.

제11항에 있어서,

인접하는 2개의 상기 전도 영역 사이의 경계는, 상기 채널 영역의 길이 방향에 대하여 경사인 것을 특징으로 하는 표시 장치.

## 청구항 14.

제11항에 있어서,

제1색용 화소의 상기 반도체층에서의 상기 채널 영역의 폭과 각 전도 영역의 폭과의 비율은, 제2색용 화소와 상이한 것을 특징으로 하는 표시 장치.

## 청구항 15.

제11항에 있어서,

상기 반도체층은, 비정질 실리콘막에 레이저 빔을 펄스 조사하여 어닐링함으로써 형성되고,

상기 전도 영역의 각각은, 레이저 빔에 의한 서로 다른 샷에 의해 최종 형성된 것을 특징으로 하는 표시 장치.

**명세서**

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 표시 장치 및 그 제조 방법에 관한 것으로, 특히 화소마다 자기 발광 소자를 구비한 자기 발광형 표시 장치 및 그 제조 방법에 관한 것이다.

최근, 평면 표시 장치로서, 유기 일렉트로 루미네센스(EL) 표시 장치 등의 자기 발광형 표시 장치가 주목받고 있다. 예를 들면, 유기 EL 표시 장치는, 자기 발광 소자인 유기 EL 소자를 화소마다 구비하여 구성되어 있다. 이러한 자기 발광형 표시 장치는, 다음과 같은 이점을 갖는다.

즉, (1) 자기 발광형이기 때문에, 시야각이 넓고, 밝고 선명한 표시가 가능하다. (2) 백라이트를 필요로 하지 않기 때문에, 박형화 및 경량화가 가능함과 함께, 저소비 전력화가 가능하다. (3) 직류 정전압 구동 때문에, 노이즈에 강하다. (4) 응답 속도가  $\mu$ sec 오더로 빠르기 때문에, 원활한 동화상 재생이 가능하다. (5) 고층(固層)에 의한 발광이기 때문에, 사용 온도 범위가 넓어질 가능성이 있다. 이들의 이점 때문에, 그 개발이 활발히 행해지고 있다.

한편, 폴리실리콘(다결정 실리콘)막으로 이루어지는 반도체층을 구비한 박막 트랜지스터(TFT)를 탑재한 액티브 매트릭스 방식의 표시 장치가 실용화되고 있다. 이러한 박막 트랜지스터의 반도체층은, 기판 상에 성막된 비정질 실리콘막을 다결정화하여, 얹어진 폴리실리콘막을 소정 형상으로 패터닝함으로써 형성된다.

폴리실리콘막을 형성하는 기술로서, 비정질 실리콘막에 대하여 레이저 빔을 펄스 조사함으로써 용융한 후에, 결정화하는 레이저 어닐링 기술이 있다. 이러한 레이저 어닐링 기술 중에서, 액정 표시 장치에 적용되는 화소 스위치의 반도체층의 절단(채널 영역과 소스·드레인 영역과의 도통 불량)을 방지하기 위해, 레이저 빔의 스캔 방향을 반도체층의 채널 영역에서의 폭 방향과 일치시키는 기술이 있다(예를 들면, 특히 문헌1 참조).

또한, 레이저 어닐링 기술 중에는, 액정 표시 장치에 적용되는 화소 스위치의 특성 변동을 균일화하기 위해, 박막 트랜지스터의 게이트 길이 방향과 결정립의 길이 방향을 거의 수직으로 하는 기술(예를 들면, 특히 문헌2 참조), 혹은 박막 트랜지스터의 게이트 길이 방향과 결정립의 길이 방향을 거의  $45^{\circ}$ 로 하는 기술이 있다(예를 들면, 특히 문헌3 참조).

### 발명이 이루고자 하는 기술적 과제

액티브 매트릭스 방식의 액정 표시 장치에서는, 이들의 기술을 채용하는 것에 의해, 화소 스위치의 반도체층을 구성하는 실리콘 결정의 입경(결정성)에 다소의 변동이 있었다고 해도, 스위치 특성의 개선을 기대할 수 있다. 그러나, 액티브 매트릭스 방식의 자기 발광형 표시 장치에서는, 실리콘의 결정성에 변동이 있으면, 자기 발광 소자의 휘도 불균일이 발생하게 된다.

즉, 자기 발광형 표시 장치는, 각 화소에 스위칭용의 화소 스위치와, 화소 스위치를 통하여 공급되는 영상 신호에 기초하여 자기 발광 소자에 공급하는 구동 전류를 제어하는 구동 소자를 구비하고 있다. 이들 화소 스위치 및 구동 소자를 모두 폴리실리콘막으로 이루어지는 반도체층을 구비한 박막 트랜지스터로 구성한 경우, 특히 구동 소자에서는, 실리콘의 결정성의 변동에 기인하여 채널 영역에서의 이동도가 서로 다르다. 이 때문에, 동일 레벨의 영상 신호에 의해 자기 발광 소자를 발광시키려고 해도, 구동 소자에 의한 구동 전류의 공급 능력에 변동이 발생하게 된다. 이에 의해, 균일한 화면을 표시시킨 경우, 고휘도의 화소나 저휘도의 화소가 혼재하는 경우가 있어, 표시 품위의 열화를 초래하는 결과로 된다.

이러한 실리콘의 결정성의 변동은, 이하와 같은 이유에 의해 생기는 것으로 사료된다. 즉, 비정질 실리콘막에 레이저 빔을 조사하여 일단 용융한 후에 결정화함으로써 폴리실리콘막을 형성하고 있지만, 실리콘의 결정성은, 최종적으로 조사된 레이저 빔에 의한 샷에 의해 결정된다. 즉, 레이저 빔은, 항상 균일한 파워로 펄스 조사하도록 출력 설정되어 있지만, 어떤 샷에서는 소정 파워와는 상이한(소정 파워보다도 높거나 혹은 더 낮은) 파워로 조사되는 경우가 있다. 이러한 샷 사이의 파워의 불균일성에 기인하여 실리콘의 결정성이 상이하게 되는 경우가 있다.

레이저 빔의 스캔 방향에 대하여 수직인 방향에 있는 화소 열에서는, 각각 자기 발광 소자에 직렬로 접속된 구동 소자의 화소 내에서의 위치가 동일하고, 각 구동 소자는, 동일 샷에 의해 최종 형성된 폴리실리콘막을 갖고 있다. 이 때문에, 레이저의 스캔 방향에 대하여 수직인 방향의 구동 소자군에서는 이동도가 균일해지고, 스캔 방향의 구동 소자군에서는 이동도가 변동된다.

구동 소자에서, 이동도가 높으면 전류 공급 능력이 높기 때문에, 자기 발광 소자의 휘도는 높고, 반대로, 이동도가 낮으면 자기 발광 소자의 휘도는 낮아진다. 구동 소자의 이동도는, 레이저 빔의 샷마다 균일하기 때문에, 레이저 빔의 샷마다 휘도가 변동되어, 레이저 빔의 스캔 방향에 수직인 방향으로 신장하는 줄 형상의 휘도 불균일이 발생하는 과제가 있다.

<특허 문헌1>

일본 특개평11-121751호 공보

<특허 문헌2>

특개2000-243969호 공보

<특허 문헌3>

특개2000-243968호 공보

## 발명의 구성

상술한 바와 같이, 자기 발광 소자를 구동하기 위한 폴리실리콘막으로 이루어지는 반도체층을 구비하는 박막 트랜지스터에서는, 폴리실리콘막을 형성할 때, 레이저 어닐링 공정에서의 레이저 빔의 샷 사이의 파워 불균일성에 기인하여 실리콘의 결정성에 차가 생기는 경우가 있다. 이러한 결정성의 차는, 동일 레벨의 전압으로 공급 가능한 구동 전류량에 차를 발생시키게 된다. 따라서, 각 화소의 자기 발광 소자에 공급되는 구동 전류량의 차에 의해, 화소 사이에서 휘도의 차가 발생하게 되어, 휘도 불균일이 발생하는 것으로 연결된다.

본 발명은, 상술한 문제점을 감안하여 이루어진 것으로, 그 목적은 자기 발광 소자를 구동하는 구동 소자의 전류 공급 능력의 변동을 보다 균일화한 표시 장치 및 그 제조 방법을 제공하는데 있다.

본 발명의 제1 양태에 따른 표시 장치의 제조 방법은,

자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자의 반도체층을 형성하는 표시 장치의 제조 방법으로서,

기판 상에 성막된 비정질 실리콘막에 대하여, 레이저 빔을 소정 스캔 방향을 따라 어긋나게 하면서 펠스 조사하여 폴리실리콘막을 형성하고,

레이저 빔에 의한 서로 다른 샷에 의해 최종 형성된 적어도 2개의 다결정 영역을 포함하도록 상기 폴리실리콘막을 패터닝하고,

상기 폴리실리콘막에 채널 영역을 협지한 양측에 소스 영역 및 드레인 영역을 각각 형성함으로써 상기 반도체층을 형성하는 것으로서,

상기 채널 영역은, 복수의 상기 다결정 영역에 의해 형성되고, 상기 소스 영역과 상기 드레인 영역을 연결하는 복수의 전도 영역을 구비한 것을 특징으로 한다.

본 발명의 제2 양태에 따른 표시 장치의 제조 방법은,

자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자의 반도체층을 형성하는 표시 장치의 제조 방법으로서,

기판 상에 성막된 비정질 실리콘막에 대하여, 레이저 빔을 소정 스캔 방향을 따라 소정 피치로 어긋나게 하면서 펠스 조사하여 폴리실리콘막을 형성하고,

상기 소정 피치보다도 큰 소정 폭을 갖도록 상기 폴리실리콘막을 패터닝하고,

상기 폴리실리콘막에 채널 영역을 협지하여 상기 소정 스캔 방향과 교차하는 양측에 소스 영역 및 드레인 영역을 각각 형성하는 것을 특징으로 한다.

본 발명의 제3 양태에 따른 표시 장치는,

매트릭스 형상으로 배치된 복수의 화소로 구성된 표시 에리어를 구비한 표시 장치로서,

상기 화소 각각은, 자기 발광 소자와, 상기 자기 발광 소자에 공급하는 구동 전류량을 제어하는 구동 소자를 구비하고,

상기 구동 소자는, 폴리실리콘막으로 이루어지는 반도체층을 구비한 박막 트랜지스터로 구성되고,

상기 반도체층에서의 소스 영역과 드레인 영역과의 사이의 채널 영역은, 상기 소스 영역과 상기 드레인 영역을 연결하는 평균 입경이 서로 다른 적어도 2개의 전도 영역을 구비한 것을 특징으로 한다.

이하, 본 발명의 일 실시예에 따른 표시 장치 및 그 제조 방법에 대하여 도면을 참조하여 설명한다. 또, 이 실시예에서는, 표시 장치로서, 자기 발광형 표시 장치, 예를 들면 유기 EL(일렉트로 루미네센스) 표시 장치를 예로 들어 설명한다.

도 1에 도시한 바와 같이, 유기 EL 표시 장치(1)는, 화상을 표시하는 표시 에리어(102)를 갖는 어레이 기판(100)을 구비하여 구성되어 있다. 표시 에리어(102)는, 매트릭스 형상으로 배치된 복수의 화소 PX(R, G, B)로 구성되어 있다. 어레이 기판(100) 중 적어도 표시 에리어(102)는, 밀봉체(200)에 의해 밀봉되어 있다.

각 화소 PX(R, G, B)는, 온 화소와 오프 화소를 전기적으로 분리하고 또한 온 화소에의 영상 신호를 유지하는 기능을 구비한 화소 스위치(10)와, 화소 스위치(10)를 통하여 공급되는 영상 신호에 기초하여 자기 발광 소자(표시 소자)에 공급하는 구동 전류량을 제어하는 구동 소자(20)와, 한쪽의 단자가 구동 소자(20)의 게이트와 접속하고, 또한 구동 소자(20)의 게이트와 소스와의 전위차를 일정하게 유지하는 축적 용량 소자(30)를 구비하고 있다. 이들 화소 스위치(10) 및 구동 소자(20)는, 예를 들면 폴리실리콘막으로 이루어지는 반도체층을 구비한 P 채널형 박막 트랜지스터로 구성되어 있다.

또한, 각 화소 PX(R, G, B)는, 자기 발광 소자로서의 유기 EL 소자(40)(R, G, B)를 각각 구비하고 있다. 즉, 적색 화소 PXR은, 적색으로 발광하는 유기 EL 소자(40R)를 구비하고, 녹색 화소 PXG는, 녹색으로 발광하는 유기 EL 소자(40G)를 구비하며, 또한 청색 화소 PXB는, 청색으로 발광하는 유기 EL 소자(40B)를 구비하고 있다.

각종 유기 EL 소자(40)(R, G, B)는, 기본적으로 동일 구조이다. 즉, 유기 EL 소자(40)는, 매트릭스 형상으로 배치되고 화소마다 PX에 독립 섬 형상으로 형성된 제1 전극(60)과, 제1 전극(60)에 대향하여 배치되고 전체 화소 PX에 공통으로 형성된 제2 전극(66)과, 이들 제1 전극(60)과 제2 전극(66)과의 사이에 유지된 유기 활성층(64)으로 구성된다.

제1 전극(60)은, 여기서는 ITO(Indium Tin Oxide : 인듐 틴 옥사이드)나 IZO(인듐 징크 옥사이드) 등의 광 투과성 도전 부재에 의해 형성되어, 양극으로서 기능한다.

유기 활성층(64)은, 적어도 발광 기능을 구비한 유기 화합물을 포함하고, 각 색 공통으로 형성되는 홀 버퍼층, 전자 버퍼층, 및 각 색마다 형성되는 유기 발광층의 3층 적층으로 구성되어도 되고, 기능적으로 복합된 2층 또는 단층으로 구성되어도 된다. 예를 들면, 홀 버퍼층은, 양극 및 유기 발광 층 사이에 배치되고, 방향족 아민유도체나 폴리티오펜 유기 발광층은, 적, 녹, 또는 청으로 발광하는 발광 기능을 구비한 유기 화합물에 의해 형성된다. 이 유기 발광층은, 예를 들면 고분자계의 발광 재료를 채용하는 경우에는, PPV(폴리파라페닐렌 비닐렌)이나 폴리플루오렌 유도체 또는 그 전구체 등의 박막으로 구성된다.

제2 전극(66)은, 예를 들면 Ca(칼슘), Al(알루미늄), Ba(바륨), Ag(은), Yb(이테르븀) 등의 전자 주입 기능을 구비한 금속막으로 형성되고, 음극으로서 기능하고 있다. 이 제2 전극(66)은, 음극으로서 기능하는 금속막의 표면을 커버 메탈로 피복한 2층 구조이어도 된다. 또한, 이 제2 전극(66)의 표면은, 진조제로서 흡습성을 갖는 재료로 피복되어도 된다.

어레이 기판(100)은, 화소 PX의 행 방향(즉 도 1의 Y 방향)을 따라 배치된 복수의 주사선 Ym( $m=1, 2, \dots$ )과, 주사선 Ym과 대략 직교하는 방향(즉 도 1의 X 방향)을 따라 배치된 복수의 신호선 Xn( $n=1, 2, \dots$ )과, 유기 EL 소자(40)의 제1 전극(60)측에 전원을 공급하기 위한 전원 공급선 Pm( $m=1, 2, \dots$ )을 구비하고 있다. 전원 공급선 Pm은, 표시 에리어(102) 주위에 배치된 도시하지 않은 제1 전극 전원선에 접속되어 있다. 유기 EL 소자(40)의 제2 전극(66)측단은, 표시 에리어(102)의 주위에 배치되어 공통 전위, 여기서는 접지 전위를 공급하는 도시하지 않은 제2 전극 전원선에 접속되어 있다.

또한, 어레이 기판(100)은, 표시 에리어(102) 외주에 따른 주변 에리어(104)에, 주사선 Ym에 주사 신호를 공급하는 주사선 구동 회로(107)와, 신호선 Xn에 영상 신호를 공급하는 신호선 구동 회로(108)를 구비하고 있다. 모든 주사선 Ym은, 주사선 구동 회로(107)에 접속되어 있다. 또한, 모든 신호선 Xn은, 신호선 구동 회로(108)에 접속되어 있다.

화소 스위치(10)는, 여기서는 주사선 Ym과 신호선 Xn과의 교차부 근방에 배치되어 있다. 화소 스위치(10)의 게이트 전극은 주사선 Ym에 접속되고, 소스 전극은 신호선 Xn에 접속되고, 드레인 전극은 축적 용량 소자(30)를 구성하는 한쪽의 전극 및 구동 소자(20)의 게이트 전극에 접속되어 있다. 구동 소자(20)의 소스 전극은 전원 공급선 Pm에 접속되고, 또한 여기서는 구동 소자(20)의 소스 전극은 축적 용량 소자(30)를 구성하는 다른 쪽의 전극에 접속되고, 드레인 전극은 유기 EL 소자(40)의 제1 전극(60)에 접속되어 있다.

이와 같이 구성된 유기 EL 표시 장치(1)에서는, 각 화소 PX의 유기 EL 소자(40)에서, 제1 전극(60)과 제2 전극(66)과의 사이에 협진된 유기 활성층(64)에 전자 및 홀을 주입하고, 이들을 재결합시키는 것에 의해 여기자를 생성하고, 이 여기자의 실활 시에 발생하는 소정 파장의 광 방출에 의해 발광한다. 이 때에 발생한 EL 발광은, 어레이 기판(100)의 하면측 즉 제1 전극(60)측으로부터 출사되거나(하면(下面) 발광 방식), 혹은 어레이 기판(100)의 상면측 즉 제2 전극(66)측으로부터 출사된다(상면 발광 방식).

그런데, 각 화소 PX에 배치된 구동 소자(20)는, 도 2에 도시한 바와 같이, 폴리실리콘막으로 형성된 반도체층(21)을 갖고 있다. 이 반도체층(21)은, 어레이 기판을 구성하는 유리 등의 절연성 기판(110) 상이나 혹은 질화막이나 산화막 등의 언더 코팅층 상에 배치되어 있다. 또한, 이 반도체층(21)은, 채널 영역(21C)의 양측에 각각 불순물을 도핑함으로써 형성된 드레인 영역(21D) 및 소스 영역(21S)을 갖고 있다. 이러한 반도체층(21)은, 게이트 절연막(111)에 의해 피복되어 있다.

구동 소자(20)의 게이트 전극(22)은, 게이트 절연막(111)을 개재하여 반도체층(21)의 채널 영역(21C)의 바로 위에 위치하여 배치되어 있다. 이러한 게이트 전극(22)은, 층간 절연막(112)에 의해 피복되어 있다.

구동 소자(20)의 드레인 전극(23D)은, 게이트 절연막(111) 및 충간 절연막(112)을 관통하는 컨택트홀(113)을 통하여 반도체층(21)의 드레인 영역(21D)에 전기적으로 접속되어 있다. 구동 소자(20)의 소스 전극(23S)은 게이트 절연막(111) 및 충간 절연막(112)을 관통하는 컨택트홀(114)을 통하여 반도체층(21)의 소스 영역(21S)에 전기적으로 접속되어 있다.

채널 영역(21C)은, 도 3 및 도 4에 도시한 바와 같이, 소스 영역(21S)과 드레인 영역(21D)을 연결하는 적어도 2개의 전도 영역 C1, C2…를 구비하고 있다. 즉, 이들 전도 영역 C(1, 2…)'의 각각은, 비정질 실리콘막에 대하여 레이저 빔을 펄스 조사하여 어닐링함으로써 다결정화하고, 레이저 빔에 의한 서로 다른 샷에 의해 최종 형성된 적어도 2개의 다결정 영역으로 형성되어 있다.

채널 영역(21C)을 구성하는 실리콘 결정의 입경(결정성)은, 최종적으로 조사된 레이저 빔에 의한 샷에 의해 결정된다. 이 때문에, 각 다결정 영역을 형성할 때에 최종적으로 조사된 레이저 빔의 파워에 변동이 발생한 경우, 각 전도 영역 C(1, 2...)를 구성하는 실리콘의 결정성이 서로 다르다. 즉, 채널 영역(21C)은, 소스 영역(21S)과 드레인 영역(21D)을 연결하는 평균 입경이 서로 다른 적어도 2개의 전도 영역 C(1, 2...)를 구비하게 된다.

이러한 채널 영역(21C)에 포함되는 각 전도 영역 C(1, 2...)는, 소스 영역(21S)과 드레인 영역(21D)을 연결하는 형상이 된다.

예를 들면, 도 3에 도시한 바와 같이, 각 전도 영역  $C(1, 2\cdots)$ 는, 채널 영역(21C)의 길이 방향(혹은 반도체층(21)이 연장하는 방향) A를 따라 연장된 형상으로서, 각각의 전도 영역  $C(1, 2\cdots)$ 는, 상호 소스·드레인 방향을 따라 병렬로 형성해도 된다. 이 경우, 인접하는 2개의 전도 영역 C1과 C2와의 사이의 경계(21B)는, 채널 영역(21C)의 길이 방향 A에 대하여 거의 평행하다.

또한, 도 4에 도시한 바와 같이, 각 전도 영역  $C(1, 2\cdots)$ 는, 채널 영역(21C)의 길이 방향(혹은 반도체층(21)이 연장하는 방향) A에 대하여 비평행한 방향을 따라 연장된 형상이어도 된다. 이 경우, 인접하는 2개의 전도 영역 C1과 C2와의 사이의 경계(21B)는 채널 영역(21C)의 길이 방향 A에 대하여 경사져 있다.

이러한 구성으로 함으로써, 각 전도 영역을 형성하기 위한 다결정 영역마다 실리콘의 결정성이 상이했다고 해도, 채널 영역(21C) 내에 복수의 이동도를 갖는 전도 영역 C(1, 2...)를 구비하게 되어, 채널 영역(21C) 전체에서의 이동도를 평균화 할 수 있다. 이 때문에, 구동 소자(20)에 의한 유기 EL 소자(40)에의 구동 전류의 공급 능력을 평균화할 수 있다. 이에 의해, 동일 레벨의 영상 신호에 의해 각 유기 EL 소자(40)를 발광시키려는 경우, 구동 소자(20) 사이에서의 전류 공급 능력의 변동을 개선할 수 있다. 따라서, 균일한 화면을 표시시킨 경우, 화소 사이의 휘도차를 저감할 수 있어, 표시 품위를 향상하는 것이 가능하게 된다.

또, 도 5에 도시한 바와 같이, 채널 영역(21C)에 포함되는 각 전도 영역 C(1, 2...)가 소스 영역(21S)과 드레인 영역(21D)을 연결하는 형상으로 되지 않는, 즉 각 전도 영역 C(1, 2...)가 채널 영역(21C)의 길이 방향 A에 대하여 거의 직교하는 형상으로 되는 것은 바람직하지 않다. 즉, 도 5에 도시한 바와 같은 형상의 전도 영역 C(1, 2...) 중 실리콘의 결정성의 차이에 의해 1 영역에서도 이동도가 작은 영역이 형성되면, 소스-드레인 사이에서 저항이 유타된다.

즉, 실리콘의 결정성이 상이한 경우, 구동 소자(20)에 의한 전류 공급 능력을 평균화하기는 커녕, 오히려 구동 소자 사이에서의 전류 공급 능력의 변동을 증대시키게 된다. 이 때문에, 채널 영역(21C)은, 소스 영역(21S)과 드레인 영역(21D)을 연결하는 적어도 2개의 전도 영역 C(1, 2···)를 구비하는 것이 필요해진다.

이어서, 상술한 표시 장치의 제조 방법에 대하여 설명한다. 여기서는, 구동 소자(20)의 반도체층(21)을 형성하는 제1 제조 방법에 대하여 설명한다.

우선, 비정질 실리콘막 a-Si를 성막한 기판을 준비한다. 그리고, 도 6에 도시한 바와 같이, 성막된 비정질 실리콘막 a-Si에 대하여, 레이저 범을 소정 스캔 방향(샷의 이동 방향) B를 따라 어긋나게 하면서 펄스 조사한다. 이 때, 레이저 범의 열에 너지에 의해 비정질 실리콘을 가열하여 일단 용융시킨 후에, 재결정화함으로써 다결정화한다. 이에 의해, 폴리실리콘막 p-Si를 형성한다.

또, 이러한 레이저 어닐링 공정에서는, 비정질 실리콘막 a-Si의 모든 에리어는, 거의 동일한 열 에너지로 가열된다. 즉, 레이저 범은, 스캔 방향 B를 짧은 변으로 하고, 스캔 방향 B와 직교하는 방향을 긴 변으로 하는 거의 구(矩) 형상의 범 단면을 갖고 있다. 이러한 범 단면을 갖는 레이저 범은, 스캔 방향 B를 따라 소정 피치 LP로 어긋나게 하면서 조사된다.

이에 의해, 도 7에 도시한 바와 같이, 폴리실리콘막 p-Si는, 최종적으로 조사된 레이저 범에 의한 n 샷에 의해 최종 형성된 다결정 영역 N, 마찬가지로, 최종적으로 조사된 레이저 범에 의한 (n+1) 샷에 의해 최종 형성된 다결정 영역(N+1), 최종적으로 조사된 레이저 범에 의한 (n+2) 샷에 의해 최종 형성된 다결정 영역(N+2)…을 갖게 된다. 각 다결정 영역의 폭 NW는, 레이저 범의 소정 피치 LP에 대응한다. 또한, 각 다결정 영역의 폭 방향은, 레이저 범의 소정 스캔 방향 B에 일치한다.

예를 들면, 레이저 범의 스캔 방향 B를 따른 폭 LW를 예를 들면  $100\mu m$ 로 하고, 소정 피치 LP를  $5\mu m$ 로 하면, 모든 에리어는 20 샷의 레이저 범이 조사된다. 즉, 다결정 영역 N은, (n-19) 샷으로부터 n 샷까지 연속하는 20 샷의 레이저 범이 조사된다.

레이저 범에 의한 스캔은, 고정된 기판에 대하여 레이저 범의 조사 위치를 소정 피치로 이동함으로써 행해도 되고, 일정 속도로 연속적으로 이동하는 기판에 대하여 소정 간격으로 레이저 범을 조사하는 것에 의해 행해도 된다. 특히, 후자 의 방법에 따르면, 레이저 범의 조사 타이밍을 소정 간격으로 유지할 수 있으면, 특히 위치 정렬 등의 수고없이, 레이저 어닐링 공정의 효율을 개선할 수 있다.

계속해서, 도 8에 도시한 바와 같이, 폴리실리콘막 p-Si를 패터닝한다. 이 때, 특히 레이저 범에 의한 서로 다른 샷에 의해 최종 형성된 적어도 2개의 다결정 영역 N, (N+1)…을 포함하도록 폴리실리콘막 p-Si를 패터닝한다. 즉, 이 패터닝 공정에서는, 인접하는 2개의 다결정 영역 N 및 (N+1) 중 적어도 일부를 포함하는 형상으로 폴리실리콘막을 패턴화하면 된다.

또한, 레이저 범의 소정 피치 LP 즉 다결정 영역의 폭 NW보다도 큰 소정 폭 CW를 갖도록 폴리실리콘막 p-Si를 패터닝해도 된다. 이러한 소정 폭 CW를 선택하여 패터닝함으로써, 패턴화된 폴리실리콘막 p-Si는, 확실하게 적어도 2개의 다결정 영역 N, (N+1)…을 포함하게 된다.

바람직하게는, 다결정 영역의 폭 NW(레이저 범의 소정 피치 LP)가 소정 폭 CW(채널 영역(21)의 폭에 상당)의 1/2 이하의, 가능한 한 작은 값으로 되도록 설정한다. 이에 의해, 패턴화된 폴리실리콘막 p-Si는, 확실하게 2개 이상의 다결정 영역 N, (N+1)…을 포함하게 된다.

예를 들면, 각 다결정 영역 N, (N+1)…의 폭 NW를  $5\mu m$ 로 하고,  $15\mu m$ 의 소정 폭 CW로 폴리실리콘막 p-Si를 패터닝하는 것에 의해, 도 8에 도시한 바와 같이, 패턴화된 폴리실리콘막 p-Si는 3개 이상의 다결정 영역 N, (N+1), (n+2)를 포함하게 된다.

계속해서, 도 9에 도시한 바와 같이, 폴리실리콘막 p-Si에 채널 영역(21C)을 협지한 양측에 소스 영역(21S) 및 드레인 영역(21D)을 각각 형성함으로써 반도체층(21)을 형성한다. 즉, 패턴화된 폴리실리콘막 p-Si를 게이트 절연막으로 피복한 후, 폴리실리콘막 p-Si의 거의 중앙에 중첩되도록 게이트 전극(22)을 형성하고, 또한 이 게이트 전극(22)을 마스크로 하여 폴리실리콘막 p-Si에 불순물을 도핑한다.

이에 의해, 게이트 전극(22)과 중첩되지 않는 폴리실리콘막 p-Si의 양측, 즉 채널 영역(21C)을 협지하여 레이저 범의 소정 스캔 방향 B와 거의 직교하는 양측에, 각각 소스 영역(21S) 및 드레인 영역(21D)이 형성된다.

또한, 채널 영역(21C)은, 복수의 다결정 영역 N, (N+1)…으로 형성된 복수의 전도 영역 C1, C2…를 구비한다. 이들 전도 영역 C1, C2…의 각각은, 소스 영역(21S)과 드레인 영역(21D)을 연결하도록 형성된다. 이 전도 영역 C1은, 레이저 범에 의한 n 샷에 의해 최종 형성된 다결정 영역 N으로 형성된다. 마찬가지로, 전도 영역 C2는, 레이저 범에 의한 n 샷에 이어지는 (n+1) 샷에 의해 최종 형성된 다결정 영역(N+1)으로 형성된다.

채널 영역(21C) 내에 이들의 복수의 전도 영역 C1, C2…를 형성하기 위해서는, 레이저 빔의 스캔 방향 B가 채널 영역(21C)의 폭 CW를 규정하는 폭 방향과 비직교인 것이 필요하며, 이 제1 제조 방법에서는, 스캔 방향 B를 폭 방향과 평행하게 하고 있다.

이러한 제1 제조 방법에 따르면, 레이저 어닐링 공정에서의 레이저 빔의 샷 사이에 파워의 변동이 발생해도, 각 전도 영역을 형성하는 다결정 영역마다 실리콘의 결정성이 상이하게 되지만, 채널 영역(21C) 내에 복수의 이동도를 갖는 전도 영역 C(1, 2…를 구비하는 것에 의해, 채널 영역(21C) 전체에서의 이동도를 평균화할 수 있다. 그 때문에, 구동 소자(20)에 의한 유기 EL 소자(40)에의 구동 전류의 공급 능력을 평균화할 수 있다. 이에 의해, 동일 레벨의 영상 신호로 각 유기 EL 소자(40)를 발광시키려고 한 경우, 균일한 화면을 표시시킬 수 있어, 표시 품위를 향상하는 것이 가능하게 된다.

또한, 레이저 빔에 의한 서로 다른 샷에 의해 최종 형성된 적어도 2개의 다결정 영역 N, (N+ 1)…을 포함하도록 폴리실리콘막 p-Si를 패터닝하면 되지만, 레이저 빔의 소정 피치 LP보다도 큰 소정 폭 CW를 갖도록 폴리실리콘막을 패터닝함으로써, 채널 영역(21C)은, 적어도 2개의 전도 영역 C1, C2…를 포함하게 된다. 또한, 레이저 빔의 소정 피치 LP를 채널 영역(21)의 폭 CW의 1/2 이하로 함으로써, 채널 영역(21C)은, 확실하게 2개 이상의 전도 영역 C1, C2…를 포함하게 된다. 이 때문에, 각 전도 영역에서의 이동도가 서로 다르다고 해도, 채널 영역(21C) 전체에서의 이동도를 한층 더 평균화할 수 있다.

계속해서, 구동 소자(20)의 반도체층(21)을 형성하는 제2 제조 방법에 대하여 설명한다. 또, 제1 제조 방법과 동일 공정에 대해서는 상세한 설명을 생략한다.

우선, 비정질 실리콘막 a-Si를 성막한 기판을 준비한다. 그리고, 도 10에 도시한 바와 같이, 성막된 비정질 실리콘막 a-Si에 대하여, 레이저 빔을 소정 스캔 방향(샷의 이동 방향) B를 따라 소정 피치 LP로 어긋나게 하면서 펄스 조사한다.

이에 따라 형성된 폴리실리콘막 p-Si는, 도 11에 도시한 바와 같이, 최종적으로 조사된 레이저 빔에 의한 n 샷에 의해 최종 형성된 다결정 영역 N, 마찬가지로, 최종적으로 조사된 레이저 빔에 의한 (n+ 1) 샷에 의해 최종 형성된 다결정 영역(N+ 1), 최종적으로 조사된 레이저 빔에 의한 (n+ 2) 샷에 의해 최종 형성된 다결정 영역(N+ 2)…을 갖게 된다. 각 다결정 영역의 폭 NW는, 레이저 빔의 소정 피치 LP에 대응한다. 또한, 각 다결정 영역의 폭 방향은, 레이저 빔의 소정 스캔 방향 B에 일치한다.

계속해서, 도 12에 도시한 바와 같이, 폴리실리콘막 p-Si를 패터닝한다. 이 때, 특히 레이저 빔에 의한 서로 다른 샷에 의해 최종 형성된 적어도 2개의 다결정 영역 N, (N+ 1)…을 포함하도록 폴리실리콘막 p-Si를 패터닝한다.

또한, 레이저 빔의 소정 피치 LP 즉 다결정 영역의 폭 NW보다도 큰 소정 폭 CW를 갖도록 폴리실리콘막 p-Si를 패터닝해도 된다. 이러한 소정 폭 CW를 선택하여 패터닝하는 것에 의해, 패턴화된 폴리실리콘막 p-Si는, 확실하게 적어도 2개의 다결정 영역 N, (N+ 1)…을 포함하게 된다.

바람직하게는, 다결정 영역의 폭 NW(레이저 빔의 소정 피치 LP)가 소정 폭 CW(채널 영역(21)의 폭에 상당)의 1/2 이하의, 가능한 한 작은 값으로 되도록 설정한다. 이에 의해, 패턴화된 폴리실리콘막 p-Si는, 확실하게 2개 이상의 다결정 영역 N, (N+ 1)…을 포함하게 된다.

계속해서, 도 13에 도시한 바와 같이, 폴리실리콘막 p-Si에 채널 영역(21C)을 협지한 양측에 소스 영역(21S) 및 드레인 영역(21D)을 각각 형성함으로써 반도체층(21)을 형성한다. 즉, 패턴화된 폴리실리콘막 p-Si를 게이트 절연막으로 피복한 후, 폴리실리콘막 p-Si의 거의 중앙에 중첩되도록 게이트 전극(22)을 형성하고, 또한 이 게이트 전극(22)을 마스터로서 폴리실리콘막 p-Si에 볼순물을 도핑한다.

이에 의해, 게이트 전극(22)과 중첩되지 않는 폴리실리콘막 p-Si의 양측, 즉 채널 영역(21C)을 협지하여 레이저 빔의 소정 스캔 방향 B와 거의 직교하는 양측에, 각각 소스 영역(21S) 및 드레인 영역(21D)이 형성된다.

또한, 채널 영역(21C)은, 복수의 다결정 영역 N, (N+ 1)…으로 형성된 복수의 전도 영역 C1, C2…를 구비한다. 이들 전도 영역 C1, C2…의 각각은, 소스 영역(21S)과 드레인 영역(21D)을 연결하도록 형성된다. 이 전도 영역 C1은, 레이저 빔에 의한 n 샷에 의해 최종 형성된 다결정 영역 N으로 형성된다. 마찬가지로, 전도 영역 C2는, 레이저 빔에 의한 D 샷에 이어지는 (n+ 1) 샷에 의해 최종 형성된 다결정 영역(N+ 1)으로 형성된다.

채널 영역(21C) 내에 이들의 복수의 전도 영역 C1, C2…를 형성하기 위해서는, 레이저 범의 스캔 방향 B가 채널 영역(21C)의 폭 CW를 규정하는 폭 방향과 비직교인 것이 필요하고, 이 제2 제조 방법에서는, 스캔 방향 B를 폭 방향에 대하여 경사 방향으로 하고 있다.

이러한 제2 제조 방법에 따르면, 상술한 제1 제조 방법에 의한 효과 외에, 구동 소자의 각 화소 내에서의 위치를 동일하게 한 경우, 표시 에리어의 행 방향 및 열 방향으로 배열된 각 화소의 구동 소자가 동일 샷에 의해 최종 형성된 폴리실리콘막을 갖지는 않는다. 즉, 표시 에리어의 경사 방향으로 배열된 각 화소의 구동 소자가 동일 샷에 의해 최종 형성된 폴리실리콘막을 갖게 된다. 이 때문에, 제1 제조 방법에 의한 구동 소자보다도 표시 에리어의 행 방향 및 열 방향으로 연장되는 출형상의 휘도 불균일을 시인하기 어렵게 할 수 있다.

그런데, 컬러 유기 EL 표시 장치인 경우, 표시색에 의해 인간의 눈의 시인도가 서로 다르다. 예를 들면, 상술한 실시예와 같이, 적색 화소 PXR, 녹색 화소 PXB, 및 청색 화소 PXB에 의해 컬러 표시를 실현하는 경우, 녹색의 시인도가 다른 표시색과 비교하여 높다. 이 때문에, 녹색 화소에 대하여(녹색 화면을 표시한 경우), 특히 휘도 불균일이 시인되기 쉽다.

따라서, 녹색 화소(제1 색용 화소)에 대해서는, 반도체층(21)에서의 채널 영역(21C)의 폭 CW와 각 전도 영역 C1, C2…의 폭 NW와의 비율이, 다른 색 즉 적색 화소 및 청색 화소(제2색용 화소)와 상이하게 되도록 설정하는 것이 바람직하다.

예를 들면, 녹색 화소의 반도체층(21)에서의 채널 영역(21C)의 폭 CW에 대하여 각 전도 영역의 폭 NW를 (CW/3) 이하로 하고, 이 때의 적색 화소 및 청색 화소의 반도체층(21)에서의 채널 영역(21C)의 폭 CW에 대하여 각 전도 영역의 폭 NW를 (CW/2) 이하로 한다. 이러한 구성은, 청색 화소의 반도체층을 형성하기 위한 레이저 범의 소정 피치를 다른 색의 경우보다도 작게 하거나, 혹은 청색 화소의 반도체층의 폭(채널 영역의 폭)을 다른 색의 경우보다도 크게 하는 등의 방법으로 실현 가능하다.

이에 의해, 녹색 화소에 대해서는 채널 영역에 3개 이상의 전도 영역이 형성되고, 다른 색의 화소에 대해서는 채널 영역에 2개 이상의 전도 영역이 형성된다. 즉, 녹색 화소에 대하여, 채널 영역 전체에서의 이동도의 변동을 다른 색보다도 더 평균화할 수 있다. 이 때문에, 시인도가 높은 색(예를 들면 녹색)에 대하여, 휘도 불균일을 개선할 수 있다.

또, 본 발명은, 도 1에 도시한 바와 같은 회로 구성의 구동 소자에만 적용되는 것이 아니다. 예를 들면, 도 14에 도시한 바와 같이, 구동 소자(20)의 특성을 균일하게 하기 위해서나, 임계값 변동을 캔슬하기 위해 내장된 회로를 구비해도 된다. 즉, 이 회로 구성에서는, 화소 스위치(10)와 축적 용량 소자(30)와의 사이에 임계값 변동 캔슬 용량 소자(31)를 구비하고, 또한 제어 배선(32)에 접속된 2개의 임계값 변동 캔슬 동작 제어용의 제어 소자(33) 및 제어 소자(34)를 구비하고 있다.

이러한 회로 구성에서도, 화소 스위치(10), 구동 소자(20), 제어 소자(33) 및 제어 소자(34)가 폴리실리콘막으로 이루어지는 반도체층을 구비한 박막 트랜지스터로 구성된 경우, 이동도의 변동에 대해서는 완전하게 캔슬할 수 없다는 문제가 있다. 따라서, 구동 소자(20)의 반도체층을 상술한 바와 같은 구성으로 함으로써, 이동도의 변동을 평균화할 수 있다.

이상 설명한 바와 같이, 유기 EL 소자(40)에 구동 전류를 공급하는 구동 소자(20)의 채널 영역의 방향(길이 방향) A를 레이저 범의 스캔 방향(샷 이동 방향) B에 대하여 수직인 방향으로 하고, 또한 채널 영역을 소스 영역과 드레인 영역을 연결하는 복수의 전도 영역 C(1, 2….)로 구성한다.

이 때, 각 전도 영역 C(1, 2….)로써 실리콘 결정의 평균 입경이 서로 다른 경우, 각 전도 영역 C(1, 2….)가 상호 소스·드레인 방향을 따라 병렬로 형성되어 있기 때문에, 이동도가 유효되지는 않는다. 이 때문에, 구동 소자(20)에 의한 유기 EL 소자(40)에의 구동 전류의 공급 능력을 평균화할 수 있다. 이에 의해, 균일한 화면을 표시시킨 경우, 화소 사이의 휘도차를 저감할 수 있어, 표시 품위를 향상할 수 있게 된다.

또, 본 발명은, 상기 실시예 그 자체에 한정되는 것은 아니고, 그 실시의 단계에서는 그 요지를 일탈하지 않은 범위에서 구성 요소를 변형하여 구체화할 수 있다. 또한, 상기 실시예에 개시되어 있는 복수의 구성 요소의 적당한 조합에 의해 다양한 발명을 형성할 수 있다. 예를 들면, 실시예에 기술되는 전체 구성 요소로부터 몇 개의 구성 요소를 삭제해도 된다. 또한, 상이한 실시예에 걸친 구성 요소를 적절하게 조합해도 된다.

## 발명의 효과

본 발명에 따르면, 자기 발광 소자를 구동하는 구동 소자의 전류 공급 능력을 보다 균일화한 표시 장치 및 그 제조 방법을 제공할 수 있다.

### 도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 유기 EL 표시 장치의 구성을 개략적으로 도시하는 도면.

도 2는 도 1에 도시한 유기 EL 표시 장치의 각 화소에 구비되는 구동 소자의 단면 구조를 개략적으로 도시하는 도면.

도 3은 도 2에 도시한 구동 소자에 적용 가능한 반도체층의 구조예를 개략적으로 도시하는 평면도.

도 4는 도 2에 도시한 구동 소자에 적용 가능한 반도체층의 다른 구조예를 개략적으로 도시하는 평면도.

도 5는 이동도의 윤속을 설명하기 위한 도면.

도 6은 도 3에 도시한 바와 같은 반도체층을 형성하기 위한 제1 제조 방법을 설명하기 위한 도면으로서, 레이저 어닐링의 양태를 도시하는 도면.

도 7은 제1 제조 방법을 설명하기 위한 도면으로서, 레이저 어닐링에 의해 형성된 폴리실리콘막의 다결정 영역을 도시하는 도면.

도 8은 제1 제조 방법을 설명하기 위한 도면으로서, 패턴화된 폴리실리콘막을 도시하는 도면.

도 9는 제1 제조 방법을 설명하기 위한 도면으로서, 소스 영역 및 드레인 영역을 형성한 반도체층을 도시하는 도면.

도 10은 도 3에 도시한 바와 같은 반도체층을 형성하기 위한 제2 제조 방법을 설명하기 위한 도면으로서, 레이저 어닐링의 양태를 도시하는 도면.

도 11은 제2 제조 방법을 설명하기 위한 도면으로서, 레이저 어닐링에 의해 형성된 폴리실리콘막의 다결정 영역을 도시하는 도면.

도 12는 제2 제조 방법을 설명하기 위한 도면으로서, 패턴화된 폴리실리콘막을 도시하는 도면.

도 13은 제2 제조 방법을 설명하기 위한 도면으로서, 소스 영역 및 드레인 영역을 형성한 반도체층을 도시하는 도면.

도 14는 임계값 변동을 캔슬하기 위한 회로 구성을 도시하는 도면.

<도면의 주요 부분에 대한 부호의 설명>

1 : 유기 EL 표시 장치

10 : 화소 스위치

20 : 구동 소자

21 : 반도체층

21C : 채널 영역

21S : 소스 영역

21D : 드레인 영역

22 : 게이트 전극

23S : 소스 전극

23D : 드레인 전극

30 : 축적 용량 소자

40 : 유기 EL 소자

100 : 어레이 기판

PX : 화소

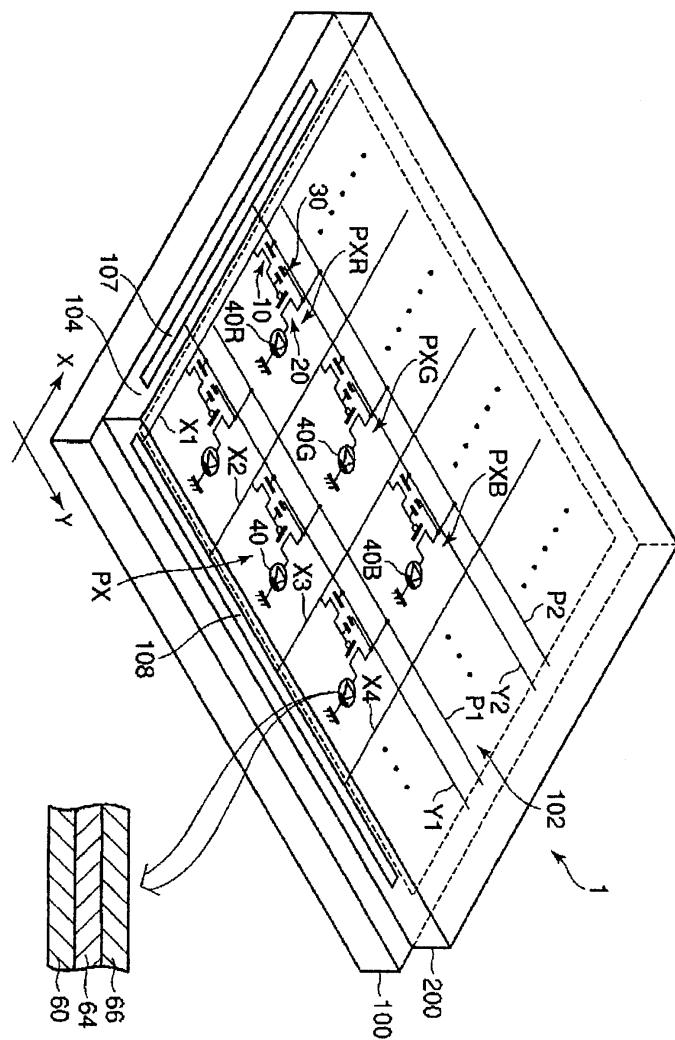
C : 전도 영역

N : 다결정 영역

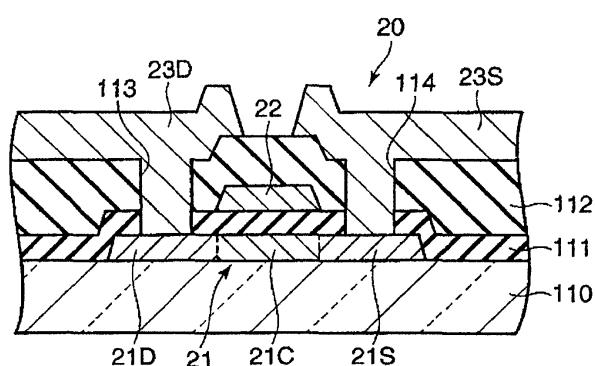
n : 無

도면

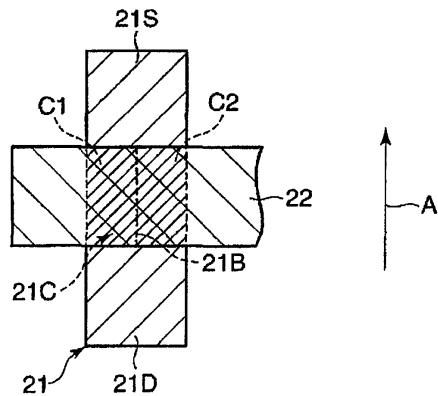
도면1



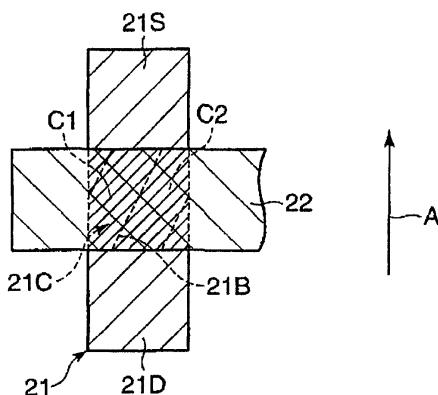
도면2



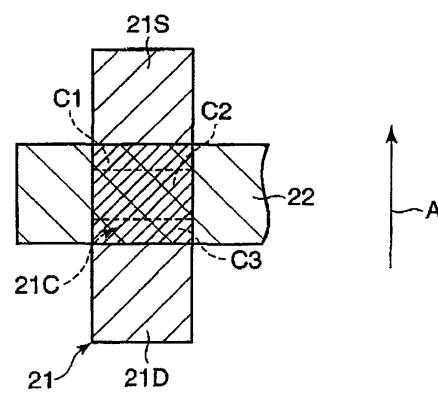
도면3



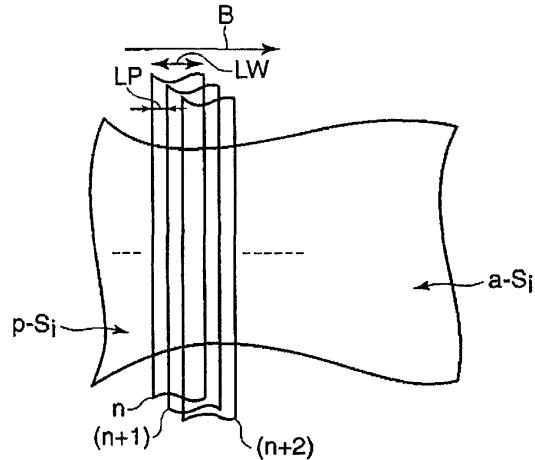
도면4



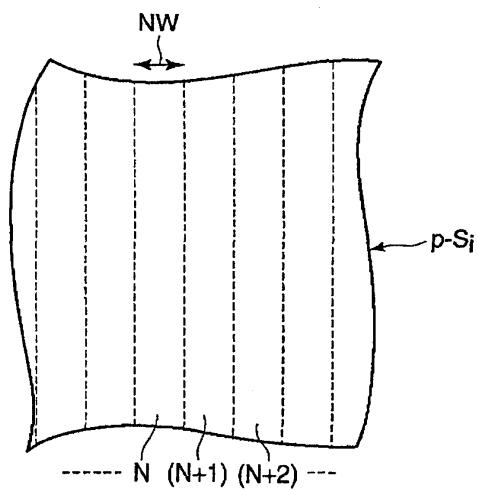
도면5



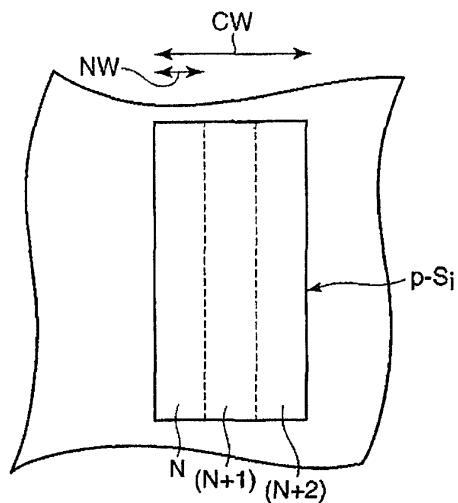
도면6



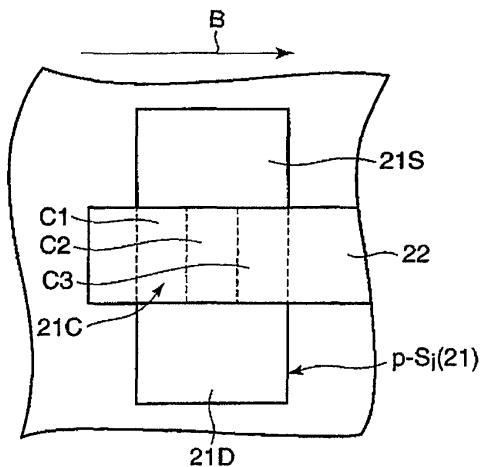
도면7



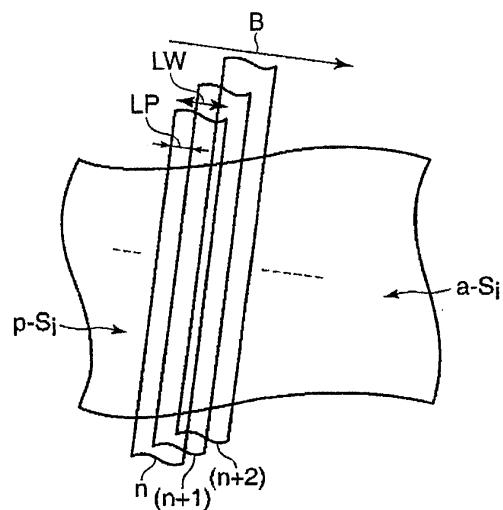
도면8



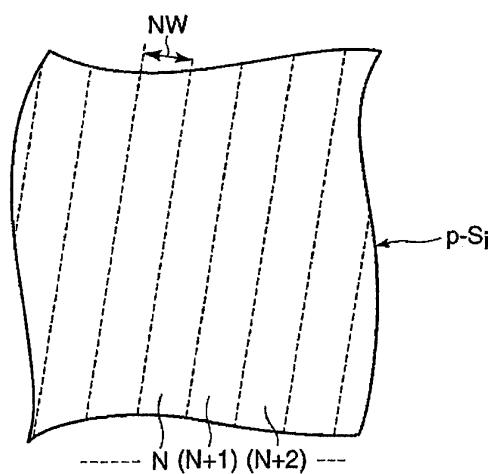
도면9



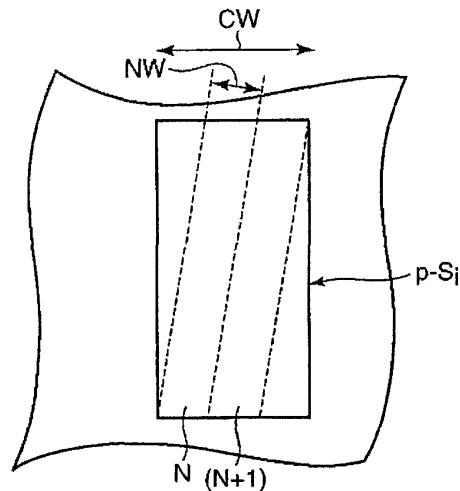
도면10



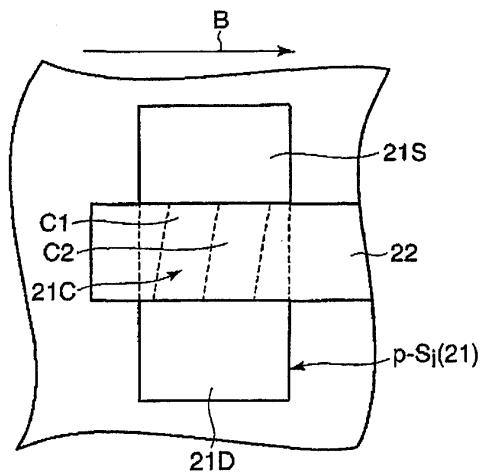
도면11



도면12



도면13



도면14

