

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-55344
(P2009-55344A)

(43) 公開日 平成21年3月12日(2009.3.12)

(51) Int.Cl.	F I	テーマコード (参考)
HO3H 7/075 (2006.01)	HO3H 7/075	Z 5E070
HO1P 1/203 (2006.01)	HO1P 1/203	5J006
HO1P 1/205 (2006.01)	HO1P 1/205	B 5J024
HO1P 1/212 (2006.01)	HO1P 1/205	G
HO1F 27/00 (2006.01)	HO1P 1/205	J

審査請求 未請求 請求項の数 12 O L (全 29 頁) 最終頁に続く

(21) 出願番号 特願2007-220091 (P2007-220091)
(22) 出願日 平成19年8月27日 (2007.8.27)

(71) 出願人 000004547
日本特殊陶業株式会社
愛知県名古屋市瑞穂区高辻町14番18号
(74) 代理人 110000028
特許業務法人明成国際特許事務所
(72) 発明者 高木 桂二
名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内
(72) 発明者 小野 詔次
名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内
(72) 発明者 市川 順一
名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

最終頁に続く

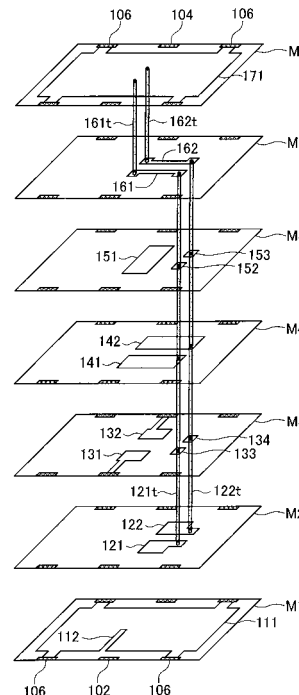
(54) 【発明の名称】 積層型電子部品及び積層型電子部品の周波数特性の調整方法

(57) 【要約】

【課題】 通過周波数帯域の特性に影響を与えることなく減衰周波数帯域の特性を変えることを目的とする。

【解決手段】 複数の絶縁基板 (M1 ~ M8) が積層されてなる積層型電子部品 10 であって、外部電極 106 と、第 1 の導体パターン 121 が形成されている第 1 の絶縁基板 M2 と、前記外部電極 106 に接続され、前記第 1 の導体パターン 121 と一部が重なり、前記第 1 の導体パターン 121 と重ならない部分に切り欠き部を有する第 2 の導体パターン 111 が形成されている第 2 の絶縁基板 M1 と、前記第 1 の導体パターン 121 に接続されるインダクタ導体 121t とを備える。

【選択図】 図 3



【特許請求の範囲】**【請求項 1】**

複数の絶縁基板が積層されてなる積層型電子部品であって、
外部電極と、
第 1 の導体パターンが形成されている第 1 の絶縁基板と、
前記外部電極に接続され、前記第 1 の導体パターンと一部が重なり、前記第 1 の導体パターンと重ならない部分に切り欠き部を有する第 2 の導体パターンが形成されている第 2 の絶縁基板と、
前記第 1 の導体パターンに接続されるインダクタ導体と、
を備える、積層型電子部品。

10

【請求項 2】

請求項 1 に記載の積層型電子部品において、前記インダクタ導体として、
一端が前記第 1 の導体パターンに接続されている第 1 のインダクタ導体と、
一端が前記第 1 のインダクタ導体の他端に接続され、他端が前記外部電極に接続されている第 2 のインダクタ導体と、
を備える、積層型電子部品。

【請求項 3】

請求項 2 に記載の積層型電子部品において、
前記第 1 のインダクタ導体及び前記第 2 のインダクタ導体の少なくとも一方を分布定数素子として利用する、積層型電子部品。

20

【請求項 4】

前記積層型電子部品は、請求項 2 または請求項 3 に記載の第 1 の導体パターン、第 2 の導体パターン、第 1 のインダクタ導体、及び第 2 のインダクタ導体を有するバンドパスフィルタ回路を備える、
積層型電子部品。

【請求項 5】

請求項 4 に記載の積層型電子部品において、
前記積層型電子部品は所定の通過周波数帯域をそれぞれ有する複数のフィルタ回路を備えるマルチプレクサであって、
前記複数のフィルタ回路のうち少なくとも 1 つは、前記バンドパスフィルタ回路である、
積層型電子部品。

30

【請求項 6】

請求項 1 から請求項 6 のいずれかに記載の積層型電子部品において、
前記切り欠き部がカギ型をしている、積層型電子部品。

【請求項 7】

請求項 1 から請求項 6 のいずれかに記載の積層型電子部品において、
前記切り欠き部は、前記第 2 の導体パターンに囲まれている、積層型電子部品。

【請求項 8】

請求項 1 から請求項 7 のいずれかに記載の積層型電子部品において、
前記第 2 の導体パターンに前記切り欠き部が複数備えられている、積層型電子部品。

40

【請求項 9】

請求項 1 から請求項 8 のいずれかに記載の積層型電子部品において、さらに、
前記第 1 の絶縁基板上に前記第 2 の導体パターンと重なる第 3 の導体パターンを有し、
前記第 2 の導体パターン上の、前記第 1 の導体パターンと重なる部分、及び前記第 3 の導体パターンと重なる部分、の間に前記切り欠き部が設けられている、積層型電子部品。

【請求項 10】

請求項 1 から請求項 9 のいずれかに記載の積層型電子部品において、
前記切り欠き部は、前記外部電極に接続される導体パターン以外の導体パターンのいずれとも重ならない位置に設けられている、積層型電子部品。

【請求項 11】

50

請求項 1 から請求項 10 のいずれかに記載の積層型電子部品において、前記外部電極と前記第 2 の導体パターンとの接続部の幅は、前記外部電極の幅と異なっている、積層型電子部品。

【請求項 12】

複数の絶縁基板を積層してなる積層型電子部品の周波数特性の調整方法であって、前記積層型電子部品は

外部電極と、

第 1 の導体パターンが形成されている第 1 の絶縁基板と、

前記外部電極に接続され、前記第 1 の導体パターンと一部が重なる第 2 の導体パターンが形成されている第 2 の絶縁基板と、

前記第 1 の導体パターンに接続されるインダクタ導体と、

を備え、

前記第 2 の導体パターン上であって、前記第 1 の導体パターンと重ならない部分に切り欠き部を設け、前記切り欠き部の位置、大きさ、形状を調整することにより、積層型電子部品の周波数特性を調整する積層型電子部品の周波数特性の調整方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、積層型電子部品に関し、特にバンドパスフィルタ、ダイプレクサ、マルチプレクサに関する。

【背景技術】

【0002】

インダクタ導体とキャパシタを用いて形成される共振回路を有するバンドパスフィルタが知られている（特許文献 1）。バンドパスフィルタの通過帯域周波数と減衰周波数帯域はインダクタ導体の値とキャパシタの値によって決まる。

【0003】

【特許文献 1】特開 2003 - 124769 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、従来のバンドパスフィルタでは、通過周波数帯域の特性に影響を与えることなく減衰周波数帯域の特性を変えることが困難であるという問題があった。

【0005】

本発明は上記課題を解決し、通過周波数帯域の特性に影響を与えることなく減衰周波数帯域の特性を変えることを目的とする。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明は以下の態様を備える。

【0007】

本発明の第 1 の態様は、複数の絶縁基板が積層されてなる積層型電子部品であって、外部電極と、第 1 の導体パターンが形成されている第 1 の絶縁基板と、前記外部電極に接続され、前記第 1 の導体パターンと一部が重なり、前記第 1 の導体パターンと重ならない部分に切り欠き部を有する第 2 の導体パターンが形成されている第 2 の絶縁基板と、前記第 1 の導体パターンに接続されるインダクタ導体とを備える。この態様によれば、積層型電子部品は、切り欠き部を有することにより、通過帯域周波数の特性に影響を与えることなく減衰周波数帯域の特性のみを変えることが容易にできる。

【0008】

本発明の第 1 の態様に係る積層型電子部品において、前記インダクタ導体として、一端が前記第 1 の導体パターンに接続されている第 1 のインダクタ導体と、一端が前記第 1 のインダクタ導体の他端に接続され、他端が前記外部電極に接続されている第 2 のインダク

10

20

30

40

50

タ導体とを備えていてもよい。この態様によれば、切り欠き部を備えることにより、通過帯域周波数の特性に影響を与えることなく減衰周波数帯域の特性のみを変えることができる。

【0009】

本発明の第1の態様に係る積層型電子部品において、前記第1のインダクタ導体及び前記第2のインダクタ導体の少なくとも一方を分布定数素子として利用してもよい。この態様では、インダクタ導体を分布定数素子として利用する場合であっても、通過帯域周波数の特性に影響を与えることなく減衰周波数帯域の特性のみを変えることができる。

【0010】

本発明の第1の態様に係る積層型電子部品は、前記第1の導体パターン、前記第2の導体パターン、前記第1のインダクタ導体、及び前記第2のインダクタ導体を有するバンドパスフィルタ回路を備えていてもよい。この態様によれば、バンドパスフィルタ回路の通過帯域周波数に影響を与えることなく減衰周波数帯域のみを変えることができる。

【0011】

本発明の第1の態様に係る積層型電子部品は、所定の通過周波数帯域をそれぞれ有する複数のフィルタ回路を備えるマルチプレクサであって、前記複数のフィルタ回路のうち少なくとも1つは、前記バンドパスフィルタ回路であってもよい。この態様によれば、マルチプレクサの通過帯域周波数の特性に影響を与えることなく減衰周波数帯域の特性のみを変えることができる。

【0012】

本発明の第1の態様に係る積層型電子部品において、前記切り欠き部がカギ型をしていてもよい。この態様によれば、レイアウト的にまっすぐな切り欠き部を設けることが困難な時にでも、所望の減衰周波数帯域が得られるように切り欠き部を設けることができる。

【0013】

本発明の第1の態様に係る積層型電子部品において、前記切り欠き部は、前記第2の導体パターンに囲まれていてもよい。この態様によれば、切り欠き部を第2の導体パターンに囲まれるように配置することにより、通過帯域周波数に影響を与えることなく減衰周波数帯域のみを変えることができる。

【0014】

本発明の第1の態様に係る積層型電子部品において、前記第2の導体パターンに前記切り欠き部が複数備えられていてもよい。この態様によれば、切り欠き部を分割して複数備えていても、通過帯域周波数に影響を与えることなく減衰周波数帯域のみを変えることができる。

【0015】

本発明の第1の態様に係る積層型電子部品において、さらに、前記第1の絶縁基板上に前記第2の導体パターンと重なる第3の導体パターンを有し、前記第2の導体パターン上の、前記第1の導体パターンと重なる部分、及び前記第3の導体パターンと重なる部分、の間に前記切り欠き部が設けられていてもよい。この態様によれば、切り欠き部を2つの導体パターンの間に設けることにより、通過帯域周波数の特性に影響を与えることなく減衰周波数帯域の特性のみを変えることができる。

【0016】

本発明の第1の態様に係る積層型電子部品において、前記切り欠き部は、前記外部電極に接続される導体パターン以外の導体パターンのいずれとも重ならない位置に設けられていてもよい。この態様によれば、切り欠き部と、他の素子を形成する導体パターンとが重ならないため、切り欠き部と他の素子の間の相互作用を抑制できる。

【0017】

本発明の第1の態様に係る積層型電子部品において、前記外部電極と前記第2の導体パターンとの接続部の幅は、前記外部電極の幅と異なってもよい。この態様によれば、切り欠き部を設けることに加えて、さらに、外部電極と第2のパターンとの接続部の幅を異ならせることにより、通過帯域周波数に影響を与えることなく減衰帯域周波数を変える

10

20

30

40

50

ことができる。

【0018】

本発明の第2の態様に係る発明は、複数の絶縁基板を積層してなる積層型電子部品の周波数特性の調整方法であって、前記積層型電子部品は外部電極と、第1の導体パターンが形成されている第1の絶縁基板と、前記外部電極に接続され、前記第1の導体パターンと一部が重なる第2の導体パターンが形成されている第2の絶縁基板と、前記第1の導体パターンに接続されるインダクタ導体とを備え、前記第2の導体パターン上であって、前記第1の導体パターンと重ならない部分に切り欠き部を設け、前記切り欠き部の位置、大きさ、形状を調整することにより、積層型電子部品の周波数特性を調整する。この態様によれば、通過帯域周波数に影響を与えることなく減衰周波数帯域のみを容易に調整できる。

10

【発明を実施するための最良の形態】

【0019】

1. 第1の実施例

図1及び図2を用いて、第1の実施例に係るバンドパスフィルタの外観について説明する。図1は、第1の実施例に係るバンドパスフィルタの上面を上にした外観を模式的に示す説明図である。図2は、第1の実施例に係るバンドパスフィルタの下面を上にした外観を模式的に示す説明図である。

【0020】

バンドパスフィルタ10は、複数の絶縁基板M1から絶縁基板M8を積層してなる電子部品である。バンドパスフィルタ10の側面には側面電極102から側面電極106が形成されている。側面電極102は入力端子(IN)、側面電極104は出力端子(OUT)、側面電極106はグランド端子(GND)として機能する。なお、本実施例では、側面電極106は4本設けられている。

20

【0021】

各絶縁基板の構成：

図3は、第1の実施例に係るバンドパスフィルタ10を構成する絶縁基板を展開して示す分解斜視図である。ここで、最上層の絶縁基板M8は、いわゆる蓋であり、内部に導体パターンが存在しない。したがって、絶縁基板M8については図3への記載を省略する。まず、各絶縁基板の導体パターンについて説明し、次に、各絶縁基板間の導体パターンを繋ぐスルーホール配線について説明する。

30

【0022】

絶縁基板M1には、外周部を除いたほぼ全面に導体パターン111が形成されている。導体パターン111には、切り欠き部112が設けられている。導体パターン111は、側面電極106と接続されている。

【0023】

絶縁基板M2には、導体パターン121と導体パターン122とが形成されている。導体パターン121と導体パターン122は略長方形にスルーホール配線を接続するための凸部が付加された形状をしている。導体パターン121と導体パターン122は、絶縁基板を積層したときに絶縁基板M1の導体パターン111と重なる。

40

【0024】

絶縁基板M3には、導体パターン131から導体パターン134の4つの導体パターンが形成されている。導体パターン131は、略長方形の導体パターンと、略長方形の導体パターンを側面電極102に接続する細い導体パターンとからなる。導体パターン132は、略長方形の導体パターンと、略長方形の導体パターンを側面電極104に接続する細い導体パターンとからなる。絶縁基板を積層したときに、導体パターン133は、絶縁基板M2の導体パターン121の凸部と重なり、導体パターン134は、絶縁基板M2の導体パターン122の凸部と重なる。

【0025】

絶縁基板M4には、導体パターン141及び導体パターン142が形成されている。導体パターン141は、略長方形の導体パターンであり、絶縁基板を積層したときに絶縁基

50

板 M 3 の導体パターン 1 3 1 の略長方形の導体パターン及び導体パターン 1 3 3 と重なる。導体パターン 1 4 2 は、略長方形の導体パターンであり、絶縁基板を積層したときに絶縁基板 M 3 の導体パターン 1 3 2 の略長方形の導体パターン及び導体パターン 1 3 4 と重なる。

【 0 0 2 6 】

絶縁基板 M 5 には、導体パターン 1 5 1 から導体パターン 1 5 3 の 3 つの導体パターンが形成されている。導体パターン 1 5 1 は、略長方形の導体パターンであり、絶縁基板を積層したときに絶縁基板 M 4 の導体パターン 1 4 1 の一部及び導体パターン 1 4 2 の一部と重なる。導体パターン 1 5 2 は、絶縁基板を積層したときに絶縁基板 M 3 の導体パターン 1 3 3 と重なる。導体パターン 1 5 3 は、絶縁基板を積層したときに絶縁基板 M 3 の導体パターン 1 3 4 と重なる。

10

【 0 0 2 7 】

絶縁基板 M 6 には、導体パターン 1 6 1 及び導体パターン 1 6 2 が形成されている。導体パターン 1 6 1 は細長い棒状をしており、絶縁基板を積層したときに導体パターン 1 6 1 の一端は絶縁基板 M 5 の導体パターン 1 5 2 と重なる。導体パターン 1 6 2 は細長い棒状をしており、絶縁基板を積層したときに導体パターン 1 6 2 の一端は絶縁基板 M 5 の導体パターン 1 5 3 と重なる。

【 0 0 2 8 】

絶縁基板 M 7 には、外周部を除いたほぼ全面に導体パターン 1 7 1 が形成されている。導体パターン 1 7 1 は、側面電極 1 0 6 と接続されている。

20

【 0 0 2 9 】

バンドパスフィルタ 1 0 は、4 本のスルーホール配線を有する。スルーホール配線とは、上層の絶縁基板上の導体パターンと下層の絶縁基板上の導体パターンとを繋ぐ配線である。スルーホール配線は、上層の絶縁基板上の導体パターンの下の部分に上層の絶縁基板を貫通する孔（スルーホールあるいはビアホールという。）が形成され、孔が導体で充填されることにより形成される。本実施例では、スルーホール配線には、* * * t というように最後の文字が「t」となるように符号を付けている。

【 0 0 3 0 】

スルーホール配線 1 2 1 t は、導体パターン 1 2 1（絶縁基板 M 2）、導体パターン 1 3 3（絶縁基板 M 3）、導体パターン 1 4 1（絶縁基板 M 4）、導体パターン 1 5 2（絶縁基板 M 5）、及び導体パターン 1 6 1（絶縁基板 M 6）を繋いでいる。スルーホール配線 1 2 2 t は、導体パターン 1 2 2（絶縁基板 M 2）、導体パターン 1 3 4（絶縁基板 M 3）、導体パターン 1 4 2（絶縁基板 M 4）、導体パターン 1 5 3（絶縁基板 M 5）、及び導体パターン 1 6 2（絶縁基板 M 6）を繋いでいる。

30

【 0 0 3 1 】

スルーホール配線 1 6 1 t は、導体パターン 1 6 1（絶縁基板 M 6）と導体パターン 1 7 1（絶縁基板 M 7）とを繋いでいる。スルーホール配線 1 6 2 t は、導体パターン 1 6 2（絶縁基板 M 6）と導体パターン 1 7 1（絶縁基板 M 7）とを繋いでいる。

【 0 0 3 2 】

等価回路：

40

図 4 は、第 1 の実施例に係るバンドパスフィルタの等価回路である。

【 0 0 3 3 】

バンドパスフィルタ 1 0 の入力端子 I N にはキャパシタ C 1 1 が接続されている。キャパシタ C 1 1 の入力端子 I N と反対側には、インダクタ L 1 1 の一端及びインダクタ L 1 2 の一端が接続されている。インダクタ L 1 1 の他端はグラウンドに接地され、インダクタ L 1 2 の他端はキャパシタ C 1 2 を介して、グラウンドに接地されている。

【 0 0 3 4 】

バンドパスフィルタ 1 0 の出力端子 O U T にはキャパシタ C 2 1 が接続されている。キャパシタ C 2 1 の出力端子 O U T と反対側には、インダクタ L 2 1 の一端及びインダクタ L 2 2 の一端が接続されている。インダクタ L 2 1 の他端はグラウンドに接地され、インダ

50

クタ L 2 2 の他端はキャパシタ C 2 2 を介して、グランドに接地されている。

【 0 0 3 5 】

キャパシタ C 1 1 の入力端子 I N と反対側と、キャパシタ C 2 1 の出力端子 O U T と反対側と、の間には、キャパシタ C 3 1 a 及びキャパシタ C 3 1 b が直列に接続されている。

【 0 0 3 6 】

等価回路と図 3 に示す導体パターンとの関係：

図 5 は、等価回路の素子と、素子を形成する導体パターン・配線との関係を示す説明図である。なお、図 5 においては、導体パターン、スルーホール配線の文字を省略し、符号のみ記載している。

【 0 0 3 7 】

キャパシタ C 1 1 は導体パターン 1 3 1 (絶縁基板 M 3) と導体パターン 1 4 1 (絶縁基板 M 4) の重なりにより構成されている。同様に、キャパシタ C 1 2 は導体パターン 1 2 1 (絶縁基板 M 2) と導体パターン 1 1 1 (絶縁基板 M 1) の重なりにより、キャパシタ C 3 1 a は導体パターン 1 4 1 (絶縁基板 M 4) と導体パターン 1 5 1 (絶縁基板 M 5) の重なりにより、キャパシタ C 3 1 b は導体パターン 1 4 2 (絶縁基板 M 4) と導体パターン 1 5 1 (絶縁基板 M 5) の重なりにより、キャパシタ C 2 1 は導体パターン 1 3 2 (絶縁基板 M 3) と導体パターン 1 4 2 (絶縁基板 M 4) の重なりにより、キャパシタ C 2 2 は導体パターン 1 2 2 (絶縁基板 M 2) と導体パターン 1 1 1 (絶縁基板 M 1) の重なりにより構成されている。

【 0 0 3 8 】

インダクタ L 1 1 は、スルーホール配線 1 2 1 t のうち絶縁基板 M 4 の表面から絶縁基板 M 6 表面の間の部分にあるスルーホール配線、導体パターン 1 6 1、及びスルーホール配線 1 6 1 t の直列結合により構成されている。同様に、インダクタ L 1 2 はスルーホール配線 1 2 1 t のうち絶縁基板 M 2 の表面から絶縁基板 M 4 の表面の間の部分にあるスルーホール配線を用いて構成されている。インダクタ L 2 1 は、スルーホール配線 1 2 2 t のうち絶縁基板 M 4 の表面から絶縁基板 M 6 の表面の間の部分にあるスルーホール配線、導体パターン 1 6 2、及びスルーホール配線 1 6 2 t の直列結合により構成されている。インダクタ L 2 2 はスルーホール配線 1 2 2 t のうち絶縁基板 M 2 の表面から絶縁基板 M 4 の表面の間の部分にあるスルーホール配線を用いて構成されている。

【 0 0 3 9 】

第 1 の実施例では、インダクタ L 1 1、L 1 2、L 2 1、及び L 2 2 は分布定数素子である。分布定数素子とは、集中定数素子に対するものであり、例えば、素子の物理的大きさが信号の波長に比較して小さくなく、素子の特性を考慮する際に素子の物理的大きさを考慮して取り扱わなければならないものをいう。すなわち、分布定数素子では、素子の物理的大きさと信号の波長との関係が素子の特性に大きな影響を与える。なお、同じ素子であっても、低周波(信号の波長が長い)の場合には、集中定数素子として扱えるが、高周波(信号の波長が短い)の場合では、集中定数素子としては扱えず、分布定数素子として扱わなければならない場合は、あり得る。

【 0 0 4 0 】

図 6 及び図 7 を用いて、第 1 の実施例に係るバンドパスフィルタ 1 0 の切り欠き部の構造と特性について説明する。図 6 は、切り欠き部の構成を模式的に示す説明図である。図 7 は、第 1 の実施例に係るバンドパスフィルタ 1 0 の透過特性(Sパラメータの S 2 1)を示すグラフである。

【 0 0 4 1 】

図 6 では、切り欠き部 1 1 2 の構造をわかりやすくするため、導体パターン 1 1 1、導体パターン 1 2 1、及び導体パターン 1 2 2 のみを描き、他の導体パターンについては、記載を省略している。ここで長さ L は、切り欠き部 1 1 2 の凹の深さを示している。切り欠き部 1 1 2 の凹の深さと透過特性との関係を見ると、減衰帯域周波数(約 1 0 ~ 1 5 G H z)において、減衰極の発生周波数は、切り欠き部 1 1 2 がある場合の方が、切り欠き

10

20

30

40

50

部 1 1 2 が無い場合に比べて低周波数側に移動している。また、切り欠き部 1 1 2 の凹の深さが深い方が減衰極の発生周波数はより低周波数側に移動している。一方、通過帯域周波数 (約 5 ~ 6 GHz) では、切り欠き部 1 1 2 の有無、凹の深さによる透過特性の違いは生じていない。

【 0 0 4 2 】

図 8 及び図 9 を用いて、比較例について説明する。図 8 は比較例に係るバンドパスフィルタの構成を模式的に示す説明図である。図 9 は比較例に係るバンドパスフィルタの透過特性を示すグラフである。

【 0 0 4 3 】

比較例と第 1 の実施例構造は、導体パターン 1 1 1 の切り欠き部 1 1 2 の有無と導体パターン 1 2 1、1 2 2 の大きさを除いて同じであるため、比較例の構造については説明を省略する。比較例では、長さ L は、図 8 における導体パターン 1 2 1 の左辺の長さ及び導体パターン 1 2 2 の右辺の長さを示す。比較例では、導体パターン 1 2 1、1 2 2 の大きさを変えることにより、図 4 に示す等価回路の C 1 2、C 2 2 のキャパシタのキャパシタンスを変えている。比較例では長さ L を大きくするほど (C 1 2、C 2 2 のキャパシタのキャパシタンスを大きくするほど)、減衰帯域周波数における、減衰極の発生周波数は、低周波数側に移動している。しかし、通過帯域周波数では、長さ L を大きくするほど、通過帯域周波数が高周波側に移動している。すなわち、C 1 2、C 2 2 のキャパシタのキャパシタンスを変えることでは、減衰帯域周波数における減衰極の発生周波数のみを変えることはできない。

【 0 0 4 4 】

以上のように、第 1 の実施例によれば、導体パターン 1 2 1 と導体パターン 1 1 1 とが重なり、導体パターン 1 2 1 にはインダクタ L 1 2 が接続され、導体パターン 1 1 1 には切り欠き部 1 1 2 が設けられている。その結果、通過帯域周波数の特性に影響を与えることなく減衰帯域周波数における減衰極の発生周波数を変えることができる。

【 0 0 4 5 】

インダクタ L 1 2 の導体パターン 1 2 1 と接続される端と反対側の端には導体パターン 1 4 1 が接続され、導体パターン 1 4 1 にはインダクタ L 1 1 が接続され、インダクタ L 1 1 の他端は導体パターン 1 7 1 に接続されている。第 1 の実施例によれば、インダクタが、一端が導体パターン 1 2 1 に接続されているインダクタ L 1 2 と、一端がインダクタ L 1 2 の他端に接続され、他端が側面電極 1 0 6 に接続される導体パターン 1 7 1 に接続されているインダクタ L 1 1 とからなる場合であっても、導体パターン 1 1 1 に切り欠き部 1 1 2 を設けることにより、通過帯域周波数の特性に影響を与えることなく減衰帯域周波数における減衰極の発生周波数を変えることができる。

【 0 0 4 6 】

また、インダクタ L 1 1、L 1 2、L 2 1、及び L 2 2 として分布常数素子を用いている場合には、インダクタを変えることは困難であり、上述したようにキャパシタを変えたのでは、通過帯域周波数に影響を与えてしまう。しかし、第 1 の実施例によれば、インダクタとして分布常数素子を用いている場合であっても、導体パターン 1 1 1 に切り欠き部 1 1 2 を設けることにより、通過帯域周波数の特性に影響を与えることなく減衰帯域周波数における減衰極の発生周波数を変えることができる。

【 0 0 4 7 】

変形例 1 :

図 1 0 及び図 1 1 を用いて、第 1 の実施例の変形例 1 について説明する。図 1 0 は変形例 1 に係るバンドパスフィルタの構成を示す説明図である。図 1 1 は、変形例 1 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 1 は、切り欠き部 1 1 2 の凹の幅 W を変化させたものである。

【 0 0 4 8 】

切り欠き部 1 1 2 の凹の幅 W を広くすることにより、減衰帯域周波数における減衰極の発生周波数は低くなる。一方、通過帯域周波数では、切り欠き部 1 1 2 の凹の幅 W による

10

20

30

40

50

違いは生じていない。すなわち、変形例 1 に示すように、切り欠き部 1 1 2 を設け。その凹の幅を変えてもよい。例えば、レイアウト的に切り欠き部 1 1 2 の凹の深さを深くすることができない場合に有効である。

【 0 0 4 9 】

変形例 2 :

図 1 2 及び図 1 3 を用いて、第 1 の実施例の変形例 2 について説明する。図 1 2 は変形例 2 に係るバンドパスフィルタの構成を示す説明図である。図 1 3 は、変形例 2 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 2 は、切り欠き部 1 1 2 の形状をカギ型にしたものである。

【 0 0 5 0 】

切り欠き部 1 1 2 の凹の深さ L を一定にした場合には、カギ型にした方が、減衰帯域周波数における減衰極の発生周波数は低くなる。また、切り欠き部の面積が同じ場合には、カギ型にした方が減衰帯域周波数における減衰極の発生周波数は高い。例えば、切り欠き部 1 1 2 を設けた後、減衰帯域周波数における減衰極の発生周波数をもう少し低くしたい場合には、切り欠き部 1 1 2 の形状をカギ型にするとよい。また、レイアウト的に切り欠き部 1 1 2 の凹の深さを深くすることができない場合に有効である。なお、切り欠き部 1 1 2 の形状をカギ型にしても、通過帯域周波数における透過特性に違いは生じていない。

【 0 0 5 1 】

変形例 3 :

図 1 4 及び図 1 5 を用いて、第 1 の実施例の変形例 3 について説明する。図 1 4 は変形例 3 に係るバンドパスフィルタの構成を示す説明図である。図 1 5 は、変形例 3 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 3 は、切り欠き部 1 1 2 を、導体パターン 1 1 1 の内部に設けたものである。

【 0 0 5 2 】

切り欠き部 1 1 2 の長さ L を長くすることにより、減衰帯域周波数における減衰極の発生周波数は低くなる。第 1 の実施例と比較すると、切り欠き部 1 1 2 の大きさを同じにした場合には、変形例 3 の方が第 1 の実施例よりも減衰帯域周波数における減衰極の発生周波数は高い。減衰極の発生周波数を変動させたいが、大きく変動させたくない場合に有効である。なお、通過帯域周波数では、切り欠き部 1 1 2 の凹の長さ L による違いは生じていない。

【 0 0 5 3 】

変形例 4 :

図 1 6 及び図 1 7 を用いて、第 1 の実施例の変形例 4 について説明する。図 1 6 は変形例 4 に係るバンドパスフィルタの構成を示す説明図である。図 1 7 は、変形例 4 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 4 は、切り欠き部 1 1 2 を、複数設けたものである。

【 0 0 5 4 】

切り欠き部 1 1 2 の長さ L を長くすることにより、減衰帯域周波数における減衰極の発生周波数は低くなる。第 1 の実施例と比較すると、切り欠き部 1 1 2 の面積を同じにした場合には、変形例 4 の方が第 1 の実施例よりも減衰帯域周波数における減衰極の発生周波数は高い。しかし、変形例 4 では、切り欠き部 1 1 2 を対称形に設けることができ、例えば入力側回路と出力側回路とをレイアウトを含めて対称形にすることができるというメリットがある。なお、通過帯域周波数では、切り欠き部 1 1 2 の凹の長さ L による違いは生じていない。

【 0 0 5 5 】

変形例 5 :

図 1 8 及び図 1 9 を用いて、第 1 の実施例の変形例 5 について説明する。図 1 8 は変形例 5 に係るバンドパスフィルタの構成を示す説明図である。図 1 9 は、変形例 5 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 5 は、導体パターン 1 1 1 の導体パターン 1 2 1 と重なる部分と、導体パターン 1 1 1 の導体パターン 1 2 2 と重なる部

10

20

30

40

50

分と、の間に切り欠き部 1 1 2 を設けたものである。

【 0 0 5 6 】

切り欠き部 1 1 2 の長さ L を長くすることにより、減衰帯域周波数における減衰極の発生周波数は、第 1 の実施例とは異なり、高周波数側に移動する。第 1 の実施例及び上記変形例はいずれも、切り欠きの凹の深さを深くする方、すなわち切り欠き部の大きさを大きくする方が、減衰帯域周波数における減衰極の発生周波数は低くなったが、変形例 5 では逆に高くなる。変形例 5 は減衰帯域周波数における減衰極の発生周波数を高周波数側に移動させたい場合に有効である。通過帯域周波数では、切り欠き部 1 1 2 の凹の深さ L による違いは生じていない。

【 0 0 5 7 】

変形例 6 :

図 2 0 及び図 2 1 を用いて、第 1 の実施例の変形例 6 について説明する。図 2 0 は変形例 6 に係るバンドパスフィルタの構成を示す説明図である。図 2 1 は、変形例 6 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 6 は、絶縁基板を積層した時に切り欠き部 1 1 2 が絶縁基板 M 3 の導体パターン 1 3 1 と重なるように、切り欠き部 1 1 2 を設けたものである。

【 0 0 5 8 】

切り欠き部 1 1 2 を設けることにより、減衰帯域周波数における減衰極の発生周波数は低くなる。しかし、第 1 の実施例と比較して、切り欠き部 1 1 2 の凹の深さ L がより深い方が、減衰帯域周波数における減衰極の発生周波数がより低くなっておらず、減衰帯域周波数における減衰極の発生周波数と凹の深さ L とは必ずしも比例はしない。一方、切り欠き部 1 1 2 を、絶縁基板 M 3 の導体パターン 1 3 1 と重なるように設けても、通過帯域周波数では透過特性の変化は発生していない。したがって、切り欠き部 1 1 2 を、他の導体パターンと重なるように設けることはかまわないが、他の導体パターンと重ならないように設ける方がより好ましい。

【 0 0 5 9 】

変形例 7 :

図 2 2 及び図 2 3 を用いて、第 1 の実施例の変形例 7 について説明する。図 2 2 は変形例 7 に係るバンドパスフィルタの構成を示す説明図である。図 2 3 は、変形例 7 に係るバンドパスフィルタの透過特性を示すグラフである。変形例 7 は、導体パターン 1 1 1 に切り欠き部 1 1 2 を設けるとともに、導体パターン 1 1 1 と側面電極 1 0 6 との接続部 1 1 1 a の接続幅を狭くしたものである。

【 0 0 6 0 】

導体パターン 1 1 1 と側面電極 1 0 6 との接続部 1 1 1 a の接続幅を狭くすることにより、減衰帯域周波数における減衰極の発生周波数を低くできる。切り欠き部 1 1 2 を設けるだけでは、減衰帯域周波数における減衰極の発生周波数がまだ高い場合には、変形例 7 のように導体パターン 1 1 1 と側面電極 1 0 6 との接続部 1 1 1 a の接続幅を狭くすることにより低くすることができる。なお、通過帯域周波数では透過特性の変化は発生していない。

【 0 0 6 1 】

変形例 7 では、切り欠き部 1 1 2 を設けたが、切り欠き部 1 1 2 を設けずに、導体パターン 1 1 1 と側面電極 1 0 6 との接続部 1 1 1 a の接続幅を狭くしてもよい。逆に導体パターン 1 1 1 と側面電極 1 0 6 との接続部 1 1 1 a の接続幅を太くしてもよい。減衰帯域周波数における減衰極の発生周波数を高くすることができる。また、変形例 5 において、導体パターン 1 1 1 と側面電極 1 0 6 との接続部 1 1 1 a の接続幅を太くしてもよい。減衰帯域周波数における減衰極の発生周波数をより高くすることができる。

【 0 0 6 2 】

2 . 第 2 の実施例

図 2 4 を用いて、第 2 の実施例に係るバンドパスフィルタの各絶縁基板の構成について説明する。図 2 4 は、第 2 の実施例に係るバンドパスフィルタを構成する絶縁基板を展開

10

20

30

40

50

して示す分解斜視図である。第2の実施例に係るバンドパスフィルタは第1の実施例に係るバンドパスフィルタとほぼ同じなので、異なる点について説明する。第2の実施例については、第1の実施例と同じ機能のものについては第1の実施例の符号に100を足した符号を付している。

【0063】

第2の実施例では、側面電極202から側面電極208が設けられているが、グランド端子となる側面電極206は3本である（以下、側面電極206を区別する場合には側面電極206a、側面電極206b、側面電極206cという）。第1の実施例と比較して少なくなった1本は、側面電極208としてNC端子となっている。NC端子のNCは、非接続（Non-Connection）を意味し、NC端子は、バンドパスフィルタ内部の導体パターンとは接続されていない。第1の実施例では、側面電極106は、側面電極102の両側及び、側面電極104の両側に配置されている。一方、第2の実施例では、2本の側面電極206（側面電極206a、206b）は、側面電極202の両側に配置されているが、残りの1本の側面電極206（206c）は側面電極204と側面電極208の間に配置されている。

10

【0064】

絶縁基板M1には、外周部を除いたほぼ全面に導体パターン211が形成されている。導体パターン211には、切り欠き部212が設けられている。切り欠き部212は、導体パターン211のほぼ中央部、側面電極206cの反対側から、側面電極206cに向かって凹むように形成されている。

20

【0065】

絶縁基板M2から絶縁基板M7には、第1の実施例と同様に、導体パターンが設けられている。第2の実施例は、第1の実施例と比較して、導体パターンの形状が異なる点、及び導体パターンが図面上、切り欠き部212よりも左側に配置され切り欠き部212よりも右側には配置されていない点の2点が異なる。絶縁基板M7の導体パターン271は、側面電極206a、206cと接続され、側面電極206bとは接続されていない。

【0066】

第2の実施例においては、等価回路、及び等価回路の素子と素子を形成する導体パターン・配線との関係は、第1の実施例と同じであるので説明を省略する。

【0067】

図25及び図26を用いて、第2の実施例に係るバンドパスフィルタの切り欠き部の構造と特性について説明する。図25は、切り欠き部の構成を模式的に示す説明図である。図26は、第2の実施例に係るバンドパスフィルタの透過特性を示すグラフである。

30

【0068】

第2の実施例では、切り欠き部212を設けないと、減衰帯域周波数において、減衰極が発生していないが、切り欠き部212を設けることにより、減衰極が発生する。また、切り欠き部212の大きさを大きくするほど減衰極の発生周波数は低くなる。切り欠き部212を設けても、通過帯域周波数では透過特性の変化は生じない。

【0069】

以上、第2の実施例によれば、導体パターン221と導体パターン211とが重なり、導体パターン221にはインダクタL12が接続され、導体パターン211には切り欠き部212が設けられている。その結果、通過帯域周波数の特性に影響を与えることなく減衰極が発生させ、さらに、切り欠き部212の大きさを大きくすることにより減衰極の発生周波数を低周波側に移動させることができる。

40

【0070】

3. 第3の実施例

図27及び図28を用いて第3の実施例について説明する。図27は、第3の実施例に係るバンドパスフィルタを構成する絶縁基板を展開して示す分解斜視図（その1）である。図28は、第3の実施例に係るバンドパスフィルタを構成する絶縁基板を展開して示す分解斜視図（その2）である。第3の実施例については、第2の実施例と同じ機能のもの

50

については第 2 の実施例の符号に 100 を足した符号を付している。

【0071】

絶縁基板 M1 から M6 までの構成については第 2 の実施例と同じであるので、説明を省略する。

【0072】

絶縁基板 M7 には、導体パターン 371 から導体パターン 374 が形成されている。導体パターン 371 は、細長い導体パターンであり、その一方の端は、絶縁基板を積層したときに絶縁基板 M2 の導体パターン 321 と重なる。導体パターン 372 は、細長い導体パターンであり、その一方の端は、絶縁基板を積層したときに絶縁基板 M2 の導体パターン 322 と重なる。絶縁基板を積層したときに、導体パターン 373 は、絶縁基板 M6 の導体パターン 361 の他端（絶縁基板 M5 の導体パターン 352 と重ならない端）と重なり、導体パターン 374 は、絶縁基板 M6 の導体パターン 362 の他端（絶縁基板 M5 の導体パターン 353 と重ならない端）と重なる。

10

【0073】

絶縁基板 M8 には、導体パターン 381 から導体パターン 384 が形成されている。導体パターン 381 は、細長い導体パターンであり、一端が側面電極 302 に接続され、絶縁基板を積層したときに他端は絶縁基板 M7 の導体パターン 371 の他端と重なる。導体パターン 382 は、細長い導体パターンであり、一端が側面電極 304 に接続され、絶縁基板を積層したときに他端は絶縁基板 M7 の導体パターン 372 の他端と重なる。絶縁基板を積層したときに、導体パターン 383 は、絶縁基板 M7 の導体パターン 373 と重なり、導体パターン 384 は、絶縁基板 M7 の導体パターン 374 と重なる。

20

【0074】

絶縁基板 M9 には導体パターン 391 が形成されている。導体パターン 391 は第 2 の実施例の絶縁基板 M7 の導体パターン 371 と同じ構成である。

【0075】

第 3 の実施例に係るバンドパスフィルタは、6 本のスルーホール配線を有する。

【0076】

スルーホール配線 321 t は、導体パターン 321（絶縁基板 M2）、導体パターン 333（絶縁基板 M3）、導体パターン 341（絶縁基板 M4）、導体パターン 352（絶縁基板 M5）、導体パターン 361（絶縁基板 M6）、及び導体パターン 371（絶縁基板 M7）を繋いでいる。スルーホール配線 322 t は、導体パターン 322（絶縁基板 M2）、導体パターン 334（絶縁基板 M3）、導体パターン 342（絶縁基板 M4）、導体パターン 353（絶縁基板 M5）、導体パターン 362（絶縁基板 M6）、及び導体パターン 372（絶縁基板 M7）を繋いでいる。

30

【0077】

スルーホール配線 361 t は、導体パターン 361（絶縁基板 M6）、導体パターン 373（絶縁基板 M7）、導体パターン 383（絶縁基板 M8）及び導体パターン 391（絶縁基板 M9）を繋いでいる。スルーホール配線 362 t は、導体パターン 362（絶縁基板 M6）、導体パターン 374（絶縁基板 M7）、導体パターン 384（絶縁基板 M8）、及び導体パターン 391（絶縁基板 M9）を繋いでいる。

40

【0078】

スルーホール配線 371 t は、導体パターン 371（絶縁基板 M7）と導体パターン 381（絶縁基板 M8）とを繋いでいる。スルーホール配線 372 t は、導体パターン 372（絶縁基板 M7）と導体パターン 382（絶縁基板 M8）とを繋いでいる。

【0079】

図 29 を用いて、第 3 の実施例に係るバンドパスフィルタの等価回路について説明する。図 29 は、第 3 の実施例に係るバンドパスフィルタの等価回路である。

【0080】

バンドパスフィルタの入力端子 IN には、キャパシタ C11 と、インダクタ L13 及びインダクタ L14 とを直列に接続したものが並列に接続されている。インダクタ L13

50

とインダクタL 1 4との接続部にはインダクタL 1 1の一端が接続され、インダクタL 1 1の他端はグラウンドに接地されている。キャパシタC 1 1の入力端子I Nと反対側には、インダクタL 1 2の一端が接続されている。インダクタL 1 2の他端はキャパシタC 1 2を介して、グラウンドに接地されている。

【0081】

バンドパスフィルタの出力端子O U Tには、キャパシタC 2 1と、インダクタL 2 3及びインダクタL 2 4とを直列に接続したものとが並列に接続されている。インダクタL 2 3とインダクタL 2 4の接続部にはインダクタL 2 1の一端が接続され、インダクタL 2 1の他端はグラウンドに接地されている。キャパシタC 2 1の出力端子O U Tと反対側には、インダクタL 2 2の一端が接続されている。インダクタL 2 2の他端はキャパシタC 2 2を介して、グラウンドに接地されている。

10

【0082】

キャパシタC 1 1の入力端子I Nと反対側と、キャパシタC 2 1の出力端子O U Tと反対側と、の間には、キャパシタC 3 1 a及びキャパシタC 3 1 bが直列に接続されている。

【0083】

第3の実施例のバンドパスフィルタの等価回路を第1、第2の実施例のバンドパスフィルタの等価回路と比較すると、第1、第2の実施例のバンドパスフィルタでは、入力端子I N及び出力端子O U TにはキャパシタC 1 1及びC 2 1が接続されるだけであったが、第3の実施例のバンドパスフィルタでは、キャパシタC 1 1及びC 2 1と並列にインダクタL 1 3及びL 2 3が付加されている点が異なる。

20

【0084】

図30を用いて、等価回路と導体パターンとの関係を説明する。図30は、等価回路の素子と、素子を形成する導体パターン・配線との関係を示す説明図である。ここで、キャパシタの構成については第1の実施例と同じであるので、説明を省略する。

【0085】

インダクタL 1 1は、スルーホール配線3 6 1 tと導体パターン3 6 1の直列結合により構成されている。インダクタL 1 2はスルーホール配線3 2 1 tのうち絶縁基板M 2の表面から絶縁基板M 4の表面の間の部分のスルーホール配線の直列結合により構成されている。インダクタL 1 3は、導体パターン3 8 1、スルーホール配線3 7 1 t、導体パターン3 7 1、スルーホール配線3 2 1 tのうち絶縁基板M 6の表面から絶縁基板M 7の表面の間の部分のスルーホール配線の直列結合により構成されている。インダクタL 1 4は、スルーホール配線3 2 1 tのうち絶縁基板M 4の表面から絶縁基板M 6の表面の間の部分にあるスルーホール配線を用いて構成されている。

30

【0086】

インダクタL 2 1は、スルーホール配線3 6 2 tと導体パターン3 6 2の直列結合により構成されている。インダクタL 2 2はスルーホール配線3 2 2 tのうち絶縁基板M 2の表面から絶縁基板M 4の表面の間の部分のスルーホール配線の直列結合により構成されている。インダクタL 2 3は、導体パターン3 8 2、スルーホール配線3 7 2 t、導体パターン3 7 2、スルーホール配線3 2 2 tのうち絶縁基板M 6の表面から絶縁基板M 7の表面の間の部分のスルーホール配線の直列結合により構成されている。インダクタL 2 4は、スルーホール配線3 2 2 tのうち絶縁基板M 4の表面から絶縁基板M 6の表面の間の部分にあるスルーホール配線を用いて構成されている。

40

【0087】

図31及び図32を用いて、第3の実施例に係るバンドパスフィルタの切り欠き部の構造と特性について説明する。図31は、切り欠き部の構成を模式的に示す説明図である。図32は、第3の実施例に係るバンドパスフィルタの透過特性を示すグラフである。

【0088】

切り欠き部3 1 2の凹の深さと透過特性との関係をみると、切り欠き部3 1 2の凹の深さがより深い方が減衰帯域周波数において、減衰極の発生周波数は低周波数側に移動して

50

いる。一方、通過帯域周波数では、切り欠き部 3 1 2 の凹の深さによる違いは生じていない。

【 0 0 8 9 】

第 3 の実施例によれば、キャパシタ C 1 1 及び C 2 1 と並列にインダクタ L 1 3 及び L 2 3 が設けられていても、切り欠き部 3 1 2 を設けることにより、通過帯域周波数の特性に影響を与えることなく減衰帯域周波数における減衰極の発生周波数を変えることができる。すなわち、入力部、出力部の構成にかかわらず、導体パターン 3 1 1 に切り欠き部を設けることにより、通過帯域周波数の特性に影響を与えることなく減衰帯域周波数における減衰極の発生周波数を変えることができる。

【 0 0 9 0 】

第 2、第 3 の実施例では、積層型電子部品の左半分しか導体パターンを設けていない。これは、これは、積層型電子部品の右半分には、導体パターンを配置しないという訳ではなく、積層型電子部品の右半分には他のフィルタ回路を構成し、ダイプレクサ、マルチプレクサを形成してもよい。これについては、第 4 の実施例で説明する。なお、ダイプレクサ (d i p l e x e r) のダイ (d i) は「2」を意味する接頭語であり、マルチプレクサ (m u l t i p l e x e r) のマルチ (m u l t i) は「多数の」を意味する接頭語であり、マルチプレクサという場合には、ダイプレクサも含む。

【 0 0 9 1 】

4 . 第 4 の実施例

図 3 3 から図 3 7 を用いて第 4 の実施例に係るダイプレクサについて説明する。図 3 3 は、第 4 の実施例に係るダイプレクサを構成する絶縁基板を展開して示す分解斜視図 (その 1) である。図 3 4 は、第 4 の実施例に係るダイプレクサを構成する絶縁基板を展開して示す分解斜視図 (その 2) である。図 3 5 は、第 4 の実施例に係るダイプレクサを構成する絶縁基板を展開して示す分解斜視図 (その 3) である。図 3 6 は、第 4 の実施例に係るダイプレクサの等価回路図である。図 3 7 は、等価回路の素子と、素子を形成する導体パターン・配線との関係を示す説明図である。

【 0 0 9 2 】

第 4 の実施例に係るダイプレクサは、2 つのバンドパスフィルタ、すなわち、ハイバンドフィルタ 4 0 a とローバンドフィルタ 4 0 b を有する。第 4 の実施例では、第 3 の実施例と側面電極 4 0 2 から側面電極 4 0 8 の機能が異なり、側面電極 4 0 2 は A N T 端子、側面電極 4 0 4 は H B 端子、側面電極 4 0 8 は L B 端子となっている。ハイバンドフィルタ 4 0 a については、第 3 の実施例で説明したバンドパスフィルタとほぼ同じである。したがって、第 4 の実施例については、第 3 の実施例と同じ機能のものについては第 3 の実施例の符号に 1 0 0 を足した符号を付している。

【 0 0 9 3 】

図 3 3 から図 3 5 に示す分解斜視図において、ハイバンドフィルタ 4 0 a は、各絶縁基板の左半分に形成される導体パターンにより構成され、ローバンドフィルタ 4 0 b は、各絶縁基板の右半分に形成される導体パターンにより構成される。以下、ダイプレクサの構成について、ハイバンドフィルタ 4 0 a とローバンドフィルタ 4 0 b に分けて説明する。

【 0 0 9 4 】

ハイバンドフィルタ 4 0 a の構成 :

ハイバンドフィルタ 4 0 a について、絶縁基板 M 2 から絶縁基板 M 8 までの構成は、第 3 の実施例と同じである。したがって、絶縁基板 M 2 から絶縁基板 M 8 までの構成についての説明は省略し、絶縁基板 M 1 及び絶縁基板 M 9 から絶縁基板 M 1 2 までについて説明する。

【 0 0 9 5 】

絶縁基板 M 1 の構成は、第 3 の実施例の構成とほぼ同じである。第 3 の実施例と同様にほぼ全面に導体パターン 4 1 1 が形成されている。ただし、切り欠き部 4 1 2 は、図面右側 (ローバンドフィルタ 4 0 b 側) に折れたカギ型である点が異なる。絶縁基板 M 9 には、導体パターン 4 9 1 と導体パターン 4 9 2 が形成されている。導体パターン 4 9 1 は、

10

20

30

40

50

絶縁基板 M 8 の導体パターン 4 8 3 と重なっており、導体パターン 4 9 2 は、絶縁基板 M 8 の導体パターン 4 8 4 と重なっている。絶縁基板 M 1 0、M 1 1 は、絶縁基板 M 9 と同じ構成であり、それぞれ導体パターン 5 0 1、5 0 2 と導体パターン 5 1 1、5 1 2 が形成されている。導体パターン 5 0 1、5 1 1 は絶縁基板 M 8 の導体パターン 4 8 3 と重なっており、導体パターン 5 0 2、5 1 2 は絶縁基板 M 8 の導体パターン 4 8 4 と重なっている。絶縁基板 M 1 2 には、導体パターン 5 2 1 が形成されている。なお、絶縁基板 M 1 2 の構成は、第 3 の実施例の絶縁基板 M 9 と同じ構成である。

【 0 0 9 6 】

第 4 の実施例に係るダイプレクサはハイバンドフィルタ 4 0 a に、6 本のスルーホール配線を有する。

10

【 0 0 9 7 】

スルーホール配線 4 2 1 t、4 2 2 t、4 7 1 t、4 7 2 t の構成は、第 3 の実施例に係るバンドパスフィルタのスルーホール配線 3 2 1 t、3 2 2 t、3 7 1 t、3 7 2 t の構成と同じなので説明を省略する。

【 0 0 9 8 】

スルーホール配線 4 6 1 t は、導体パターン 4 6 1 (絶縁基板 M 6)、導体パターン 4 7 3 (絶縁基板 M 7)、導体パターン 4 8 3 (絶縁基板 M 8)、導体パターン 4 9 1 (絶縁基板 M 9)、導体パターン 5 0 1 (絶縁基板 M 1 0)、導体パターン 5 1 1 (絶縁基板 M 1 1)、及び導体パターン 5 2 1 (絶縁基板 M 1 2) を繋いでいる。スルーホール配線 4 6 2 t は、導体パターン 4 6 2 (絶縁基板 M 6)、導体パターン 4 7 4 (絶縁基板 M 7)、導体パターン 4 8 4 (絶縁基板 M 8)、導体パターン 4 9 2 (絶縁基板 M 9)、導体パターン 5 0 2 (絶縁基板 M 1 0)、導体パターン 5 1 2 (絶縁基板 M 1 1)、及び導体パターン 5 2 1 (絶縁基板 M 1 2) を繋いでいる。

20

【 0 0 9 9 】

第 4 の実施例に係るダイプレクサのハイバンドフィルタ 4 0 a の等価回路は第 3 の実施例に係るバンドパスフィルタの等価回路と同じなので説明を省略する。

【 0 1 0 0 】

第 4 の実施例に係るダイプレクサのハイバンドフィルタ 4 0 a について、等価回路の素子と、素子を形成する導体パターン・配線との関係を説明する。キャパシタの構成及びインダクタ L 1 2、1 3、1 4、2 2、2 3、2 4 の構成については第 3 の実施例と同じであるので、説明を省略する。

30

【 0 1 0 1 】

インダクタ L 1 1 は、スルーホール配線 4 6 1 t と導体パターン 4 6 1 の直列結合により構成される点において、第 3 の実施例と同じである。ただし、第 3 の実施例ではスルーホール配線 3 6 1 t が絶縁基板 M 6 の表面から絶縁基板の M 9 の表面までを繋ぐ配線であるのに対し、第 4 の実施例では、スルーホール配線 4 6 1 t は絶縁基板 M 6 の表面から絶縁基板 M 1 2 の表面までを繋ぐ配線である点異なる。インダクタ L 2 1 についても同様である。

【 0 1 0 2 】

ローバンドフィルタ 4 0 b の構成：

40

ローバンドフィルタ 4 0 b については、各絶縁基板に形成される導体パターンについては個々に説明せず、図 3 6 に示す等価回路の各素子が図 3 3 から図 3 5 に示す分解斜視図のどの導体パターン、どのスルーホール配線を用いて形成されているかを説明する。

【 0 1 0 3 】

キャパシタ C 4 1 は導体パターン 4 2 3 (絶縁基板 M 2) と導体パターン 4 1 1 (絶縁基板 M 1) の重なりにより、キャパシタ C 4 2 は導体パターン 5 3 2 (5 3 2 a (絶縁基板 M 1 3)) と導体パターン 5 2 2 (絶縁基板 M 1 2) の重なりにより、キャパシタ C 4 3 は導体パターン 5 3 2 (5 3 2 b (絶縁基板 M 1 3)) と導体パターン 5 2 3 (絶縁基板 M 1 2) の重なりにより、キャパシタ C 4 4 は導体パターン 5 3 1 (絶縁基板 M 1 3) と導体パターン 5 2 3 (絶縁基板 M 1 2) の重なりにより、キャパシタ C 4 5 は導体パタ

50

ーン 4 2 4 (絶縁基板 M 2) と導体パターン 4 1 1 (絶縁基板 M 1) の重なりにより構成されている。

【 0 1 0 4 】

インダクタ L 4 1 は、導体パターン 5 1 3 (絶縁基板 M 1 1)、スルーホール配線 5 0 3 t (絶縁基板 M 1 1 ~ 絶縁基板 M 1 0)、導体パターン 5 0 3 (絶縁基板 M 1 0)、スルーホール配線 4 9 3 t (絶縁基板 M 1 0 ~ 絶縁基板 M 9)、導体パターン 4 9 3 (絶縁基板 M 9)、スルーホール配線 4 8 5 t (絶縁基板 M 9 ~ 絶縁基板 M 8)、導体パターン 4 8 5 (絶縁基板 M 8)、スルーホール配線 4 7 4 t (絶縁基板 M 8 ~ 絶縁基板 M 7)、導体パターン 4 7 4 (絶縁基板 M 7)、スルーホール配線 4 6 3 t 1 (絶縁基板 M 7 ~ 絶縁基板 M 6)、及び導体パターン 4 6 3 (絶縁基板 M 6) の直列接続により構成されている。図 3 3 から図 3 5 において上記導体パターン、スルーホール配線のつながりを追いかけると、インダクタ L 4 1 は、絶縁基板 M 1 1 上の導体パターン 5 1 3 から始まり、反時計回りにいわゆる螺旋を描きながら下層の絶縁基板につながるコイルである。なお、図 3 3 から図 3 5 では模式的に描いているため、スルーホール配線の長さは長いように見えるが、スルーホール配線の長さは絶縁基板の厚と同じであり、短い。本実施例では、スルーホール配線の長さよりも、各絶縁基板に形成される導体パターンの長さの方がかなり長い。そのため、インダクタへの寄与は導体パターンが支配的である。よって、図 3 7 (b) では、導体パターンのみを記載している。

10

【 0 1 0 5 】

インダクタ L 4 2 は、導体パターン 4 9 4 (絶縁基板 M 9)、スルーホール配線 4 8 6 t (絶縁基板 M 9 ~ 絶縁基板 M 8)、導体パターン 4 8 6 (絶縁基板 M 8)、スルーホール配線 4 7 5 t (絶縁基板 M 8 ~ 絶縁基板 M 7)、導体パターン 4 7 5 (絶縁基板 M 7)、スルーホール配線 4 6 3 t 2 (絶縁基板 M 7 ~ 絶縁基板 M 6)、導体パターン 4 6 3 (絶縁基板 M 6) により構成されている。インダクタ L 4 2 は、絶縁基板 M 9 上の導体パターン 4 9 4 から始まり、時計回りにいわゆる螺旋を描きながら下層につながるコイルである。

20

【 0 1 0 6 】

インダクタ L 4 3 は、導体パターン 5 1 5 (絶縁基板 M 1 1)、スルーホール配線 5 0 5 t (絶縁基板 M 1 1 ~ 絶縁基板 M 1 0)、導体パターン 5 0 5 (絶縁基板 M 1 0)、スルーホール配線 4 9 5 t (絶縁基板 M 1 0 ~ 絶縁基板 M 9)、導体パターン 4 9 5 (絶縁基板 M 9)、スルーホール配線 4 8 7 t (絶縁基板 M 9 ~ 絶縁基板 M 8)、導体パターン 4 8 7 (絶縁基板 M 8)、スルーホール配線 4 7 6 t (絶縁基板 M 8 ~ 絶縁基板 M 7)、導体パターン 4 7 6 (絶縁基板 M 7)、スルーホール配線 4 6 4 t (絶縁基板 M 7 ~ 絶縁基板 M 6)、導体パターン 4 6 4 (絶縁基板 M 6) により構成されている。インダクタ L 4 3 は、絶縁基板 M 1 1 上の導体パターン 5 1 5 から始まり、反時計回りにいわゆる螺旋を描きながら下層につながるコイルである。

30

【 0 1 0 7 】

インダクタ L 4 4 は、導体パターン 5 1 6 (絶縁基板 M 1 1)、スルーホール配線 5 0 6 t (絶縁基板 M 1 1 ~ 絶縁基板 M 1 0)、導体パターン 5 0 6 (絶縁基板 M 1 0)、スルーホール配線 4 9 6 t (絶縁基板 M 1 0 ~ 絶縁基板 M 9)、導体パターン 4 9 6 (絶縁基板 M 9)、スルーホール配線 4 8 8 t (絶縁基板 M 9 ~ 絶縁基板 M 8)、導体パターン 4 8 8 (絶縁基板 M 8)、スルーホール配線 4 7 7 t (絶縁基板 M 8 ~ 絶縁基板 M 7)、導体パターン 4 7 7 (絶縁基板 M 7)、スルーホール配線 4 6 5 t (絶縁基板 M 7 ~ 絶縁基板 M 6)、導体パターン 4 6 5 (絶縁基板 M 6) により構成されている。インダクタ L 4 4 は絶縁基板 M 1 1 上の導体パターン 5 1 6 から始まり、反時計回りにいわゆる螺旋を描きながら下層につながるコイルである。

40

【 0 1 0 8 】

図 3 8 及び図 3 9 を用いて、第 4 の実施例に係るダイプレクサの切り欠き部の構造と特性について説明する。図 3 8 は、切り欠き部の構成を模式的に示す説明図である。図 3 9 は、第 4 の実施例に係るダイプレクサのハイバンドフィルタ 4 0 a の透過特性を示すグ

50

ラフである。

【0109】

切り欠き部412の凹の大きさと透過特性との関係を見ると、切り欠き部412が大きい方が減衰帯域周波数において、減衰極の発生周波数は低周波数側に移動している。一方、通過帯域周波数では、違いは生じていない。

【0110】

第4の実施例によれば、切り欠き部412を設けることにより、バンドパスフィルタだけでなく、ダイプレクサであっても、通過帯域周波数の特性に影響を与えることなく減衰帯域周波数の特性を変えることができる。

【0111】

第1の実施例から第4の実施例では、切り欠き部の形状は、矩形あるいはカギ型であったが、形状は、これらには限定されず、他の形状、例えば、三角形、多角形、半円形、円形、楕円形等であってもよい。

なお、上記説明では、本発明の実施態様として積層型電子部品を例にとり説明したが、実施態様として、積層型電子部品の周波数特性の調整方法としての態様であってもよいのは、当然である。

【0112】

以上、いくつかの実施例に基づいて本発明の実施の形態について説明してきたが、上記した発明の実施の形態は、本発明の理解を容易にするためのものであり、本発明を限定するものではない。本発明は、その趣旨並びに特許請求の範囲を逸脱することなく、変更、改良され得るとともに、本発明にはその等価物が含まれることはもちろんである。

【図面の簡単な説明】

【0113】

【図1】第1の実施例に係るバンドパスフィルタの上面を上にした外観を模式的に示す説明図である。

【図2】第1の実施例に係るバンドパスフィルタの下面を上にした外観を模式的に示す説明図である。

【図3】第1の実施例に係るバンドパスフィルタ10を構成する絶縁基板を展開して示す分解斜視図である。

【図4】第1の実施例に係るバンドパスフィルタの等価回路である。

【図5】等価回路の素子と素子を形成する導体パターン・配線との関係を示す説明図である。

【図6】切り欠き部の構成を模式的に示す説明図である。

【図7】第1の実施例に係るバンドパスフィルタ10の透過特性(SパラメータのS₂₁)を示すグラフである。

【図8】比較例に係るバンドパスフィルタの構成を模式的に示す説明図である。

【図9】比較例に係るバンドパスフィルタの透過特性を示すグラフである。

【図10】変形例1に係るバンドパスフィルタの構成を示す説明図である。

【図11】変形例1に係るバンドパスフィルタの透過特性を示すグラフである。

【図12】変形例2に係るバンドパスフィルタの構成を示す説明図である。

【図13】変形例2に係るバンドパスフィルタの透過特性を示すグラフである。

【図14】変形例3に係るバンドパスフィルタの構成を示す説明図である。

【図15】変形例3に係るバンドパスフィルタの透過特性を示すグラフである。

【図16】変形例4に係るバンドパスフィルタの構成を示す説明図である。

【図17】変形例4に係るバンドパスフィルタの透過特性を示すグラフである。

【図18】変形例5に係るバンドパスフィルタの構成を示す説明図である。

【図19】変形例5に係るバンドパスフィルタの透過特性を示すグラフである。

【図20】変形例6に係るバンドパスフィルタの構成を示す説明図である。

【図21】変形例6に係るバンドパスフィルタの透過特性を示すグラフである。

【図22】変形例7に係るバンドパスフィルタの構成を示す説明図である。

10

20

30

40

50

- 【図 2 3】変形例 7 に係るバンドパスフィルタの透過特性を示すグラフである。
- 【図 2 4】第 2 の実施例に係るバンドパスフィルタを構成する絶縁基板を展開して示す分解斜視図である。
- 【図 2 5】切り欠き部の構成を模式的に示す説明図である。
- 【図 2 6】第 2 の実施例に係るバンドパスフィルタの透過特性を示すグラフである。
- 【図 2 7】第 3 の実施例に係るバンドパスフィルタを構成する絶縁基板を展開して示す分解斜視図（その 1）である。
- 【図 2 8】第 3 の実施例に係るバンドパスフィルタを構成する絶縁基板を展開して示す分解斜視図（その 2）である。
- 【図 2 9】第 3 の実施例に係るバンドパスフィルタの等価回路である。 10
- 【図 3 0】等価回路の素子と素子を形成する導体パターン・配線との関係を示す説明図である。
- 【図 3 1】切り欠き部の構成を模式的に示す説明図である。
- 【図 3 2】第 3 の実施例に係るバンドパスフィルタの透過特性を示すグラフである。
- 【図 3 3】第 4 の実施例に係るダイプレクサを構成する絶縁基板を展開して示す分解斜視図（その 1）である。
- 【図 3 4】第 4 の実施例に係るダイプレクサを構成する絶縁基板を展開して示す分解斜視図（その 2）である。
- 【図 3 5】第 4 の実施例に係るダイプレクサを構成する絶縁基板を展開して示す分解斜視図（その 3）である。 20
- 【図 3 6】第 4 の実施例に係るダイプレクサの等価回路図である。
- 【図 3 7】等価回路の素子と素子を形成する導体パターン・配線との関係を示す説明図である。
- 【図 3 8】切り欠き部の構成を模式的に示す説明図である。
- 【図 3 9】第 4 の実施例に係るダイプレクサのハイバンドフィルタ側の透過特性を示すグラフである。
- 【符号の説明】
- 【0 1 1 4】
- 1 0 ... バンドパスフィルタ
 - 4 0 a ... ハイバンドフィルタ 30
 - 4 0 b ... ローバンドフィルタ
 - 1 0 2 ... 側面電極
 - 1 0 4 ... 側面電極
 - 1 0 6 ... 側面電極
 - 1 1 1 ... 導体パターン
 - 1 1 1 a ... 接続部
 - 1 1 2 ... 切り欠き部
 - 1 2 1 ... 導体パターン
 - 1 2 1 t ... スルーホール配線
 - 1 2 2 ... 導体パターン 40
 - 1 2 2 t ... スルーホール配線
 - 1 3 1 ... 導体パターン
 - 1 3 2 ... 導体パターン
 - 1 3 3 ... 導体パターン
 - 1 3 4 ... 導体パターン
 - 1 4 1 ... 導体パターン
 - 1 4 2 ... 導体パターン
 - 1 5 1 ... 導体パターン
 - 1 5 2 ... 導体パターン
 - 1 5 3 ... 導体パターン 50

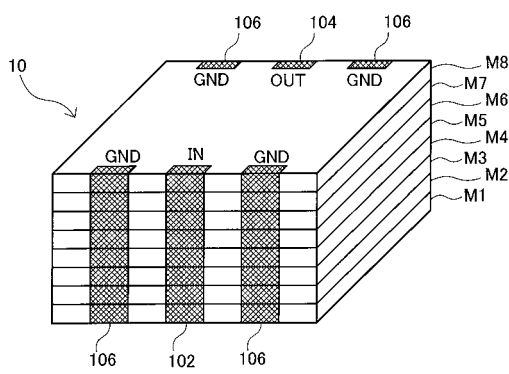
1 6 1 ... 導体パターン	
1 6 1 t ... スルーホール配線	
1 6 2 ... 導体パターン	
1 6 2 t ... スルーホール配線	
1 7 1 ... 導体パターン	
2 0 2 ... 側面電極	
2 0 4 ... 側面電極	
2 0 6 ... 側面電極	
2 0 6 a ... 側面電極	
2 0 6 b ... 側面電極	10
2 0 6 c ... 側面電極	
2 0 8 ... 側面電極	
2 1 1 ... 導体パターン	
2 1 2 ... 切り欠き部	
2 2 1 ... 導体パターン	
2 7 1 ... 導体パターン	
3 0 2 ... 側面電極	
3 0 4 ... 側面電極	
3 1 1 ... 導体パターン	
3 1 2 ... 切り欠き部	20
3 2 1 ... 導体パターン	
3 2 1 t ... スルーホール配線	
3 2 2 ... 導体パターン	
3 2 2 t ... スルーホール配線	
3 3 3 ... 導体パターン	
3 3 4 ... 導体パターン	
3 4 1 ... 導体パターン	
3 4 2 ... 導体パターン	
3 5 2 ... 導体パターン	
3 5 3 ... 導体パターン	30
3 6 1 ... 導体パターン	
3 6 1 t ... スルーホール配線	
3 6 2 ... 導体パターン	
3 6 2 t ... スルーホール配線	
3 7 1 ... 導体パターン	
3 7 1 ... 導体パターン	
3 7 1 t ... スルーホール配線	
3 7 2 ... 導体パターン	
3 7 2 t ... スルーホール配線	
3 7 3 ... 導体パターン	40
3 7 4 ... 導体パターン	
3 8 1 ... 導体パターン	
3 8 1 ... 導体パターン	
3 8 2 ... 導体パターン	
3 8 3 ... 導体パターン	
3 8 4 ... 導体パターン	
3 9 1 ... 導体パターン	
4 0 2 ... 側面電極	
4 0 4 ... 側面電極	
4 0 8 ... 側面電極	50

4 1 1 ... 導体パターン	
4 1 2 ... 切り欠き部	
4 2 1 t ... スルーホール配線	
4 2 2 t ... スルーホール配線	
4 2 3 ... 導体パターン	
4 2 4 ... 導体パターン	
4 6 1 ... 導体パターン	
4 6 1 t ... スルーホール配線	
4 6 2 t ... スルーホール配線	
4 6 3 ... 導体パターン	10
4 6 3 t 1 ... スルーホール配線	
4 6 3 t 2 ... スルーホール配線	
4 6 4 ... 導体パターン	
4 6 4 t ... スルーホール配線	
4 6 5 ... 導体パターン	
4 6 5 t ... スルーホール配線	
4 6 6 ... 導体パターン	
4 7 3 ... 導体パターン	
4 7 4 ... 導体パターン	
4 7 4 t ... スルーホール配線	20
4 7 5 ... 導体パターン	
4 7 5 t ... スルーホール配線	
4 7 6 ... 導体パターン	
4 7 6 t ... スルーホール配線	
4 7 7 ... 導体パターン	
4 7 7 t ... スルーホール配線	
4 8 3 ... 導体パターン	
4 8 4 ... 導体パターン	
4 8 5 ... 導体パターン	
4 8 5 t ... スルーホール配線	30
4 8 6 ... 導体パターン	
4 8 6 t ... スルーホール配線	
4 8 7 ... 導体パターン	
4 8 7 t ... スルーホール配線	
4 8 8 ... 導体パターン	
4 8 8 t ... スルーホール配線	
4 9 1 ... 導体パターン	
4 9 2 ... 導体パターン	
4 9 3 ... 導体パターン	
4 9 3 t ... スルーホール配線	40
4 9 4 ... 導体パターン	
4 9 4 t ... スルーホール配線	
4 9 5 ... 導体パターン	
4 9 5 t ... スルーホール配線	
4 9 6 ... 導体パターン	
4 9 6 t ... スルーホール配線	
5 0 1 ... 導体パターン	
5 0 2 ... 導体パターン	
5 0 3 ... 導体パターン	
5 0 3 t ... スルーホール配線	50

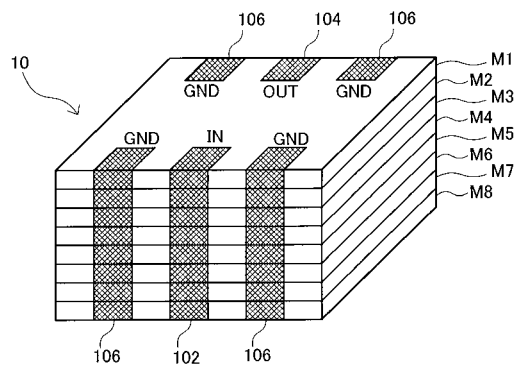
5 0 5 ... 導体パターン	
5 0 5 t ... スルーホール配線	
5 0 6 ... 導体パターン	
5 0 6 t ... スルーホール配線	
5 1 1 ... 導体パターン	
5 1 2 ... 導体パターン	
5 1 3 ... 導体パターン	
5 1 5 ... 導体パターン	
5 1 6 ... 導体パターン	
5 2 1 ... 導体パターン	10
5 2 2 ... 導体パターン	
5 2 3 ... 導体パターン	
5 3 1 ... 導体パターン	
5 3 2 ... 導体パターン	
5 3 2 a ... 導体パターン	
5 3 2 b ... 導体パターン	
M 1 ... 絶縁基板	
M 2 ... 絶縁基板	
M 3 ... 絶縁基板	
M 4 ... 絶縁基板	20
M 5 ... 絶縁基板	
M 6 ... 絶縁基板	
M 7 ... 絶縁基板	
M 8 ... 絶縁基板	
M 9 ... 絶縁基板	
M 1 0 ... 絶縁基板	
M 1 1 ... 絶縁基板	
M 1 2 ... 絶縁基板	
M 1 3 ... 絶縁基板	
I N ... 入力端子	30
O U T ... 出力端子	
C 1 1 ... キャパシタ	
C 1 2 ... キャパシタ	
C 2 1 ... キャパシタ	
C 2 2 ... キャパシタ	
C 3 1 a ... キャパシタ	
C 3 1 b ... キャパシタ	
C 4 1 ... キャパシタ	
C 4 2 ... キャパシタ	
C 4 3 ... キャパシタ	40
C 4 4 ... キャパシタ	
C 4 5 ... キャパシタ	
L 1 1 ... インダクタ	
L 1 2 ... インダクタ	
L 1 3 ... インダクタ	
L 1 4 ... インダクタ	
L 2 1 ... インダクタ	
L 2 2 ... インダクタ	
L 2 3 ... インダクタ	
L 2 4 ... インダクタ	50

L 4 1 ... インダクタ
L 4 2 ... インダクタ
L 4 3 ... インダクタ

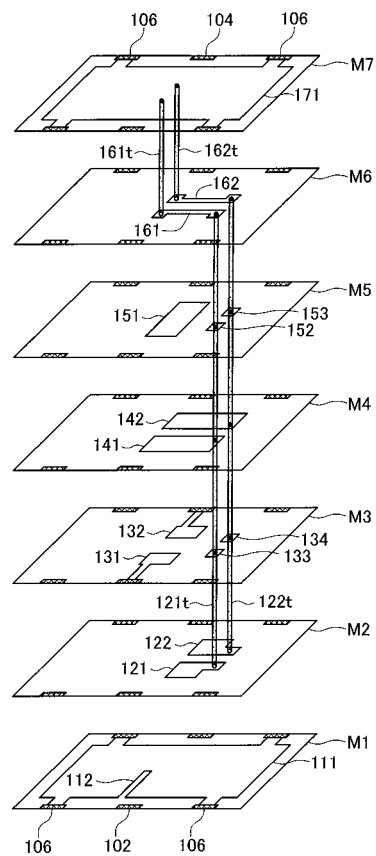
【 図 1 】



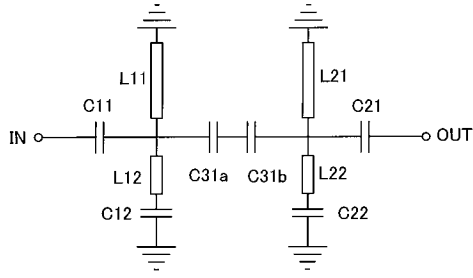
【 図 2 】



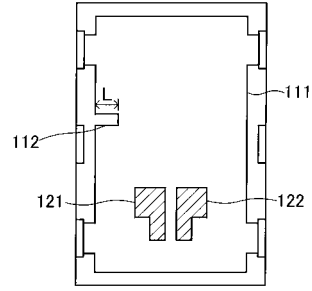
【 図 3 】



【 図 4 】



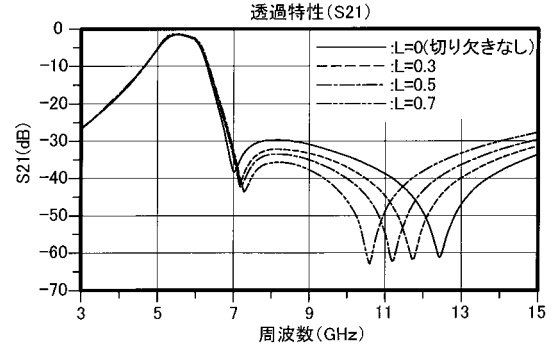
【 図 6 】



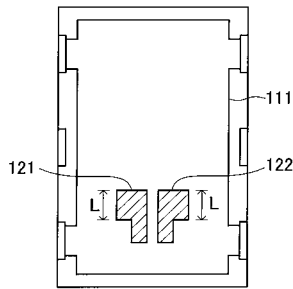
【 図 5 】

素子	素子を形成する導体パターン、配線
C11	131と141との重なり
C12	121と111との重なり
C31a	141と151との重なり
C31b	142と151との重なり
C21	132と142との重なり
C22	122と111との重なり
L11	121t(M4~M6の間)と161と161tの直列結合
L12	121t(M2~M4の間)
L21	122t(M4~M6の間)と162と162tの直列結合
L22	122t(M2~M4の間)

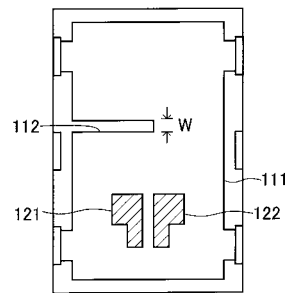
【 図 7 】



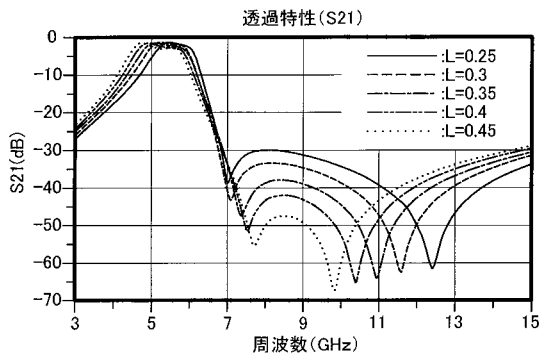
【 図 8 】



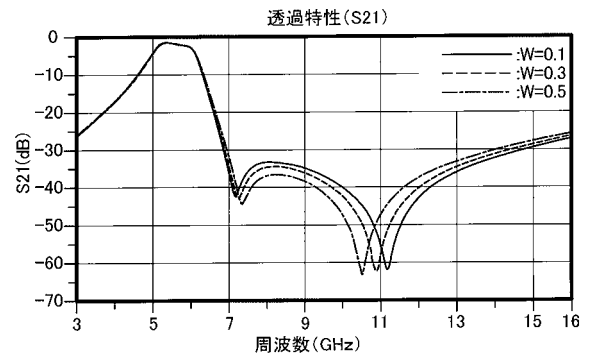
【 図 1 0 】



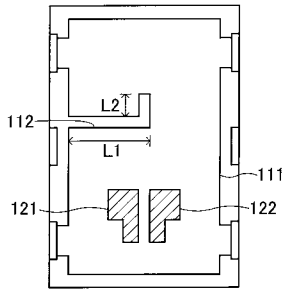
【 図 9 】



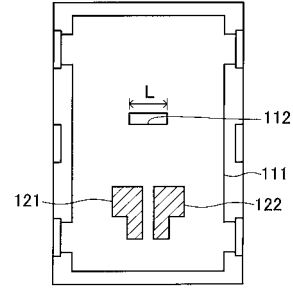
【 図 1 1 】



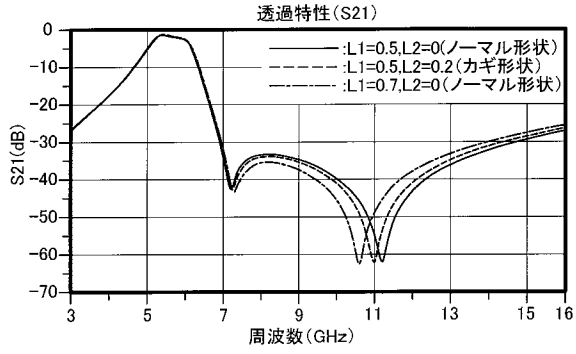
【図12】



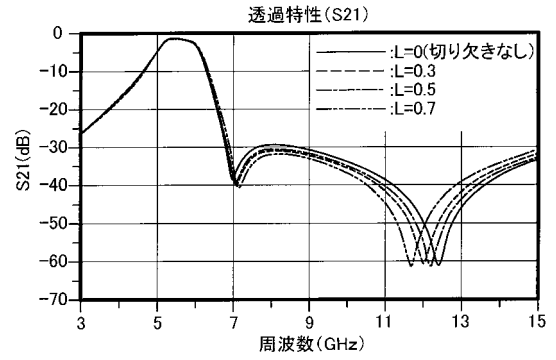
【図14】



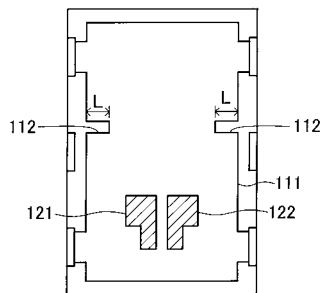
【図13】



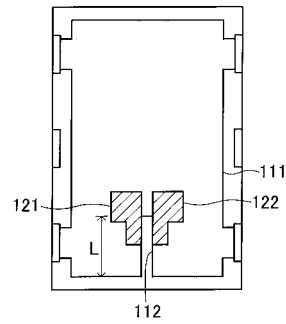
【図15】



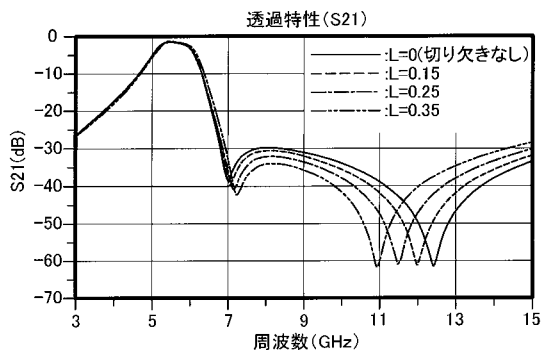
【図16】



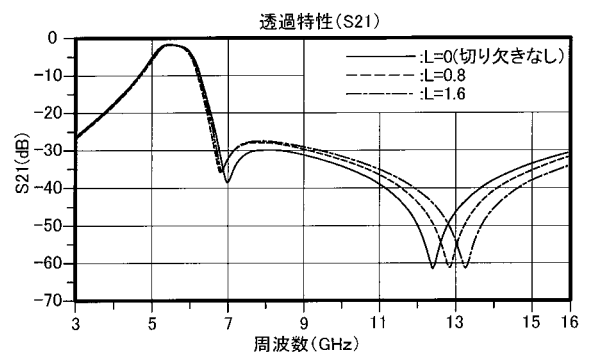
【図18】



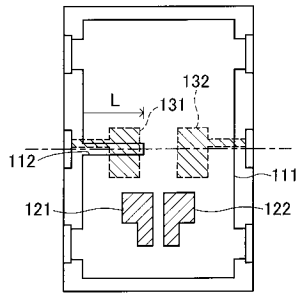
【図17】



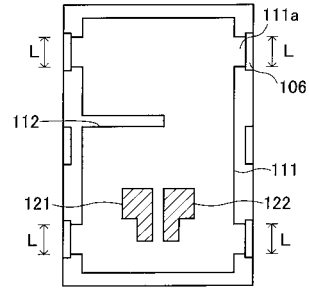
【図19】



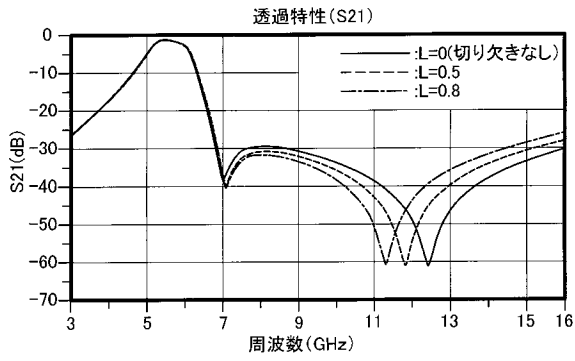
【図20】



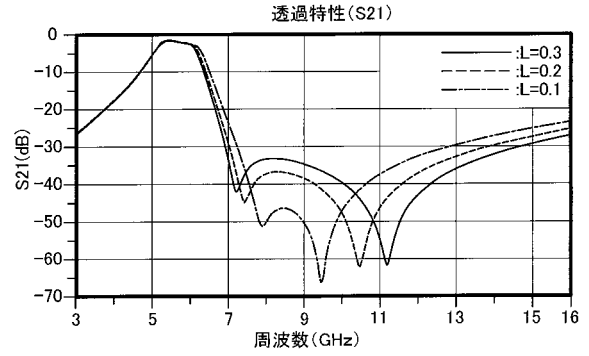
【図22】



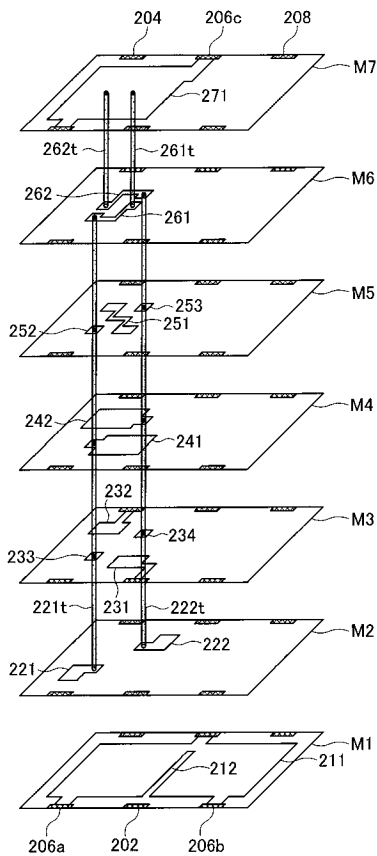
【図21】



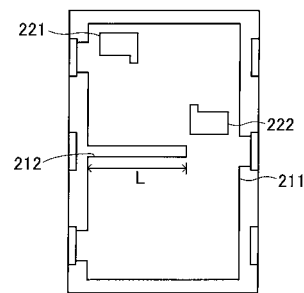
【図23】



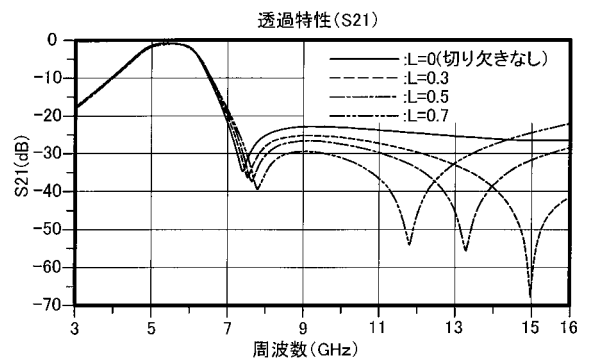
【図24】



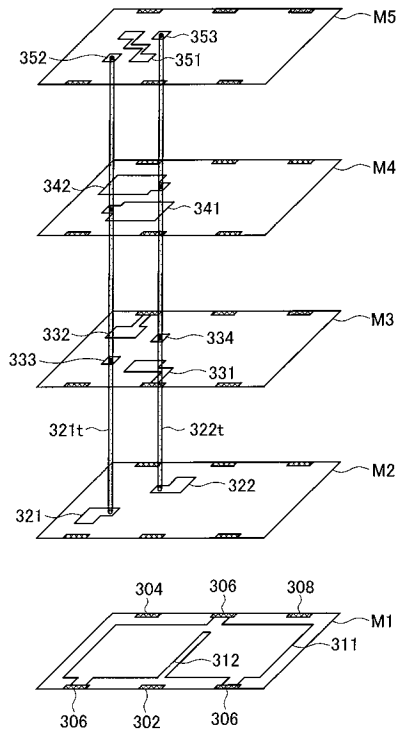
【図25】



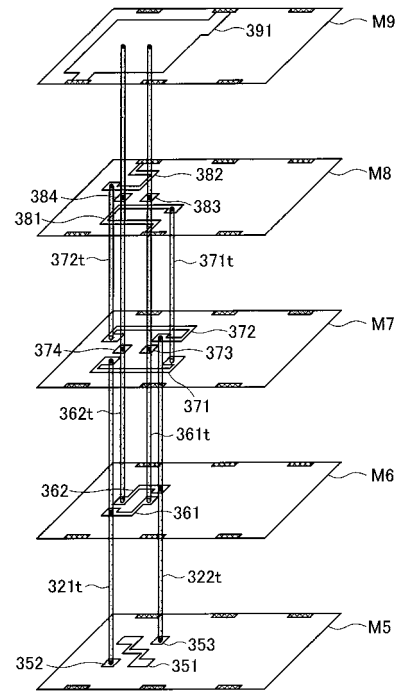
【図26】



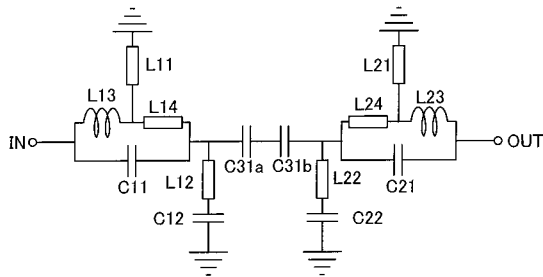
【図 27】



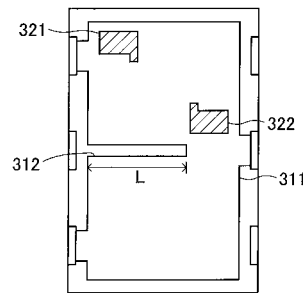
【図 28】



【図 29】



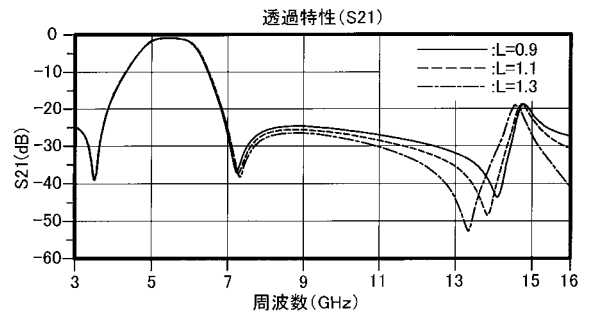
【図 31】



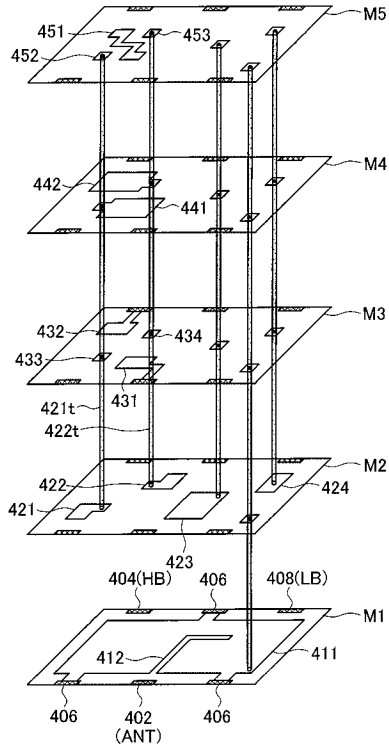
【図 30】

素子	素子を形成する導体パターン、配線
C11	331と341との重なり
C12	321と311との重なり
C31a	341と351との重なり
C31b	342と351との重なり
C21	332と342との重なり
C22	322と311との重なり
L11	361tと361の直列結合
L12	321t(M2~M4の間)
L13	381と371tと371と321t(M6~M7の間)の直列結合
L14	321t(M4~M6の間)
L21	362tと362の直列結合
L22	322t(M2~M4の間)
L23	382と372tと372と322t(M6~M7の間)の直列結合
L24	322t(M4~M6の間)

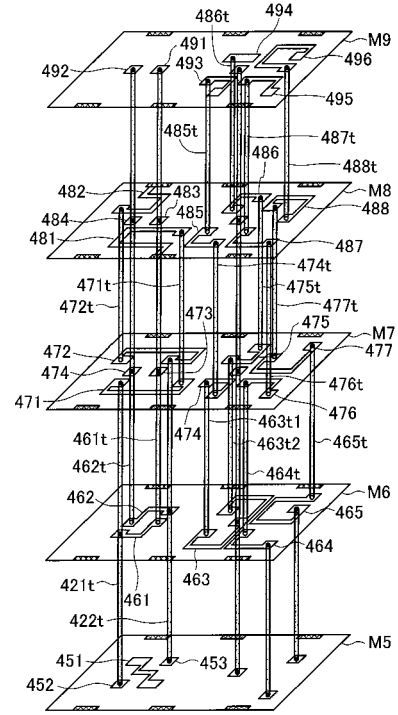
【図 32】



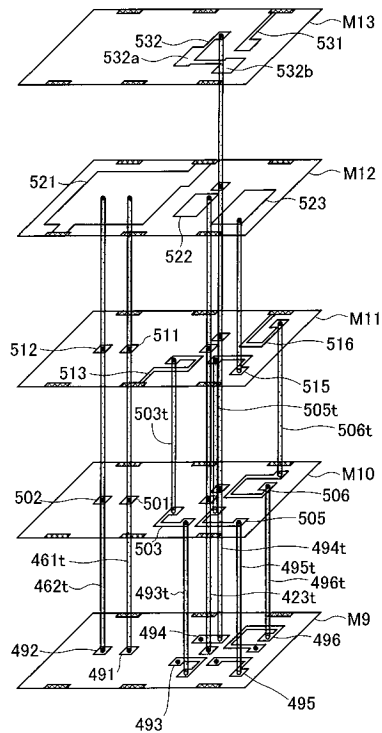
【 図 3 3 】



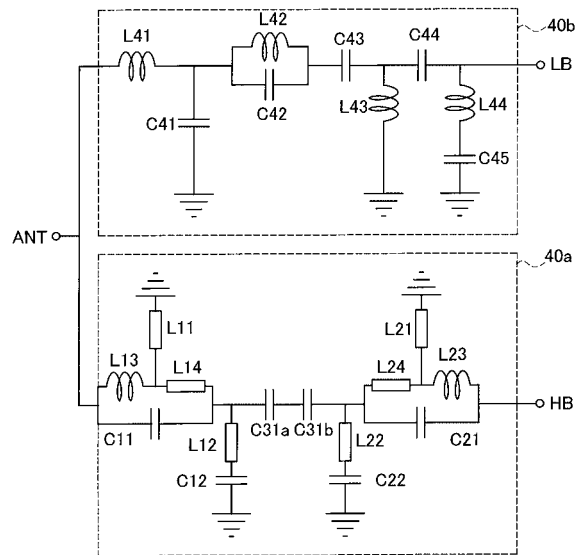
【 図 3 4 】



【 図 3 5 】



【 図 3 6 】



【 図 3 7 】

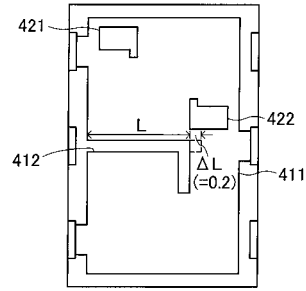
(a)高周波側

素子	素子を形成する導体パターン、配線
C11	431と441との重なり
C12	421と411との重なり
C31a	441と451との重なり
C31b	442と451との重なり
C21	432と442との重なり
C22	422と411との重なり
L11	461tと461の直列結合
L12	421t(M2~M4の間)
L13	481と471tと471と421t(M6~M7の間)の直列結合
L14	421t(M4~M6の間)
L21	462tと462の直列結合
L22	422t(M2~M4の間)
L23	482と472tと472と422t(M6~M7の間)の直列結合
L24	422t(M4~M6の間)

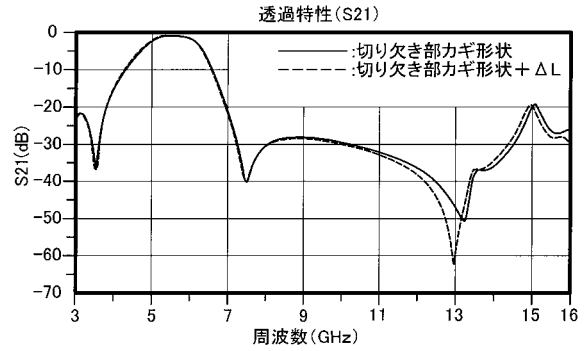
(b)低周波側

素子	素子を形成する導体パターン、配線
C41	423と411との重なり
C42	532と522との重なり
C43	532と523との重なり
C44	531と523との重なり
C45	424と411との重なり
L41	513と503と493と485と474と463の直列結合
L42	494と486と475と463の直列結合
L43	515と505と495と487と476と464の直列結合
L44	516と506と496と488と477と465の直列結合

【 図 3 8 】



【 図 3 9 】



 フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	H 0 1 P 1/205	K
	H 0 1 P 1/212	
	H 0 1 F 15/00	D

(72)発明者 末廣 哲大
 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

(72)発明者 佐藤 学
 名古屋市瑞穂区高辻町 1 4 番 1 8 号 日本特殊陶業株式会社内

Fターム(参考) 5E070 AA05 AB01 AB07 BA12 CB02 CB12 CB17 EA01 EB04
 5J006 HA01 HA16 HA35 HB01 HB04 HB05 HB13 HB17 HB22 JA01
 JA13 JA31 LA03 LA09 LA11 MA04 NA03 NB07 NC03 NE15
 NF02 PA03
 5J024 AA01 BA11 CA02 DA04 DA05 DA29 DA33 DA35 EA03 KA03