



(12) **Veröffentlichung**

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2023/026803**  
in der deutschen Übersetzung (Art. III § 8 Abs. 2  
IntPatÜbkG)  
(21) Deutsches Aktenzeichen: **11 2022 004 091.2**  
(86) PCT-Aktenzeichen: **PCT/JP2022/029771**  
(86) PCT-Anmeldetag: **03.08.2022**  
(87) PCT-Veröffentlichungstag: **02.03.2023**  
(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **20.06.2024**

(51) Int Cl.: **H01L 29/78 (2006.01)**  
**H01L 29/06 (2006.01)**  
**H01L 29/161 (2006.01)**  
**H01L 21/336 (2006.01)**

(30) Unionspriorität:  
**2021-137290 25.08.2021 JP**

(74) Vertreter:  
**Grünecker Patent- und Rechtsanwälte PartG mbB,  
80802 München, DE**

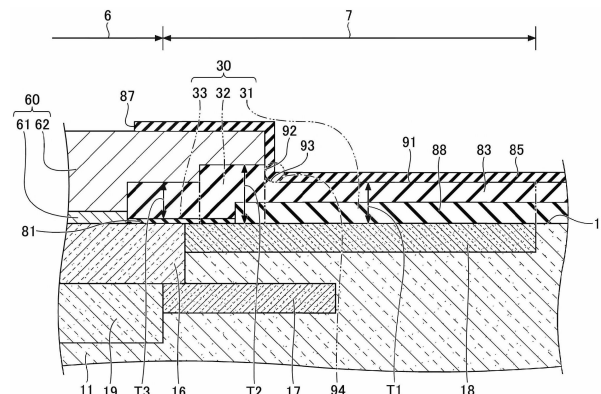
(71) Anmelder:  
**SUMITOMO ELECTRIC INDUSTRIES, LTD., Osaka,  
JP**

(72) Erfinder:  
**Saitoh, Yu, Osaka, JP**

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.**

(54) Bezeichnung: **Siliziumkarbid-Halbleitervorrichtung und Verfahren zur Herstellung einer Siliziumkarbid-Halbleitervorrichtung**

(57) Zusammenfassung: Siliziumkarbid-Halbleitervorrichtung mit einem Siliziumkarbid-Substrat mit einer ersten Hauptfläche und einer zweiten Hauptfläche, die der ersten Hauptfläche gegenüberliegt, und einer Isolierschicht, die mit der ersten Hauptfläche in Kontakt steht. In Draufsicht aus Richtung senkrecht zur ersten Hauptfläche enthält das Siliziumkarbid-Substrat ein aktives Gebiet und ein Abschlussgebiet, das das aktive Gebiet einschließt. Eine Öffnung, in der ein Teil des aktiven Gebiets freigelegt ist, ist in der Isolierschicht ausgebildet. Die Siliziumkarbid-Halbleitervorrichtung enthält ferner eine Elektrode, die auf der Isolierschicht ausgebildet ist und durch die Öffnung in Kontakt mit der ersten Hauptfläche steht. Die Isolierschicht enthält einen ersten Abschnitt, der das Abschlussgebiet überlappt und in der Draufsicht eine erste Dicke hat; einen zweiten Abschnitt, der mit dem ersten Abschnitt verbunden ist, die Elektrode überlappt und in der Draufsicht eine zweite Dicke hat; und einen dritten Abschnitt, der mit dem zweiten Abschnitt verbunden ist, die Elektrode überlappt und in der Draufsicht eine dritte Dicke hat. Die Öffnung ist in dem dritten Abschnitt ausgebildet. Der zweite Abschnitt ist zwischen dem ersten und dem dritten Abschnitt angeordnet. Die zweite Dicke ist größer als die erste und dritte Dicke.



**Beschreibung**

## Technisches Gebiet

**[0001]** Die vorliegende Erfindung betrifft Siliziumkarbid-Halbleitervorrichtungen und Verfahren zur Herstellung von Siliziumkarbid-Halbleitervorrichtungen.

**[0002]** Die vorliegende Anmeldung beansprucht Priorität der am 25. August 2021 eingereichten japanische Patentanmeldung Nr. 2021- 137 290, wobei der Inhalt der oben genannten japanischen Patentanmeldung hierin durch Bezugnahme in vollem Umfang enthalten ist.

## Stand der Technik

**[0003]** Es sind Siliziumkarbid-Halbleitervorrichtungen offenbart, bei denen in einem Abschlussgebiet eines Siliziumkarbid-Substrats eine Aussparung und dann eine Source-Elektrode gebildet wird, (siehe z. B. Patentliteratur 1).

## Zitationsliste

## Patentliteratur

**[0004]** Patentliteratur 1: Japanische Offenlegungsschrift Nr. 2014- 174 69

## Zusammenfassung der Erfindung

**[0005]** Eine Siliziumkarbid-Halbleitervorrichtung der vorliegenden Erfindung umfasst: ein Siliziumkarbid-Substrat mit einer ersten Hauptfläche und einer zweiten Hauptfläche, die der ersten Hauptfläche gegenüberliegt; und eine Isolierschicht in Kontakt mit der ersten Hauptfläche. In einer Draufsicht aus einer Richtung senkrecht zur ersten Hauptfläche enthält das Siliziumkarbid-Substrat ein aktives Gebiet und ein Abschlussgebiet, das das aktive Gebiet umschließt. Eine Öffnung, in der ein Teil des aktiven Gebiets freigelegt ist, ist in der Isolierschicht ausgebildet. Die Siliziumkarbid-Halbleitervorrichtung enthält ferner eine Elektrode, die auf der Isolierschicht ausgebildet ist und durch die Öffnung in Kontakt mit der ersten Hauptfläche steht. Die Isolierschicht umfasst: einen ersten Abschnitt, der das Abschlussgebiet in der Draufsicht überlappt und eine erste Dicke aufweist; einen zweiten Abschnitt, der mit dem ersten Gebiet verbunden ist, die Elektrode in der Draufsicht überlappt und eine zweite Dicke aufweist; und einen dritten Abschnitt, der mit dem zweiten Gebiet verbunden ist, die Elektrode in der Draufsicht überlappt und eine dritte Dicke aufweist. Die Öffnung ist in dem dritten Abschnitt ausgebildet. Der zweite Abschnitt liegt zwischen dem ersten und dem dritten Abschnitt. Die zweite Dicke ist größer als die erste Dicke und die dritte Dicke.

## Kurze Beschreibung der Zeichnungen

**[Fig. 1]** Fig. 1 ist eine Ansicht, die eine Struktur einer Siliziumkarbid-Halbleitervorrichtung gemäß einer Ausführungsform zeigt.

**[Fig. 2]** Fig. 2 ist eine Querschnittsansicht, die eine Konfiguration der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform zeigt.

**[Fig. 3]** Fig. 3 ist eine vergrößerte Querschnittsansicht, die einen Teil von Fig. 2 zeigt.

**[Fig. 4]** Fig. 4 ist eine Querschnittsansicht, die ein Herstellungsverfahren für die Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 1) veranschaulicht.

**[Fig. 5]** Fig. 5 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 2) veranschaulicht.

**[Fig. 6]** Fig. 6 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 3) veranschaulicht.

**[Fig. 7]** Fig. 7 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 4) veranschaulicht.

**[Fig. 8]** Fig. 8 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 5) veranschaulicht.

**[Fig. 9]** Fig. 9 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 6) veranschaulicht.

**[Fig. 10]** Fig. 10 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 7) veranschaulicht.

**[Fig. 11]** Fig. 11 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 8) veranschaulicht.

**[Fig. 12]** Fig. 12 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 9) veranschaulicht.

**[Fig. 13]** Fig. 13 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 10) veranschaulicht.

**[Fig. 14]** Fig. 14 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 11) veranschaulicht.

**[Fig. 15]** Fig. 15 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 12) veranschaulicht.

**[Fig. 16]** Fig. 16 ist eine Querschnittsansicht, die das Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform (Teil 13) veranschaulicht.

#### Beschreibung der Ausführungsformen

[Durch die vorliegende Erfindung zu lösende Probleme]

**[0006]** Bei der in Patentdokument 1 beschriebenen Siliziumkarbid-Halbleitervorrichtung kommt es in der Isolierschicht im Abschlussgebiet tendenziell zu einer elektrischen Feldkonzentration. Eine solche elektrische Feldkonzentration kann zu Brüchen führen.

**[0007]** Somit ist es eine Aufgabe der vorliegenden Erfindung, eine Siliziumkarbid-Halbleitervorrichtung, bei der die elektrische Feldkonzentration einer Isolierschicht in einem Abschlussgebiet entspannt werden kann, und ein Herstellungsverfahren der Siliziumkarbid-Halbleitervorrichtung bereitzustellen.

[Effekte der vorliegenden Erfindung]

**[0008]** Gemäß der vorliegenden Erfindung ist es möglich, die elektrische Feldkonzentration einer Isolierschicht in einem Abschlussgebiet zu entspannen.

**[0009]** Im Folgenden werden Ausführungsformen beschrieben.

[Beschreibung von Ausführungsformen der vorliegenden Erfindung]

**[0010]** Zunächst werden Ausführungsformen der vorliegenden Erfindung aufgeführt und beschrieben. In der folgenden Beschreibung werden gleiche oder sich entsprechende Elemente mit den gleichen Bezugszeichen bezeichnet, und die gleiche Beschreibung wird nicht wiederholt. Hinsichtlich der kristallographischen Beschreibung in der vorliegenden Beschreibung wird eine individuelle Orientierung durch  $[\ ]$ , eine Gruppenorientierung durch  $\langle \rangle$ , eine individuelle Ebene durch  $( )$  und eine Gruppenebene durch  $\{ \}$  gekennzeichnet. Darüber hinaus wird ein negativer kristallographischer Index normalerweise durch ein „-“ (Balken) über einer Zahl ausgedrückt. In der vorliegenden Beschreibung wird der Zahl jedoch ein Minuszeichen vorangestellt.

**[0011]** (1) Eine Siliziumkarbid-Halbleitervorrichtung gemäß einem Aspekt der vorliegenden Erfindung umfasst: ein Siliziumkarbid-Substrat mit einer ersten Hauptfläche und einer der ersten Hauptfläche

gegenüberliegenden zweiten Hauptfläche; und eine Isolierschicht, die mit der ersten Hauptfläche in Kontakt steht, wobei das Siliziumkarbid-Substrat in einer Draufsicht aus einer Richtung senkrecht zur ersten Hauptfläche ein aktives Gebiet und ein Abschlussgebiet enthält, das das aktive Gebiet umschließt, wobei eine Öffnung, in der ein Teil des aktiven Gebiets freigelegt ist, in der Isolierschicht ausgebildet ist, wobei die Siliziumkarbid-Halbleitervorrichtung ferner eine Elektrode enthält, die auf der Isolierschicht ausgebildet ist und durch die Öffnung mit der ersten Hauptfläche in Kontakt steht, wobei die Isolierschicht umfasst: einen ersten Abschnitt, der das Abschlussgebiet in der Draufsicht überlappt und eine erste Dicke aufweist; einen zweiten Abschnitt, der sich an den ersten Abschnitt anschließt, die Elektrode in der Draufsicht überlappt und eine zweite Dicke aufweist; und einen dritten Abschnitt, der sich an den zweiten Abschnitt anschließt, die Elektrode in der Draufsicht überlappt und eine dritte Dicke aufweist, wobei die Öffnung in dem dritten Abschnitt ausgebildet ist, der zweite Abschnitt zwischen dem ersten Abschnitt und dem dritten Abschnitt liegt und die zweite Dicke größer ist als die erste Dicke und die dritte Dicke.

**[0012]** Da die zweite Dicke des zweiten Abschnitts größer ist als die erste Dicke des ersten Abschnitts, ist es möglich, die Erzeugung von Metallrückständen beim Ätzen eines Metallfilms zur Bildung der Elektrode zu unterdrücken. Daher ist es möglich, die elektrische Feldkonzentration der Isolierschicht, die von den Metallrückständen im Abschlussgebiet herrührt, zu entspannen. Da die zweite Dicke des zweiten Abschnitts größer ist als die dritte Dicke des dritten Abschnitts, wird außerdem die Verdickung der Isolierschicht im aktiven Gebiet unterdrückt, und die Öffnung lässt sich leicht in die Elektrode einbetten.

**[0013]** [2] Gemäß Punkt [1] umfasst die Isolierschicht: eine obere Fläche des ersten Abschnitts, die parallel zur ersten Hauptfläche ist; eine Seitenfläche des zweiten Abschnitts, die zum ersten Abschnitt hin freiliegt und senkrecht zur ersten Hauptfläche ist; und eine gekrümmte Fläche, die die obere Fläche und die Seitenfläche miteinander verbindet, und die gekrümmte Fläche kann eine Krümmung aufweisen, die in Bezug auf eine Richtung zur Isolierschicht hin konvex ist. In diesem Fall wird im Vergleich zu dem Fall, in dem die obere Fläche und die Seitenfläche direkt miteinander verbunden sind, die Spannungskonzentration in der Isolierschicht leicht unterdrückt. Außerdem wird die Spannungskonzentration in einem auf der Isolierschicht gebildeten Passivierungsfilm ebenfalls leicht unterdrückt.

**[0014]** [3] Gemäß Punkt [2] kann  $0,1 \leq r/T1 \leq 0,5$  festgelegt werden, wobei  $r$  der Radius eines imaginären Kreises ist, der die gekrümmte Fläche in einem Querschnitt senkrecht zur ersten Hauptfläche einschließt, und  $T1$  die erste Dicke ist. In diesem Fall kann

sowohl die Entspannung der Spannungskonzentration als auch die Entspannung der elektrischen Feldkonzentration im Abschlussgebiet leicht erreicht werden.

**[0015]** [4] Gemäß einem der Punkte [1] bis [3] kann die erste Dicke größer sein als die dritte Dicke. In diesem Fall wird die Öffnung während der Entspannung der elektrischen Feldkonzentration im Abschlussgebiet leicht in die Elektrode eingebettet.

**[0016]** [5] Gemäß einem der Punkte [1] bis [3] kann die dritte Dicke größer sein als die erste Dicke. Wenn die elektrische Feldkonzentration gemäß den Anwendungen und dergleichen nicht in dem ersten Abschnitt auftritt, kann die erste Dicke kleiner als die dritte Dicke sein.

**[0017]** [6] Gemäß einem der Punkte [1] bis [5] kann die Elektrode einen Teil des Abschlussgebiets in der Draufsicht überlappen. In diesem Fall kann die Elektrode leicht weitgehend gesichert werden.

**[0018]** [7] Gemäß einem der Punkte [1] bis [6] kann die Isolierschicht Siliziumoxid enthalten. In diesem Fall sind die Filmbildung und die -verarbeitung leicht durchzuführen, und es können leicht gute Isolationseigenschaften erzielt werden.

**[0019]** [8] Gemäß einem der Punkte [1] bis [7] können die erste Hauptfläche im aktiven Gebiet und die erste Hauptfläche im Abschlussgebiet bündig zueinander sein. Da die Isolierschicht in geeigneter Weise ausgebildet ist, werden auch dann gute Eigenschaften erzielt, wenn ein Aussparungsabschnitt im Siliziumkarbid-Substrat gebildet wird.

**[0020]** [9] Gemäß einem der Punkte [1] bis [8] kann ein Passivierungsfilm vorgesehen sein, der die Isolierschicht und die Elektrode abdeckt. In diesem Fall kann das aktive Gebiet geschützt werden.

**[0021]** [10] Gemäß Punkt [9] kann der Passivierungsfilm Siliziumnitrid enthalten. Wenn die gekrümmte Fläche in der Isolierschicht gebildet wird, wird die auf den Passivierungsfilm ausgeübte Spannung leicht entspannt, selbst wenn der Passivierungsfilm Siliziumnitrid enthält.

**[0022]** (11) Ein Herstellungsverfahren für eine Siliziumkarbid-Halbleitervorrichtung gemäß einem Aspekt der vorliegenden Erfindung umfasst:

einen Schritt des Bildens einer Isolierschicht in Kontakt mit einer ersten Hauptfläche eines Siliziumkarbid-Substrats, das die erste Hauptfläche und eine zweite Hauptfläche, die der ersten Hauptfläche gegenüberliegt, enthält, wobei das Siliziumkarbid-Substrat in einer Draufsicht aus einer Richtung senkrecht zur ersten Hauptflä-

che ein aktives Gebiet und ein Abschlussgebiet enthält, das das aktive Gebiet umschließt,

wobei der Schritt des Bildens der Isolierschicht umfasst:

einen Schritt des Bildens einer Feldisolierschicht an der ersten Hauptfläche, wobei die Feldisolierschicht das Abschlussgebiet in der Draufsicht überlappt;

einen Schritt des Bildens einer Gate-Isolierschicht auf der ersten Hauptfläche, wobei die Gate-Isolierschicht das Abschlussgebiet in der Draufsicht überlappt und dünner als die Feldisolierschicht ist;

einen Schritt des Bildens einer Zwischenschicht-Isolierschicht, die die Feldisolierschicht und die Gate-Isolierschicht abdeckt;

einen Schritt des Bildens einer Öffnung in der Zwischenschicht-Isolierschicht und der Gate-Isolierschicht, wobei die Öffnung einen Teil des aktiven Gebiets freilegt;

einen Schritt des Bildens eines Metallfilms auf der Zwischenschicht-Isolierschicht, wobei der Metallfilm durch die Öffnung in Kontakt mit der ersten Hauptfläche steht; und

einen Schritt des Bildens einer Elektrode durch Ätzen des Metallfilms, während die Zwischenschicht-Isolierschicht überätzt wird.

**[0023]** Da die Elektrode durch Ätzen des Metallfilms gebildet wird, während die Zwischenschicht-Isolierschicht überätzt wird, ist es möglich, die Erzeugung von Metallrückständen beim Ätzen des Metallfilms zu unterdrücken. Daher ist es möglich, die elektrische Feldkonzentration der Isolierschicht, die von den Metallrückständen im Abschlussgebiet herrührt, zu entspannen.

[Ausführungsformen der vorliegenden Erfindung]

**[0024]** Eine Ausführungsform der vorliegenden Erfindung bezieht sich auf einen so genannten MOSFET (Siliziumkarbid-Halbleitervorrichtung) vom vertikalen Typ. **Fig. 1** ist eine Ansicht, die eine Struktur der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform zeigt. **Fig. 2** ist eine Querschnittsansicht, die eine Konfiguration der Siliziumkarbid-Halbleitervorrichtung gemäß der Ausführungsform darstellt. **Fig. 2** ist eine Querschnittsansicht entlang der Linie II-II in **Fig. 1**. **Fig. 3** ist eine vergrößerte Querschnittsansicht, die ein Teil in **Fig. 2** zeigt.

**[0025]** Wie in **Fig. 1** und **Fig. 2** dargestellt, umfasst ein MOSFET 100 gemäß der vorliegenden Ausführungsform hauptsächlich ein Siliziumkarbid-Substrat 10, eine Isolierschicht 30, eine Gate-Elektrode 82, eine Source-Elektrode 60, eine Drain-Elektrode 70, einen Sperrmetallfilm 84 und einen Passivierungs-

film 85. Die Isolierschicht 30 umfasst eine Gate-Isolierschicht 81, eine Zwischenschicht-Isolierschicht 83 und eine Feldisolierschicht 88. Das Siliziumkarbid-Substrat 10 umfasst ein Siliziumkarbid-Einkristallsubstrat 50 und eine Siliziumkarbid-Epitaxieschicht 40 auf dem Siliziumkarbid-Einkristallsubstrat 50. Das Siliziumkarbid-Substrat 10 umfasst eine erste Hauptfläche 1 und eine zweite Hauptfläche 2, die der ersten Hauptfläche 1 gegenüberliegt. Die Siliziumkarbid-Epitaxieschicht 40 bildet die erste Hauptfläche 1, und das Siliziumkarbid-Einkristallsubstrat 50 bildet die zweite Hauptfläche 2. Das Siliziumkarbid-Einkristallsubstrat 50 und die Siliziumkarbid-Epitaxieschicht 40 werden beispielsweise aus hexagonalem Siliziumkarbid vom Polytyp 4H gebildet. Das Siliziumkarbid-Einkristallsubstrat 50 enthält zum Beispiel n-Verunreinigungen wie Stickstoff (N) oder ähnliches und weist den n-Leitfähigkeitstyp (einen ersten Leitfähigkeitstyp) auf.

**[0026]** Die erste Hauptfläche 1 ist eine {0001}-Ebene oder eine Fläche, die von der {0001}-Ebene in einer Abweichungsrichtung um einen Abweichungswinkel von 8° oder weniger geneigt ist. Vorzugsweise ist die erste Hauptfläche 1 eine (000-1)-Ebene oder eine Fläche, die von der (000-1)-Ebene in einer Abweichungsrichtung um einen Abweichungswinkel von 8° oder weniger geneigt ist. Die Abweichungsrichtung kann beispielsweise in Richtung <11-20> oder in Richtung <1-100> erfolgen. Der Abweichungswinkel kann z. B. 1° oder mehr oder 2° oder mehr betragen. Der Abweichungswinkel kann 6° oder weniger oder 4° oder weniger betragen.

**[0027]** In einer Draufsicht aus einer Richtung senkrecht zur ersten Hauptfläche 1 umfasst der MOSFET 100 ein aktives Gebiet 6 und ein um das aktive Gebiet 6 herum vorgesehenes Abschlussgebiet 7.

**[0028]** Die Siliziumkarbid-Epitaxieschicht 40 umfasst hauptsächlich einen Driftbereich 11, ein Körpergebiet 12, ein Source-Gebiet 13, ein Stromdiffusionsgebiet 14, ein JTE-Gebiet 15, ein Abschirmgebiet 19, ein Kontaktgebiet 16, ein vergrabenes JTE-Gebiet 17 und ein JTE-Oberflächengebiet 18. Das Körpergebiet 12, das Source-Gebiet 13, das Stromdiffusionsgebiet 14, der elektrische Feldrelaxationsbereich 15, das Kontaktgebiet 16 und das Abschirmgebiet 19 sind im aktiven Gebiet 6 ausgebildet. Das vergrabene JTE-Gebiet 17 und das JTE-Oberflächengebiet 18 sind im Abschlussgebiet 7 ausgebildet. Der Driftbereich 11 ist zwischen dem aktiven Gebiet 6 und dem Abschlussgebiet 7 vorgesehen.

**[0029]** Der Driftbereich 11 ist auf dem Siliziumkarbid-Einkristallsubstrat 50 vorgesehen. Der Driftbereich 11 befindet sich an einer Position, die näher an der ersten Hauptfläche 1 liegt als das Siliziumkarbid-Einkristallsubstrat 50. Der Driftbereich 11 kann durchgängig mit dem Siliziumkarbid-Einkristallsub-

strat 50 sein. Der Driftbereich 11 enthält beispielsweise n-Verunreinigungen wie Stickstoff, Phosphor (P) oder ähnliches und weist den n-Leitfähigkeitstyp auf.

**[0030]** Das Stromdiffusionsgebiet 14 ist auf dem Driftbereich 11 vorgesehen. Das Stromdiffusionsgebiet 14 enthält beispielsweise n-Verunreinigungen, wie Phosphor oder ähnliches, und weist den n-Leitfähigkeitstyp auf. Das Stromdiffusionsgebiet 14 befindet sich an einer Position, die näher an der ersten Hauptfläche 1 liegt als der Driftbereich 11. Der Driftbereich 11 befindet sich in einer Position, die näher an der zweiten Hauptfläche 2 liegt als das Stromdiffusionsgebiet 14. Das Stromdiffusionsgebiet 14 steht mit dem Driftbereich 11 in Kontakt.

**[0031]** Das Körpergebiet 12 ist auf dem Stromdiffusionsgebiet 14 vorgesehen. Das Körpergebiet 12 enthält beispielsweise p-Verunreinigungen wie Aluminium (Al) oder dergleichen und weist den p-Leitfähigkeitstyp (einen zweiten Leitfähigkeitstyp) auf. Das Körpergebiet 12 befindet sich näher an der ersten Hauptfläche 1 als das Stromdiffusionsgebiet 14. Das Stromdiffusionsgebiet 14 befindet sich näher an der zweiten Hauptfläche 2 als das Körpergebiet 12. Das Körpergebiet 12 steht mit dem Stromdiffusionsgebiet 14 in Kontakt.

**[0032]** Das Source-Gebiet 13 ist an dem Körpergebiet 12 vorgesehen. Das Source-Gebiet 13 ist durch das Körpergebiet 12 von dem Stromdiffusionsgebiet 14 getrennt. Das Source-Gebiet 13 enthält beispielsweise n-Verunreinigungen, wie Stickstoff, Phosphor oder ähnliches, und weist den n-Leitfähigkeit auf. Das Source-Gebiet 13 befindet sich an einer Position, die näher an der ersten Hauptfläche 1 liegt als das Körpergebiet 12. Das Körpergebiet 12 befindet sich näher an der zweiten Hauptfläche 2 als das Source-Gebiet 13. Das Source-Gebiet 13 steht mit dem Körpergebiet 12 in Kontakt. Das Source-Gebiet 13 bildet die erste Hauptfläche 1. Das Source-Gebiet 13 ist mit der Gate-Isolierschicht 81 abgedeckt. Das Source-Gebiet 13 steht in direktem Kontakt mit der Gate-Isolierschicht 81.

**[0033]** In einer Richtung senkrecht zur zweiten Hauptfläche 2 befindet sich das Stromdiffusionsgebiet 14 zwischen dem Körpergebiet 12 und dem Driftbereich 11. In der Richtung senkrecht zur zweiten Hauptfläche 2 befindet sich das Körpergebiet 12 zwischen dem Source-Gebiet 13 und dem Stromdiffusionsgebiet 14.

**[0034]** Das Kontaktgebiet 16 enthält beispielsweise p-Verunreinigungen, wie Aluminium oder dergleichen, und weist den p-Leitfähigkeitstyp auf. Die effektive p-Verunreinigungskonzentration im Kontaktgebiet 16 ist zum Beispiel höher als die effektive p-Verunreinigungskonzentration im Körpergebiet 12. Das Kontaktgebiet 16 durchdringt das Source-Gebiet

13, das Körpergebiet 12 und das Stromdiffusionsgebiet 14. Das Kontaktgebiet 16 steht in Kontakt mit dem Körpergebiet 12. Das Kontaktgebiet 16 bildet die erste Hauptfläche 1.

**[0035]** Die erste Hauptfläche 1 ist mit einem Gate-Graben 5 ausgebildet, der durch eine Seitenfläche 3 und eine Bodenfläche 4 definiert ist. Die Seitenfläche 3 durchdringt das Source-Gebiet 13, das Körpergebiet 12, das Stromdiffusionsgebiet 14 und den Driftbereich 11 und erreicht den elektrischen Feldrelaxationsbereich 15. Die Bodenfläche 4 ist mit der Seitenfläche 3 verbunden. Das Source-Gebiet 13, das Körpergebiet 12 und das Stromdiffusionsgebiet 14 stehen in Kontakt mit der Seitenfläche 3. Die Bodenfläche 4 befindet sich im elektrischen Feldrelaxationsbereich 15. Die Bodenfläche 4 ist zum Beispiel eine ebene Fläche, die parallel zur zweiten Hauptfläche 2 verläuft. Ein Winkel  $\theta_1$  der Seitenfläche 3 in Bezug auf eine ebene Fläche, die die Bodenfläche 4 einschließt, beträgt beispielsweise  $45^\circ$  oder mehr und  $65^\circ$  oder weniger. Der Winkel  $\theta_1$  kann z. B.  $50^\circ$  oder größer sein. Der Winkel  $\theta_1$  kann z. B.  $60^\circ$  oder kleiner sein. Die Seitenfläche 3 hat vorzugsweise eine {0-33-8}-Ebene. Die {0-33-8}-Ebene ist eine Kristallebene, in der eine ausgezeichnete Mobilität erzielt werden kann.

**[0036]** Der elektrische Feldrelaxationsbereich 15 enthält beispielsweise p-Verunreinigungen wie Aluminium oder dergleichen und weist den p-Leitfähigkeitstyp auf. Der elektrische Feldrelaxationsbereich 15 ist zwischen dem Stromdiffusionsgebiet 14 und der zweiten Hauptfläche 2 angeordnet. In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 umfasst der elektrische Feldrelaxationsbereich 15 einen Teil, der den Gate-Graben 5 überlappt. Beispielsweise befindet sich der elektrische Feldrelaxationsbereich 15 zwischen der Bodenfläche 4 des Gate-Grabens 5 und der zweiten Hauptfläche 2. Eine obere Endfläche des elektrischen Feldrelaxationsbereichs 15 umfasst z. B. die Bodenfläche 4 des Gate-Grabens 5. Ein Teil der oberen Endfläche des elektrischen Feldrelaxationsbereichs 15 liegt einem Teil einer unteren Endfläche des Stromdiffusionsgebiets 14 gegenüber.

**[0037]** Der Abschirmbereich 19 enthält beispielsweise p-Verunreinigungen, wie Aluminium oder dergleichen, und ist weist den p-Leitfähigkeitstyp auf. In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 ist der Abschirmbereich 19 in der Nähe der Grenze zwischen dem aktiven Gebiet 6 und dem Abschlussgebiet 7 vorgesehen und hat die Form einer kreisförmigen flachen Ebene. Der Abschirmbereich 19 ist beispielsweise ungefähr in der gleichen Tiefe wie im elektrischen Feldrelaxationsbereich 15 ausgebildet, wobei die erste Hauptfläche 1 als Referenz dient. Das Kontaktgebiet 16 ist ebenfalls auf dem Abschirmbereich 19 ausgebildet.

Die obere Endfläche des Abschirmbereichs 19 steht in Kontakt mit der unteren Endfläche des Kontaktbereichs 16.

**[0038]** Das vergrabene JTE-Gebiet 17 steht in einer Richtung parallel zur ersten Hauptfläche 1 in Kontakt mit dem Abschirmbereich 19. Das vergrabene JTE-Gebiet 17 enthält beispielsweise p-Verunreinigungen wie Aluminium oder dergleichen und weist den p-Leitfähigkeitstyp auf. Das vergrabene JTE-Gebiet 17 ist von der ersten Hauptfläche 1 und der zweiten Hauptfläche 2 entfernt. Eine obere Endfläche des vergrabenen JTE-Gebiets 17 ist in Kontakt mit einer unteren Endfläche des Kontaktgebiets 16.

**[0039]** Das JTE-Oberflächengebiet 18 steht mit dem Kontaktgebiet 16 in der Richtung parallel zur ersten Hauptfläche 1 in Kontakt. Das JTE-Oberflächengebiet 18 enthält beispielsweise p-Verunreinigungen wie Aluminium oder dergleichen und weist den p-Leitfähigkeitstyp auf. Das JTE-Oberflächengebiet 18 befindet sich oberhalb des vergrabenen JTE-Gebiets 17. Das JTE-Oberflächengebiet 18 an der Fläche ist von dem vergrabenen JTE-Gebiet 17 entfernt. Das JTE-Oberflächengebiet 18 befindet sich näher an der ersten Hauptfläche 1 als das vergrabene JTE-Gebiet 17. Das vergrabene JTE-Gebiet 17 befindet sich näher an der zweiten Hauptfläche 2 als das JTE-Oberflächengebiet 18. Das JTE-Oberflächengebiet 18 bildet die erste Hauptfläche 1. Ein Teil des Driftbereichs 11 liegt zwischen dem JTE-Oberflächengebiet 18 und dem vergrabenen JTE-Gebiet 17.

**[0040]** Die Feldisolierschicht 88 ist auf der ersten Hauptfläche 1 im Abschlussgebiet 7 vorgesehen. Die Feldisolierschicht 88 ist zum Beispiel eine Oxidschicht. Die Feldisolierschicht 88 wird beispielsweise aus einem siliziumdioxidhaltigen Material gebildet.

**[0041]** Die Gate-Isolierschicht 81 ist z.B. eine Oxidschicht. Die Gate-Isolierschicht 81 besteht z.B. aus einem siliziumdioxidhaltigen Material. Die Gate-Isolierschicht 81 ist in Kontakt mit der Seitenfläche 3 und der Bodenfläche 4. Die Gate-Isolierschicht 81 steht mit dem elektrischen Feldrelaxationsbereich 15 in der Bodenfläche 4 in Kontakt. Die Gate-Isolierschicht 81 steht mit dem Source-Gebiet 13, dem Körpergebiet 12, dem Stromdiffusionsgebiet 14 und dem Driftbereich 11 in der Seitenfläche 3 in Kontakt. Die Gate-Isolierschicht 81 kann mit dem Source-Gebiet 13, dem Kontaktgebiet 16 und dem JTE-Oberflächengebiet 18 in der ersten Hauptfläche 1 in Kontakt sein.

**[0042]** Die Gate-Elektrode 82 ist auf der Gate-Isolierschicht 81 vorgesehen. Die Gate-Elektrode 82 wird beispielsweise aus Polysilizium (Poly Si) gebildet, das leitende Verunreinigungen enthält. Die Gate-Elektrode 82 ist im Inneren des Gate-Grabens

5 angeordnet. Ein Teil der Gate-Elektrode 82 kann auf der ersten Hauptfläche 1 angeordnet sein.

**[0043]** Die Zwischenschicht-Isolierschicht 83 ist in Kontakt mit der Gate-Elektrode 82 und der Gate-Isolierschicht 81 angeordnet. Die Zwischenschicht-Isolierschicht 83 ist zum Beispiel eine Oxidschicht. Die Zwischenschicht-Isolierschicht 83 besteht z. B. aus einem siliziumdioxidhaltigen Material. Die Zwischenschicht-Isolierschicht 83 isoliert die Gate-Elektrode 82 und die Source-Elektrode 60 elektrisch voneinander. Ein Teil der Zwischenschicht-Isolierschicht 83 kann im Inneren des Gate-Grabens 5 vorgesehen sein.

**[0044]** In der Zwischenschicht-Isolierschicht 83 und der Gate-Isolierschicht 81 ist ein Kontaktloch 86 ausgebildet. Durch das Kontaktloch 86 sind das Source-Gebiet 13 und das Kontaktgebiet 16 von der Zwischenschicht-Isolierschicht 83 und der Gate-Isolierschicht 81 freigelegt. Das Kontaktloch 86 ist ein Beispiel für eine Öffnung.

**[0045]** Der Sperrmetallfilm 84 deckt die obere Fläche und die Seitenfläche der Zwischenschicht-Isolierschicht 83 sowie die Seitenfläche der Gate-Isolierschicht 81 ab. Der Sperrmetallfilm 84 steht in Kontakt mit der Zwischenschicht-Isolierschicht 83 und der Gate-Isolierschicht 81. Der Sperrmetallfilm 84 wird beispielsweise aus einem Material gebildet, das Titanitrid (TiN) enthält.

**[0046]** Die Source-Elektrode 60 steht in Kontakt mit der ersten Hauptfläche 1. Die Source-Elektrode 60 umfasst eine Kontaktelektrode 61 und eine Source-Pad-Elektrode 62. In der ersten Hauptfläche 1 kann die Kontaktelektrode 61 in Kontakt mit dem Source-Gebiet 13 und dem Kontaktgebiet 16 stehen. Die Kontaktelektrode 61 besteht zum Beispiel aus einem Material, das Nickelsilizid (NiSi) enthält. Die Kontaktelektrode 61 kann aus einem Material gebildet werden, das Titan, Aluminium und Silizium enthält. Die Kontaktelektrode 61 steht in ohmschem Kontakt mit dem Kontaktgebiet 16. Die Source-Pad-Elektrode 62 deckt die obere Fläche und die Seitenfläche des Sperrmetallfilms 84 sowie die obere Fläche der Kontaktelektrode 61 ab. Die Source-Pad-Elektrode 62 steht in Kontakt mit dem Sperrmetallfilm 84 und der Kontaktelektrode 61. Die Source-Pad-Elektrode 62 besteht z. B. aus einem aluminiumhaltigen Material. Die Source-Elektrode 60 ist ein Beispiel für eine solche Elektrode.

**[0047]** Wie zuvor beschrieben, umfasst die Isolierschicht 30 die Gate-Isolierschicht 81, die Zwischenschicht-Isolierschicht 83 und die Feldisolierschicht 88. Das Kontaktloch 86, in dem ein Teil des aktiven Gebiets 6 freigelegt ist, ist in der Isolierschicht 30 ausgebildet. Die Isolierschicht 30 umfasst einen ersten Abschnitt 31, einen zweiten Abschnitt 32 und

einen dritten Abschnitt 33. Der zweite Abschnitt 32 ist zwischen dem ersten Abschnitt 31 und dem dritten Abschnitt 33 angeordnet

**[0048]** In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 überlappt der erste Abschnitt 31 das Abschlussgebiet 7 und weist eine erste Dicke T1 auf. Der erste Abschnitt 31 umfasst die Feldisolierschicht 88 und die Zwischenschicht-Isolierschicht 83. In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 überlappt der erste Abschnitt 31 nicht die Source-Elektrode 60.

**[0049]** Der zweite Abschnitt 32 ist mit dem ersten Abschnitt 31 verbunden. In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 überlappt der zweite Abschnitt 32 die Source-Elektrode 60 und hat eine zweite Dicke T2. Der zweite Abschnitt 32 umfasst die Gate-Isolierschicht 81, die Feldisolierschicht 88 und die Zwischenschicht-Isolierschicht 83. Die Dicke der Zwischenschicht-Isolierschicht 83 im zweiten Abschnitt 32, d. h. ihre Abmessung in der Richtung senkrecht zur ersten Hauptfläche 1, ist größer als die Dicke der Zwischenschicht-Isolierschicht 83 im ersten Abschnitt 31. Die zweite Dicke T2 ist größer als die erste Dicke T1.

**[0050]** Der dritte Abschnitt 33 ist mit dem zweiten Abschnitt 32 verbunden. In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 überlappt der dritte Abschnitt 33 die Source-Elektrode 60 und hat eine dritte Dicke T3. Der dritte Abschnitt 33 umfasst die Gate-Isolierschicht 81 und die Zwischenschicht-Isolierschicht 83. Das Kontaktloch 86 ist in dem dritten Abschnitt 33 ausgebildet. Die zweite Dicke T2 ist größer als die dritte Dicke T3.

**[0051]** In einem Querschnitt senkrecht zur ersten Hauptfläche 1, zum Beispiel in einem in **Fig. 3** gezeigten Querschnitt, sind die erste Dicke T1, die zweite Dicke T2 und die dritte Dicke T3 Dicken in Abschnitten, deren Oberseiten parallel zur ersten Hauptfläche 1 über 500 nm oder länger sind.

**[0052]** Die Isolierschicht 30 umfasst beispielsweise eine obere Fläche 91 des ersten Abschnitts 31 parallel zur ersten Hauptfläche 1, eine Seitenfläche 92 des zweiten Abschnitts 32, die dem ersten Abschnitt 31 zugewandt und senkrecht zur ersten Hauptfläche 1 ist, und eine gekrümmte Fläche 93, die die obere Fläche 91 und die Seitenfläche 92 miteinander verbindet. Die gekrümmte Fläche 93 hat eine Krümmung, die in Bezug auf eine Richtung zur Isolierschicht 30 hin konvex ist.

**[0053]** Der Passivierungsfilm 85 deckt die Source-Pad-Elektrode 62 und die Zwischenschicht-Isolierschicht 83 ab. Der Passivierungsfilm 85 ist in Kontakt mit der Source-Pad-Elektrode 62 und der Zwischenschicht-Isolierschicht 83. Der Passivierungsfilm 85

besteht z. B. aus einem Material, das Siliziumnitrid oder Polyimid enthält. In dem Passivierungsfilm 85 ist eine Öffnung 87 ausgebildet, in der ein Teil der Oberseite der Source-Pad-Elektrode 62 freigelegt ist.

**[0054]** Die Drain-Elektrode 70 ist in Kontakt mit der zweiten Hauptfläche 2. Die Drain-Elektrode 70 ist in der zweiten Hauptfläche 2 in Kontakt mit dem Siliziumkarbid-Einkristallsubstrat 50. Die Drain-Elektrode 70 ist elektrisch mit dem Driftbereich 11 verbunden. Die Drain-Elektrode 70 besteht z. B. aus einem nickelsilizidhaltigen Material. Die Drain-Elektrode 70 kann aus einem Material gebildet sein, das Titan, Aluminium und Silizium enthält. Die Drain-Elektrode 70 steht in ohmschem Kontakt mit dem Siliziumkarbid-Einkristallsubstrat 50.

**[0055]** In der Richtung senkrecht zur zweiten Hauptfläche 2 kann die obere Endfläche des elektrischen Feldrelaxationsbereichs 15 von der Bodenfläche 4 beabstandet sein. In diesem Fall kann die Bodenfläche 4 beispielsweise im Driftbereich 11 positioniert sein, und die Seitenfläche 3 kann das Source-Gebiet 13, das Körpergebiet 12 und das Stromdiffusionsgebiet 14 durchdringen und den Driftbereich 11 erreichen. Zum Beispiel kann ein Teil des Driftbereichs 11 zwischen der oberen Endfläche des elektrischen Feldrelaxationsbereichs 15 und der Bodenfläche 4 angeordnet sein.

**[0056]** Zwischen dem Siliziumkarbid-Einkristallsubstrat 50 und dem Driftbereich 11 kann eine Pufferschicht vorgesehen sein. Die Pufferschicht enthält zum Beispiel n-Verunreinigungen wie Stickstoff oder ähnliches und hat den n-Leitfähigkeitstyp.

**[0057]** Nachfolgend wird ein Herstellungsverfahren für den MOSFET 100 gemäß der Ausführungsform beschrieben. **Fig. 4 bis Fig. 16** sind Querschnittsansichten, die das Herstellungsverfahren für den MOSFET 100 gemäß der Ausführungsform veranschaulichen. Ähnlich wie in **Fig. 2** sind **Fig. 4 bis Fig. 16** Querschnittsansichten entlang der Linie II-II in **Fig. 1**.

**[0058]** Zunächst wird, wie in **Fig. 4** dargestellt, das Siliziumkarbid-Einkristallsubstrat 50 vorbereitet. Das Siliziumkarbid-Einkristallsubstrat 50 wird beispielsweise durch Schneiden eines Siliziumkarbidingsots (nicht dargestellt) hergestellt, der durch ein Sublimationsverfahren gefertigt wurde. Auf dem Siliziumkarbid-Einkristallsubstrat 50 kann eine Pufferschicht (nicht abgebildet) gebildet werden. Die Pufferschicht kann durch chemische Dampfabscheidung (CVD) gebildet werden, z. B. mit einem Gasmisch aus Silan ( $\text{SiH}_4$ ) und Propan ( $\text{C}_3\text{H}_8$ ) als Ausgangsgas und z. B. mit Wasserstoff ( $\text{H}_2$ ) als Trägergas. Nach dem epitaktischen Aufwachsen der Pufferschicht können n-Verunreinigungen wie Stickstoff oder dergleichen in die Pufferschicht eingebracht werden.

**[0059]** Als nächstes wird, wie in **Fig. 4** dargestellt, eine Epitaxieschicht 21 gebildet. Die Epitaxieschicht 21 wird auf dem Siliziumkarbid-Einkristallsubstrat 50 durch CVD gebildet, wobei z. B. ein Gasmisch aus Silan und Propan als Ausgangsgas und Wasserstoff als Trägergas verwendet wird. Nach dem epitaktischen Aufwachsen werden n-Verunreinigungen wie Stickstoff oder ähnliches in die Epitaxieschicht 21 eingebracht. Die Epitaxieschicht 21 hat den n-Leitfähigkeitstyp.

**[0060]** Als nächstes werden, wie in **Fig. 5** dargestellt, der elektrische Feldrelaxationsbereich 15 und der Abschirmbereich 19 gebildet. Beispielsweise wird eine Maskenschicht (nicht dargestellt) mit einer Öffnung gebildet, die einem Bereich entspricht, in dem der elektrische Feldrelaxationsbereich 15 und der Abschirmbereich 19 gebildet werden sollen. Anschließend werden p-Verunreinigungen, die die p-Leitfähigkeit verleihen können, wie z. B. Aluminiumionen oder Ähnliches, in die Epitaxieschicht 21 implantiert. Dadurch werden der elektrische Feldrelaxationsbereich 15 und der Abschirmbereich 19 gebildet. Die Maskenschicht wird nach Bildung des elektrischen Feldrelaxationsbereichs 15 und des Abschirmbereichs 19 entfernt.

**[0061]** Als nächstes wird, wie in **Fig. 5** dargestellt, das vergrabene JTE-Gebiet 17 gebildet. Beispielsweise wird eine Maskenschicht (nicht dargestellt) mit einer Öffnung gebildet, die einem Bereich entspricht, in dem das vergrabene JTE-Gebiet 17 gebildet werden soll. Anschließend werden p-Verunreinigungen, die die p-Leitfähigkeit verleihen können, wie z. B. Aluminiumionen oder ähnliches, in die Epitaxieschicht 21 implantiert. Dadurch wird das vergrabene JTE-Gebiet 17 gebildet. Die Maskenschicht wird nach der Bildung des vergrabenen JTE-Gebiets 17 entfernt.

**[0062]** Als nächstes wird, wie in **Fig. 6** dargestellt, das Körpergebiet 12 gebildet. Beispielsweise wird eine Maskenschicht (nicht dargestellt) mit einer Öffnung gebildet, die einem Bereich entspricht, in dem der Körperbereich 12 gebildet werden soll. Anschließend werden p-Verunreinigungen, die die p-Leitfähigkeit verleihen können, wie z. B. Aluminiumionen oder ähnliches, in die Epitaxieschicht 21 implantiert. Auf diese Weise wird das Körpergebiet 12 gebildet.

**[0063]** Als nächstes wird, wie in **Fig. 6** dargestellt, das Stromdiffusionsgebiet 14 gebildet. Beispielsweise werden n-Verunreinigungen, die die n-Leitfähigkeit verleihen können, wie Phosphor-Ionen oder ähnliches, in die Epitaxieschicht 21 implantiert. Dadurch wird das Stromdiffusionsgebiet 14 gebildet.

**[0064]** Als nächstes wird, wie in **Fig. 6** dargestellt, das Source-Gebiet 13 gebildet. Beispielsweise werden n-Verunreinigungen, die den n-Typ verleihen

können, wie Phosphorionen oder ähnliches, in die Epitaxieschicht 21 implantiert. Auf diese Weise wird das Source-Gebiet 13 gebildet. Die Maskenschicht wird nach der Bildung des Source-Gebietes 13 entfernt.

**[0065]** Als nächstes wird, wie in **Fig. 6** dargestellt, das Kontaktgebiet 16 gebildet. Beispielsweise wird eine Maskenschicht (nicht dargestellt) mit einer Öffnung gebildet, die einem Bereich entspricht, in dem das Kontaktgebiet 16 gebildet werden soll. Anschließend werden p-Verunreinigungen, die die p-Leitfähigkeit verleihen können, wie Aluminiumionen oder ähnliches, in die Epitaxieschicht 21 implantiert. Auf diese Weise wird das Kontaktgebiet 16 gebildet.

**[0066]** Als nächstes wird, wie in **Fig. 6** dargestellt, das JTE-Oberflächengebiet 18 gebildet. Beispielsweise wird eine Maskenschicht (nicht dargestellt) mit einer Öffnung gebildet, die einem Bereich entspricht, in dem das JTE-Oberflächengebiet 18 gebildet werden soll. Anschließend werden p-Verunreinigungen, die die p-Leitfähigkeit verleihen können, wie Aluminiumionen oder ähnliches, in die Epitaxieschicht 21 implantiert. Auf diese Weise wird das JTE-Oberflächengebiet 18 gebildet.

**[0067]** Als nächstes wird ein Aktivierungstempeln durchgeführt, um die in das Siliziumkarbid-Substrat 10 implantierten Verunreinigungen zu aktivieren. Die Temperatur des Aktivierungstempeln ist vorzugsweise 1500°C oder höher und 1900°C oder niedriger, und beträgt beispielsweise etwa 1700°C. Die Dauer des Aktivierungstempeln beträgt z. B. etwa 30 Minuten. Die Atmosphäre beim Aktivierungstempeln ist vorzugsweise eine Inertgasatmosphäre, z. B. eine Argonatmosphäre (Ar).

**[0068]** Als nächstes wird, wie in **Fig. 7** dargestellt, die Feldisolierschicht 88 gebildet, die das Abschlussgebiet 7 überlappt. Die Dicke der Feldisolierschicht 88 beträgt beispielsweise 100 nm oder mehr und 500 nm oder weniger. Die Feldisolierschicht 88 wird durch CVD gebildet, indem z. B. ein Gasmisch aus Silan ( $\text{SiH}_4$ ) und Sauerstoff ( $\text{O}_2$ ) oder Tetraethoxysilan (Tetraethylorthosilikat: TEOS) verwendet wird.

**[0069]** Als nächstes wird, wie in **Fig. 8** dargestellt, der Gate-Graben 5 gebildet. Beispielsweise wird auf der ersten Hauptfläche 1 eine Maskenschicht (nicht dargestellt) mit einer Öffnung gebildet, die einer Position entspricht, an der der Gate-Graben 5 gebildet werden soll. Unter Verwendung der Maskenschicht werden ein Teil des Source-Gebietes 13, ein Teil des Körpergebiets 12, ein Teil des Stromdiffusionsgebiets 14 und ein Teil des Driftbereichs 11 durch Ätzen entfernt. Als Ätzverfahren kann zum Beispiel das reaktive Ionenätzen (RIE), insbesondere das reaktive Ionenätzen mit induktiv gekoppeltem Plasma, verwendet werden. Insbesondere das reaktive Ionenätzen mit induktiv gekoppeltem Plasma, bei dem beispielsweise Schwefelhexafluorid ( $\text{SF}_6$ ) oder ein Gasmisch aus  $\text{SF}_6$  und Sauerstoff ( $\text{O}_2$ ) als reaktives Gas verwendet wird, kann eingesetzt werden. Durch das Ätzen wird in einem Bereich, in dem der Gate-Graben 5 ausgebildet werden soll, ein Aussparungsabschnitt (nicht dargestellt) gebildet. Der gebildete Aussparungsabschnitt weist einen Seitenabschnitt, der annähernd senkrecht zur ersten Hauptfläche 1 verläuft, und einen Bodenabschnitt, der so vorgesehen ist, dass er sich an den Seitenabschnitt anschließt und annähernd parallel zur ersten Hauptfläche 1 verläuft, auf.

**[0070]** Anschließend wird in dem Aussparungsabschnitt ein thermisches Ätzen durchgeführt. Das thermische Ätzen kann beispielsweise durch Erhitzen in einer Atmosphäre erfolgen, die ein reaktives Gas mit mindestens einer oder mehreren Arten von Halogenatomen enthält, wobei die Maskenschicht auf der ersten Hauptfläche 1 gebildet wird. Die mindestens eine oder mehrere Arten von Halogenatomen umfassen ein Chloratom (Cl), ein Fluoratom (F) oder beide. Die Atmosphäre umfasst Chlor ( $\text{Cl}_2$ ), Bortrichlorid ( $\text{BCl}_3$ ),  $\text{SF}_6$ , Tetrafluormethan ( $\text{CF}_4$ ) oder Ähnliches. Zum Beispiel wird das thermische Ätzen mit einem Gasmisch aus Chlorgas und Sauerstoffgas als reaktives Gas bei einer thermischen Behandlungstemperatur von z. B. 800°C oder höher und 900°C oder niedriger durchgeführt. Zu beachten ist, dass das reaktive Gas neben dem zuvor beschriebenen Chlorgas und Sauerstoffgas auch ein Trägergas enthalten kann. Als Trägergas kann zum Beispiel Stickstoffgas, Argongas, Heliumgas oder ähnliches verwendet werden.

**[0071]** Durch das zuvor beschriebene thermische Ätzen wird der Gate-Graben 5 in der ersten Hauptfläche 1 des Siliziumkarbid-Substrats 10 gebildet. Der Gate-Graben 5 wird durch die Seitenfläche 3 und die Bodenfläche 4 definiert. Die Seitenfläche 3 wird durch das Source-Gebiet 13, das Körpergebiet 12, das Stromdiffusionsgebiet 14 und den Driftbereich 11 gebildet. Die Bodenfläche 4 wird durch den elektrischen Feldrelaxationsbereich 15 gebildet. Der Winkel  $\theta_1$  zwischen der Seitenfläche 3 und der ebenen Fläche einschließlich der Bodenfläche 4 beträgt beispielsweise 45° oder mehr und 65° oder weniger. Anschließend wird die Maskenschicht von der ersten Hauptfläche 1 entfernt.

**[0072]** Als nächstes wird, wie in **Fig. 9** dargestellt, die Gate-Isolierschicht 81 gebildet. Die Gate-Isolierschicht 81 ist dünner als die Feldisolierschicht 88. Die Dicke der Gate-Isolierschicht 81 beträgt z. B. 50 nm oder mehr und 70 nm oder weniger. Beispielsweise wird durch thermische Oxidation des Siliziumkarbid-Substrats 10 die Gate-Isolierschicht 81 in Kontakt mit dem Source-Gebiet 13, dem Körpergebiet 12, dem Stromdiffusionsgebiet 14, dem Driftbe-

reich 11, dem elektrischen Feldrelaxationsbereich 15 und dem Kontaktgebiet 16 gebildet. Insbesondere wird das Siliziumkarbid-Substrat 10 in einer sauerstoffhaltigen Atmosphäre beispielsweise auf eine Temperatur von 1300°C oder höher und 1400°C oder niedriger erhitzt. Dadurch wird die Gate-Isolierschicht 81 in Kontakt mit der ersten Hauptfläche 1, der Seitenfläche 3 und der Bodenfläche 4 gebildet. Wenn die Gate-Isolierschicht 81 durch thermische Oxidation gebildet wird, wird streng genommen ein Teil des Siliziumkarbid-Substrats 10 in die Gate-Isolierschicht 81 aufgenommen. Daher wird davon ausgegangen, dass die erste Hauptfläche 1, die Seitenfläche 3 und die Bodenfläche 4 nach der thermischen Oxidation leicht zur Grenzfläche zwischen der Gate-Isolierschicht 81 und dem Siliziumkarbid-Substrat 10 verschoben werden.

**[0073]** Als nächstes kann das Siliziumkarbid-Substrat 10 in einer Stickstoffmonoxid-(NO)-Gasatmosphäre thermisch behandelt werden (NO-Tempern). Beim NO-Tempern wird das Siliziumkarbid-Substrat 10 beispielsweise etwa eine Stunde lang auf 1100°C oder höher und 1400°C oder niedriger gehalten. Dabei wird ein Stickstoffatom in einen Grenzflächenbereich zwischen der Gate-Isolierschicht 81 und dem Körpergebiet 12 eingebracht. Dadurch wird die Bildung eines Grenzflächenzustands im Grenzflächenbereich unterdrückt, und dadurch kann die Kanalmobilität erhöht werden.

**[0074]** Nach dem NO-Tempern kann ein Ar-Tempern mit Argon (Ar) als atmosphärischem Gas durchgeführt werden. Die Heiztemperatur beim Ar-Tempern ist beispielsweise gleich oder höher als die Heiztemperatur beim NO-Tempern. Die Dauer des Ar-Temperns beträgt z. B. etwa eine Stunde. Dadurch wird die Bildung des Grenzflächenzustands im Grenzflächenbereich zwischen der Gate-Isolierschicht 81 und dem Körpergebiet 12 weiter unterdrückt. Es ist zu beachten, dass als atmosphärisches Gas anstelle des Ar-Gases auch andere inerte Gase wie Stickstoffgas verwendet werden können.

**[0075]** Als nächstes wird, wie in **Fig. 10** dargestellt, die Gate-Elektrode 82 ausgebildet. Die Gate-Elektrode 82 wird auf der Gate-Isolierschicht 81 ausgebildet. Die Gate-Elektrode 82 wird z. B. durch chemisches Aufdampfen bei niedrigem Druck (LP-CVD) hergestellt. Die Gate-Elektrode 82 ist so ausgebildet, dass sie dem Source-Gebiet 13, dem Körpergebiet 12, dem Stromdiffusionsgebiet 14 und dem Driftbereich 11 zugewandt ist.

**[0076]** Als nächstes wird, wie in **Fig. 11** dargestellt, die Zwischenschicht-Isolierschicht 83 gebildet. Die Dicke der Zwischenschicht-Isolierschicht 83 beträgt z.B. 300 nm oder mehr und 1000 nm oder weniger. Insbesondere ist die Zwischenschicht-Isolierschicht 83 so ausgebildet, dass sie die Gate-Elektrode 82

abdeckt und die Gate-Isolierschicht 81 berührt. Die Zwischenschicht-Isolierschicht 83 wird z. B. durch CVD hergestellt. Die Zwischenschicht-Isolierschicht 83 wird z. B. aus einem siliziumdioxidhaltigen Material gebildet. Ein Teil der Zwischenschicht-Isolierschicht 83 kann im Inneren des Gate-Grabens 5 ausgebildet sein.

**[0077]** Als nächstes wird, wie in **Fig. 12** dargestellt, das Kontaktloch 86 in der Zwischenschicht-Isolierschicht 83 und der Gate-Isolierschicht 81 ausgebildet. Das Kontaktgebiet 16 wird in dem Loch 86 von der Zwischenschicht-Isolierschicht 83 und der Gate-Isolierschicht 81 freigelegt.

**[0078]** Als nächstes werden, wie in **Fig. 13** dargestellt, der Sperrmetallfilm 84 und die Kontaktelektrode 61 gebildet. Zum Beispiel wird der Sperrmetallfilm 84 gebildet, die die obere Fläche und die Seitenfläche der Zwischenschicht-Isolierschicht 83 und die Seitenfläche der Gate-Isolierschicht 81 abdeckt. Der Sperrmetallfilm 84 wird z. B. aus einem titannitridhaltigen Material gebildet. Der Sperrmetallfilm 84 wird z. B. durch Schichtbildung durch Sputtern und RIE gebildet. Als Nächstes wird ein Metallfilm (nicht dargestellt) für die Kontaktelektrode 61 zur Kontaktierung des Kontaktgebiets 16 in der ersten Hauptfläche 1 gebildet. Der Metallfilm für die Kontaktelektrode 61 wird z. B. durch Sputtern gebildet. Der Metallfilm für die Kontaktelektrode 61 wird z. B. aus einem nickelhaltigen Material hergestellt. Anschließend wird eine Legierungstempnung durchgeführt. Der Metallfilm für die Kontaktelektrode 61 wird z. B. etwa fünf Minuten lang bei einer Temperatur von 900°C oder höher und 1100°C oder niedriger gehalten. Dabei wird zumindest ein Teil des Metallfilms für die Kontaktelektrode 61 durch Reaktion mit dem im Siliziumkarbid-Substrat 10 enthaltenen Silizium silizidiert, wodurch die Kontaktelektrode 61 in ohmschem Kontakt mit dem Kontaktgebiet 16 gebildet wird. Die Dicke der Kontaktelektrode 61 beträgt z. B. 10 nm oder mehr und 100 nm oder weniger.

**[0079]** Als nächstes wird, wie in **Fig. 13** dargestellt, ein Metallfilm 62A für die Source-Pad-Elektrode 62 gebildet. Insbesondere wird der Metallfilm 62A gebildet, der die Kontaktelektrode 61 und den Sperrmetallfilm 84 abdeckt. Die Dicke des Metallfilms 62A, z. B. die Dicke der Feldisolierschicht 88, beträgt beispielsweise 3000 nm oder mehr und 5000 nm oder weniger. Der Metallfilm 62A wird z. B. durch Sputtern hergestellt. Der Metallfilm 62A wird z. B. aus einem aluminiumhaltigen Material gebildet.

**[0080]** Als nächstes wird, wie in **Fig. 14** dargestellt, die Source-Pad-Elektrode 62 aus dem Metallfilm 62A gebildet. Beispielsweise wird eine Maskenschicht (nicht dargestellt), die einen Bereich abdeckt, in dem die Source-Pad-Elektrode 62 gebildet werden soll, auf dem Metallfilm 62A gebildet. Unter Verwen-

derung der Maskenschicht wird ein Teil des Metallfilms 62A durch Ätzen entfernt. Als Ätzverfahren kann z. B. RIE verwendet werden. Nach dem Ätzen des Metallfilms 62A wird die Zwischenschicht-Isolierschicht 83 überätzt. Die Zwischenschicht-Isolierschicht 83 wird zum Beispiel auf eine Dicke von etwa 400 nm geätzt. Auf diese Weise wird die Source-Elektrode 60 mit der Kontaktelektrode 61 und der Source-Pad-Elektrode 62 gebildet. Außerdem wird die Isolierschicht 30 mit der Gate-Isolierschicht 81, der Feldisolierschicht 88 und der Zwischenschicht-Isolierschicht 83 gebildet. Die gekrümmte Fläche 93 wird auf der Fläche der Zwischenschicht-Isolierschicht 83 gebildet (siehe **Fig. 3**). Anschließend wird die Maskenschicht von der Source-Pad-Elektrode 62 entfernt.

**[0081]** Als nächstes wird, wie in **Fig. 15** dargestellt, der Passivierungsfilm 85 gebildet. Die Dicke des Passivierungsfilms 85 beträgt z. B. 100 nm oder mehr und 800 nm oder weniger. Insbesondere wird der Passivierungsfilm 85 gebildet, der die Source-Pad-Elektrode 62 abdeckt. Der Passivierungsfilm 85 wird beispielsweise aus einem Material gebildet, das Siliziumnitrid oder Polyimid enthält. Anschließend wird die Öffnung 87 im Passivierungsfilm 85 ausgebildet.

**[0082]** Als nächstes wird, wie in **Fig. 16** dargestellt, die Drain-Elektrode 70 ausgebildet. Beispielsweise wird ein Metallfilm (nicht dargestellt) für die Drain-Elektrode 70 gebildet, um das Siliziumkarbid-Einkristallsubstrat 50 in der zweiten Hauptfläche 2 zu kontaktieren. Der Metallfilm für die Drain-Elektrode 70 wird z. B. durch Sputtern hergestellt. Der Metallfilm für die Drain-Elektrode 70 wird z. B. aus einem nickelhaltigen Material hergestellt. Anschließend wird ein Legierungstempern durchgeführt. Der Metallfilm für die Drain-Elektrode 70 wird z. B. etwa fünf Minuten lang bei einer Temperatur von 900°C oder höher und 1100°C oder niedriger gehalten. Dabei wird zumindest ein Teil des Metallfilms für die Drain-Elektrode 70 durch Reaktion mit dem im Siliziumkarbid-Substrat 10 enthaltenen Silizium silizidiert, wodurch die Drain-Elektrode 70 in ohmschem Kontakt mit dem Siliziumkarbid-Einkristallsubstrat 50 gebildet wird. Das Legierungstempern zwischen der Bildung des Metallfilms für die Kontaktelektrode 61 und der Bildung des Metallfilms 62A für die Source-Pad-Elektrode 62 kann weggelassen werden, und der Metallfilm für die Kontaktelektrode 61 kann durch Tempern nach der Bildung des Metallfilms für die Drain-Elektrode 70 silizidiert werden.

**[0083]** Auf diese Weise wird der MOSFET 100 gemäß der Ausführungsform fertiggestellt.

**[0084]** Als nächstes werden die Funktionsweise und Effekte des MOSFET gemäß der vorliegenden Ausführungsform beschrieben.

**[0085]** In dem MOSFET 100 gemäß der vorliegenden Ausführungsform wird das Überätzen der Zwischenschicht-Isolierschicht 83 bei der Bildung der Source-Pad-Elektrode 62 durchgeführt, und die zweite Dicke T2 des zweiten Abschnitts 32 ist größer als die erste Dicke T1 des ersten Abschnitts 31. Daher ist es möglich, die Bildung von Metallrückständen beim Ätzen der Metallschicht 62A zu unterdrücken. Somit ist es möglich, die elektrische Feldkonzentration der Isolierschicht 30, die von den Metallrückständen im Abschlussgebiet 7 herrührt, zu entspannen. Außerdem ist die zweite Dicke T2 des zweiten Abschnitts 32 größer als die dritte Dicke T3 des dritten Abschnitts 33. Auf diese Weise wird die Verdickung der Isolierschicht 30 im aktiven Gebiet 6 unterdrückt, und das Kontaktloch 86 lässt sich leicht in die Source-Pad-Elektrode 62 einbetten.

**[0086]** Da die Isolierschicht 30 außerdem die gekrümmte Fläche 93 aufweist, die die obere Fläche 91 und die Seitenfläche 92 miteinander verbindet, wird die Spannungskonzentration in der Isolierschicht 30 im Vergleich zu dem Fall, in dem die obere Fläche 91 und die Seitenfläche 92 direkt miteinander verbunden sind, leicht unterdrückt. Außerdem wird die Spannungskonzentration in dem auf der Isolierschicht 30 gebildeten Passivierungsfilm 85 ebenfalls leicht unterdrückt.

**[0087]** Außerdem wird vorzugsweise  $0,1 \leq r/T1 \leq 0,5$  festgelegt, wobei r einen Radius eines imaginären Kreises 94 bezeichnet, der die gekrümmte Fläche 93 im Querschnitt senkrecht zur ersten Hauptfläche 1 einschließt. Wenn der Wert von  $r/T1$  kleiner als 0,1 ist, besteht die Gefahr, dass die Wirkung der Unterdrückung der Spannungskonzentration nicht gut erzielt werden kann. Wenn der Wert von  $r/T1$  hingegen mehr als 0,5 beträgt, ist die erste Dicke T1 des ersten Abschnitts 31 besonders dünn in Bezug auf die Dicke T2 des zweiten Abschnitts 32, und es besteht die Gefahr, dass die elektrische Feldkonzentration im Abschlussgebiet 7 tendenziell in einem AUS-Zustand vorkommt. Das heißt, wenn  $0,1 \leq r/T1 \leq 0,5$  beträgt, kann sowohl die Entspannung der Spannungskonzentration als auch die Entspannung der elektrischen Feldkonzentration im Abschlussgebiet 7 leicht erzielt werden.

**[0088]** Die erste Dicke T1 ist vorzugsweise größer als die dritte Dicke T3. Wenn die erste Dicke T1 größer als die dritte Dicke T3 ist, kann das Kontaktloch 86 ohne weiteres in die Source-Pad-Elektrode 62 eingebettet werden, während die elektrische Feldkonzentration im Abschlussgebiet 7 entspannt wird. Auch die dritte Dicke T3 kann größer sein als die erste Dicke T1. Wenn die elektrische Feldkonzentration gemäß den Anwendungen und dergleichen nicht in dem ersten Abschnitt 31 auftritt, kann die erste Dicke T1 kleiner als die dritte Dicke T3 sein.

**[0089]** In der Draufsicht aus der Richtung senkrecht zur ersten Hauptfläche 1 kann die Source-Elektrode 60 einen Teil des Abschlussgebiets 7 überlappen. In diesem Fall ist die Source-Elektrode 60 ohne weiteres weitgehend gesichert.

**[0090]** In der vorliegenden Ausführungsform enthalten die Gate-Isolierschicht 81, die Feldisolierschicht 88 und die Zwischenschicht-Isolierschicht 83, die in der Isolierschicht 30 enthalten sind, Siliziumoxid. Daher sind die Filmbildung und -verarbeitung leicht durchzuführen, und es werden gute Isoliereigenschaften erzielt.

**[0091]** In der vorliegenden Ausführungsform sind die erste Hauptfläche 1 im aktiven Gebiet 6 und die erste Hauptfläche 1 im Abschlussgebiet 7 bündig zueinander. Da die Isolierschicht 30 entsprechend ausgebildet ist, werden gute Eigenschaften erzielt, selbst wenn keine Aussparung im Siliziumkarbid-Substrat 10 gebildet wird.

**[0092]** Außerdem ist das aktive Gebiet 6 durch den Passivierungsfilm 85 geschützt. Insbesondere, wenn die gekrümmte Fläche 93 gebildet wird, wird die auf den Passivierungsfilm 85 ausgeübte Spannung leicht entspannt, selbst wenn der Passivierungsfilm 85 Siliziumnitrid enthält.

**[0093]** Während die Ausführungsformen zuvor im Detail beschrieben wurden, ist die vorliegende Erfindung nicht auf die bestimmten Ausführungsformen beschränkt, und verschiedene Modifikationen und Änderungen sind im Rahmen der Ansprüche, wie sie aufgeführt sind, möglich.

#### Bezugszeichenliste

1	Erste Hauptfläche
2	Zweite Hauptfläche
3	Seitenfläche
4	Bodenfläche
5	Gate-Graben
6	Aktives Gebiet
7	Abschlussgebiet
10	Siliziumkarbid-Substrat
11	Driftbereich
12	Körpergebiet
13	Source-Gebiet
14	Stromdiffusionsgebiet
15	elektrischer Feldrelaxationsbereich
16	Kontaktgebiet
17	vergrabenes JTE-Gebiet

18	JTE-Oberflächengebiet
19	Abschirmbereich
21	Epitaxieschicht
30	Isolierschicht
31	Erster Abschnitt
32	Zweiter Abschnitt
33	Dritter Abschnitt
40	Siliziumkarbid-Epitaxieschicht
50	Siliziumkarbid-Einkristallsubstrat
60	Source-Elektrode
61	Kontaktelektrode
62	Source-Pad-Elektrode
62A	Metallfolie
70	Drain-Elektrode
81	Gate-Isolierschicht
82	Gate-Elektrode
83	Zwischenschicht-Isolierschicht
84	Sperrmetallfilm
85	Passivierungsfilm
86	Kontaktloch
87	Öffnung
88	Feldisolierschicht
91	Obere Fläche
92	Seitenfläche
93	Gekrümmte Fläche
94	Imaginärer Kreis

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- JP 2021137290 [0002]
- JP 201417469 [0004]

## Patentansprüche

1. Siliziumkarbid-Halbleitervorrichtung, umfassend:

ein Siliziumkarbid-Substrat mit einer ersten Hauptfläche und einer zweiten Hauptfläche, die der ersten Hauptfläche gegenüberliegt; und eine Isolierschicht in Kontakt mit der ersten Hauptfläche, wobei

das Siliziumkarbid-Substrat in einer Draufsicht aus einer Richtung senkrecht zur ersten Hauptfläche ein aktives Gebiet und ein Abschlussgebiet, das das aktive Gebiet umschließt, enthält,

eine Öffnung, in der ein Teil des aktiven Gebiets freigelegt ist, in der Isolierschicht ausgebildet ist, die Siliziumkarbid-Halbleitervorrichtung ferner eine Elektrode enthält, die auf der Isolierschicht ausgebildet ist und durch die Öffnung in Kontakt mit der ersten Hauptfläche steht,

die Isolierschicht umfasst:

einen ersten Abschnitt, der das Abschlussgebiet in der Draufsicht überlappt und eine erste Dicke aufweist;

einen zweiten Abschnitt, der mit dem ersten Abschnitt verbunden ist, die Elektrode in der Draufsicht überlappt und eine zweite Dicke aufweist; und einen dritten Abschnitt, der mit dem zweiten Abschnitt verbunden ist, die Elektrode in der Draufsicht überlappt und eine dritte Dicke aufweist, die Öffnung in dem dritten Abschnitt ausgebildet ist, der zweite Abschnitt sich zwischen dem ersten Abschnitt und dem dritten Abschnitt befindet und die zweite Dicke größer ist als die erste Dicke und die dritte Dicke.

2. Siliziumkarbid-Halbleitervorrichtung gemäß Anspruch 1, wobei die Isolierschicht umfasst:

eine obere Fläche des ersten Abschnitts, die parallel zu der ersten Hauptfläche ist;

eine Seitenfläche des zweiten Abschnitts, die in Richtung des ersten Abschnitts freiliegt und senkrecht zur ersten Hauptfläche ist; und

eine gekrümmte Fläche, die die obere Fläche und die Seitenfläche miteinander verbindet, und die gekrümmte Fläche eine Krümmung aufweist, die in Bezug auf eine Richtung zur Isolierschicht hin konvex ist.

3. Siliziumkarbid-Halbleitervorrichtung gemäß Anspruch 2, wobei  $0,1 \leq r/T1 \leq 0,5$  festgelegt ist, wobei  $r$  einen Radius eines imaginären Kreises bezeichnet, der die gekrümmte Fläche in einem Querschnitt senkrecht zur ersten Hauptfläche aufweist, und  $T1$  die erste Dicke bezeichnet.

4. Siliziumkarbid-Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 3, wobei die erste Dicke größer ist als die dritte Dicke.

5. Siliziumkarbid-Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 3, wobei die dritte Dicke größer ist als die erste Dicke.

6. Siliziumkarbid-Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 5, wobei die Elektrode in der Draufsicht einen Teil des Abschlussgebiets überlappt.

7. Siliziumkarbid-Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 6, wobei die Isolierschicht Siliziumoxid enthält.

8. Siliziumkarbid-Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 7, wobei die erste Hauptfläche im aktiven Gebiet und die erste Hauptfläche im Abschlussgebiet bündig zueinander sind.

9. Siliziumkarbid-Halbleitervorrichtung gemäß einem der Ansprüche 1 bis 8, ferner umfassend: einen Passivierungsfilm, der die Isolierschicht und die Elektrode abdeckt.

10. Siliziumkarbid-Halbleitervorrichtung gemäß Anspruch 9, wobei der Passivierungsfilm Siliziumnitrid enthält.

11. Herstellungsverfahren für eine Siliziumkarbid-Halbleitervorrichtung, wobei das Herstellungsverfahren umfasst:

einen Schritt des Bildens einer Isolierschicht in Kontakt mit einer ersten Hauptfläche eines Siliziumkarbid-Substrats, das die erste Hauptfläche und eine zweite Hauptfläche, die der ersten Hauptfläche gegenüberliegt, enthält, wobei das Siliziumkarbid-Substrat in einer Draufsicht aus einer Richtung senkrecht zur ersten Hauptfläche ein aktives Gebiet und ein Abschlussgebiet enthält, das das aktive Gebiet umschließt,

wobei der Schritt des Bildens der Isolierschicht umfasst:

einen Schritt des Bildens einer Feldisolierschicht an der ersten Hauptfläche, wobei die Feldisolierschicht das Abschlussgebiet in der Draufsicht überlappt;

einen Schritt des Bildens einer Gate-Isolierschicht auf der ersten Hauptfläche, wobei die Gate-Isolierschicht das Abschlussgebiet in der Draufsicht überlappt und dünner als die Feldisolierschicht ist;

einen Schritt des Bildens einer Zwischenschicht-Isolierschicht, die die Feldisolierschicht und die Gate-Isolierschicht abdeckt;

einen Schritt des Bildens einer Öffnung in der Zwischenschicht-Isolierschicht und der Gate-Isolierschicht, wobei die Öffnung einen Teil des aktiven Gebiets freilegt;

einen Schritt des Bildens eines Metallfilms auf der Zwischenschicht-Isolierschicht, wobei der Metallfilm durch die Öffnung in Kontakt mit der ersten Hauptfläche steht; und

einen Schritt des Bildens einer Elektrode durch

Ätzen des Metallfilms, während die Zwischenschicht-Isolierschicht überätzt wird.

Es folgen 16 Seiten Zeichnungen

FIG. 1

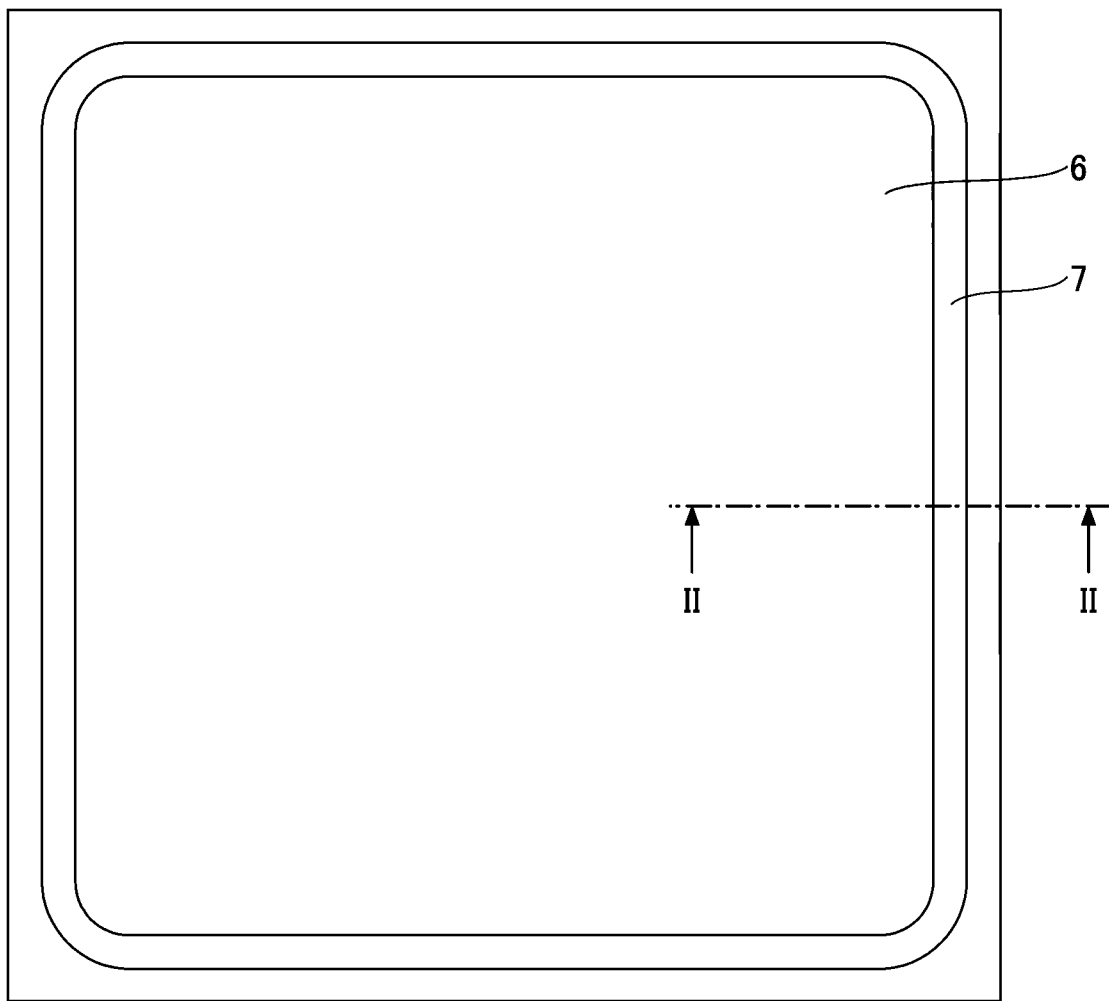


FIG.2

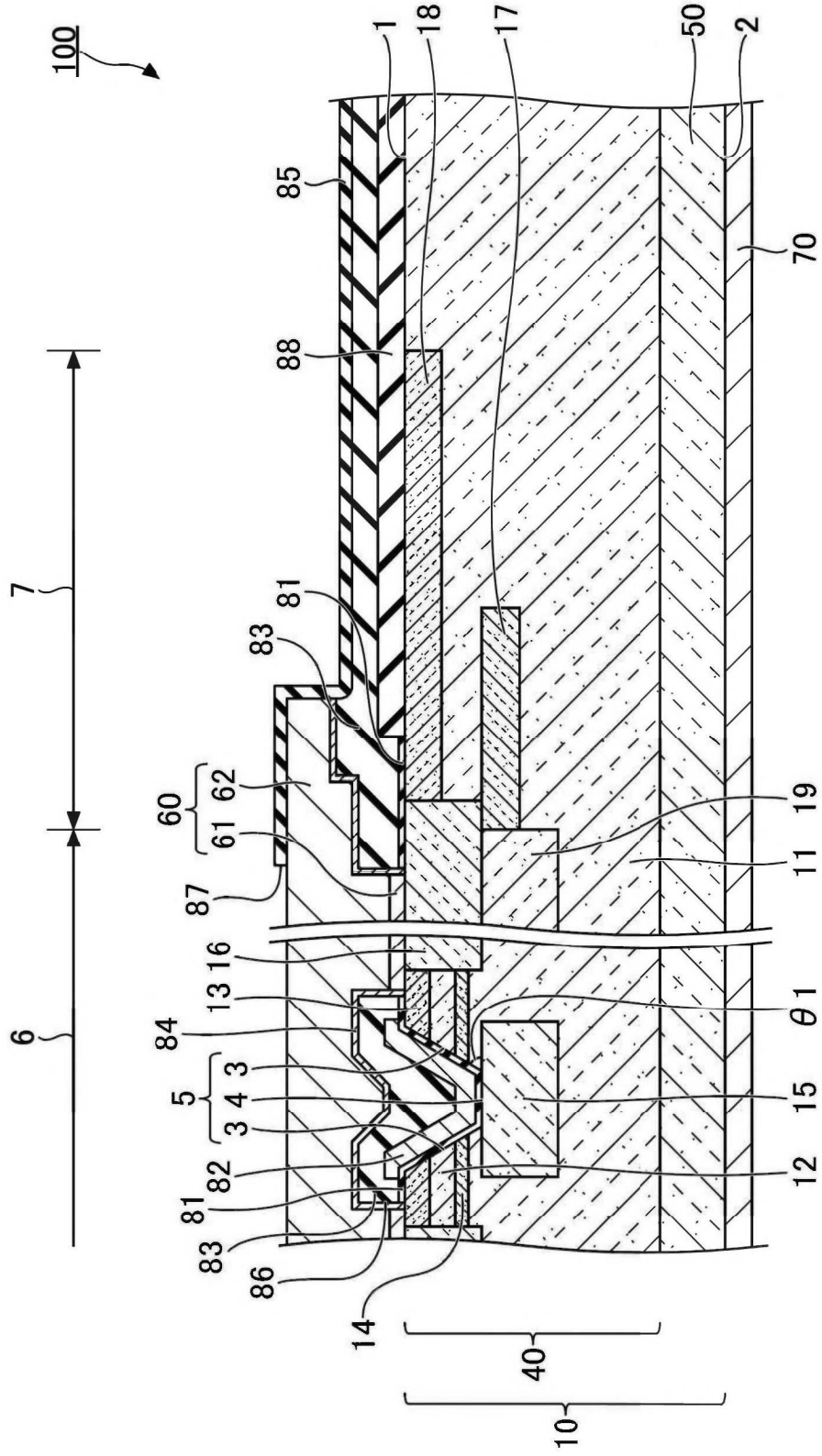


FIG.3

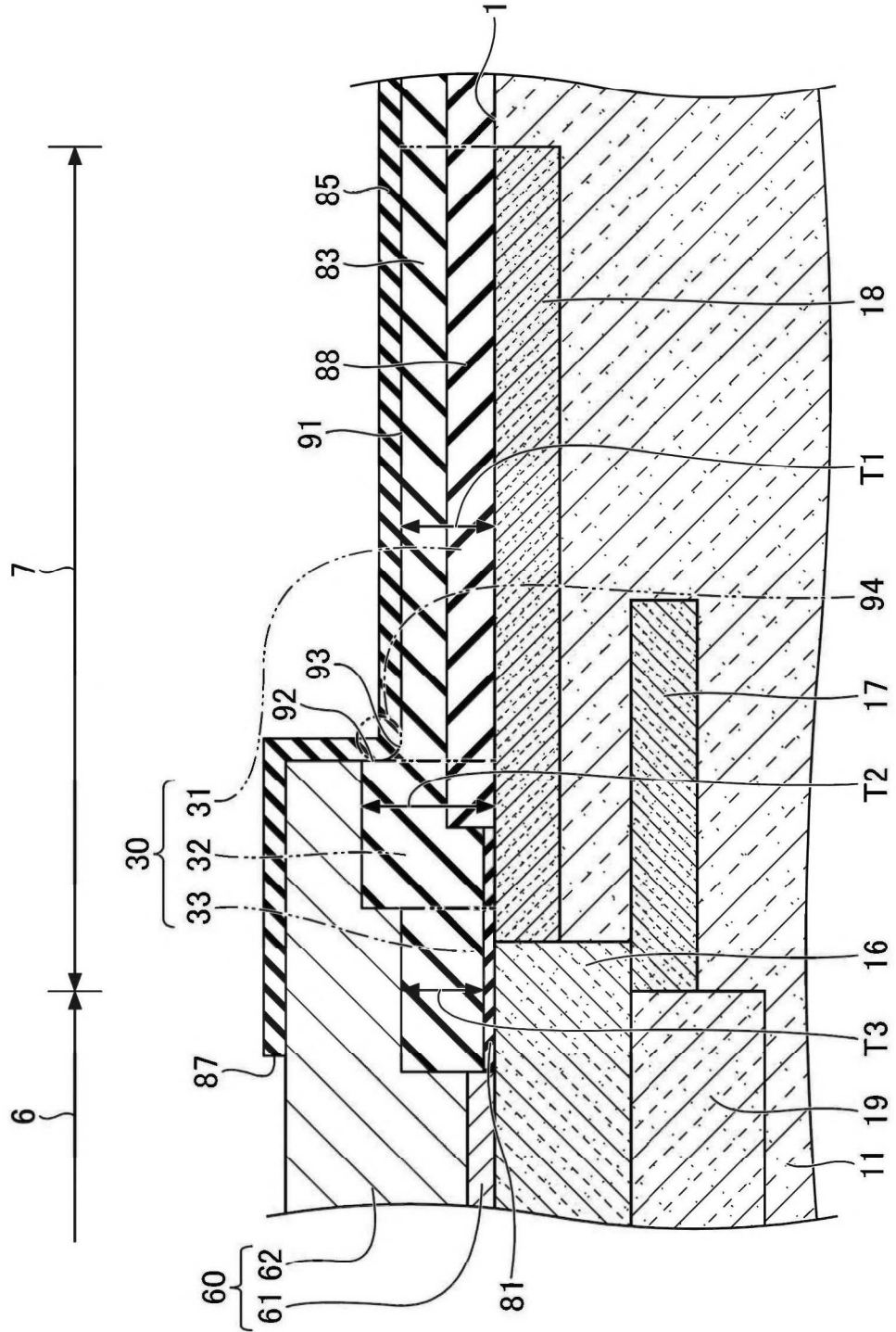


FIG.4

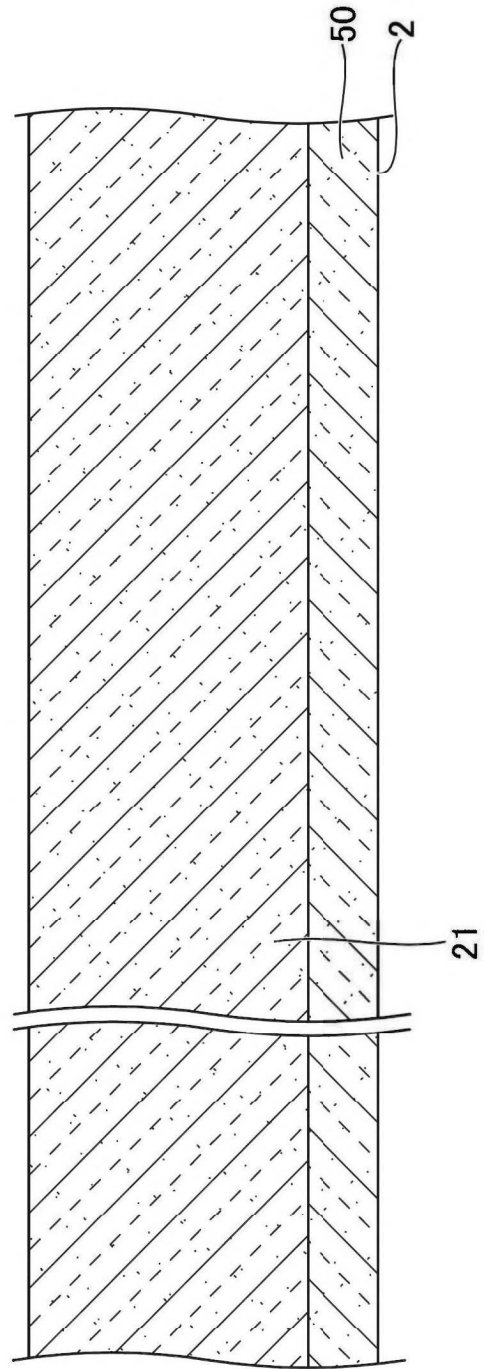


FIG.5

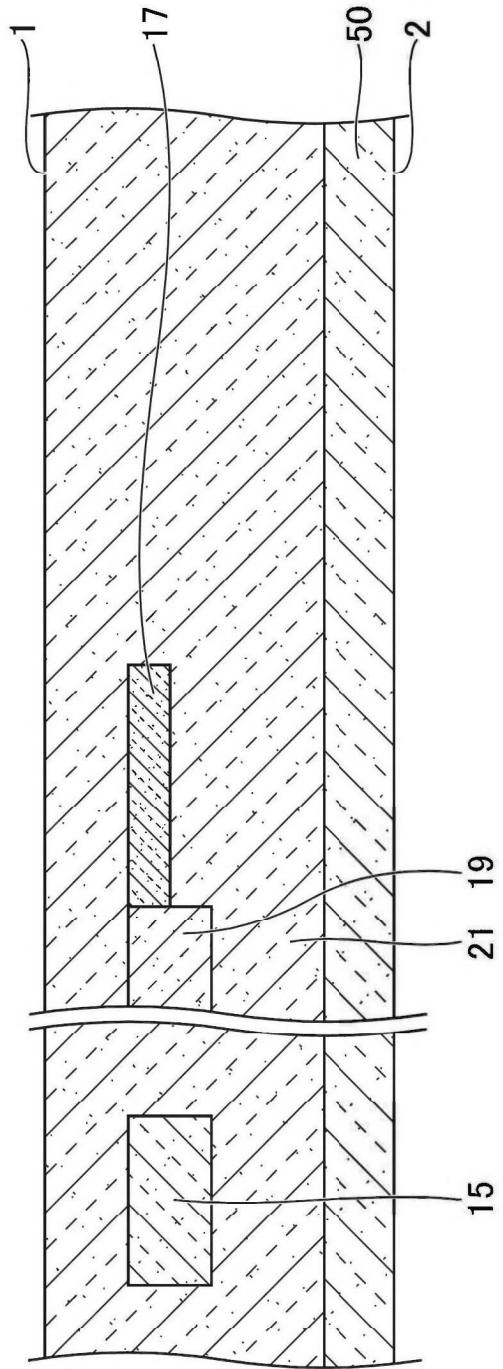


FIG.6

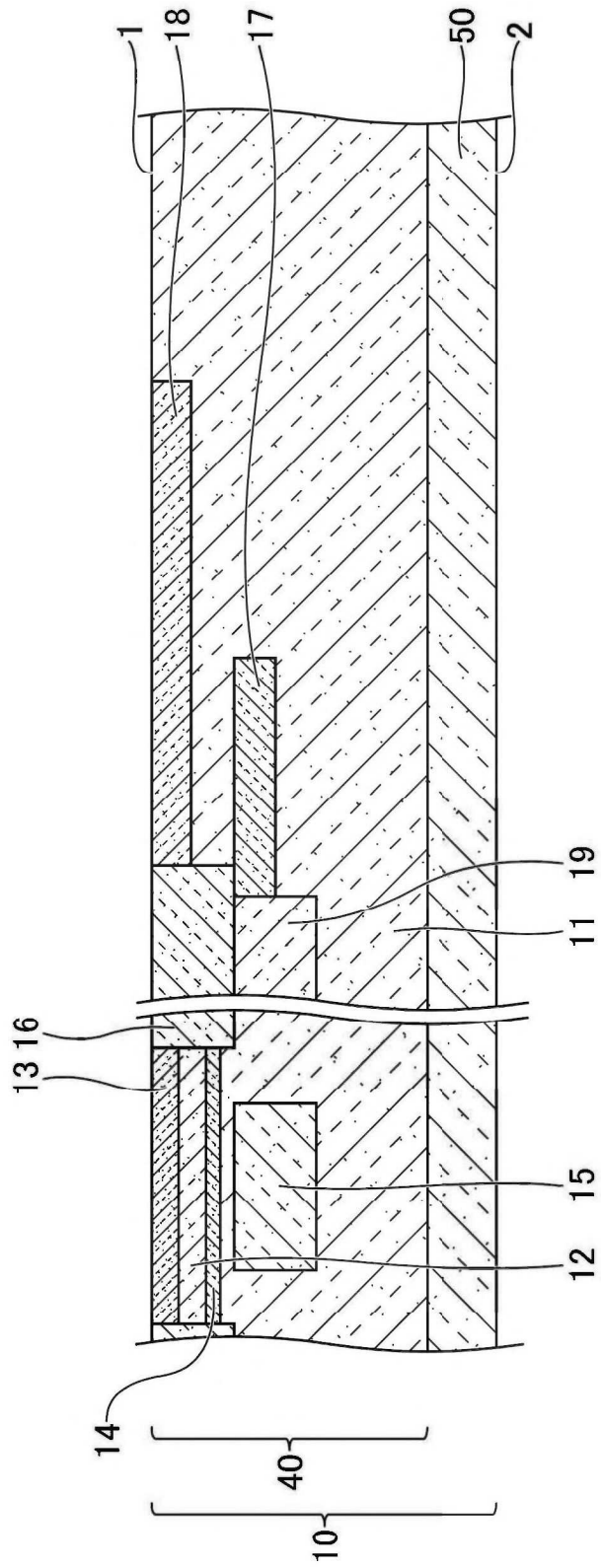


FIG.7

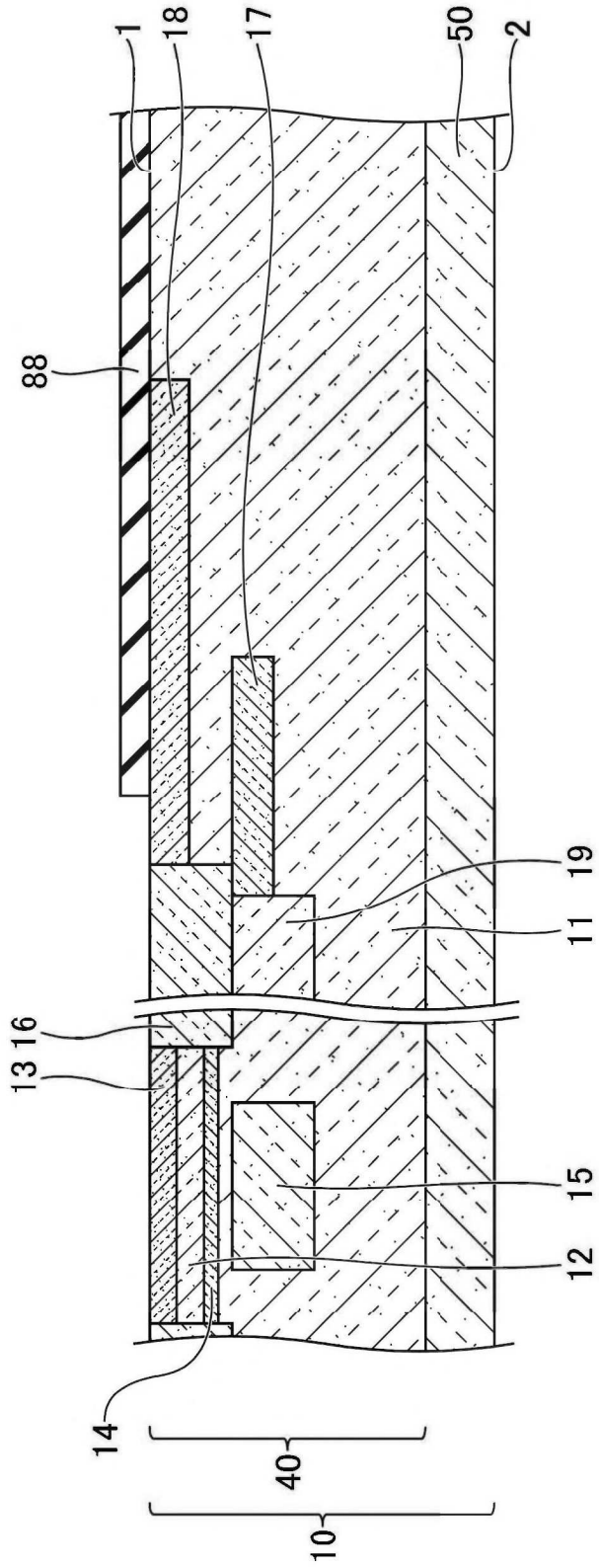


FIG.8

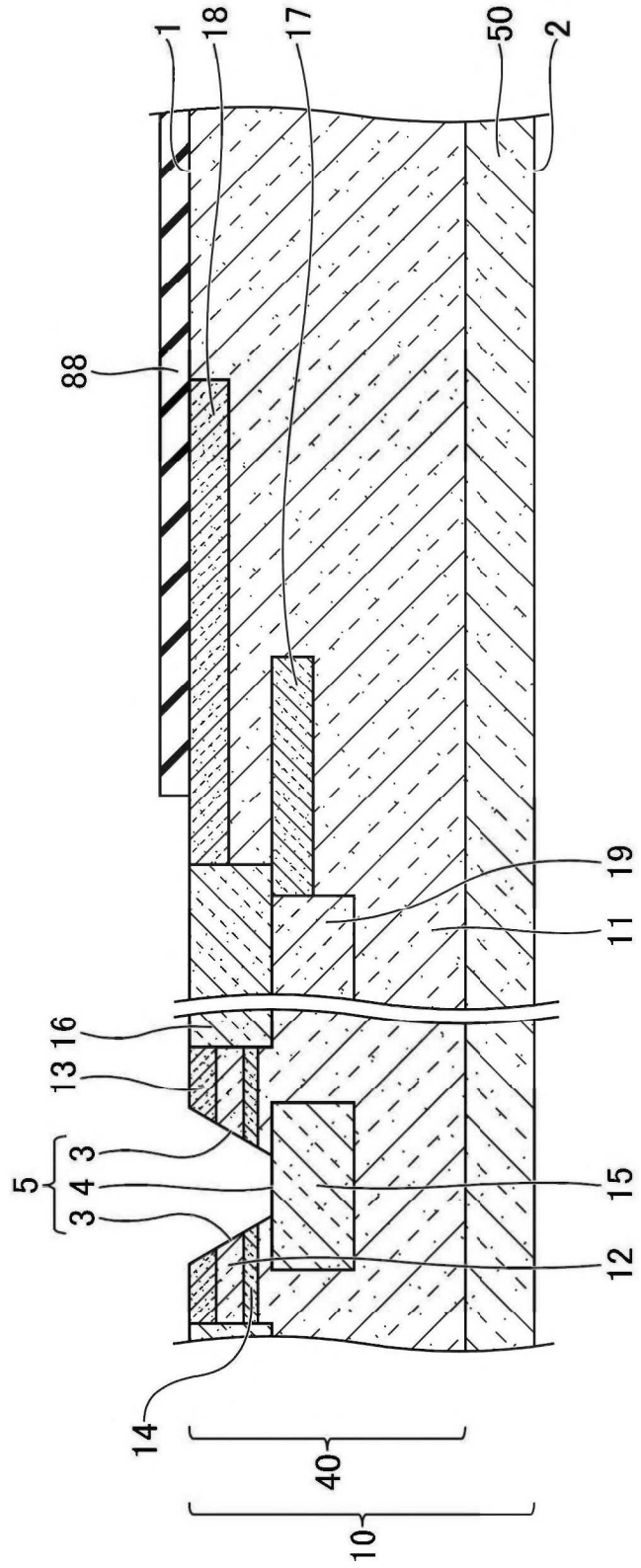


FIG.9

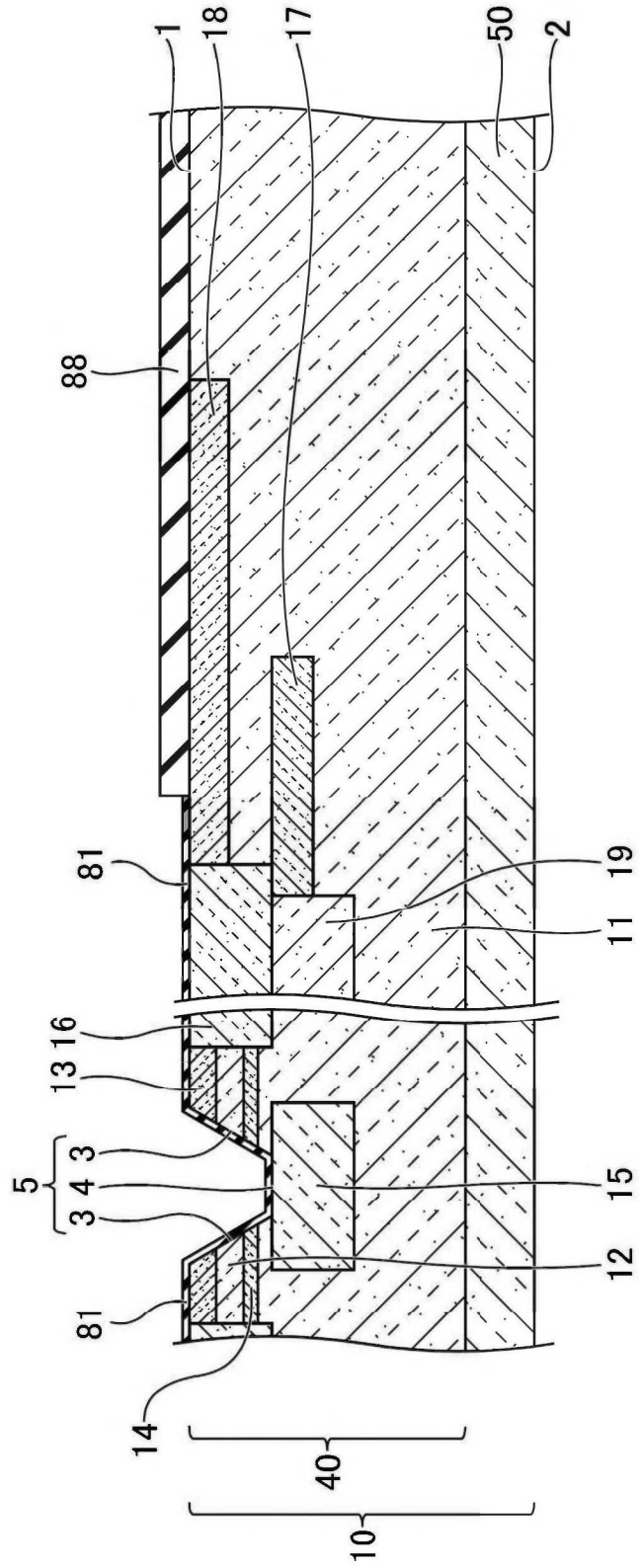


FIG.10

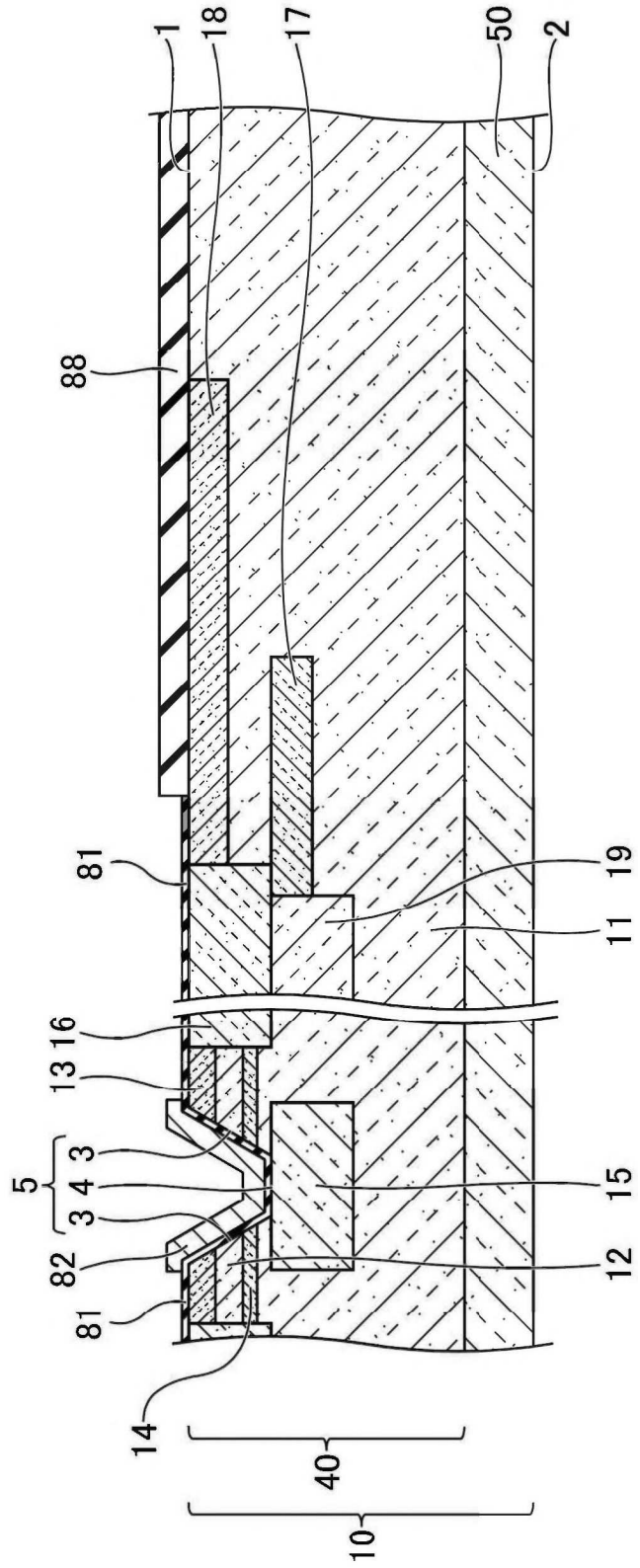


FIG.11

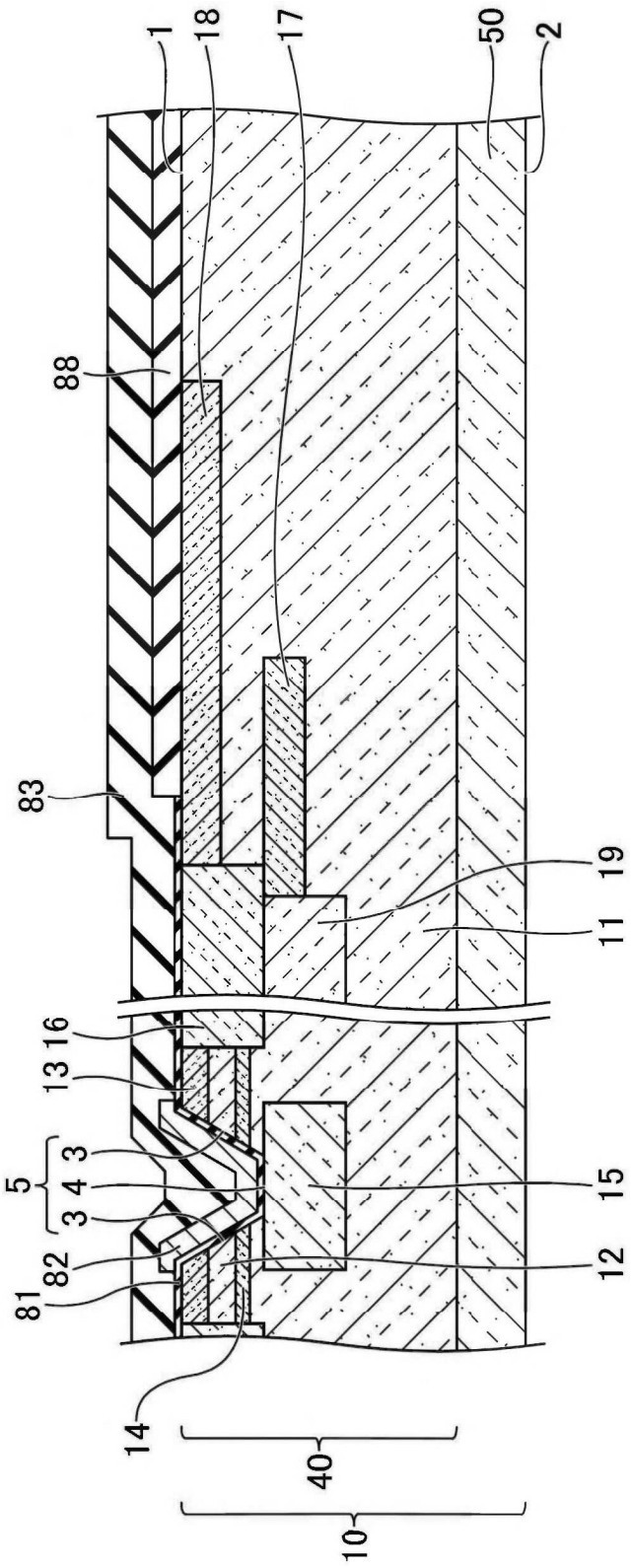


FIG.12

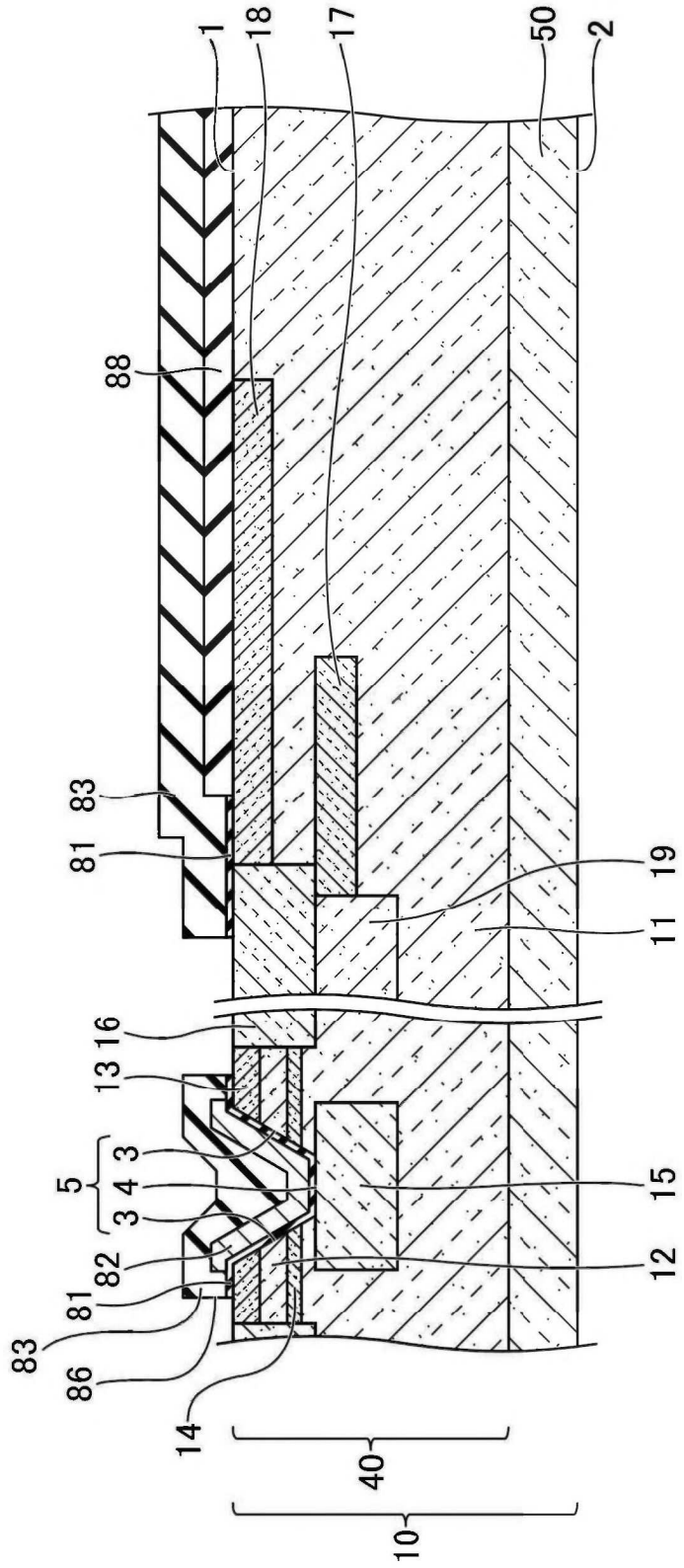




FIG.14

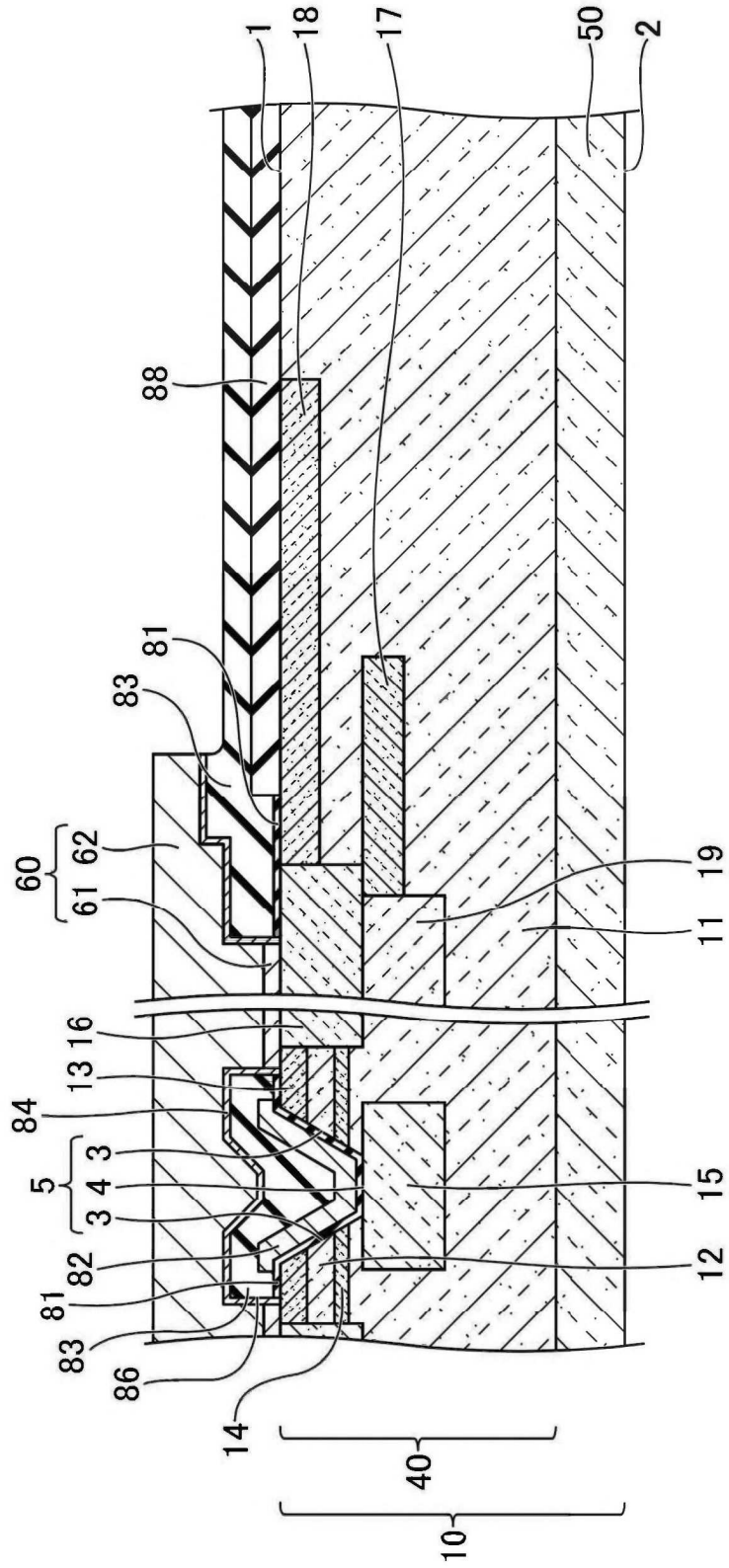


FIG.15

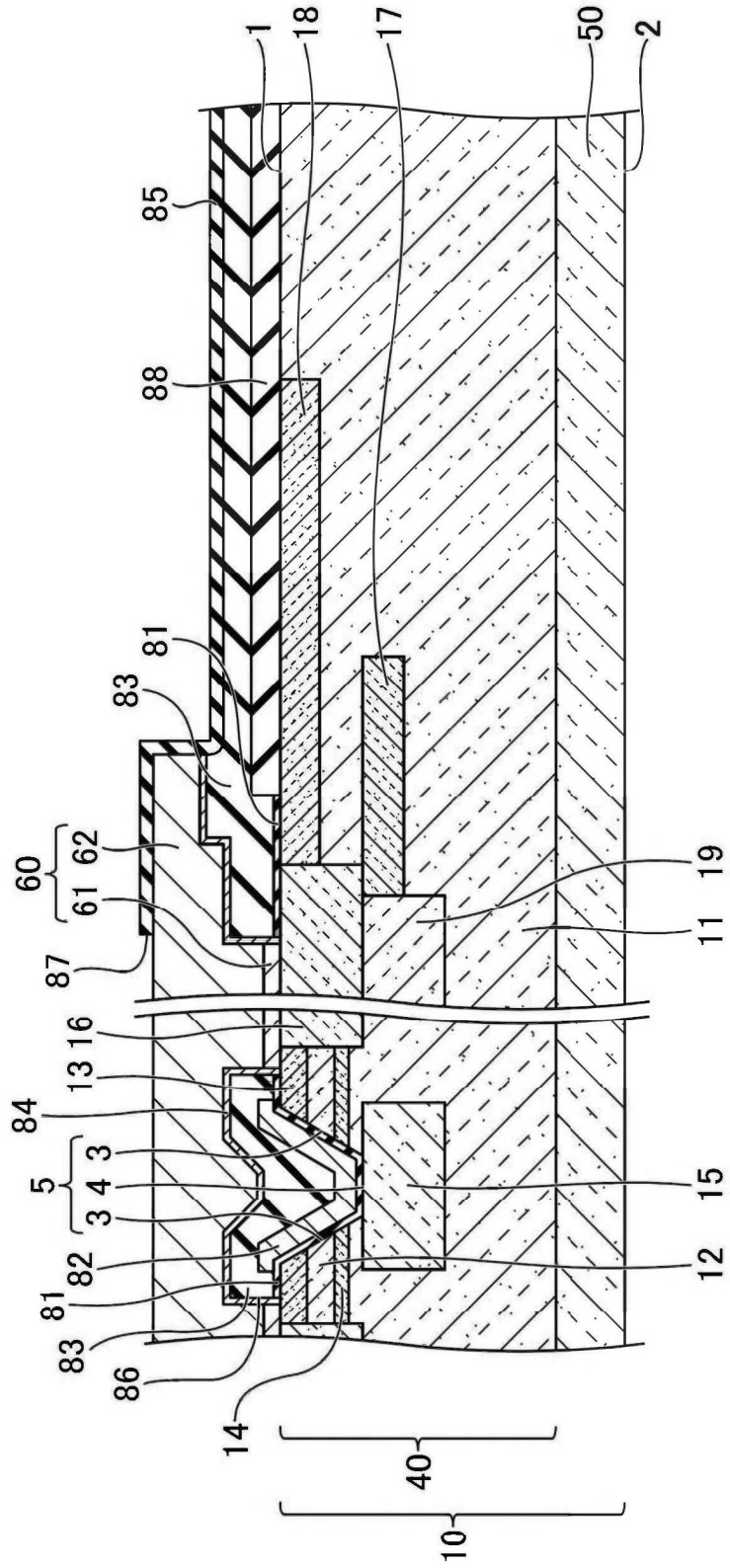


FIG.16

