

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-513398

(P2004-513398A)

(43) 公表日 平成16年4月30日(2004.4.30)

(51) Int. Cl.⁷

G09G 3/28

G09G 3/20

G09G 3/288

// H02M 3/155

F I

G09G 3/28

J

G09G 3/20

611A

G09G 3/20

612D

G09G 3/20

621G

G09G 3/20

624L

テーマコード (参考)

5C080

5H730

審査請求 未請求 予備審査請求 有 (全 89 頁) 最終頁に続く

(21) 出願番号 特願2002-541660 (P2002-541660)

(86) (22) 出願日 平成13年11月9日 (2001.11.9)

(85) 翻訳文提出日 平成15年5月9日 (2003.5.9)

(86) 国際出願番号 PCT/KR2001/001915

(87) 国際公開番号 W02002/039419

(87) 国際公開日 平成14年5月16日 (2002.5.16)

(31) 優先権主張番号 2000/66327

(32) 優先日 平成12年11月9日 (2000.11.9)

(33) 優先権主張国 韓国 (KR)

(31) 優先権主張番号 2001/69588

(32) 優先日 平成13年11月8日 (2001.11.8)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 596066770

エルジー エレクトロニクス インコーポ
レーテッド大韓民国 ソウル ヨンドンボク ヨード
ードン 20

(74) 代理人 100064621

弁理士 山川 政樹

(72) 発明者 チョ, ジャンフアン

大韓民国・730-040・キョンサンブ
ックード・クミシ・ヒュンゴックードン
・ (番地なし) ・サンウー アパートメン
ト・ナンバー 922-203

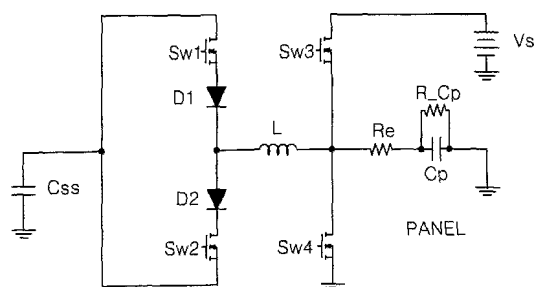
最終頁に続く

(54) 【発明の名称】 昇圧機能を持つエネルギー回収回路とこれを利用したエネルギー効率化方法

(57) 【要約】

必要な素子の数を最小化してパネルから回収されたエネルギーを昇圧させてパネルに速かに再投入するようにした昇圧機能を持つエネルギー回収回路とその方法が開示される。

この昇圧機能を持つエネルギー回収回路とその方法はパネルから回収されたエネルギーを昇圧して、昇圧されたエネルギーをパネルに供給する。パネルから回収された電圧は、インダクタ、キャパシタ及びスイッチ素子を含んだ閉ループに回収されたエネルギーを貯蔵した後、スイッチ素子をターンオフさせることでインダクタの両端に発生された逆電圧によって昇圧される。



【特許請求の範囲】

【請求項 1】

パネルから回収されたエネルギーの電圧成分を昇圧して電圧成分が昇圧されたエネルギーを前記パネルに供給する昇圧回路を具備するエネルギー回収回路。

【請求項 2】

請求項 1 において、前記昇圧回路と前記パネル間の信号パスを切り換えるスイッチ素子をさらに具備することを特徴とするエネルギー回収回路。

【請求項 3】

請求項 1 において、前記昇圧回路は、前記パネルから回収された前記エネルギーを蓄積するキャパシタと、前記キャパシタからの前記エネルギーの電流成分を蓄積するインダクタと、前記キャパシタと前記インダクタ間の信号パスを切り換えるスイッチ素子を具備することを特徴とするエネルギー回収回路。

10

【請求項 4】

請求項 3 において、前記キャパシタ、前記インダクタ及び前記スイッチ素子は閉ループを形成するように接続されることを特徴とするエネルギー回収回路。

【請求項 5】

請求項 4 において、前記閉ループは前記パネルとは分離するように形成されることを特徴とするエネルギー回収回路。

【請求項 6】

請求項 4 において、前記パネルから回収された前記エネルギーの電圧成分は前記スイッチ素子の切り換えを通して前記インダクタに誘起される逆電圧により昇圧されることを特徴とするエネルギー回収回路。

20

【請求項 7】

請求項 4 において、前記インダクタに電流を蓄積するために前記閉ループが形成されることを特徴とするエネルギー回収回路。

【請求項 8】

請求項 4 において、前記エネルギーの電圧成分を昇圧するために前記閉ループが開放されることを特徴とするエネルギー回収回路。

【請求項 9】

請求項 4 において、前記キャパシタに蓄積されたエネルギーが昇圧された電圧成分を持つ状態で前記パネルに供給されるように前記閉ループが開放されることを特徴とするエネルギー回収回路。

30

【請求項 10】

請求項 2 において、前記スイッチ素子は前記昇圧回路が昇圧された電圧成分を含む前記エネルギーを前記パネルに供給するようにして前記パネルから前記エネルギーを回収するようにすることを特徴とするエネルギー回収回路。

【請求項 11】

請求項 2 において、サステイン電圧を発生するサステイン電圧源と、前記サステイン電圧源から前記サステイン電圧を前記パネルに供給するための他のスイッチ素子をさらに具備することを特徴とするエネルギー回収回路。

40

【請求項 12】

請求項 2 において、前記信号パスは前記昇圧された電圧成分を含むエネルギーが前記パネル方へ供給される間及び前記パネルから前記エネルギーが前記昇圧回路方へ回収される間に信号の進行方向を一方向に維持することを特徴とするエネルギー回収回路。

【請求項 13】

請求項 12 において、前記信号パスは前記昇圧された電圧成分を含むエネルギーが前記パネル方へ供給されるときと前記パネルからの前記エネルギーが前記昇圧回路方へ回収されるときとで前記信号の進行方向が変更されるようにすることを特徴とするエネルギー回収回路。

【請求項 14】

50

請求項 2 において、前記信号パスはブリッジダイオードを含むことを特徴とするエネルギー回収回路。

【請求項 15】

請求項 3 において、前記インダクタとスイッチ素子の間に設置されて前記パネルの電圧が基底電位で維持する間オフ状態を維持してそれ以外の期間にはターンオン及びターンオフを繰り返すさらに他のスイッチ素子を具備することを特徴とするエネルギー回収回路。

【請求項 16】

請求項 2 において、前記スイッチ素子はボディーダイオードが内蔵したトランジスタであることを特徴とするエネルギー回収回路。

【請求項 17】

請求項 2 において、前記パネルに基底電圧を供給するための基底電圧源と、前記基底電圧源からの前記基底電圧を前記パネルに供給するためのさらに他のスイッチ素子を具備することを特徴とするエネルギー回収回路。

【請求項 18】

請求項 3 において、前記昇圧回路は前記インダクタと異なるインダクタンスを持つことと同時に前記インダクタに並列接続された少なくとも一つ以上の他のインダクタをさらに具備することを特徴とするエネルギー回収回路。

【請求項 19】

請求項 18 において、前記インダクタの中でインダクタンス値が小さいインダクタに接続されたカソードと前記キャパシタに接続されたアノードを持つ第 1 ダイオードと、前記インダクタの中でインダクタンス値が大きいインダクタに接続されたカソードと前記スイッチ素子に接続されたアノードを持つ第 2 ダイオードをさらに具備することを特徴とするエネルギー回収回路。

【請求項 20】

請求項 2 において、前記昇圧回路に接続されたアノードと前記パネルに接続されたカソードを持つダイオードをさらに具備することを特徴とするエネルギー回収回路。

【請求項 21】

請求項 11 において、前記昇圧回路と前記第 1 スwitch素子との接続点に接続されたアノードと前記サステイン電圧源に接続されたカソードを持つダイオードをさらに具備することを特徴とするエネルギー回収回路。

【請求項 22】

請求項 17 において、前記基底電圧源に接続されたアノードと前記昇圧回路及び前記第 1 スwitch素子に接続されたカソードを持つダイオードをさらに具備することを特徴とするエネルギー回収回路。

【請求項 23】

請求項 11 において、あらかじめ設定された時定数で前記サステイン電圧を要求された傾斜のランプ電圧形態で前記パネルに供給するための請求項 3 スwitch素子をさらに具備することを特徴とするエネルギー回収回路。

【請求項 24】

パネルから第 1 エネルギー信号を入力されて前記第 1 エネルギー信号より大きい第 2 エネルギー信号を前記パネルに供給することを特徴とするプラズマディスプレイパネルのエネルギー回収回路。

【請求項 25】

パネルからエネルギーを閉ループで回収する段階と、電圧成分が昇圧された形態で前記エネルギーを前記パネルに供給されるように前記閉ループを制御する段階を含むことを特徴とするエネルギー効率化方法。

【請求項 26】

請求項 25 において、前記エネルギーがパネルから閉ループの方に回収された後、前記閉ループが前記パネルと電氣的に絶縁されるようにする段階をさらに含むことを特徴とするエネルギー効率化方法。

10

20

30

40

50

【請求項 27】

請求項 25 において、前記閉ループ制御段階は逆電圧が誘起されるようにする段階を含むことを特徴とするエネルギー効率化方法。

【請求項 28】

請求項 27 において、前記逆電圧誘起段階は前記電流が蓄積されるようにする段階を含むことを特徴とするエネルギー効率化方法。

【請求項 29】

請求項 25 において、前記閉ループが開放されることを特徴とするエネルギー効率化方法。

【請求項 30】

請求項 25 ないし請求項 29 のいずれかにおいて、前記サステイン電圧を前記パネルに供給する段階をさらに含むことを特徴とするエネルギー効率化方法。

【請求項 31】

請求項 25 ないし請求項 29 のいずれかにおいて、前記基底電圧を前記パネルに供給する段階をさらに含むことを特徴とするエネルギー効率化方法。

【請求項 32】

請求項 25 ないし請求項 29 のいずれかにおいて、サステイン電圧を要求された傾斜のランプ電圧形態で前記パネルに供給する段階をさらに含むことを特徴とするエネルギー効率化方法。

【請求項 33】

パネルからエネルギーを回収する段階と、前記回収されたエネルギーの電圧成分を昇圧する段階と、前記電圧成分が昇圧された前記エネルギーを前記パネルに供給する段階を含むことを特徴とするエネルギー効率化方法。

【請求項 34】

請求項 33 において、前記電圧成分昇圧段階は閉ループを利用することを特徴とするエネルギー効率化方法。

【請求項 35】

請求項 34 において、前記エネルギーがパネルから閉ループの方に回収された後、前記閉ループが前記パネルと電氣的に絶縁されるようにする段階をさらに含むことを特徴とするエネルギー効率化方法。

【請求項 36】

請求項 33 において、前記電圧昇圧段階は、前記回収されたエネルギーに含まれた電流成分が蓄積されるように循環させる段階と、前記回収されたエネルギーとともに前記蓄積された電流成分を電圧成分の形態で前記パネルに供給する段階を含むことを特徴とするエネルギー効率化方法。

【発明の詳細な説明】

【0001】

発明の属する技術分野

本発明はプラズマディスプレイパネル（PDP）のエネルギー回収装置に関するものであり、特に、パネルから回収されたエネルギーの電圧成分を昇圧させてパネルに速かに再供給することによりパネルキャパシタの充電時間を減らすと同時にエネルギー回収効率を高めるようにした昇圧機能を持つエネルギー回収回路とこれを利用したエネルギー効率化方法に関する。

また、本発明は必要な素子の数を減らすようにしたエネルギー回収回路とこれを利用したエネルギー効率化方法に関するものである。

【0002】

従来技術

PDP は消費電力が大きいことが短所として指摘されている。このような消費電力を減らすためには発光効率を高めると同時に放電に直接関与しない駆動過程で発生される不必要なエネルギー消費を最小にしなければならない。

10

20

30

40

50

【0003】

交流型 PDP は電極を誘電体内に設けて誘電体表面で起きる表面放電を利用している。この交流型 PDP において、数万から数百万個のセルを維持放電させるために、駆動パルスは数十から数百 [V] 程度の高い電圧を持ち、その周波数は数百 [KHz] 以上である。このような駆動パルスがセル内に印加されると高い静電容量の充 / 放電が起きる。

【0004】

このように PDP で充 / 放電が起きる場合に、パネルの容量性負荷自体はエネルギー消費がないが、駆動パルスを直流電源を利用して発生しているので PDP で多くのエネルギー損失が発生する。特に、放電の時セル内で過度な電流が流れるとエネルギー損失がさらに大きくなる。このエネルギー損失はスイッチング素子の温度上昇をもたらす、この温度上昇により最悪の場合にはスイッチング素子が破壊されることもある。このようにパネル内で不必要に発生するエネルギーを回収するために、PDP の駆動回路にはエネルギー回収回路が含まれている。

10

【0005】

図 1 を参照すると、Weber (USP - 5081400) により提案されたエネルギー回収回路はインダクタ (L) とキャパシタ (C_{ss}) の間に並列接続された第 1 及び第 2 スイッチ (S_{w1}、S_{w2}) と、パネルキャパシタ (C_p) にサステイン電圧 (V_s) を供給するための第 3 スイッチ (S_{w3}) と、パネルキャパシタ (C_p) に基底電圧 (GND) を供給するための第 4 スイッチ (S_{w4}) を具備している。

【0006】

第 1 及び第 2 スイッチ (S_{w1}、S_{w2}) の間には逆電流を制限するための第 1 及び第 2 ダイオード (D₁、D₂) が接続される。

20

【0007】

パネルキャパシタ (C_p) はパネルの静電容量値を等価的に示したもので、図の符号 R_e 及び R_{cp} はパネルに形成された電極とセルの寄生抵抗を等価的に示したものである。スイッチ (S_{w1}、S_{w2}、S_{w3}、S_{w4}) は半導体スイッチ素子、例えば、MOSFET 素子を使用することができる。

【0008】

キャパシタ (C_{ss}) に V_s / 2 だけの電圧が充電されたことに仮定して図 1 に図示されたエネルギー回収回路の動作を図 2 を結付して説明すると次のようである。図 2 で V_{cp} と I_{cp} はそれぞれパネルキャパシタ (C_p) の充 / 放電電圧と電流を示す。

30

【0009】

t₁ 時点で、第 1 スイッチ (S_{w1}) がターンオンする。そしてキャパシタ (C_{ss}) に充電された電圧は第 1 スイッチ (S_{w1}) と第 1 ダイオード (D₁) を経由してインダクタ (L) に供給される。インダクタ (L) はパネルキャパシタ (C_p) とともに直列 LC 共振回路を構成するのでパネルキャパシタ (C_p) は共振波形で充電され始める。

【0010】

t₂ 時点で、第 1 スイッチ (S_{w1}) はターンオフして第 3 スイッチ (S_{w3}) がターンオンする。そして、サステイン電圧 (V_s) が第 3 スイッチ (S_{w3}) を経由してパネルキャパシタ (C_p) に供給される。この t₂ 時点から t₃ 時点までパネルキャパシタ (C_p) の電圧はサステイン電位を維持する。

40

【0011】

t₃ 時点で、第 3 スイッチ (S_{w3}) はターンオフして第 2 スイッチ (S_{w2}) がターンオンする。そして、パネルキャパシタ (C_p) の電圧がインダクタ (L)、第 2 ダイオード及び第 2 スイッチ (S_{w2}) を経由してキャパシタ (C_{ss}) に回収される。

【0012】

t₄ 時点で、第 2 スイッチ (S_{w2}) はターンオフして、第 4 スイッチ (S_{w4}) はターンオンする。そして、パネルキャパシタ (C_p) の電圧は基底電圧 (GND) まで低下する。

【0013】

50

エネルギー回収回路はパネルの放電特性を改善し、安定なサステイン時間を確保すると同時にパネルから回収できるエネルギーを高くするための条件が要求されている。これのために、図 1 のような従来のエネルギー回収回路はインダクタ (L) のインダクタンスを小さくしてパネルに供給されるパルスの立ち上がり時間を早くすることで放電特性を高くすることができ、一方、インダクタ (L) のインダクタンスを大きくしてエネルギー回収効率を高めることができる。

【 0 0 1 4 】

しかし、図 1 のような従来のエネルギー回収回路は充放電パス上に同一のインダクタ (L) を使用しているので、インダクタ (L) のインダクタンスを小さく設定して立ち上がり時間を早くすればピーク電流が大きくなり、エネルギー回収効率落ちる。これと反対に、インダクタ (L) のインダクタンスを大きく設定してエネルギー回収効率を改善するとパネルに供給される電圧の立ち上がり時間が長くなるので放電特性が低下してサステイン時間の確保が困難になる。

10

【 0 0 1 5 】

また、従来のエネルギー回収回路は回収、充電及び維持段階で動作するために、多くの半導体スイッチ素子 (S w 1 ~ S w 4) とインダクタ (L) 、そして回収用キャパシタ (C s s) が必要なのでコストが高いという短所がある。

【 0 0 1 6 】

発明の要約

従って、本発明の目的はパネルの充電時間を減らすと同時にエネルギー回収効率を高くすることができるエネルギー回収回路とこれを利用したエネルギー効率化方法を提供することである。

20

【 0 0 1 7 】

本発明の他の目的は、必要なスイッチ素子の数を減らすようにしたエネルギー回収回路とこれを利用したエネルギー効率化方法を提供することにある。

【 0 0 1 8 】

前記目的を達成するために、本発明の実施態様に係る昇圧機能を持つエネルギー回収回路は、パネルから回収されたエネルギーの電圧成分を昇圧して電圧成分が昇圧されたエネルギーをパネルに供給する昇圧回路を具備する。

【 0 0 1 9 】

エネルギー回収回路は昇圧回路とパネル間の信号パスを切り換えるスイッチ素子をさらに具備する。

30

【 0 0 2 0 】

昇圧回路はパネルから回収されたエネルギーを蓄積するキャパシタと、キャパシタからのエネルギーの電流成分を蓄積するインダクタと、キャパシタとインダクタ間の信号パスを切り換えるスイッチ素子を具備する。

【 0 0 2 1 】

キャパシタ、インダクタ及びスイッチ素子は閉ループを形成するように接続される。

【 0 0 2 2 】

閉ループはパネルとは分離するように形成される。

40

【 0 0 2 3 】

パネルから回収されたエネルギーの電圧成分はスイッチ素子の切り換えを通してインダクタに誘起される逆電圧により昇圧される。

【 0 0 2 4 】

インダクタに電流を蓄積するために閉ループが形成される。

【 0 0 2 5 】

エネルギーの電圧成分を昇圧するために閉ループが開放される。

【 0 0 2 6 】

キャパシタに蓄積されたエネルギーが昇圧された電圧成分を持った状態でパネルに供給されるように閉ループが開放される。

50

【0027】

スイッチ素子は昇圧回路が昇圧された電圧成分を含むエネルギーをパネルに供給するようにして、パネルからエネルギーを回収する。

【0028】

エネルギー回収回路はサステイン電圧を発生するサステイン電圧源と、サステイン電圧源からサステイン電圧をパネルに供給する第2スイッチ素子をさらに具備する。

【0029】

信号パスは昇圧された電圧成分を含むエネルギーがパネルの方へ供給される間及びパネルからエネルギーが昇圧回路の方へ回収される間に信号の進行方向を一方向に維持する。

【0030】

信号パスは昇圧された電圧成分を含むエネルギーがパネルの方へ供給されるのか、あるいはパネルからのエネルギーが昇圧回路の方へ回収されるのかにより信号の進行方向を変更させる。

【0031】

信号パスはブリッジダイオードを含む。

【0032】

エネルギー回収回路はインダクタとスイッチ素子の間に設置されてパネルの電圧が基底電位に維持されている間オフ状態を維持して、それ以外の期間にはターンオンとターンオフとを交互に繰り返す第2スイッチ素子をさらに具備する。

【0033】

スイッチ素子はボディーダイオードが内蔵したトランジスタである。

【0034】

エネルギー回収回路はパネルに基底電圧を供給するための基底電圧源と、基底電圧源からの基底電圧をパネルに供給する第2スイッチ素子をさらに具備する。

【0035】

昇圧回路はインダクタと異なるインダクタンスを持つことと同時にインダクタに並列接続された少なくとも1以上の他のインダクタをさらに具備する。

【0036】

エネルギー回収回路は、インダクタの中でインダクタンス値が小さいインダクタに接続されたカソードとキャパシタに接続されたアノードを持つ第1ダイオードと、インダクタの中でインダクタンス値が大きいインダクタに接続されたカソードとスイッチ素子に接続されたアノードを持つ第2ダイオードをさらに具備する。

【0037】

エネルギー回収回路は昇圧回路に接続されたアノードとパネルに接続されたカソードを持つダイオードをさらに具備する。

【0038】

エネルギー回収回路は昇圧回路と第1スイッチ素子との接続点に接続されたアノードとサステイン電圧源に接続されたカソードを持つダイオードをさらに具備する。

【0039】

エネルギー回収回路は基底電圧源に接続されたアノードと、昇圧回路及び第1スイッチ素子と接続されたカソードを持つダイオードをさらに具備する。

【0040】

エネルギー回収回路はあらかじめ設定された時定数でサステイン電圧を要求された傾斜のランプ電圧形態でパネルに供給する第3スイッチ素子をさらに具備する。

【0041】

エネルギー回収回路はパネルから第1エネルギー信号を入力されて、第1エネルギー信号より大きい第2エネルギー信号をパネルに供給する。

【0042】

本発明の実施態様に係るエネルギー効率化方法はパネルからエネルギーを閉ループで回収する段階と、電圧成分が昇圧された形態でエネルギーをパネルに供給されるように閉ル

10

20

30

40

50

ブを制御する段階を含む。

【0043】

エネルギー効率化方法はエネルギーがパネルから閉ループの方に回収された後、閉ループがパネルと電氣的に絶縁されるようにする段階をさらに含む。

【0044】

閉ループ制御段階は逆電圧が誘起されるようにする段階を含む。

【0045】

逆電圧誘起段階は電流が蓄積されるようにする段階を含む。

【0046】

エネルギー効率化方法はサステイン電圧をパネルに供給する段階をさらに含む。

10

【0047】

エネルギー効率化方法は基底電圧をパネルに供給する段階をさらに含む。

【0048】

エネルギー効率化方法はサステイン電圧を要求された傾斜のランプ電圧形態でパネルに供給する段階をさらに含む。

【0049】

本発明の他の実施態様に係るエネルギー効率化方法はパネルからエネルギーを回収する段階と、回収されたエネルギーの電圧成分を昇圧する段階と、電圧成分が昇圧されたエネルギーをパネルに供給する段階を含む。

【0050】

エネルギー効率化方法において、電圧成分昇圧段階は閉ループを利用することを特徴とする。

20

【0051】

エネルギー効率化方法は、エネルギーがパネルから閉ループの方に回収された後、閉ループがパネルと電氣的に絶縁されるようにする段階をさらに含む。

【0052】

電圧昇圧段階は回収されたエネルギーに含まれた電流成分が蓄積されるように循環させる段階と、回収されたエネルギーとともに蓄積された電流成分を電圧成分の形態でパネルに供給する段階を含む。

【0053】

発明を実施するための最良の形態

30

以下、本発明の実施形態を添付した図3～図30を参照して詳しく説明する。

図3を参照すると、本発明の第1実施形態に係るエネルギー回収回路は、キャパシタ(C_{ss})、インダクタ(L)及び第1スイッチ(S₁)を備える閉ループと、第2ノード(n₂)を経由してパネルキャパシタ(C_p)に接続された第2スイッチ(S₂)と、第2ノード(n₂)とサステイン電圧源(V_s)の間に接続される第3スイッチ(S₃)を具備する。

【0054】

パネルキャパシタ(C_p)はパネルの静電容量を示し、図の符号R_e及びR_{—C_p}はパネルに形成された電極とセルの寄生抵抗を示している。

40

【0055】

スイッチ(S₁、S₂、S₃)は半導体スイッチ素子、例えば、MOSFET、IGBT、SCR、BJTなどの半導体スイッチ素子を使用することができる。

【0056】

第1スイッチ(S₁)はオン状態でキャパシタ(C_{ss})の一側端子からインダクタ(L)及び第1スイッチ(S₁)を経由してキャパシタ(C_{ss})の他側端子につながる電流閉ループを形成させる。この閉ループでキャパシタ(C_{ss})から放電する電荷によりインダクタ(L)に電流が流れ込み、エネルギーの電流成分が蓄積される。この第1スイッチ(S₁)がターンオフした後インダクタ(L)の電流が最大になり、インダクタ(L)の両端には逆電圧が誘起される。したがって、第1ノード(n₁)にはキャパシタ(C_s

50

s)の電圧とインダクタ(L)に誘起された逆電圧が加わった昇圧電圧が現れる。

【0057】

第2スイッチ(S2)は第1ノード(n1)からの昇圧電圧をパネルキャパシタ(Cp)に供給すると同時に、パネルキャパシタ(Cp)から回収されるエネルギーの電圧成分をインダクタ(L)を経由してキャパシタ(Css)に供給する。

【0058】

第3スイッチ(S3)はパネルキャパシタ(Cp)の電圧をサステイン電圧レベルに維持するためにパネルキャパシタ(Cp)にサステイン電圧(Vs)を供給する役を果たしている。

【0059】

図3に図示されたエネルギー回収回路の動作を図4を参照して説明する。

【0060】

サステイン電位(Vs)に充電されたパネルキャパシタ(Cp)の放電によりそのエネルギー、すなわち、無効電力の電圧成分は第2スイッチ(S2)とインダクタ(L)を通してキャパシタ(Css)に回収される。

【0061】

t0からt1までの期間第2スイッチ(S2)はターンオフで第1スイッチ(S1)がターンオンする。図6に示すようにキャパシタ(Css)、インダクタ(L)及び第1スイッチ(S1)を含む閉ループを形成する。この期間に、キャパシタ(Css)から放電する電荷によりインダクタ(L)に電流を流す。したがって、この期間に、インダクタ(L)の電流(IL)は増加し、図5から分かるようにインダクタ(L)の両端間電圧はキャパシタ(Css)の電圧(Vss)と同一となる。

【0062】

第1スイッチ(S1)がターンオフして第2スイッチ(S2)のボディダイオードがターンオンするt1時点にインダクタ(L)に蓄積された電流がパネルに供給され始める。このようにインダクタ(L)に蓄積された電流(IL)がパネルキャパシタ(Cp)に供給されてパネルキャパシタ(Cp)の電圧(Vcp)が上昇する。パネルキャパシタ(Cp)の電圧(Vcp)がVss電位より高くなるt1'時点でインダクタ(L)の電流は最大になると同時にインダクタ(L)の両端には図6のように逆電圧が誘起される。したがって、インダクタ(L)に逆電圧が誘起されるt1'時点からキャパシタ(Css)の電圧(Vss)とインダクタ(L)に誘起された逆電圧が加わった昇圧電圧がパネルキャパシタ(Cp)に供給されてパネルキャパシタ(Cp)を充電する。結局、キャパシタ(Css)に充電された電圧とインダクタ(L)に誘起された逆電圧が加わった昇圧電圧でパネルキャパシタ(Cp)を充電する。このようにパネルから回収された電圧より高い昇圧電圧がパネルに供給されるのでパネルキャパシタ(Cp)に充電される電圧の立ち上がり時間が早くなる。

【0063】

パネル充電の時には、充電電流パス上には第2スイッチ(S2)のボディダイオードとインダクタ(L)だけが存在する。これと対比する時、図1に図示された従来のエネルギー回収回路はパネル放電の時に充電電流パス上には第1スイッチ(S1)、第1ダイオード(D1)及びインダクタ(L)が存在する。

【0064】

t2時点で、第3スイッチ(S3)がターンオンして第2スイッチ(S2)のボディダイオードはターンオフする。そして、第3スイッチ(S3)を経由してサステイン電圧(Vs)がパネルキャパシタ(Cp)に供給されてパネルキャパシタ(Cp)の電圧レベルはサステイン電圧レベルで維持される。このサステイン電圧レベルでパネルのセル内に形成された電極に放電が起きる。

【0065】

t3時点で、第3スイッチ(S3)はターンオフして第2スイッチ(S2)がターンオンする。この時、図3に図示されたエネルギー回収回路を図7のように示すことができる。

10

20

30

40

50

図示のように、パネルキャパシタ (Cp) から放電に寄与しないエネルギー、すなわち、無効電力の電圧成分が第2スイッチ (S2) とインダクタ (L) を経由してキャパシタ (C_{ss}) に回収される。エネルギー回収の時に電流パス上には第2スイッチ (S2) とインダクタ (L) だけが存在する。これと対比する時、図1に図示されたエネルギー回収回路はエネルギー回収の時に電流パス上にインダクタ (L)、第2ダイオード (D2) 及び第2スイッチ (S2) が存在する。

【0066】

キャパシタ (C_{ss}) に充電するのは t3 時点から t4 時点までであるが、この時間は、第2スイッチ (S2) のオン時間を調整することで変化させることができる。

【0067】

図3に示されたエネルギー回収回路は充電パスと放電パス上に一つの半導体スイッチ素子だけが存在するので図1に示された従来のエネルギー回収回路に比べてそれだけスイッチ素子の導通損失を減らすことができる。

【0068】

図3に図示されたエネルギー回収回路において、第1～第3スイッチ (S1、S2、S3) はボディダイオードがターンオンした状態でターンオンするので0電圧スイッチングする。

そして図3に示されたエネルギー回収回路はインダクタ (L) により電流の位相が遅延するので、電圧と電流の重畳幅が減少し、第1及び第2スイッチ (S1、S2) の両端電圧と第1及び第2スイッチ (S1、S2) に流れる電流の位相重畳 (オーバーラップ) により発生するスイッチング損失を最小化することができる。

【0069】

図3に示されたエネルギー回収回路はエネルギー回収効率を高めるためにインダクタ (L) のインダクタンスを大きく設定しても第1スイッチ (S1) のオン時間を調節することでパネルに供給される昇圧電圧の立ち上がり時間を早くすることができる。すなわち、本実施形態に係るエネルギー回収回路はインダクタ (L) のインダクタンスにかかわらず第1スイッチ (S1) のスイッチング時間の調節だけでも昇圧電圧の立ち上がり時間を早くできるので、インダクタ (L) のインダクタンスを大きくしてエネルギー回収効率を高めることと同時に、昇圧電圧の立ち上がり時間を早くすることができる。

【0070】

図8は本発明の第2実施形態に係るエネルギー回収回路を示す。

図8を参照すると、本発明の第2実施形態に係るエネルギー回収回路は閉ループを形成するように接続されたキャパシタ (C_{ss})、インダクタ (L)、第1スイッチ (S1) 及び第4スイッチ (S4) と、第1ノード (n1) を経由して第1及び第4スイッチ (S1、S4) に共通に接続されるとともに第2ノード (n2) を経由してパネルキャパシタ (Cp) に接続された第2スイッチ (S2) と、第2ノード (n2) とサステイン電圧源 (Vs) の間に接続される第3スイッチ (S3) を具備する。

【0071】

スイッチ (S1、S2、S3、S4) は半導体スイッチ素子、例えば、MOSFET、IGBT、SCR、BJTなどの半導体スイッチ素子を使用することができる。

【0072】

第1及び第4スイッチ (S1、S4) がターンオンすると、キャパシタ (C_{ss}) の一側端子からインダクタ (L)、第4スイッチ (S4) 及び第1スイッチ (S1) を経由してキャパシタ (C_{ss}) の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ (C_{ss}) から放電する電荷によりインダクタ (L) に電流が蓄積される。この第1スイッチ (S1) がターンオフした後、インダクタ (L) の電流は最大になると同時に、インダクタ (L) の両端には逆電圧が誘起される。したがって、第1ノード (n1) にはキャパシタ (C_{ss}) の電圧とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧が現れるようになる。

【0073】

10

20

30

40

50

第 2 及び第 4 スイッチ (S 2 、 S 4) は第 1 ノード (n 1) からの昇圧電圧をパネルキャパシタ (C p) に供給してパネルキャパシタ (C p) から回収されるエネルギーの電圧成分をインダクタ (L) を通してキャパシタ (C p) に充電させることができる。

【 0 0 7 4 】

第 3 スイッチ (S 3) はパネルキャパシタ (C p) の電圧をサステイン電圧レベルに維持するためにサステイン電圧 (V s) を供給する。

【 0 0 7 5 】

第 4 スイッチ (S 4) はパネルキャパシタ (C p) の電圧 (V c p) が基底電位 (G N D) を維持しなければならない、例えば図 1 0 A でサステイン期間 A 、 B の間のセットアップ期間、リセット期間または消去期間などの休止期間にオフして、それ以外の期間にはオン / オフを繰り返す。すなわち、この第 4 スイッチ (S 4) は図 1 0 B のようにパネルキャパシタ (C p) の電圧 (V c p) が基底電位 (G N D) に落ち始める時点から基底電位 (G N D) を維持する初期期間にオフして、それ以外の期間にはオン状態を維持する。

【 0 0 7 6 】

図 8 に示されたエネルギー回収回路の動作を図 9 に関連させて説明する。

【 0 0 7 7 】

サステイン電位 (V s) に充電されたパネルキャパシタ (C p) の放電によりそのエネルギーの電圧成分は第 2 スイッチ (S 2) とインダクタ (L) を通してキャパシタ (C s s) に回収される。

【 0 0 7 8 】

t 0 から t 1 までの期間に第 2 スイッチ (S 2) はターンオフして第 1 及び第 4 スイッチ (S 1 、 S 4) はターンオンしてキャパシタ (C s s) 、インダクタ (L) 、第 1 及び第 4 スイッチ (S 1 、 S 4) を含んだ閉ループを形成する。この期間に、キャパシタ (C s s) から放電する電荷によりインダクタ (L) は電流を充電する。したがって、この期間にインダクタ (L) の電流 (I L) は増加する。

【 0 0 7 9 】

第 1 スイッチ (S 1) がターンオフして第 2 スイッチ (S 2) のボディダイオードがターンオンする t 1 時点に、インダクタ (L) に蓄積された電流がパネルに供給され始める。このようにインダクタ (L) に蓄積された電流 (I L) がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) の電圧 (V c p) が上昇する。パネルキャパシタ (C p) の電圧 (V c p) が V s s 電位より高くなる t 1 ' 時点でインダクタ (L) の電流は最大になると同時にインダクタ (L) の両端には逆電圧が誘起される。したがって、インダクタ (L) に逆電圧が誘起される t 1 ' 時点からキャパシタ (C s s) の電圧 (V s s) とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) を充電する。

【 0 0 8 0 】

t 2 時点で、第 3 スイッチ (S 3) がターンオンして第 2 スイッチ (S 2) のボディダイオードはターンオフする。そして、第 3 スイッチ (S 3) を経由してサステイン電圧 (V s) がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) の電圧レベルはサステイン電圧レベルに維持される。

【 0 0 8 1 】

t 3 時点で、第 3 スイッチ (S 3) はターンオフして第 2 スイッチ (S 2) がターンオンする。そして、パネルキャパシタ (C p) から回収されるエネルギーの電圧成分は第 2 スイッチ (S 2) 、第 4 スイッチ (S 4) 及びインダクタ (L) を経由してキャパシタ (C p) に充電される。エネルギー回収の時に電流パス上には第 2 スイッチ (S 2) 、第 4 スイッチ (S 4) 及びインダクタ (L) が存在する。このようにパネルキャパシタ (C p) の電圧が回収された後、パネルキャパシタ (C p) が基底電位 (G N D) を維持する時、第 4 スイッチ (S 4) はターンオフする。

【 0 0 8 2 】

図 1 1 は本発明の第 3 実施形態に係るエネルギー回収回路を示す。

10

20

30

40

50

図 1 1 を参照すると、本発明の第 3 実施形態に係るエネルギー回収回路は閉ループを形成するように接続されたキャパシタ (C s s)、インダクタ (L) 及び第 1 スイッチ (S 1) と、第 1 ノード (n 1) を経由してインダクタ (L) と第 1 スイッチ (S 1) に共通に接続されるとともに第 2 ノード (n 2) を経由してパネルキャパシタ (C p) に接続されたブリッジ回路 (1 0) と、第 2 ノード (n 2) とサステイン電圧源 (V s) の間に接続される第 3 スイッチ (S 3) と、第 2 ノード (n 2) と基底電圧源 (G N D) の間に接続された第 4 スイッチ (S 4) を具備する。

【 0 0 8 3 】

ブリッジ回路 (1 0) は第 1 ノード (n 1) と第 2 ノード (n 2) の間にブリッジ形態に接続されたダイオード (D c 1、D c 2、D r 1、D r 2) と、このダイオード (D c 1、D c 2、D r 1、D r 2) に接続された第 2 スイッチ (S 2) で構成される。このブリッジ回路 (1 0) はパネルの充 / 放電の時に電流パスを制御する役を果たす。

【 0 0 8 4 】

スイッチ (S 1 ~ S 4) は半導体スイッチ素子、例えば、M O S F E T、I G B T、S C R、B J T などの半導体スイッチ素子を使用することができる。

【 0 0 8 5 】

第 1 スイッチ (S 1) はオン (O n) 状態でキャパシタ (C s s) の一側端子からインダクタ (L) 及び第 1 スイッチ (S 1) を経由してキャパシタ (C s s) の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ (C s s) から放電する電荷によりインダクタ (L) に電流が蓄積される。この第 1 スイッチ (S 1) がターンオフした後、インダクタ (L) の電流は最大になると同時に、インダクタ (L) の両端には逆電圧が誘起される。したがって、第 1 ノード (n 1) にはキャパシタ (C s s) の電圧とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧が現れる。

【 0 0 8 6 】

第 2 スイッチ (S 2) はパネル充電の時にターンオンしてダイオード (D c 1)、第 2 スイッチ (S 2) 及びダイオード (D c 2) を経由するパネル充電電流パスを形成することで第 1 ノード (n 1) からの昇圧電圧をパネルキャパシタ (C p) に供給する。また第 2 スイッチ (S 2) はエネルギー回収の時にターンオンしてダイオード (D r 1)、第 2 スイッチ (S 2) 及びダイオード (D r 2) を経由するエネルギー回収電流パスを形成することでパネルキャパシタ (C p) から回収されるエネルギーの電圧成分をインダクタ (L) を通してキャパシタ (C s s) に供給する。

【 0 0 8 7 】

第 3 スイッチ (S 3) はパネルキャパシタ (C p) の電圧をサステイン電圧レベルに維持するためにサステイン電圧 (V s) を供給する役を果たす。

【 0 0 8 8 】

第 4 スイッチ (S 4) は図 1 2 のようにパネルキャパシタ (C p) の電圧レベルが基底電位 (G N D) を維持する時だけターンオンして第 2 ノード (n 2) 上の電圧を基底電位に維持させる。

【 0 0 8 9 】

図 1 1 に示されたエネルギー回収回路の動作を図 1 3 を参照して説明する。

サステイン電位 (V s) に充電されたパネルキャパシタ (C p) の放電によりそのエネルギーの電圧成分は第 2 スイッチ (S 2) とインダクタ (L) を通してキャパシタ (C s s) に回収されている。

【 0 0 9 0 】

t 0 から t 1 までの期間に第 2 スイッチ (S 2) はターンオフで第 1 スイッチ (S 1) がターンオンしてキャパシタ (C s s)、インダクタ (L) 及び第 1 スイッチ (S 1) を含んだ閉ループを形成する。この期間に、キャパシタ (C s s) から放電する電荷によりインダクタ (L) は電流を充電してインダクタ (L) の電流 (I L) は増加する。この時、インダクタ (L) の両端間電圧はキャパシタ (C s s) の電圧 (V s s) と同一である。

【 0 0 9 1 】

10

20

30

40

50

第1スイッチ(S1)がターンオフして第2スイッチ(S2)がターンオンする t_1 時点にインダクタ(L)に蓄積された電流がダイオード(Dc1)、第2スイッチ(S2)及びダイオード(Dc2)を通してパネルに供給され始める。このようにインダクタ(L)に蓄積された電流(IL)がパネルキャパシタ(Cp)に供給されてパネルキャパシタ(Cp)の電圧(Vcp)は上昇する。パネルキャパシタ(Cp)の電圧(Vcp)がVs電位より高くなる t_1' 時点でインダクタ(L)の電流は最大になると同時にインダクタ(L)の両端には逆電圧が誘起される。したがって、インダクタ(L)に逆電圧が誘起される t_1' 時点からキャパシタ(Css)の電圧(Vss)とインダクタ(L)に誘起された逆電圧が加わった昇圧電圧がパネルキャパシタ(Cp)に供給されてパネルキャパシタ(Cp)を充電する。

10

【0092】

t_2 時点で、第2スイッチ(S2)はターンオフで第3スイッチ(S3)がターンオンする。そして、第3スイッチ(S3)を経由してサステイン電圧(Vs)がパネルキャパシタ(Cp)に供給されてパネルキャパシタ(Cp)の電圧レベルはサステイン電圧レベルに維持される。

【0093】

t_3 時点で、第3スイッチ(S3)がターンオフして第2スイッチ(S2)がターンオンする。そして、パネルキャパシタ(Cp)から回収されたエネルギーの電圧成分はダイオード(Dr1)、第2スイッチ(S2)、ダイオード(Dr2)及びインダクタ(L)を経由してキャパシタ(Cp)に充電される。このようにパネルキャパシタ(Cp)の電圧が回収された後にパネルキャパシタ(Cp)が基底電位(GND)を維持しなければならない期間、例えば、図12でリセット(セットアップ期間)やサステインパルスの間の基底電圧維持期間に第4スイッチ(S4)はターンオンするので第2ノード(n2)上の電圧は基底電位(GND)に維持される。

20

【0094】

リセット(セットアップ期間)やサステインパルスの間の基底電圧維持期間にパネルキャパシタ(Cp)を基底電圧で維持させるための第4スイッチ(S4)は図14～図16のように本発明の第1～第3実施形態にも同一に適用することができる。

【0095】

図14に示された第4スイッチ(S4)、図15に示された第5スイッチ(S5)、図16に示された第4スイッチ(S4)がそれぞれ図11に示された第4スイッチ(S4)と同一である。

30

【0096】

図15において、第4スイッチ(S4)はインダクタ(L)と第2スイッチ(S2)の間に接続されてセットアップ期間またはリセット期間などの休止期間にオフして、それ以外の期間にはオン/オフを繰り返す。また、第4スイッチ(S4)はパネルキャパシタ(Cp)の電圧(Vcp)が基底電位(GND)に落ち始める時点から基底電位(GND)を維持する初期期間にオフして、それ以外の期間にはオン状態を維持する。

【0097】

図17を参照すると、本発明の第7実施形態に係るエネルギー回収回路は、閉ループを形成するように接続されたキャパシタ(Css)、インダクタ(L)及び第1スイッチ(S1)と、第2ノード(n2)を経由してパネルキャパシタ(Cp)に接続された第2スイッチ(S2)と、第2ノード(n2)とサステイン電圧源(Vs)の間に接続される第3スイッチ(S3)と、第1ノード(n1)と第2ノード(n2)の間に接続された補助ダイオード(Da)を具備する。

40

【0098】

第1スイッチ(S1)はオン状態でキャパシタ(Css)の一側端子からインダクタ(L)及び第1スイッチ(S1)を経由してキャパシタ(Css)の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ(Css)から放電する電荷によりインダクタ(L)に電流が蓄積される。この第1スイッチ(S1)がターンオフした後にイン

50

ダクタ (L) の電流は最大になると同時に、インダクタ (L) の両端には逆電圧が誘起される。したがって、第 1 ノード (n1) にはキャパシタ (C_{ss}) の電圧とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧が現れる。

【0099】

第 2 スイッチ (S2) は第 1 ノード (n1) からの昇圧電圧をパネルキャパシタ (C_p) に供給すると同時に、パネルキャパシタ (C_p) から回収されるエネルギーの電圧成分をインダクタ (L) を通してキャパシタ (C_p) に供給するためのものである。

【0100】

第 3 スイッチ (S3) はパネルキャパシタ (C_p) の電圧をサステイン電圧レベルに維持するためにパネルキャパシタ (C_p) にサステイン電圧 (V_s) を供給する役を果たす。

10

【0101】

補助ダイオード (D_a) は第 2 スイッチ (S2) のボディーダイオードの電流負担率を減らして第 2 スイッチ (S2) の抵抗値を減らすことで第 2 スイッチ (S2) の発熱を減らしている。すなわち、補助ダイオード (D_a) は第 1 ノード (n1) から第 2 ノード (n2) の方に流れる電流パスを分散させて過電流、過電圧から第 2 スイッチ (S2) を保護する。この補助ダイオード (D_a) は図 18 ~ 20 のようにそれぞれ図 8、図 14 及び図 15 に示されたエネルギー回収回路にも適用できる。

【0102】

この補助ダイオード (D_a) が設置されたエネルギー回収回路の動作手順は図 5 の波形図と実質的に同一である。

20

【0103】

図 21 を参照すると、本発明の第 1 実施形態に係るエネルギー回収回路は、閉ループを形成するように接続されたキャパシタ (C_{ss})、第 1 及び第 2 インダクタ (L₂₀₁、L₂₀₂)、第 1 スイッチ (S1) と、第 2 ノード (n2) を経由してパネルキャパシタ (C_p) に接続された第 2 スイッチ (S2) と、第 2 ノード (n2) とサステイン電圧源 (V_s) の間に接続される第 3 スイッチ (S3) を具備する。

【0104】

第 1 インダクタ (L₂₀₁) とキャパシタ (C_{ss}) の間には第 1 ダイオード (D₂₀₁) が接続されて、第 2 インダクタ (L₂) と第 1 ノード (n1) の間には第 2 ダイオード (D₂₀₂) が接続される。第 1 ダイオード (D₂₀₁) と第 2 ダイオード (D₂₀₂) それぞれは第 2 インダクタ (L₂₀₂) を経由する回収パスと第 1 インダクタ (L₂₀₁) を経由する充電パスを分離させる。

30

【0105】

第 1 スイッチ (S1) はオン状態でキャパシタ (C_{ss}) の一側端子から第 1 インダクタ (L₂₀₁) と第 1 スイッチ (S1) を経由してキャパシタ (C_{ss}) の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ (C_{ss}) から放電する電荷により第 1 インダクタ (L₂₀₁) に電流が蓄積される。この第 1 スイッチ (S1) がターンオフした後、第 1 インダクタ (L₂₀₁) の電流は最大になると同時に、第 1 インダクタ (L₂₀₁) の両端には逆電圧が誘起される。したがって、第 1 ノード (n1) にはキャパシタ (C_{ss}) の電圧と第 1 インダクタ (L₂₀₁) に誘起された逆電圧が加わった昇圧電圧が現れる。

40

【0106】

第 2 スイッチ (S2) は第 1 ノード (n1) からの昇圧電圧をパネルキャパシタ (C_p) に供給すると同時に、パネルキャパシタ (C_{ss}) から回収されるエネルギーの電圧成分を第 2 ダイオード (D₂₀₂) と第 2 インダクタ (L₂₀₂) を通してキャパシタ (C_{ss}) に供給する。

【0107】

第 3 スイッチ (S3) はパネルキャパシタ (C_p) の電圧をサステイン電圧レベルに維持するためにパネルキャパシタ (C_p) にサステイン電圧 (V_s) を供給する役を果たす。

【0108】

50

図 2 1 に示されたエネルギー回収回路の動作を図 4 及び図 2 2 を参照して説明する。

【 0 1 0 9 】

t 0 から t 1 までの期間に第 2 スイッチ (S 2) はオフで第 1 スイッチ (S 1) がターンオンする。この期間に、キャパシタ (C s s) から放電する電荷により第 1 インダクタ (L 2 0 1) は電流を充電する。

【 0 1 1 0 】

第 1 スイッチ (S 1) がターンオフする t 1 時点に第 1 インダクタ (L 2 0 1) に蓄積された電流が第 2 スイッチ (S 2) のボディダイオードを通してパネルに供給され始める。このように第 1 インダクタ (L 2 0 1) に蓄積された電流がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) の電圧 (V c p) は上昇する。パネルキャパシタ (C p) の電圧 (V c p) が V s s 電位より高くなる t 1 ' 時点でインダクタ (L) の電流は最大になると同時にインダクタ (L) の両端には逆電圧が誘起される。したがって、インダクタ (L) に逆電圧が誘起される t 1 ' 時点からキャパシタ (C s s) の電圧 (V s s) とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) を充電する。

10

【 0 1 1 1 】

結局、キャパシタ (C s s) に充電された電圧と第 1 インダクタ (L 2 0 1) に誘起された逆電圧が加わった昇圧電圧でパネルキャパシタ (C p) を充電する。このようにパネルキャパシタ (C p) に供給される電圧が昇圧されるのでパネルキャパシタ (C p) に充電される電圧の立ち上がり時間が早くなる。

20

【 0 1 1 2 】

t 2 時点で、第 3 スイッチ (S 3) がターンオンして第 2 スイッチ (S 2) のボディダイオードはターンオフする。そして、第 3 スイッチ (S 3) を経由してサステイン電圧 (V s) がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) の電圧レベルはサステイン電圧レベルで維持される。このサステイン電圧レベルでパネルのセル内に形成された電極には放電が起きる。

【 0 1 1 3 】

t 3 時点で、第 3 スイッチ (S 3) はターンオフして第 2 スイッチ (S 2) がターンオンする。そして、パネルキャパシタ (C p) から放電に寄与しないエネルギー、すなわち、無効電力の電圧成分は第 2 スイッチ (S 2) と第 2 インダクタ (L 2 0 2) を通してキャ

30

【 0 1 1 4 】

パネルキャパシタ (C p) が充電される立ち上がり時間 (T R) が短いほど放電が安定に起きる。また、パネルキャパシタ (C p) が放電する回収期間の低下時間 (T F) が長いほど第 2 インダクタ (L 2 0 2) とキャパシタ (C s s) に回収されるエネルギーの回収効率が高くなり消費電力が低くなる。このために、第 2 インダクタ (L 2 0 2) のインダクタンスは第 1 インダクタンス (L 2 0 1) のそれに比べて大きく設定される。このような並列組合せインダクタは図 2 3 及び図 2 4 のよう前述した図 8 及び図 1 1 に示されたエネルギー回収回路にも適用されることができる。

【 0 1 1 5 】

図 2 5 を参照すると、本発明の第 1 4 実施形態に係るエネルギー回収回路は、閉ループを形成するように接続されたキャパシタ (C s s)、インダクタ (L)、第 1 及び第 2 スイッチ (S 2 4 1、S 2 4 2) と、第 2 ノード (n 2) とサステイン電圧源 (V s) の間に接続される第 3 スイッチ (S 3) を具備する。

40

【 0 1 1 6 】

第 1 スイッチ (S 1) はオン状態でキャパシタ (C s s) の一側端子からインダクタ (L)、第 1 及び第 2 スイッチ (S 2 4 1、S 2 4 2) を経由してキャパシタ (C s s) の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ (C s s) から放電する電荷によりインダクタ (L) に電流が蓄積される。この第 1 スイッチ (S 2 4 1) がターンオフした後、インダクタ (L) の電流は最大になると同時に、インダクタ (L)

50

の両端には逆電圧が誘起される。したがって、第 1 ノード ($n1$) にはキャパシタ (Cs) の電圧とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧が現れる。

【 0 1 1 7 】

第 2 スイッチ ($S242$) はパネルが充電される時ターンオフして、回収されるエネルギーがキャパシタ (Css) に回収される時キャパシタ (Css) とインダクタ (L) が充電されるパネル放電の時ターンオンする。

【 0 1 1 8 】

第 3 スイッチ ($S3$) はパネルキャパシタ (Cp) の電圧をサステイン電圧レベルに維持するためにパネルキャパシタ (Cp) にサステイン電圧 (Vs) を供給する。

【 0 1 1 9 】

一方、パネルキャパシタ (Cp) の電圧 (Vcp) が基底電位 (GND) を維持する期間に第 1 スイッチ ($S241$) はターンオンする一方、第 2 スイッチ ($S242$) はターンオフして第 2 ノード ($n2$) の電圧を基底電位 (GND) へバイパスさせる。

【 0 1 2 0 】

図 25 に示されたエネルギー回収回路の動作を図 26 を参照して説明する。

$t0$ 時点で第 1 と第 2 スイッチ ($S241$ 、 $S242$) が同時にターンオンする。そして、インダクタ (L) には $t0$ から $t1$ までキャパシタ (Css) から放電する電荷により電流が蓄積される。

【 0 1 2 1 】

第 1 及び第 2 スイッチ ($S241$ 、 $S242$) がターンオフする $t1$ 時点でインダクタ (L) に蓄積された電流がパネルに供給され始める。このようにインダクタ (L) に蓄積された電流 (IL) がパネルキャパシタ (Cp) に供給されてパネルキャパシタ (Cp) の電圧 (Vcp) が上昇する。パネルキャパシタ (Cp) の電圧 (Vcp) が Vss 電位より高くなる $t1'$ 時点でインダクタ (L) の電流は最大になると同時にインダクタ (L) の両端には逆電圧が誘起される。したがって、インダクタ (L) に逆電圧が誘起される $t1'$ 時点からキャパシタ (Css) の電圧 (Vss) とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧がパネルキャパシタ (Cp) に供給されてパネルキャパシタ (Cp) を充電する。

【 0 1 2 2 】

結局、キャパシタ (Css) に充電された電圧とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧がパネルキャパシタ (Cp) に供給される。このようにパネルに供給される電圧が昇圧されてパネルに供給されるのでパネルキャパシタ (Cp) に充電される電圧の立ち上がり時間が早くなる。

【 0 1 2 3 】

$t2$ 時点で、第 3 スイッチ ($S3$) はターンオンする。そして、第 3 スイッチ ($S3$) を経由してサステイン電圧 (Vs) がパネルキャパシタ (Cp) に供給されてパネルキャパシタ (Cp) の電圧レベルはサステイン電圧レベルに維持される。このサステイン電圧レベルでパネルのセル内に形成された電極には放電が起きる。

【 0 1 2 4 】

$t3$ 時点で、第 3 スイッチ ($S3$) がターンオフし、第 2 スイッチ ($S242$) はターンオンする。そして、パネルキャパシタ (Cp) から回収されるエネルギーの電圧成分は $t3$ から $t4$ まで第 2 スイッチ ($S242$) とインダクタ (L) を経由してキャパシタ (Css) に充電される。

【 0 1 2 5 】

このエネルギー回収回路に設置されたインダクタ (L) は互いに異なるインダクタンス値を持つ並列組合せインダクタに代えることができる。また、このエネルギー回収回路には図 17 ~ 図 20 のように第 1 ノード ($n1$) と第 2 ノード ($n2$) の間に補助ダイオードを設置することもできる。

【 0 1 2 6 】

図 27 を参照すると、本発明の第 1 4 実施形態に係るエネルギー回収回路は、閉ループを

10

20

30

40

50

形成するように接続されたキャパシタ (C s s)、インダクタ (L) 及び第 1 スイッチ (S 1) と、第 2 ノード (n 2) を経由してパネルキャパシタ (C p) に接続された第 2 スイッチ (S 2) と、第 2 ノード (n 2) とサステイン電圧源 (V s) の間に接続される第 3 スイッチ (S 3) と、第 1 ノード (n 1) に接続されるとともにサステイン電圧源 (V s) と第 3 スイッチ (S 3) の間の第 3 ノード (n 3) に接続される第 1 ダイオード (D 2 6 1) と、基底電圧源 (G N D) と第 1 ノード (n 1) の間で第 1 スイッチ (S 1) に並列接続された第 2 ダイオード (D 2 6 2) を具備する。

【0127】

第 1 スイッチ (S 1) はオン状態でキャパシタ (C s s) の一側端子からインダクタ (L)、第 1 スイッチ (S 1) を経由してキャパシタ (C s s) の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ (C s s) から放電する電荷によりインダクタ (L) に電流が蓄積される。この第 1 スイッチ (S 1) がターンオフした後、インダクタ (L) の電流は最大になると同時に、インダクタ (L) の両端には逆電圧が誘起される。したがって、第 1 ノード (n 1) にはキャパシタ (C s s) の電圧とインダクタ (L) に誘起された逆電圧が加わった昇圧電圧が現れる。

10

【0128】

第 2 スイッチ (S 2) は第 1 ノード (n 1) からの昇圧電圧をパネルキャパシタ (C p) に供給すると同時に、パネルキャパシタ (C p) から回収されるエネルギーの電圧成分をインダクタ (L) を通してキャパシタ (C s s) に供給する。

【0129】

第 3 スイッチ (S 3) はパネルキャパシタ (C p) の電圧をサステイン電圧レベルに維持するためにパネルキャパシタ (C p) にサステイン電圧 (V s) を供給する役を果たす。

20

【0130】

第 1 ダイオード (D 2 6 1) は第 1 ノード (n 1) の電圧が自分のしきい電圧とサステイン電圧 (V s) の合計以上に上昇する時ターンオンして、第 1 スイッチ (S 1) に印加される過電圧と過電流を制限する。すなわち、第 1 ダイオード (D 2 6 1) は過電圧と過電流から第 1 スイッチ (S 1) を保護する。

【0131】

第 2 ダイオード (D 2 6 2) は第 1 スイッチ (S 1) のボディーダイオードの電流負担率を減らして第 1 スイッチ (S 1) の抵抗値を減らすことで第 1 スイッチ (S 1) の発熱を減らす。

30

【0132】

第 1 及び第 2 ダイオード (D 2 6 1、D 2 6 2) は前述の実施形態にも適用されて各スイッチ素子に印加される電流負担率を減らして、過電圧と過電流から各スイッチ素子を保護することができる。

【0133】

図 2 8 を参照すると、本発明の第 1 5 実施形態に係るエネルギー回収回路は、閉ループを形成するように接続されたキャパシタ (C s s)、第 1 インダクタ (L 2 7 1)、第 2 インダクタ (L 2 7 2)、第 1 スイッチ (S 2 7 1) 及び第 5 スイッチ (S 2 7 5) と、キャパシタ (C s s) と第 1 インダクタ (L 2 7 1) の間に接続された第 1 ダイオード (D 2 7 1) と、第 2 インダクタ (L 2 7 2) と第 4 ノード (n 4) の間に接続された第 2 ダイオード (D 2 7 2) と、第 2 ノード (n 2) を経由してパネルキャパシタ (C p) に接続された第 2 ~ 第 4 スイッチ (S 2 7 2 ~ S 2 7 4) 及び第 6 スイッチ (S 2 7 6) と、第 6 スイッチ (S 2 7 6) とサステイン電圧源 (V s) の間に接続された抵抗 (R 2 7 1) と、第 4 ノード (n 4) とサステイン電圧源 (V s) の間に接続された第 3 ダイオード (D 2 7 3) と、第 1 ノード (n 1) に接続されるとともにサステイン電圧源 (V s) と第 3 スイッチ (S 2 7 3) の間の第 3 ノード (n 3) に接続される第 4 ダイオード (D 2 7 4) と、基底電圧源 (G N D) と第 1 ノード (n 1) の間で第 1 スイッチ (S 2 7 1) に並列接続された第 5 ダイオード (D 2 7 5) と、第 1 ノード (n 1) と第 2 ノード (n 2) の間に接続された第 6 ダイオード (D 2 7 6) を具備する。

40

50

【0134】

第2インダクタ(L272)のインダクタンスは第1インダクタ(L271)のそれに比べて大きく設定される。

【0135】

第1ダイオード(D271)と第2ダイオード(D272)のそれぞれは第2インダクタ(L272)を経由する回収パスと第1インダクタ(L271)を経由する充電パスを分離させる。

【0136】

第1スイッチ(S1)はオン状態でキャパシタ(Css)の一側端子から第1ダイオード(D271)、第1インダクタ(L271)、第5及び第1スイッチ(S275、S271)を経由してキャパシタ(Css)の他側端子につながる電流閉ループを形成する。この閉ループでキャパシタ(Css)から放電する電荷により第1インダクタ(L271)に電流が蓄積される。この第1スイッチ(S271)がターンオフした後、第1インダクタ(L271)の電流は最大になると同時に、第1インダクタ(L271)の両端には逆電圧が誘起される。したがって、第1ノード(n1)にはキャパシタ(Css)の電圧と第1インダクタ(L271)に誘起された逆電圧が加わった昇圧電圧が現れる。

10

【0137】

第2スイッチ(S272)は第1ノード(n1)からの昇圧電圧をパネルキャパシタ(Cp)に供給すると同時に、パネルキャパシタ(Cp)から回収されるエネルギーの電圧成分を第5スイッチ(S275)のボディダイオード、第2ダイオード(D272)及び第2インダクタ(L202)を通してキャパシタ(Css)に供給する。

20

【0138】

第3スイッチ(S273)はパネルキャパシタ(Cp)の電圧をサステイン電圧レベルに維持するためにパネルキャパシタ(Cp)にサステイン電圧(Vs)を供給する役を果たす。

【0139】

第4スイッチ(S274)はパネルキャパシタ(Cp)の電圧が基底電圧(GND)を維持するように基底電圧(GND)をパネルキャパシタ(Cp)に供給する。

【0140】

第5スイッチ(S275)はパネルキャパシタ(Cp)の電圧(Vcp)が基底電位(GND)を維持しなければならない、例えばセットアップ期間またはリセット期間などの休止期間にオフして、それ以外の期間にはオン/オフを繰り返すことでエネルギー回収と充電の時に電流パスを提供する。

30

【0141】

第6スイッチ(S276)はリセットまたはセットアップ期間にターンオンしてランプ電圧をパネルキャパシタ(Cp)に供給する。第1抵抗(R271)はランプ電圧のRC時定数の抵抗値を決める。

【0142】

第3ダイオード(D273)は第4ノード(n4)の電圧が自分のしきい電圧とサステイン電圧(Vs)の合計以上に上昇する時ターンオンして第5スイッチ(S275)に印加される過電圧と過電流を制限する。

40

【0143】

第4ダイオード(D274)は第1ノード(n1)の電圧が自分のしきい電圧とサステイン電圧(Vs)の合計以上に上昇する時ターンオンすることで第1、第2及び第5スイッチ(S271、S272、S275)に印加される過電圧と過電流を制限する。

【0144】

第5ダイオード(D275)は第1スイッチ(S271)のボディダイオードの電流負担率を減らして第1スイッチ(S271)の抵抗値を減らすことで第1スイッチ(S271)の発熱を減らす。

【0145】

50

図 28 に示されたエネルギー回収回路の動作を図 29 を参照して説明する。図 29 において、第 6 スイッチ (S 276) はリセットまたはセットアップ期間にだけオン状態を維持するので第 6 スイッチ (S 276) に対する動作波形は省略されている。

【0146】

t 0 時点で、第 1、第 4 及び第 5 スイッチ (S 71、S 274、S 275) がターンオンする。引き継いで、t 1 時点と t 2 時点で第 4 スイッチ (S 274) と第 1 スイッチ (S 271) は順次ターンオフする。t 2 と t 3 間の t 2' 時点で、第 1 インダクタ (L 271) は最大電流まで充電されるとともに第 1 インダクタ (L 271) に逆電圧が誘起される。このように誘起された第 1 インダクタ (L 271) の逆電圧とキャパシタ (C s s) の電圧が加わった昇圧電圧が第 5 スイッチ (S 275) と第 2 スイッチ (S 272) のボディダイオードを経由してパネルキャパシタ (C p) に供給され始める。

10

【0147】

t 3 時点で、第 3 スイッチ (S 273) がターンオンする。そして、第 3 スイッチ (S 273) を経由してサステイン電圧 (V s) がパネルキャパシタ (C p) に供給されてパネルキャパシタ (C p) の電圧レベルはサステイン電圧レベルに維持される。このサステイン電圧レベルでパネルのセル内に形成された電極には放電が起きる。

【0148】

t 4 時点で、第 3 スイッチ (S 273) がターンオフした後に、t 5 時点で、第 2 スイッチ (S 272) がターンオンして第 5 スイッチ (S 275) はターンオフする。そして、パネルキャパシタ (C p) から放電する放電に寄与しないエネルギー、すなわち、無効電力の電圧成分は第 2 スイッチ (S 272)、第 5 スイッチ (S 275) のボディダイオード、第 2 ダイオード (D 272) 及び第 2 インダクタ (L 272) を経由してキャパシタ (C s s) に回収される。

20

【0149】

t 6 時点で、第 4 スイッチ (S 274) はターンオンする。そして、パネルキャパシタ (C p) は基底電圧 (GND) を維持する。

【0150】

本発明の実施形態に係る昇圧機能を持つエネルギー回収回路を利用した表示パネルのエネルギー効率化方法の動作過程を段階的に整理すると図 30 に示す通りである。

【0151】

表示パネルから放電に寄与しないエネルギー、すなわち、無効電力が回収されると、回収された無効電力を利用してキャパシタ (C s s) が充電される (S 301 段階)。キャパシタ (C s s) から放電する電荷が閉ループを循環することでインダクタ (L) に電流が蓄積される (S 302 段階)。引き継いで、電流パスの切り換えによりインダクタ (L) の電流が最大値になる時、インダクタ (L) に逆電圧が誘起されてこの逆電圧とキャパシタ (C p) の電圧が加わることでパネルから回収されたエネルギーの電圧成分が昇圧する (S 303 段階)。このように昇圧された電圧でパネルキャパシタ (C p) を充電する (S 304 段階)。パネルキャパシタ (C p) の電圧がサステイン電位近に上昇した後、外部サステイン電圧源から供給されるサステイン電圧 (V s) によりパネルキャパシタ (C p) はサステイン電位を維持する (S 305 段階)。

30

40

【0152】

上述したところのように、本発明による昇圧機能を持つエネルギー回収回路とこれを利用したエネルギー効率化方法はエネルギー回収効率を高めることができるのは勿論、回収された電圧以上に昇圧された電圧を利用してパネルキャパシタを充電することで従来のエネルギー回収回路に比べてパネルキャパシタの充電時間をさらに短くして放電特性を向上させることができる。本発明による昇圧機能を持つエネルギー回収回路とこれを利用したエネルギー効率化方法はパネルのエネルギー回収パスと充電パス上に最小の素子のみを設置して必要なスイッチ素子の数を減らすことができ、また、従来のエネルギー回収回路に比べてスイッチ素子が減るだけスイッチング損失エネルギーを減らすことができる。

【0153】

50

以上説明した内容を通して当業者であれば本発明の技術思想を一脱しない範囲で多様な変更及び修正が可能であることが分かる。したがって、本発明の技術的範囲は明細書の詳細な説明に記載した内容に限定されるのではなく特許請求の範囲によって決められなければならない。

【図面の簡単な説明】

【図 1】従来のエネルギー回収回路を示す回路図である。

【図 2】図 1 に示されたエネルギー回収回路の駆動波形図である。

【図 3】本発明の第 1 実施形態に係るエネルギー回収回路を示す回路図である。

【図 4】図 3 に示されたエネルギー回収回路の駆動波形図である。

【図 5】昇圧準備期間で図 3 に示されたエネルギー回収回路の等価回路図である。

10

【図 6】パネル昇圧及び充電期間で図 3 に示されたエネルギー回収回路の等価回路図である。

【図 7】パネルの放電エネルギーを回収する期間で図 3 に示されたエネルギー回収回路の等価回路図である。

【図 8】本発明の第 2 実施形態に係るエネルギー回収回路を示す回路図である。

【図 9】図 8 に示されたエネルギー回収回路の駆動波形図である。

【図 10】図 8 に示された第 4 スイッチの動作を示す波形図である。

【図 11】本発明の第 3 実施形態に係るエネルギー回収回路を示す回路図である。

【図 12】図 11 に示された第 4 スイッチの動作を示す波形図である。

【図 13】図 11 に示されたエネルギー回収回路の駆動波形図である。

20

【図 14】本発明の第 4 実施形態に係るエネルギー回収回路を示す回路図である。

【図 15】本発明の第 5 実施形態に係るエネルギー回収回路を示す回路図である。

【図 16】本発明の第 6 実施形態に係るエネルギー回収回路を示す回路図である。

【図 17】本発明の第 7 実施形態に係るエネルギー回収回路を示す回路図である。

【図 18】本発明の第 8 実施形態に係るエネルギー回収回路を示す回路図である。

【図 19】本発明の第 9 実施形態に係るエネルギー回収回路を示す回路図である。

【図 20】本発明の第 10 実施形態に係るエネルギー回収回路を示す回路図である。

【図 21】本発明の第 11 実施形態に係るエネルギー回収回路を示す回路図である。

【図 22】図 21 に示された第 1 及び第 2 インダクタのインダクタンス値により調整されるパネルキャパシタの立ち上がり時間と低下時間を示す波形図である。

30

【図 23】本発明の第 12 実施形態に係るエネルギー回収回路を示す回路図である。

【図 24】本発明の第 13 実施形態に係るエネルギー回収回路を示す回路図である。

【図 25】本発明の第 14 実施形態に係るエネルギー回収回路を示す回路図である。

【図 26】図 25 に示されたエネルギー回収回路の駆動波形図である。

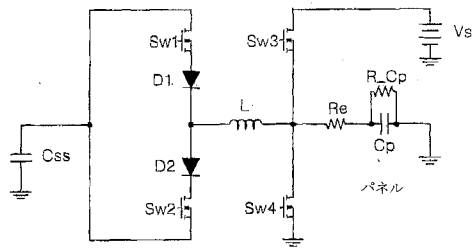
【図 27】本発明の第 15 実施形態に係るエネルギー回収回路を示す回路図である。

【図 28】本発明の第 16 実施形態に係るエネルギー回収回路を示す回路図である。

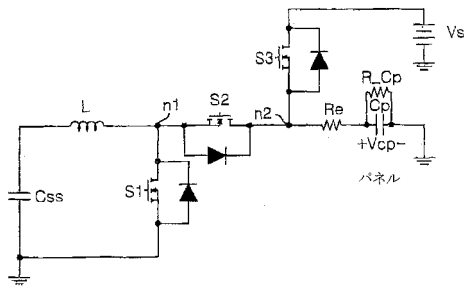
【図 29】図 28 に示されたエネルギー回収回路の駆動波形図である。

【図 30】本発明の実施形態に係る昇圧機能を持つエネルギー回収回路を利用したエネルギー効率化方法の動作過程を段階的に示すフローチャートである。

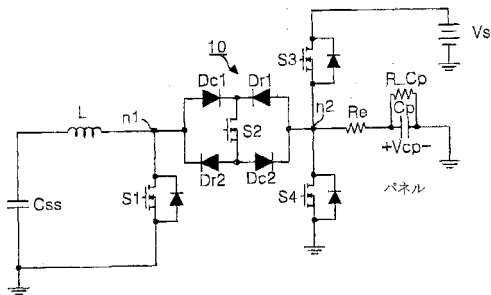
【図 1】



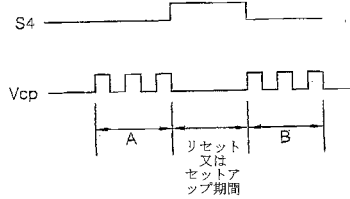
【図 3】



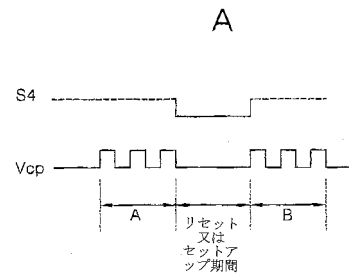
【図 11】



【図 12】



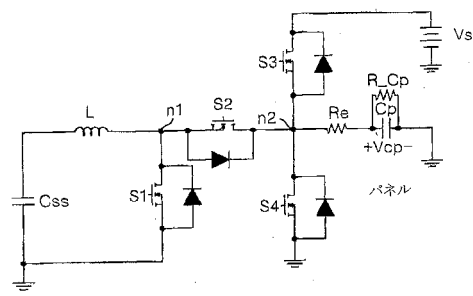
【図 10】



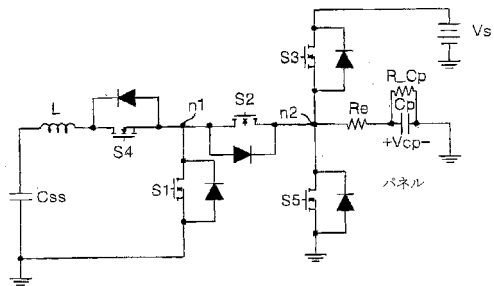
B



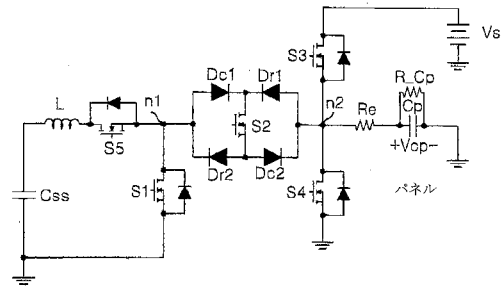
【図 14】



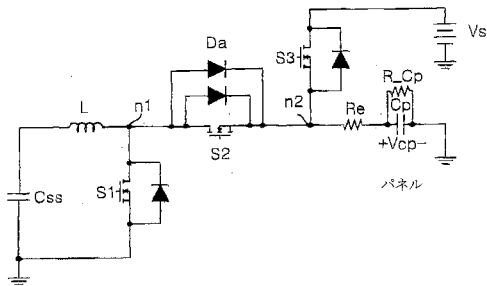
【図 15】



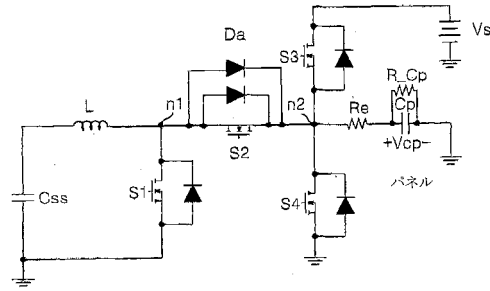
【図 16】



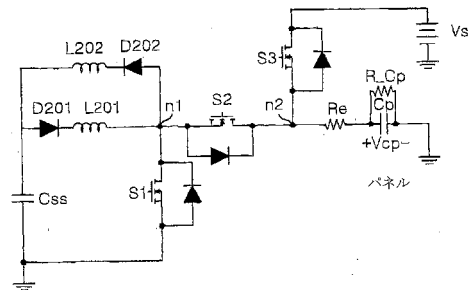
【図 17】



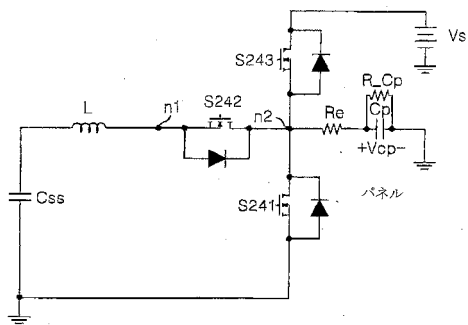
【図 19】



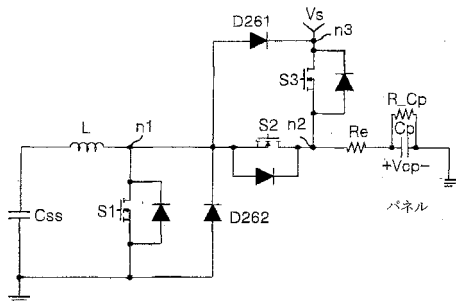
【図 21】



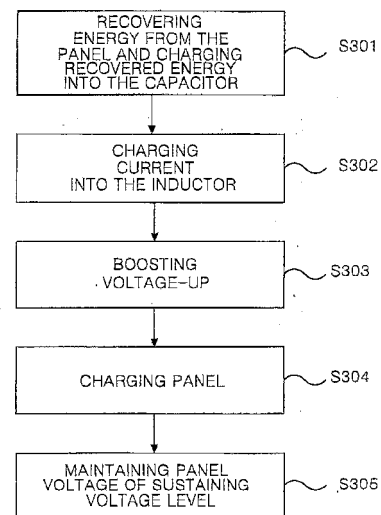
【図 25】



【図 27】



【図 30】



- S 3 0 1 パネルからエネルギーを回収し、その回収したエネルギーをキャパシタに充電する。
 S 3 0 2 インダクタへ電流を流し込む。
 S 3 0 3 電圧を上昇させる。
 S 3 0 4 パネルに充電する。
 S 3 0 5 パネルの電圧をサステイン電圧に維持する。

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
16 May 2002 (16.05.2002)

PCT

(10) International Publication Number
WO 02/39419 A1

(51) International Patent Classification: G09G 3/28

(21) International Application Number: PCT/KR01/01915

(22) International Filing Date:
9 November 2001 (09.11.2001)

(25) Filing Language: Korean

(26) Publication Language: English

(30) Priority Data:
2000/66327 9 November 2000 (09.11.2000) KR
2001/69588 8 November 2001 (08.11.2001) KR(71) Applicant (for all designated States except US): LG
ELECTRONICS INC. [KR/KR]; 20, Yoido-dong,
Yongdunpo-ku, Seoul 150-010 (KR).

(72) Inventors; and

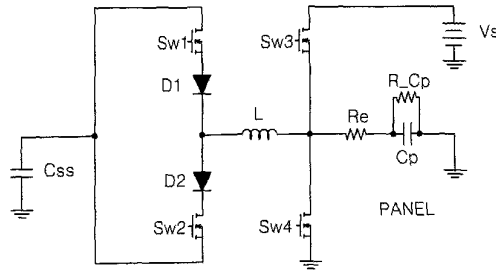
(75) Inventors/Applicants (for US only): CHO, Jang-Hwan
[KR/KR]; #922-203, Samwoo Apartment, Hyung-
gok-dong, Kumi-shi, Kyongsangbuk-do 730-040 (KR).

LEE, Nam-Kyu [KR/KR]; LG Electronics Inc., Im-
age 2nd factory, 191-1, Kongdan-dong, Kumi-shi,
Kyongsangbuk-do 730-030 (KR). KIM, Cheul-U
[KR/KR]; #802, Samjung green core, 78, Bansong
2-dong, Haewoondae-ku, Pusan 612-082 (KR). KANG,
Feel-Soon [KR/KR]; #18-5, 1291-230, Banyeo 1-dong,
Haewoondae-ku, Pusan 612-061 (KR). LEE, Eung-Kwan
[KR/KR]; F4, #240-17, Daehyun-dong, Buk-ku, Daegu
702-040 (KR). RYU, Jae-Hwa [KR/KR]; #402-217,
Jugong Apartment 4cha, 114, Doryang 2-dong, Kumi-shi,
Kyongsangbuk-do 730-022 (KR). KANG, Sung-Ho
[KR/KR]; #105-903, Woobang 3cha, 442, Taejun-dong,
Buk-ku, Daegu 702-260 (KR).

(74) Agent: KIM, Young-Ho; Handock Bldg. 2nd Floor,
649-4, Yeoksam-dong, Kangnam-ku, Seoul 135-081 (KR).

(81) Designated States (national): AE, AG, AL, AM, AT, AU,
AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU,
CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH,
GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC,
LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW,
MX, MZ, NO, NZ, PH, PL, PT, RO, RU, SD, SE, SG, SI,

[Continued on next page]

(54) Title: ENERGY RECOVERING CIRCUIT WITH BOOSTING VOLTAGE-UP AND ENERGY EFFICIENT METHOD US-
ING THE SAME

(57) Abstract: There is disclosed an energy recovering circuit with boosting voltage-up and an energy efficient method using the same that are capable of boosting the voltage factor of an energy recovered from the panel to rapidly re-appl it to the panel, to thereby reduce the charging time of a panel capacitor and improve its energy recovery efficiency. An energy recovering circuit according to the present invention includes a voltage boosting circuit for boosting a voltage factor of an energy recovered from a panel and supplying the boosted energy to the panel. An energy efficient method according to the present invention includes steps of recovering an energy from a panel to a closed loop; and a controlling the closed loop in order to supplying the energy with its voltage factor boosted to the panel.

WO 02/39419 A1

WO 02/39419 A1



SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU,
ZA, ZW.

Published:

- with international search report
- before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments
- entirely in electronic form (except for this front page) and available upon request from the International Bureau

(84) **Designated States (regional):** ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

WO 02/39419

PCT/KR01/01915

1

ENERGY RECOVERING CIRCUIT WITH BOOSTING VOLTAGE-UP AND ENERGY
EFFICIENT METHOD USING THE SAME

5 Technical field

This invention relates to an energy recovering apparatus for a plasma display panel, and more particularly to an energy recovering circuit with boosting voltage-up and an energy
10 efficient method using the same that are capable of boosting the voltage factor of an energy recovered from the panel to rapidly re-apply it to the panel, to thereby reduce the charging time of a panel capacitor and improve its energy recovery efficiency.

15

Also, this invention relates to an energy recovering circuit and an energy efficient method using the same that are capable of reducing the number of necessary devices.

20 Background Art

Generally, a plasma display panel (PDP) has a disadvantage of large power consumption. A reduction of such power consumption requires enhancing a light-emitting efficiency and minimizing
25 an unnecessary energy waste occurring in a driving process without a direct relation to a discharge.

An alternating current (AC)-type PDP coats an electrode with a dielectric material to use a surface discharge occurring at the
30 surface of the dielectric material. In this AC-type PDP, a driving pulse has a high voltage of dozens to hundreds of volts (V) to make a sustaining discharge of tens of thousand to millions of cells, and has a frequency of more than hundreds of KHz. If such a driving pulse is applied to the cells, a

WO 02/39419

PCT/KR01/01915

2

charge/discharge having a high capacitance occurs.

When such a charge/discharge is generated at the PDP, a capacitive load of the panel does not cause an energy waste, but a lot of energy loss occurs at the PDP because a direct current (DC) power source is used to generate a driving pulse. Particularly, if an excessive current flows in the cell upon discharge, then an energy loss is increased. This energy loss causes a temperature rise of switching devices, which may break the switching devices in the worst case. In order to recover an energy generated unnecessarily within the panel, a driving circuit of the PDP includes an energy recovering circuit.

Referring to Fig. 1, an energy recovering circuit having been suggested by U.S. Patent No. 5,081,400 of Weber includes first and second switches Sw1 and Sw2 connected, in parallel, between an inductor L and a capacitor C_{ss}, a third switch Sw3 for applying a sustaining voltage V_s to a panel capacitor C_p, and a fourth switch Sw4 for applying a ground voltage GND to the panel capacitor C_p.

First and second diodes D1 and D2 for limiting a reverse current are connected between the first and second switches Sw1 and Sw2. The panel capacitor C_p is an equivalent expression of a capacitance value of the panel, and reference numerals R_e and R-C_p are equivalent expressions of parasitic resistances of an electrode and a cell provided at the panel, respectively. Each of the switches Sw1, Sw2, Sw3 and Sw4 is implemented by a semiconductor switching device, for example, a MOS FET device.

An operation of the energy recovering circuit shown in Fig. 1 will be described in conjunction with Fig. 2 assuming that a voltage equal to V_s/2 should be charged in the capacitor C_{ss}.

WO 02/39419

PCT/KR01/01915

3

In Fig. 2, V_{cp} and I_{cp} represent charge/discharge voltage and current of the panel capacitor C_p , respectively.

At a time t_1 , the first switch Sw_1 is turned on. Then, a voltage stored in the capacitor C_{ss} is applied, via the first switch Sw_1 and the first diode D_1 , to the inductor L . Since the inductor L constructs a serial LC resonance circuit along with the panel capacitor C_p , the panel capacitor C_p begins to be charged in a resonant waveform.

10

At a time t_2 , the first switch Sw_1 is turned off while the third switch Sw_3 is turned on. Then, a sustaining voltage V_s is applied, via the third switch Sw_3 , to the panel capacitor C_p . From the time t_2 until a time t_3 , a voltage of the panel capacitor C_p remains at a sustaining level.

15

At a time t_3 , the third switch Sw_3 is turned off while the second switch Sw_2 is turned on. Then, a voltage of the panel capacitor C_p is recovered into the capacitor C_{ss} by way of the inductor L , the second diode D_2 and the second switch Sw_2 .

20

At a time t_4 , the second switch Sw_2 is turned off while the fourth switch Sw_4 is turned on. Then, a voltage of the panel capacitor C_p drops into a ground voltage GND.

25

In the energy recovering circuit, there are requirements for improving the discharge characteristics of the panel, obtaining stable sustaining time, and increasing the efficiency of the energy recovered from the panel. For this, the conventional energy recovering circuit of Fig. 1 makes the inductance of the inductor L small to have it fast a rising time supplied to the panel. Thereby, the discharge characteristics can be increased and the inductance of the inductor L is made big such that the energy recovering efficiency can be improved.

30

WO 02/39419

PCT/KR01/01915

4

However, because the conventional energy recovering circuit as in Fig. 1 uses the same inductor L on the charge/discharge path, if the rising time is made to be fast by setting the inductance of the inductor L to be small, the energy recovering efficiency decreases as its peak current becomes big. On the contrary, in the conventional energy recovering circuit, if the energy recovering efficiency is improved by setting the inductance of the inductor L to be big, because the rising time of the voltage supplied to the panel is lengthened, the discharge characteristics is deteriorated and it becomes difficult to obtain the sustaining time.

Also, because the conventional energy recovering circuit requires many semiconductor switching devices Sw1 to Sw4, an inductor L and a recovering capacitor for the operation of recovery, charge and sustaining steps, its manufacturing cost is high.

20 Disclosure of Invention

Accordingly, it is an object of the present invention to provide an energy recovering circuit and an energy efficient method using the same that are capable of reducing the charging time of a panel and improving its energy recovery efficiency.

A further object of the present invention is to provide an energy recovering circuit and an energy efficient method using the same that are capable of reducing the number of necessary switching devices.

In order to achieve these and other objects of the invention, an energy recovering circuit according to one aspect of the present invention includes a voltage boosting circuit for

WO 02/39419

PCT/KR01/01915

5

boosting a voltage factor of an energy recovered from a panel and supplying the boosted energy to the panel.

5 The energy recovering circuit further includes a switching device for switching a signal path between the voltage boosting circuit and the panel.

10 In the energy recovering circuit, the voltage boosting circuit includes a capacitor for accumulating the energy recovered from the panel; an inductor for accumulating an electric current factor of the energy from the capacitor; and a switching device for switching a signal path between the capacitor and the inductor.

15 In the energy recovering circuit, the capacitor, the inductor and the switching device are connected to form a closed loop.

In the energy recovering circuit, the closed loop is formed to be separate from the panel.

20 In the energy recovering circuit, a voltage factor of the energy recovered from the panel is boosted by a reverse voltage induced in the inductor through the switching of the switching device.

25 In the energy recovering circuit, the closed loop is formed for accumulating an electric current at the inductor.

30 In the energy recovering circuit, the closed loop is opened for boosting the voltage factor of the energy.

In the energy recovering circuit, the closed loop is opened to supply the energy accumulated at the capacitor with the voltage factor boosted to the panel.

WO 02/39419

PCT/KR01/01915

6

In the energy recovering circuit, the switching device makes the voltage boosting circuit supply the energy including the boosted voltage factor to the panel and recover the energy from
5 the panel.

The energy recovering circuit further includes a sustaining voltage source for generating a sustaining voltage; and a second switching device for supplying the sustaining voltage
10 from the sustaining voltage source to the panel.

In the energy recovering circuit, the signal path keeps its signal progress direction at one direction while the energy with the boosted voltage factor is supplied to the panel and
15 while the energy from the panel is recovered to the voltage boosting circuit.

In the energy recovering circuit, the signal path has its signal progress direction changed in accordance with whether the energy with the boosted voltage factor is supplied to the
20 panel or whether the energy from the panel is recovered to the voltage boosting circuit.

In the energy recovering circuit, the signal path includes a
25 bridge diode.

The energy recovering circuit further includes a second switching device mounted between the inductor and the switching device for sustaining its turn-on state while a voltage of the
30 panel remains at a ground voltage level and being alternately turned on and off during the other intervals.

In the energy recovering circuit, the switching device is a transistor with a body diode built-in.

WO 02/39419

PCT/KR01/01915

7

The energy recovering circuit further includes a ground voltage source for supplying a ground voltage to the panel; and a second switching device for supplying the ground voltage from the ground voltage source to the panel.

In the energy recovering circuit, the voltage boosting circuit further includes at least one other inductor with an inductance different from that of the inductor, connected in parallel to the inductor.

The energy recovering circuit further includes a first diode having a cathode connected to the inductor with a small inductance value among the inductors, and an anode connected to the capacitor; and a second diode having a cathode connected to the inductor with a big inductance value among the inductors, and an anode connected to the switching device.

The energy recovering circuit further includes a diode having a cathode connected to the panel and an anode connected to the voltage boosting circuit.

The energy recovering circuit further includes a diode having a cathode connected to the sustaining voltage source and an anode connected to a connection point of the voltage boosting circuit and the first switching device.

The energy recovering circuit further includes a diode having a cathode connected to the voltage boosting circuit and the first switching device, and an anode connected to the ground voltage ground.

The energy recovering circuit further includes a third switching device for supplying the sustaining voltage to the

WO 02/39419

PCT/KR01/01915

8

panel in a ramp voltage type with a gradient of a predetermined time constant.

5 An energy recovering circuit of a plasma display panel according to another aspect of the present invention includes, wherein a first energy signal is inputted from a panel and a second energy signal bigger than the first energy signal is supplied to the panel.

10 An energy efficient method according to still another aspect of the present invention includes steps of recovering an energy from a panel to a closed loop; and controlling the closed loop in order to supplying the energy with its voltage factor boosted to the panel.

15 The energy efficient method further includes a step of making the closed loop electrically insulated from the panel after recovering the energy from the panel to the closed loop.

20 In the energy efficient method, the step of controlling the closed loop includes a step of inducing a reverse voltage.

In the energy efficient method, the step of inducing the reverse voltage includes a step of accumulating an electric
25 current.

In the energy efficient method, the closed loop is opened.

30 The energy efficient method further includes a step of supplying a sustaining voltage to the panel.

The energy efficient method further includes a step of supplying a ground voltage to the panel.

WO 02/39419

PCT/KR01/01915

9

The energy efficient method further includes a step of supplying a sustaining voltage in a type of a ramp voltage with a required gradient to the panel.

5 An energy efficient method according to still another aspect of the present invention includes steps of recovering an energy from a panel; boosting a voltage factor of the recovered energy; and supplying the energy with its voltage factor boosted to the panel.

10

In the energy efficient method, the step of boosting the voltage factor utilizes a closed loop.

15 In the energy efficient method further includes a step of making the closed loop electrically insulated from the panel after recovering the energy from the panel to the closed loop.

20 In the energy efficient method, the step of boosting the voltage factor includes steps of circulating to accumulate an electric current factor included in the recovered energy; and supplying the accumulated electric current factor together with the recovered energy in a type of the voltage factor to the panel.

25 **Brief Description of Drawings**

These and other objects of the invention will be apparent from the following detailed description of the embodiments of the present invention with reference to the accompanying drawings, in which:

30 Fig. 1 is a circuit diagram of a conventional energy recovering circuit;

Fig. 2 is a driving waveform diagram of the energy recovering circuit shown in Fig. 1;

WO 02/39419

PCT/KR01/01915

10

Fig. 3 is a circuit diagram of a energy recovering circuit according to a first embodiment of the present invention;

Fig. 4 is a driving waveform diagram of the energy recovering circuit shown in Fig. 3;

5 Fig. 5 is an equivalent circuit diagram of the energy recovering circuit shown in Fig. 3 in a preliminary boosting interval;

Fig. 6 is an equivalent circuit diagram of the energy recovering circuit shown in Fig. 3 in a panel boosting interval and in a charge interval;

10 Fig. 7 is an equivalent circuit diagram of the energy recovering circuit shown in Fig. 3 in a time interval of recovering a discharge energy of the panel;

Fig. 8 is a circuit diagram of an energy recovering circuit according to a second embodiment of the present invention;

15 Fig. 9 is a driving waveform diagram of the energy recovering circuit shown in Fig. 8;

Fig. 10a and 10b are waveform diagrams showing an operation of the fourth switch shown in Fig. 8;

20 Fig. 11 is a circuit diagram of an energy recovering circuit according to a third embodiment of the present invention;

Fig. 12 is a waveform diagram showing an operation of the fourth switch shown in Fig. 11;

25 Fig. 13 is a driving waveform diagram of the energy recovering circuit shown in Fig. 11;

Fig. 14 is a circuit diagram of an energy recovering circuit according to a fourth embodiment of the present invention;

Fig. 15 is a circuit diagram of an energy recovering circuit according to a fifth embodiment of the present invention;

30 Fig. 16 is a circuit diagram of an energy recovering circuit according to a sixth embodiment of the present invention;

Fig. 17 is a circuit diagram of an energy recovering circuit according to a seventh embodiment of the present invention;

Fig. 18 is a circuit diagram of an energy recovering circuit

WO 02/39419

PCT/KR01/01915

11

according to a eighth embodiment of the present invention;
Fig. 19 is a circuit diagram of an energy recovering circuit
according to a ninth embodiment of the present invention;
Fig. 20 is a circuit diagram of an energy recovering circuit
5 according to a tenth embodiment of the present invention;
Fig. 21 is a circuit diagram of an energy recovering circuit
according to a eleventh embodiment of the present invention;
Fig. 22 is a waveform diagram showing a rising time and a
falling time of a panel capacitor regulated by the inductance
10 value of a first inductor and a second inductor shown in Fig.
21;
Fig. 23 is a circuit diagram of an energy recovering circuit
according to a twelfth embodiment of the present invention;
Fig. 24 is a circuit diagram of an energy recovering circuit
15 according to a thirteenth embodiment of the present invention;
Fig. 25 is a circuit diagram of an energy recovering circuit
according to a fourteenth embodiment of the present invention;
Fig. 26 is a driving waveform diagram of the energy recovering
circuit shown in Fig. 25;
20 Fig. 27 is a circuit diagram of an energy recovering circuit
according to a fifteenth embodiment of the present invention;
Fig. 28 is a circuit diagram of an energy recovering circuit
according to a sixteenth embodiment of the present invention;
Fig. 29 is a driving waveform diagram of the energy recovering
25 circuit shown in Fig. 28; and
Fig. 30 a flow chart showing by steps an operation process of
an energy efficient method using an energy recovering circuit
with boosting voltage-up according to the embodiments of the
present invention.

30

Best Mode for Carrying out the Invention

With reference to Fig. 3 to 30, there are particularly
explained embodiments of the present invention, as follows.

WO 02/39419

PCT/KR01/01915

12

Referring to Fig. 3, an energy recovering circuit according to a first embodiment of the present invention includes an capacitor C_{ss} , an inductor L and a first switch $S1$ connected to
5 form a closed loop; a second switch $S2$ connected, via a second node $n2$, to a panel capacitor C_p ; and a third switch $S3$ connected between a second node $n2$ and a sustaining voltage source V_s .

10 The panel capacitor C_p represents a capacitance value of the panel, and reference numerals R_e and R_{-Cp} represent parasitic resistances of an electrode and a cell provided at the panel, respectively. Each of the switches $S1$, $S2$ and $S3$ is implemented by a semiconductor switching device, for example,
15 MOS FET, IGBT, SCR, BJT and etc.

While the first switch $S1$ is turned on, there is formed a closed loop of electric current which starts from the terminal of one side of the capacitor C_{ss} and is connected to the
20 terminal of another side of the capacitor C_{ss} , via the inductor L and the first switch $S1$. Electric current is accumulated at the inductor L in the closed loop by the electric charge discharged from the capacitor C_{ss} . After the first switch $S1$ is turned off, the electric current of the inductor L becomes
25 maximized, and at the same time, a reverse voltage is induced across the inductor L . Thus, in a first node $n1$ appears a boosted voltage that is made by adding the voltage of the capacitor C_{ss} and the reverse voltage induced at the inductor L .

30 The second switch $S2$ applies the boosted voltage from the first node $n1$ to the panel capacitor C_p and applies a voltage factor of an energy recovered from the panel capacitor C_p to the capacitor C_{ss} , via the inductor L . The third switch $S3$ applies a sustaining voltage V_s to the panel capacitor C_p so as to keep

WO 02/39419

PCT/KR01/01915

13

a voltage of the panel capacitor C_p at a sustaining voltage level.

An operation of the energy recovering circuit shown in Fig. 3
5 will be described in conjunction with Fig. 4.

The voltage factor of an energy, i.e., a reactive power, is recovered to the capacitor C_{ss} through the second switch S_2 and the inductor L by the discharge of the panel capacitor C_p
10 charged to a sustaining level.

In an interval from t_0 until t_1 , the second switch S_2 is turned off while the first switch S_1 is turned on, to form a closed loop including the capacitor C_{ss} , the inductor L and the first
15 switch S_1 , as shown in Fig. 6. In this interval, the inductor L charges a current with the aid of an electric charge discharged from the capacitor C_{ss} . Accordingly, at this time, the current I_L of the inductor L increases, and a voltage across the inductor L is equal to a voltage V_{ss} of the
20 capacitor C_{ss} , as can be seen in Fig. 5.

The current charged in the inductor L begins to be fed into the panel capacitor C_p at a time t_1 when the first switch S_1 is turned off and a body diode of the second switch S_2 is turned
25 on. The current I_L charged in the inductor L is supplied to the panel capacitor C_p to increase a voltage V_{cp} of the panel capacitor C_p . At a time t_1' when the voltage V_{cp} of the panel capacitor C_p gets higher than the level of the voltage V_{ss} of the capacitor C_{ss} , the current of the inductor L gets its
30 maximum value, and at the same time, the reverse voltage is induced, as in Fig. 6, across the inductor L .

Accordingly, from the time t_1' when the reverse voltage is induced in the inductor L , the boosted voltage made by adding

WO 02/39419

PCT/KR01/01915

14

the voltage V_{ss} of the capacitor C_{ss} and the reverse voltage induced in the inductor L is made to charge the panel capacitor C_p . As a result, the boosted voltage made by adding the voltage charged in the capacitor C_{ss} and the reverse voltage induced in the inductor L is made to charge the panel capacitor C_p . In this way, because the boosted voltage that is higher than the voltage recovered from the panel is supplied to the panel, a rising time of a voltage charged in the panel capacitor C_p becomes fast.

10

On the other hand, only the inductor L and the body diode of the second switch $S2$ exist in a charge current path when charging the panel. When compared to this, a conventional energy recovering circuit, as shown in Fig. 1, has the inductor L , the first switch $S1$ and the first diode $D1$ exist in the charge current path upon charging the panel.

15

At a time t_2 , the third switch $S3$ is turned on while the body diode of the second switch $S2$ is turned off. Then, the sustaining voltage V_s is applied, via the third switch $S3$, to the panel capacitor C_p to keep a voltage level of the panel capacitor C_p at a sustaining voltage level. The electrodes provided within the cell of the panel generates a discharge at this sustaining voltage level.

20

At a time t_3 , the third switch $S3$ is turned off while the second switch $S2$ is turned on. At this time, the energy recovering circuit shown in Fig. 3 can be expressed as a circuit of Fig. 7. Then, a voltage factor of the energy, i.e., reactive power, that does not contribute to the discharge is recovered from the panel capacitor C_p , via the second switch $S2$ and the inductor L , to the capacitor C_{ss} . only the inductor L and the second switch $S2$ exist in a current path when recovering the energy. When compared to this, the conventional

25

30

WO 02/39419

PCT/KR01/01915

15

energy recovering circuit, as shown in Fig. 1, has the inductor L, the second diode and the second switch S2 exist in the current path upon recovering the energy.

5 A voltage charged in the capacitor C_{ss} can be changed by controlling a turn-on time of the second switch S2 from the time t_3 until a time t_4 .

The energy recovering circuit shown in Fig. 3 has only a single
10 semiconductor switching device existing in the charge path and the discharge path thereof, so that it can reduce a conduction loss of the switching device in comparison to the energy recovering circuits shown in Fig. 1. In the energy recovering circuit shown in Fig. 3, the first switch to the third switch
15 S1, S2 and S3 are turned on in a turn-on state of the body diode to switch a zero voltage.

And in the energy recovering circuit shown in Fig. 3, because the phase of the current is delayed by the inductor L, the
20 overlapping portion between the voltage and the current becomes lessened such that there can be minimized a switching loss caused by a phase overlap of a voltage across the first and the second switches S1 and S2 with a current flowing in the first and the second switches S1 and S2.

25 In the energy recovering circuit shown in Fig. 3, even if the inductance of the inductor L is set to be big for increasing the energy recovery efficiency, the rising time of the boosted voltage supplied to the panel can be made to be fast by
30 controlling the turn-on time of the first switch S1. In other words, in the energy recovering circuit according to the present invention, regardless of the inductance of the inductor L, the rising time of the boosted voltage can be made fast by only controlling the switching time of the first switch S1.

WO 02/39419

PCT/KR01/01915

16

Therefore, it is possible to increase the energy recovery efficiency by increasing the inductance of the inductor L and to make the rising time of the boosted voltage fast.

5 Referring to Fig. 8, there is shown an energy recovering circuit according to a second embodiment of the present invention.

Referring to Fig. 8, an energy recovering circuit according to
10 a second embodiment of the present invention includes an capacitor C_{ss}, an inductor L, a first switch S1 and a fourth switch S4 connected to form a closed loop; a second switch S2 commonly connected, via a first node n1, to the first and the fourth switches S1 and S4 and connected, via a second node n2,
15 to a panel capacitor C_p; and a third switch S3 connected between a second node n2 and a sustaining voltage source v_s.

Each of the switches S1, S2 and S3 is implemented by a semiconductor switching device, for example, MOS FET, IGBT, SCR,
20 BJT and etc.

When the first switch S1 and the fourth switch S4 are turned on, there is formed a closed loop of electric current which starts from the terminal of one side of the capacitor C_{ss} and is
25 connected to the terminal of another side of the capacitor C_{ss}, via the inductor L, the fourth switch S4 and the first switch S1. Electric current is accumulated at the inductor L in the closed loop by the electric charge discharged from the capacitor C_{ss}. After the first switch S1 is turned off, the
30 electric current of the inductor L becomes maximized, and at the same time, a reverse voltage is induced across the inductor L. Thus, in a first node n1 appears a boosted voltage that is made by adding the voltage of the capacitor C_{ss} and the reverse voltage induced at the inductor L.

WO 02/39419

PCT/KR01/01915

17

The second switch S2 and the fourth switch S4 apply the boosted voltage from the first node n1 to the panel capacitor Cp and apply a voltage factor of an energy recovered from the panel capacitor Cp to the capacitor C_{ss}, via the inductor L. The third switch S3 applies a sustaining voltage V_s so as to keep a voltage of the panel capacitor Cp at a sustaining voltage level.

The fourth switch S4 is turned off during pause intervals when the voltage V_{cp} of the panel capacitor Cp should be kept at the ground voltage level GND, e.g., such as a setup interval between the sustaining interval A and B, a reset interval or an elimination interval, as shown in Fig. 10A, and is turned-on/off repeatedly during the other intervals. Also, the fourth switch S4 is turned off from the time when the voltage V_{cp} of the panel capacitor Cp starts to fall to the ground voltage level GND till the initial interval while the ground voltage level GND is sustained, as shown in Fig. 10B, and sustains its turn-on state during the other intervals.

The operation of the energy recovering circuit of Fig. 8 is explained in conjunction with Fig. 9, as follows.

The voltage factor of an energy is recovered to the capacitor C_{ss} through the second switch S2 and the inductor L by the discharge of the panel capacitor Cp charged to a sustaining level V_s.

In an interval from t₀ until t₁, the second switch S2 is turned off while the first switch S1 and the fourth switch S4 are turned on, to form a closed loop including the capacitor C_{ss}, the inductor L, the first switch S1 and the fourth switch S4. In this interval, the inductor L charges a current with the aid of an electric charge discharged from the capacitor C_{ss}.

WO 02/39419

PCT/KR01/01915

18

Accordingly, at this time, the current I_L of the inductor L increases.

The current charged in the inductor L begins to be fed into the panel capacitor C_p at a time t_1 when the first switch S_1 is turned off and a body diode of the second switch S_2 is turned on. The current I_L charged in the inductor L is supplied to the panel capacitor C_p to increase a voltage V_{cp} of the panel capacitor C_p . At a time t_1' when the voltage V_{cp} of the panel capacitor C_p gets higher than the level of the voltage V_{ss} of the capacitor C_{ss} , the current of the inductor L gets its maximum value, and at the same time, the reverse voltage is induced across the inductor L . Accordingly, from the time t_1' when the reverse voltage is induced in the inductor L , the boosted voltage made by adding the voltage V_{ss} of the capacitor C_{ss} and the reverse voltage induced in the inductor L is made to charge the panel capacitor C_p .

At a time t_2 , the third switch S_3 is turned on while the body diode of the second switch S_2 is turned off. Then, the sustaining voltage V_s is applied, via the third switch S_3 , to the panel capacitor C_p to keep a voltage level of the panel capacitor C_p at a sustaining voltage level.

At a time t_3 , the third switch S_3 is turned off while the second switch S_2 is turned on. Then, a voltage factor of the energy recovered from the panel capacitor C_p is stored at the capacitor C_{ss} , via the second switch S_2 , the fourth switch S_4 and the inductor L . The inductor L , the second switch S_2 and the fourth switch S_4 exist in a current path when recovering the energy. The fourth switch S_4 is turned off when the panel capacitor C_p remains at the ground voltage level GND after recovering the voltage of the panel capacitor C_p .

WO 02/39419

PCT/KR01/01915

19

Fig. 11 shows an energy recovering circuit according to a third embodiment of the present invention.

Referring to Fig. 11, an energy recovering circuit according to a third embodiment of the present invention includes an capacitor C_{ss} , an inductor L and a first switch $S1$ connected to form a closed loop; a bridge circuit 10 commonly connected, via a first node $n1$, to the inductor L and the first switch $S1$ and connected, via a second node $n2$, to a panel capacitor C_p ; a third switch $S3$ connected between a second node $n2$ and a sustaining voltage source v_s ; and a fourth switch $S4$ connected between the second node $n2$ and a ground voltage source GND .

The bridge circuit 10 consists of diodes $Dc1$, $Dc2$, $Dr1$ and $Dr2$ connected in a bridge type between the first node $n1$ and the second node $n2$, and a second switch $S2$ connected to the diodes $Dc1$, $Dc2$, $Dr1$ and $Dr2$. The bridge circuit 10 controls a current path upon the charge/discharge time of the panel.

Each of the switches $S1$, $S2$ and $S3$ is implemented by a semiconductor switching device, for example, MOS FET, IGBT, SCR, BJT and etc.

When the first switch $S1$ is turned on, there is formed a closed loop of electric current which starts from the terminal of one side of the capacitor C_{ss} and is connected to the terminal of another side of the capacitor C_{ss} , via the inductor L and the first switch $S1$. Electric current is accumulated at the inductor L in the closed loop by the electric charge discharged from the capacitor C_{ss} . After the first switch $S1$ is turned off, the electric current of the inductor L becomes maximized, and at the same time, a reverse voltage is induced across the inductor L . Thus, in a first node $n1$ appears a boosted voltage that is made by adding the voltage of the capacitor C_{ss} and the

WO 02/39419

PCT/KR01/01915

20

reverse voltage induced at the inductor L.

The second switch S2 is turned on upon the panel discharge to form a panel charge current path by way of the diode Dc1, the second switch S2 and the diode Dc2 so as to apply the boosted voltage from the first node n1 to the panel capacitor Cp. Also, the second switch S2 is turned on upon the energy recovery to form an energy recovery current path by way of the diode Dr1, the second switch S2 and the diode Dr2 so as to apply the voltage factor of the energy recovered from the panel capacitor Cp to the capacitor C_{ss} via the inductor L.

The third switch S3 applies a sustaining voltage V_s so as to keep a voltage of the panel capacitor Cp at a sustaining voltage level.

The fourth switch S4 is turned on only when the voltage level of the panel capacitor Cp remains at the ground voltage level GND, as shown in Fig. 12 to keep the voltage of the second node n2 at the ground voltage level.

The operation of the energy recovering circuit of Fig. 11 is explained in conjunction with Fig. 13, as follows.

The voltage factor of an energy is recovered to the capacitor C_{ss} through the second switch S2 and the inductor L by the discharge of the panel capacitor Cp charged to a sustaining level V_s.

In an interval from t₀ until t₁, the second switch S2 is turned off while the first switch S1 is turned on, to form a closed loop including the capacitor C_{ss}, the inductor L and the first switch S1. In this interval, the inductor L charges a current with the aid of an electric charge discharged from the

WO 02/39419

PCT/KR01/01915

21

capacitor C_{ss} , such that the current I_L of the inductor L increases. At this moment, the voltage across the inductor L is equal to the voltage V_{ss} of the capacitor C_{ss} .

5 The current charged in the inductor L begins to be fed into the panel capacitor C_p , via the diode D_{c1} , the second switch S_2 and the diode D_{c2} , at a time t_1 when the first switch S_1 is turned off and the second switch S_2 is turned on. The current I_L charged in the inductor L is supplied to the panel capacitor C_p to increase a voltage V_{cp} of the panel capacitor C_p . At a time 10 t_1' when the voltage V_{cp} of the panel capacitor C_p gets higher than the level of the voltage V_{ss} of the capacitor C_{ss} , the current of the inductor L gets its maximum value, and at the same time, the reverse voltage is induced across the inductor L . 15 Accordingly, from the time t_1' when the reverse voltage is induced in the inductor L , the boosted voltage made by adding the voltage V_{ss} of the capacitor C_{ss} and the reverse voltage induced in the inductor L is made to charge the panel capacitor C_p .

20 At a time t_2 , the third switch S_3 is turned on while the second switch S_2 is turned off. Then, the sustaining voltage V_s is applied, via the third switch S_3 , to the panel capacitor C_p to keep a voltage level of the panel capacitor C_p at a sustaining 25 voltage level.

At a time t_3 , the third switch S_3 is turned off while the second switch S_2 is turned on. Then, a voltage factor of the energy recovered from the panel capacitor C_p is stored at the 30 capacitor C_{ss} , via the diode D_{r1} , the second switch S_2 , the diode D_{r2} and the inductor L . The voltage of the second node n_2 remains at the ground voltage level GND because the fourth switch S_4 is turned on during the interval when the panel capacitor C_p should remain at the ground voltage level GND

WO 02/39419

PCT/KR01/01915

22

after recovering the voltage of the panel capacitor C_p , e.g., the reset interval(setup interval) or a ground voltage sustaining interval between sustaining pulses.

5 The fourth switch S4 for keeping the panel capacitor C_p at the ground voltage level during the reset interval(setup interval) or a ground voltage sustaining interval between sustaining pulses, can be applicable to the first and the third embodiments of the present invention, as shown in Fig. 14 to 16.

10

A fourth switch S4 of Fig. 14, a fifth switch S5 of Fig. 15 and a fourth switch S4 of Fig. 16 are actuated the same as the fourth switch S4 of Fig. 11.

15 In Fig. 15, the fourth switch S4 connected between the inductor L and the second switch S2 is turned off during the pause intervals such as the setup interval, reset interval or etc. and is turned-on/off repeatedly during the other intervals. Also, the fourth switch S4 is turned off from the time when the
20 voltage V_{cp} of the panel capacitor C_p starts to fall to the ground voltage level GND till the initial interval while the ground voltage level GND remains and sustains its turn-on state during the other intervals.

25 Referring to Fig. 17, an energy recovering circuit according to a seventh embodiment of the present invention includes an capacitor C_{ss} , an inductor L and a first switch S1 connected to form a closed loop; a second switch S2 connected, via the inductor L, the first switch and a second node n2, to a panel
30 capacitor C_p ; a third switch S3 connected between a second node n2 and a sustaining voltage source v_s ; and an auxiliary diode D_a connected between the first node n1 and the second node n2.

When the first switch S1 is turned on, there is formed a closed

WO 02/39419

PCT/KR01/01915

23

loop of electric current which starts from the terminal of one side of the capacitor C_{ss} and is connected to the terminal of another side of the capacitor C_{ss} , via the inductor L and the first switch $S1$. Electric current is accumulated at the inductor L in the closed loop by the electric charge discharged from the capacitor C_{ss} . After the first switch $S1$ is turned off, the electric current of the inductor L becomes maximized, and at the same time, a reverse voltage is induced across the inductor L . Thus, in a first node $n1$ appears a boosted voltage that is made by adding the voltage of the capacitor C_{ss} and the reverse voltage induced at the inductor L .

The second switch $S2$ applies the boosted voltage from the first node $n1$ to the panel capacitor C_p and applies a voltage factor of an energy recovered from the panel capacitor C_p to the capacitor C_{ss} , via the inductor L . The third switch $S3$ applies a sustaining voltage V_s to the panel capacitor C_p so as to keep a voltage of the panel capacitor C_p at a sustaining voltage level.

The auxiliary diode D_a reduces the electric current load rate of the body diode of the second switch $S2$ and the resistance value of the second switch $S2$, to reduce the heat-emission of the second switch $S2$. In other words, the auxiliary diode D_a divides the electric current path flowing from the first node $n1$ to the second node $n2$ to protect the second switch $S2$ from the overcurrent and overvoltage.

If the auxiliary diode D_a is applied to the energy recovering circuits shown in Fig. 8, 14 and 15, there can be made the energy recovering circuits as shown in Fig. 18, 19 and 20 respectively.

The operation sequence of the energy recovering circuit where

WO 02/39419

PCT/KR01/01915

24

the auxiliary diode Da is mounted, is practically identical to the waveform diagram of Fig. 5.

Referring to Fig. 21, an energy recovering circuit according to an eleventh embodiment of the present invention includes an capacitor C_{ss}, a first and a second inductor L₂₀₁ and L₂₀₂ and a first switch S₁ connected to form a closed loop; a second switch S₂ connected, via a second node n₂, to a panel capacitor C_p; and a third switch S₃ connected between a second node n₂ and a sustaining voltage source vs.

A first diode D₂₀₁ is connected between the first inductor L₂₀₁ and the capacitor C_{ss}, and a second diode D₂₀₂ is connected between the second inductor L₂₀₂ and the first node n₁. The first diode D₂₀₁ and the second diode D₂₀₂ each separates a recovery path via the second inductor L₂₀₂ and a charge path via the first inductor L₂₀₁.

When the first switch S₁ is turned on, there is formed a closed loop of electric current which starts from the terminal of one side of the capacitor C_{ss} and is connected to the terminal of another side of the capacitor C_{ss}, via the first inductor L₂₀₁ and the first switch S₁. Electric current is accumulated at the first inductor L₂₀₁ in the closed loop by the electric charge discharged from the capacitor C_{ss}. After the first switch S₁ is turned off, the electric current of the first inductor L₂₀₁ becomes maximized, and at the same time, a reverse voltage is induced across the first inductor L₂₀₁. Thus, in a first node n₁ appears a boosted voltage that is made by adding the voltage of the capacitor C_{ss} and the reverse voltage induced at the first inductor L₂₀₁.

The second switch S₂ apply the boosted voltage from the first node n₁ to the panel capacitor C_p and apply a voltage factor of

WO 02/39419

PCT/KR01/01915

25

an energy recovered from the panel capacitor C_p to the capacitor C_{ss} , via the second diode $D202$ and the second inductor $L202$. The third switch $S3$ applies a sustaining voltage V_s to the panel capacitor C_p so as to keep a voltage of
5 the panel capacitor C_p at a sustaining voltage level.

The operation of the energy recovering circuit of Fig. 21 is explained in conjunction with Fig. 4 and 22, as follows.

10 In an interval from t_0 until t_1 , the second switch $S2$ is turned off while the first switch $S1$ is turned on. In this interval, the first inductor $L201$ charges a current with the aid of an electric charge discharged from the capacitor C_{ss} .

15 The current charged in the first inductor $L201$ begins to be fed into the panel capacitor C_p through the body diode of the second switch $S2$ at a time t_1 when the first switch $S1$ is turned off. The current charged in the first inductor $L201$ is supplied to the panel capacitor C_p to increase a voltage V_{cp} of
20 the panel capacitor C_p . At a time t_1' when the voltage V_{cp} of the panel capacitor C_p gets higher than the level of the voltage V_{ss} of the capacitor C_{ss} , the current of the first inductor $L201$ gets its maximum value, and at the same time, the reverse voltage is induced across the first inductor $L201$.

25 Accordingly, from the time t_1' when the reverse voltage is induced in the first inductor $L201$, the boosted voltage made by adding the voltage V_{ss} of the capacitor C_{ss} and the reverse voltage induced in the first inductor $L201$ is made to charge the panel capacitor C_p .

30

As a result, the boosted voltage made by adding the voltage charged in the capacitor C_{ss} and the reverse voltage induced in the first inductor $L201$ is made to charge the panel capacitor C_p . In this way, because the voltage supplied to the panel

WO 02/39419

PCT/KR01/01915

26

capacitor is boosted, a rising time of a voltage charged in the panel capacitor C_p becomes fast.

At a time t_2 , the third switch S_3 is turned on while the body diode of the second switch S_2 is turned off. Then, the sustaining voltage V_s is applied, via the third switch Sw_3 , to the panel capacitor C_p to keep a voltage level of the panel capacitor C_p at a sustaining voltage level. The electrodes provided within the cell of the panel generates a discharge at this sustaining voltage level.

At a time t_3 , the third switch S_3 is turned off while the second switch S_2 is turned on. Then, a voltage factor of the energy, i.e., a reactive power, that comes from the panel capacitor C_p but does not contribute to the discharge is stored at the capacitor C_{ss} , via the second switch S_2 and the second inductor L_{202} .

If a rising time T_R when the panel capacitor is charged is shorter, the discharge occurs more stably. Also, if a falling time T_F being the recovery interval when the panel capacitor is discharged is longer, the recovery efficiency of the energy recovered to the second inductor L_{202} and the capacitor C_{ss} is increased to decrease the power consumption. For this, the inductance of the second inductor L_{202} is set to be bigger than that of the first inductor L_{201} . Such a parallel combined inductor can be applicable to the energy recovering circuit shown in the foregoing Fig. 8 and 11 to be made as in Fig. 23 and 24 respectively.

Referring to Fig. 25, an energy recovering circuit according to a fourteenth embodiment of the present invention includes an capacitor C_{ss} , an inductor L , a first switch S_{241} and a second switch S_{242} connected to form a closed loop; and a third switch

WO 02/39419

PCT/KR01/01915

27

S3 connected between a second node n2 and a sustaining voltage source vs.

When the first switch S1 is turned on, there is formed a closed
5 loop of electric current which starts from the terminal of one
side of the capacitor C_{ss} and is connected to the terminal of
another side of the capacitor C_{ss}, via the inductor L, the
first switch S241 and the second switch S242. Electric current
is accumulated at the inductor L in the closed loop by the
10 electric charge discharged from the capacitor C_{ss}. After the
first switch S241 is turned off, the electric current of the
inductor L becomes maximized, and at the same time, a reverse
voltage is induced across the inductor L. Thus, in a first
node n1 appears a boosted voltage that is made by adding the
15 voltage of the capacitor C_{ss} and the reverse voltage induced at
the inductor L.

The second switch S242 is turned off when the panel is charged,
and is turned on in the interval when the capacitor C_{ss} and the
20 inductor L are charged. The third switch S3 applies a
sustaining voltage V_s to the panel capacitor C_p so as to keep a
voltage of the panel capacitor C_p at a sustaining voltage level.

On the other hand, when the voltage V_{cp} of the panel capacitor
25 C_p remains at the ground voltage level GND, the first switch
S241 is turned on during the interval, whereas the second
switch S242 is turned off to bypass the voltage on the second
node n2 to the ground voltage level GND.

30 The operation of the energy recovering circuit of Fig. 25 is
explained in conjunction with Fig. 26, as follows.

At a time t₀, the first and the second switch S241 and S242 are
simultaneously turned on. Then, in an interval from t₀ until

WO 02/39419

PCT/KR01/01915

28

t1, the inductor L charges a current with the aid of an electric charge discharged from the capacitor C_{ss}.

5 The current charged in the inductor L begins to be fed into the panel capacitor C_p at a time t1 when the first switch S241 and the second switch S242 is turned off. The current I_L charged in the inductor L is supplied to the panel capacitor C_p to increase a voltage V_{cp} of the panel capacitor C_p. At a time t1' when the voltage V_{cp} of the panel capacitor C_p gets higher
10 than the level of the voltage V_{ss} of the capacitor C_{ss}, the current of the inductor L gets its maximum value, and at the same time, the reverse voltage is induced across the inductor L. Accordingly, from the time t1' when the reverse voltage is induced in the inductor L, the boosted voltage made by adding
15 the voltage V_{ss} of the capacitor C_{ss} and the reverse voltage induced in the inductor L is made to charge the panel capacitor C_p.

As a result, the boosted voltage made by adding the voltage
20 charged at the capacitor C_{ss} and the reverse voltage induced in the inductor L is supplied to the panel capacitor C_p. In this way, because the voltage is boosted to be supplied to the panel, the rising time of the voltage charged at the panel capacitor C_p gets fast.

25 At a time t2, the third switch S3 is turned on. Then, the sustaining voltage V_s is applied, via the third switch S_{w3}, to the panel capacitor C_p to keep a voltage level of the panel capacitor C_p at a sustaining voltage level.

30 At a time t3, the third switch S3 is turned off while the second switch S242 is turned on. Then, a voltage factor of the energy recovered from the panel capacitor C_p is stored at the capacitor C_{ss}, via the second switch S242 and the inductor L,

WO 02/39419

PCT/KR01/01915

29

in an interval from t3 until t4.

The inductor L mounted in the energy recovering circuit can be substituted for a parallel combined inductor with inductance values different from one another. Also, this energy recovering circuit can have an auxiliary diode mounted between the first node n1 and the second node n2 as in Fig. 17 to 20.

Referring to Fig. 27, an energy recovering circuit according to a fourteenth embodiment of the present invention includes an capacitor C_{ss}, an inductor L and a first switch S1 connected to form a closed loop; a second switch S2 connected, via a second node n2, to a panel capacitor C_p; a third switch S3 connected between a second node n2 and a sustaining voltage source v_s; a first diode D261 connected to a first node n1 and connected to a third node n3 between the sustaining voltage source V_s and the third switch S3; and a second diode D262 connected in parallel to the first switch S1 between a ground voltage source GND and the first node n1.

When the first switch S1 is turned on, there is formed a closed loop of electric current which starts from the terminal of one side of the capacitor C_{ss} and is connected to the terminal of another side of the capacitor C_{ss}, via the inductor L and the first switch S1. Electric current is accumulated at the inductor L in the closed loop by the electric charge discharged from the capacitor C_{ss}. After the first switch S1 is turned off, the electric current of the inductor L becomes maximized, and at the same time, a reverse voltage is induced across the inductor L. Thus, in a first node n1 appears a boosted voltage that is made by adding the voltage of the capacitor C_{ss} and the reverse voltage induced at the inductor L.

The second switch S2 applies the boosted voltage from the first node n1 to the panel capacitor C_p and applies a voltage factor

WO 02/39419

PCT/KR01/01915

30

of an energy recovered from the panel capacitor Cp to the capacitor C_{ss}, via the inductor L. The third switch S3 applies a sustaining voltage Vs to the panel capacitor Cp so as to keep a voltage of the panel capacitor Cp at a sustaining voltage level.

The first diode D261 is turned on when the voltage on the first node n1 rises not less than the sum of the sustaining voltage Vs and the threshold voltage of the first diode D261, such that the overvoltage and overcurrent applied to the first switch S1 are limited. In other words, the first diode D261 protects the first switch S1 from the overvoltage and overcurrent.

The second diode D262 reduces the electric current load rate of the body diode of the first switch S1 and reduces the resistance value of the first switch S1, thereby reducing the heat-emission of the first switch S1.

The first diode D261 and D262 can be applicable to the foregoing embodiments to reduce the electric current load rate applied to each switching device, thereby protecting each switching device from the overvoltage and overcurrent.

Referring to Fig. 28, an energy recovering circuit according to a fifteenth embodiment of the present invention includes an capacitor C_{ss}, a first inductor L271, a second inductor L272, a first switch S271 and a fifth switch S275 connected to form a closed loop; a first diode D271 connected between the capacitor C_{ss} and the first inductor L271; a second diode D272 connected between the second inductor L272 and a fourth node n4; a second to a fourth and a sixth switches S272, S273, S274 and S276 connected to the panel capacitor Cp via a second node n2; a resistance R271 connected between the sixth switch S276 and a sustaining voltage source Vs; a third diode D273 connected between the fourth node n4 and the sustaining voltage source Vs; a fourth diode D274 connected to a first node n1 and

WO 02/39419

PCT/KR01/01915

31

connected a third node between the sustaining voltage source Vs and the third switch S273; a fifth diode D275 connected in parallel to the first switch S271 between a ground voltage source GND and the first node n1; and a sixth diode D276
5 connected between the first node n1 and the second node n2.

The inductance of the second inductor L272 is set to be bigger than that of the first inductor L271. Each of the first diode D271 and the second diode D272 separates a recovery path via
10 the second inductor L272 and a charge path via the first inductor L271.

When the first switch S1 and the fourth switch S4 are turned on, there is formed a closed loop of electric current which starts
15 from the terminal of one side of the capacitor C_{ss} and is connected to the terminal of another side of the capacitor C_{ss}, via the first diode D271, the first inductor L271, the fifth switch S275 and the first switch S271. Electric current is accumulated at the first inductor L271 in the closed loop by
20 the electric charge discharged from the capacitor C_{ss}. After the first switch S271 is turned off, the electric current of the first inductor L271 becomes maximized, and at the same time, a reverse voltage is induced across the first inductor L271. Thus, in a first node n1 appears a boosted voltage that is made
25 by adding the voltage of the capacitor C_{ss} and the reverse voltage induced at the first inductor L271.

The second switch S272 applies the boosted voltage from the first node n1 to the panel capacitor C_p and applies a voltage
30 factor of an energy recovered from the panel capacitor C_p to the capacitor C_{ss}, via the body diode of the fifth switch S275, the second diode D272 and the second inductor L202. The third switch S273 applies a sustaining voltage Vs to the panel capacitor C_p so as to keep a voltage of the panel capacitor C_p

WO 02/39419

PCT/KR01/01915

32

at a sustaining voltage level.

The fourth switch S274 supplies the ground voltage GND to the panel capacitor Cp for keeping the voltage of the panel capacitor Cp at a sustaining voltage level.

The fifth switch S275 is turned off during pause intervals when the voltage Vcp of the panel capacitor Cp should be kept at the ground voltage level GND, e.g., such as a setup interval, a reset interval or etc., and is turned-on/off repeatedly during the other intervals to provide with an electric current path upon the recovery and charge of the energy.

The sixth switch S276 is turned on in the reset interval or the setup interval to supply a ramp voltage to the panel capacitor Cp. The first resistance R271 determines the resistance value of RC time constant of the ramp voltage.

The third diode D273 is turned on when the voltage on the fourth node n4 rises not less than the sum of the sustaining voltage Vs and the threshold voltage of the third diode D273, to limit the overvoltage and overcurrent applied to the fifth switch S275.

The fourth diode D274 is turned on when the voltage on the first node n1 rises not less than the sum of the sustaining voltage Vs and the threshold voltage of the fourth diode D274, to limit the overvoltage and overcurrent applied to the first, the second and the fifth switches S271, S272 and S275.

The fifth diode D275 reduces the electric current load rate of the body diode of the first switch S271 and the resistance value of the first switch S271, thereby reducing the heat-emission of the first switch S271.

WO 02/39419

PCT/KR01/01915

33

The operation of the energy recovering circuit of Fig. 28 is explained in conjunction with Fig. 29, as follows. In Fig. 29, because the sixth switch S276 remains at the turn-on state only
5 in the reset interval or setup interval, there is omitted the operation waveform in regard to the sixth switch S276.

At a time t_0 , the first, the fourth and the fifth switches S271, S274 and S275 are turned on. Subsequently, at a time t_1 and a
10 time t_2 , the fourth switch S274 and the first switch S271 are sequentially turned off. At a time t_2' between the time t_2 and a time t_3 , the current of the first inductor L271 gets its maximum value, and at the same time, the reverse voltage is induced across the first inductor L271. the boosted voltage
15 made by adding the voltage V_{ss} of the capacitor C_{ss} and the reverse voltage induced in the first inductor L271 in this way starts to be fed to the panel capacitor C_p .

At a time t_3 , the third switch S273 is turned on. Then, the
20 sustaining voltage V_s is applied, via the third switch S273, to the panel capacitor C_p to keep a voltage level of the panel capacitor C_p at a sustaining voltage level. There occurs a discharge at the electrodes formed within the cell of the panel at this sustaining voltage level.

25 At a time t_4 , the third switch S273 is turned off, and at a time t_5 , the second switch S272 is turned on and the fifth switch S275 is turned off. Then, a voltage factor of the energy, i.e., reactive power, that does not contribute to the
30 discharge occurring from the panel capacitor C_p is recovered to the capacitor C_{ss} , via the second switch S272, the body diode of the fifth switch S275, the second diode D272 and the second inductor L272.

WO 02/39419

PCT/KR01/01915

34

At a time t_6 , the fourth switch S274 is turned on. Then, the panel capacitor C_p remains at the ground voltage GND.

5 The operation process of an energy efficient method using an energy recovering circuit with boosting voltage-up according to the embodiments of the present inventions is illustrated by steps as in Fig. 30.

10 First of all, when the energy, i.e., reactive power, that does not contribute to the discharge from the display panel, is recovered, the capacitor C_{ss} is charged with the voltage by using the recovered reactive power.(S301) The electric charges discharged from the capacitor C_{ss} circulates the closed loop, such that the inductor L is charged with the current.(S302)

15 Subsequently, when the current of the inductor L becomes its maximum value by the switching of the current path, the reverse voltage is induced in the inductor L and is added with the voltage of the capacitor C_p to boost the voltage factor of the energy recovered from the panel.(S303) The voltage boosted in

20 this way charges the panel capacitor C_p .(S304) After the voltage of the panel capacitor C_p rises near to the sustaining voltage level, the panel capacitor C_p remains at the sustaining voltage level by the sustaining voltage V_s supplied from the external sustaining voltage source.(S305)

25 As described above, an energy recovering circuit with boosting voltage-up and an energy efficient method using the same according to the present invention can increase the energy recovery efficiency, and reduce the charging time of a panel

30 capacitor and improve its energy recovery efficiency in comparison with the conventional energy recovering circuit by charging the panel capacitor in use of the voltage boosted not less than the recovered voltage.

35 An energy recovering circuit with boosting voltage-up and an energy efficient method using the same according to the present

WO 02/39419

PCT/KR01/01915

35

invention has the minimum number of devices mounted on the recovery path and charge path of the panel to reduce the number of necessary devices, and can reduce the switching loss energy as much as the decrement of the switching devices in comparison
5 with the conventional energy recovering circuit.

It should be understood to the ordinary skilled person in the art that the invention is not limited to the embodiments, but rather that various changes or modifications thereof are possible without departing from the spirit of the invention.
10 Accordingly, the scope of the invention shall be determined only by the appended claims and their equivalents.

15

WO 02/39419

PCT/KR01/01915

36

CLAIMS

1. An energy recovering circuit, comprising:
a voltage boosting circuit for boosting a voltage factor
5 of an energy recovered from a panel and supplying the boosted energy to the panel.
2. The energy recovering circuit according to claim 1,
further comprising:
10 a switching device for switching a signal path between the voltage boosting circuit and the panel.
3. The energy recovering circuit according to claim 1,
wherein the voltage boosting circuit includes:
15 a capacitor for accumulating the energy recovered from the panel;
an inductor for accumulating an electric current factor of the energy from the capacitor; and
a switching device for switching a signal path between the
20 capacitor and the inductor.
4. The energy recovering circuit according to claim 3,
wherein the capacitor, the inductor and the switching device
are connected to form a closed loop.
25
5. The energy recovering circuit according to claim 4,
wherein the closed loop is formed to be separate from the panel.
6. The energy recovering circuit according to claim 4,
30 wherein a voltage factor of the energy recovered from the panel is boosted by a reverse voltage induced in the inductor through the switching of the switching device.
7. The energy recovering circuit according to claim 4,

WO 02/39419

PCT/KR01/01915

37

wherein the closed loop is formed for accumulating an electric current at the inductor.

8. The energy recovering circuit according to claim 4,
5 wherein the closed loop is opened for boosting the voltage factor of the energy.

9. The energy recovering circuit according to claim 4,
wherein the closed loop is opened to supply the energy
10 accumulated at the capacitor with the voltage factor boosted to the panel.

10. The energy recovering circuit according to claim 2,
wherein the switching device makes the voltage boosting circuit
15 supply the energy including the boosted voltage factor to the panel and recover the energy from the panel.

11. The energy recovering circuit according to claim 2,
further comprising:
20 a sustaining voltage source for generating a sustaining voltage; and
a second switching device for supplying the sustaining voltage from the sustaining voltage source to the panel.

25 12. The energy recovering circuit according to claim 2,
wherein the signal path keeps its signal progress direction at one direction while the energy with the boosted voltage factor is supplied to the panel and while the energy from the panel is recovered to the voltage boosting circuit.

30 13. The energy recovering circuit according to claim 12,
wherein the signal path has its signal progress direction changed in accordance with whether the energy with the boosted voltage factor is supplied to the panel or whether the energy

WO 02/39419

PCT/KR01/01915

38

from the panel is recovered to the voltage boosting circuit.

14. The energy recovering circuit according to claim 2, wherein the signal path includes a bridge diode.

5

15. The energy recovering circuit according to claim 3, further comprising:

a second switching device mounted between the inductor and the switching device for sustaining its turn-on state while a voltage of the panel remains at a ground voltage level and being alternately turned on and off during the other intervals.

16. The energy recovering circuit according to claim 2, wherein the switching device is a transistor with a body diode built-in.

15

17. The energy recovering circuit according to claim 2, further comprising:

a ground voltage source for supplying a ground voltage to the panel; and

20

a second switching device for supplying the ground voltage from the ground voltage source to the panel.

18. The energy recovering circuit according to claim 3, wherein the voltage boosting circuit further includes:

25

at least one other inductor with an inductance different from that of the inductor, connected in parallel to the inductor.

19. The energy recovering circuit according to claim 18, further comprising:

30

a first diode having a cathode connected to the inductor with a small inductance value among the inductors, and an anode connected to the capacitor; and

WO 02/39419

PCT/KR01/01915

39

a second diode having a cathode connected to the inductor with a big inductance value among the inductors, and an anode connected to the switching device.

5 20. The energy recovering circuit according to claim 2, further comprising:

a diode having a cathode connected to the panel and an anode connected to the voltage boosting circuit.

10 21. The energy recovering circuit according to claim 11, further comprising:

a diode having a cathode connected to the sustaining voltage source and an anode connected to a connection point of the voltage boosting circuit and the first switching device.

15 22. The energy recovering circuit according to claim 17, further comprising:

a diode having a cathode connected to the voltage boosting circuit and the first switching device, and an anode connected
20 to the ground voltage ground.

23. The energy recovering circuit according to claim 11, further comprising:

a third switching device for supplying the sustaining
25 voltage to the panel in a ramp voltage type with a gradient of a predetermined time constant.

24. An energy recovering circuit of a plasma display panel, wherein a first energy signal is inputted from a panel and a
30 second energy signal bigger than the first energy signal is supplied to the panel.

25. An energy efficient method, comprising steps of:
recovering an energy from a panel to a closed loop; and

WO 02/39419

PCT/KR01/01915

40

controlling the closed loop in order to supplying the energy with its voltage factor boosted to the panel.

26. The energy efficient method according to claim 25,
5 further comprising a step of:
making the closed loop electrically insulated from the panel after recovering the energy from the panel to the closed loop.
- 10 27. The energy efficient method according to claim 25, wherein the step of controlling the closed loop includes a step of inducing a reverse voltage.
28. The energy efficient method according to claim 27,
15 wherein the step of inducing the reverse voltage includes a step of accumulating an electric current.
29. The energy efficient method according to claim 25, wherein the closed loop is opened.
20
30. The energy efficient method according to any one of claim 25 to 29, further comprising a step of supplying a sustaining voltage to the panel.
- 25 31. The energy efficient method according to any one of claim 25 to 29, further comprising a step of supplying a ground voltage to the panel.
32. The energy efficient method according to any one of claim
30 25 to 29, further comprising a step of supplying a sustaining voltage in a type of a ramp voltage with a required gradient to the panel.
33. An energy efficient method, comprising steps of:

WO 02/39419

PCT/KR01/01915

41

recovering an energy from a panel;
boosting a voltage factor of the recovered energy; and
supplying the energy with its voltage factor boosted to
the panel.

5

34. The energy efficient method according to claim 33,
wherein the step of boosting the voltage factor utilizes a
closed loop.

10 35. The energy efficient method according to claim 34,
further comprising a step of:

making the closed loop electrically insulated from the
panel after recovering the energy from the panel to the closed
loop.

15

36. The energy efficient method according to claim 33,
wherein the step of boosting the voltage factor includes steps
of:

20 circulating to accumulate an electric current factor
included in the recovered energy; and

supplying the accumulated electric current factor together
with the recovered energy in a type of the voltage factor to
the panel.

25

WO 02/39419

PCT/KR01/01915

1/21
FIG.1
RELATED ART

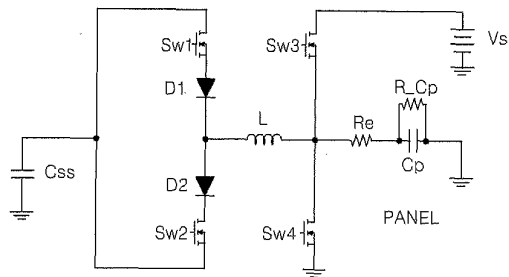
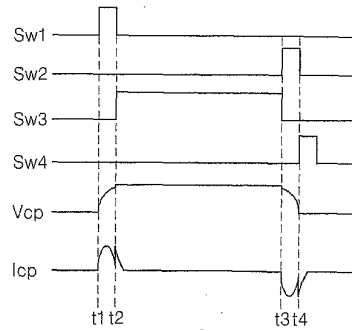


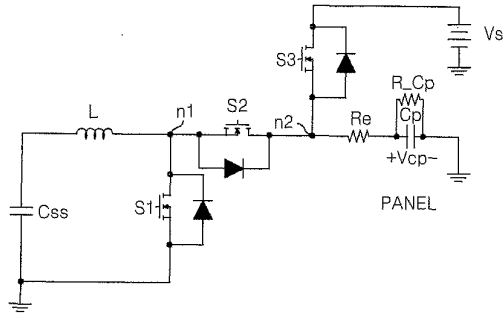
FIG.2
RELATED ART



WO 02/39419

PCT/KR01/01915

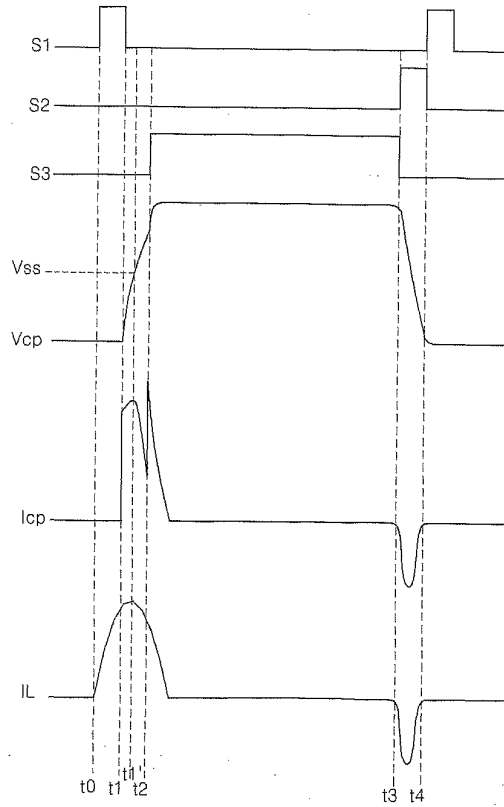
2/21
FIG.3
RELATED ART



WO 02/39419

PCT/KR01/01915

3/21
FIG.4
RELATED ART



WO 02/39419

PCT/KR01/01915

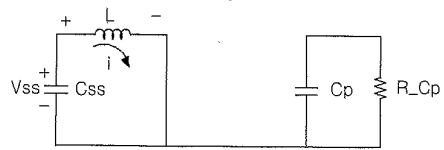
4/21
FIG.5

FIG.6

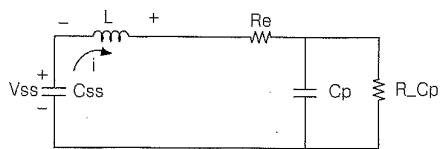
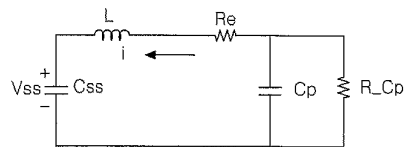
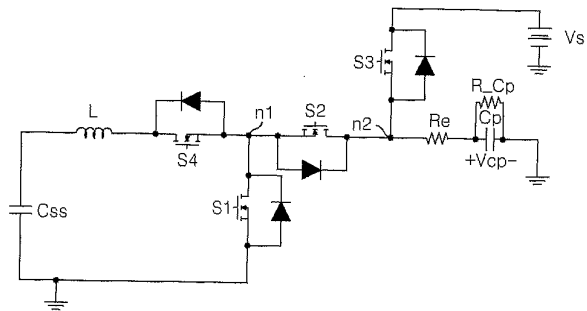


FIG.7



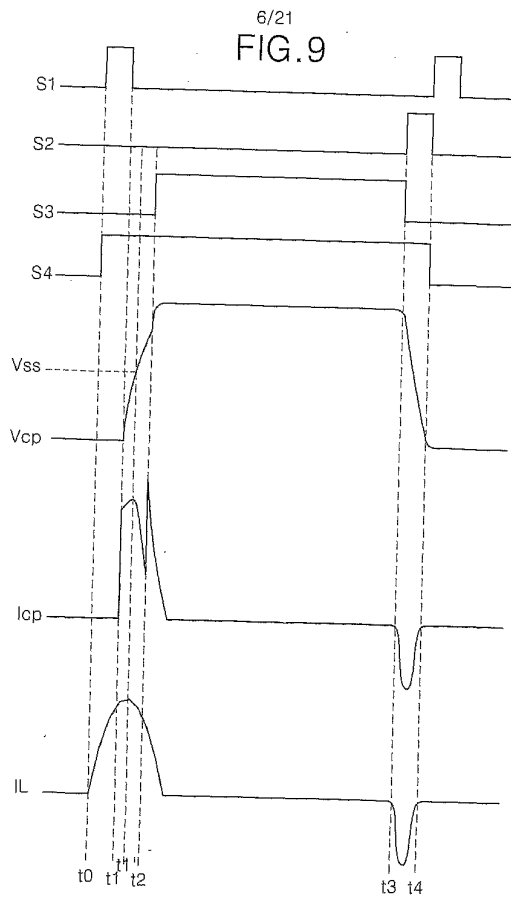
WO 02/39419

PCT/KR01/01915

5/21
FIG.8

WO 02/39419

PCT/KR01/01915



WO 02/39419

PCT/KR01/01915

7/21
FIG.10A

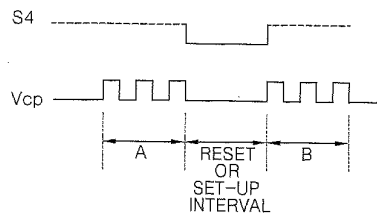
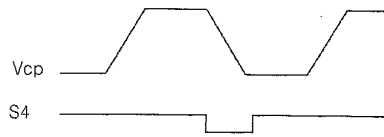


FIG.10B



WO 02/39419

PCT/KR01/01915

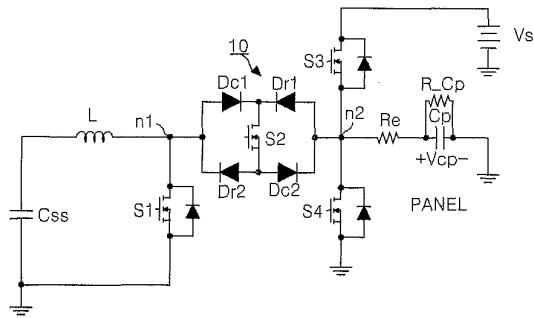
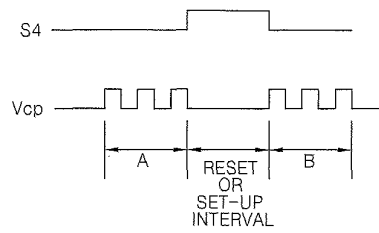
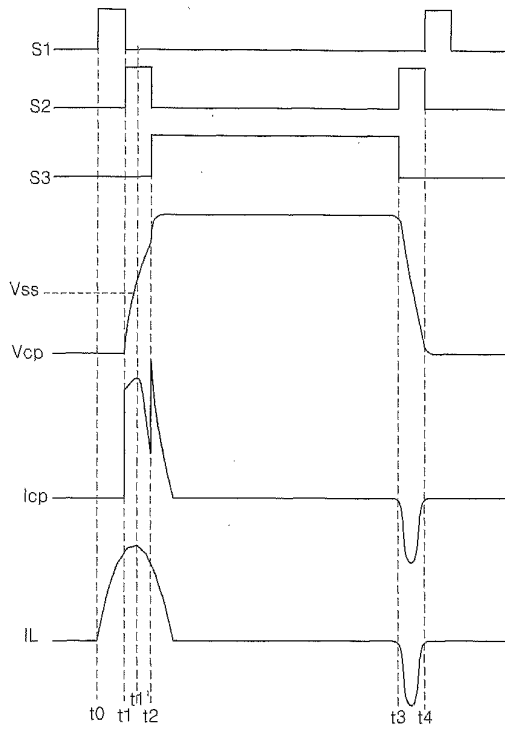
8/21
FIG.11

FIG.12



WO 02/39419

PCT/KR01/01915

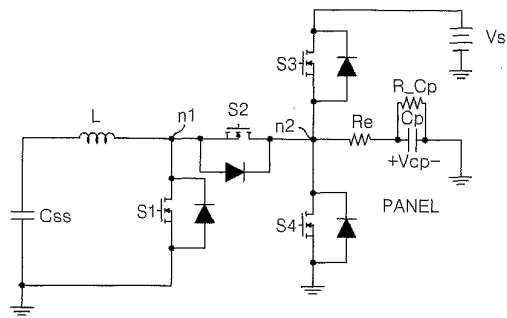
9/21
FIG.13

WO 02/39419

PCT/KR01/01915

10/21

FIG.14



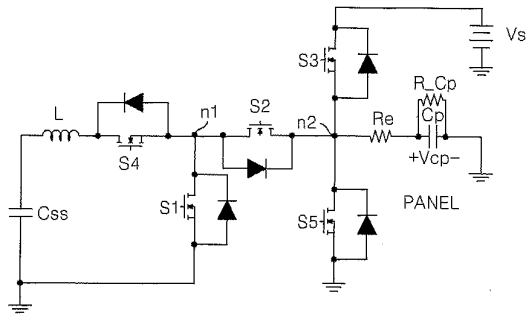
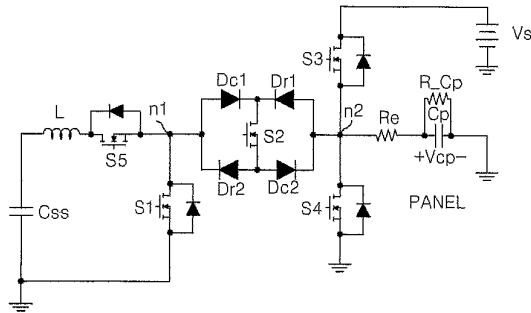
11/21
FIG.15

FIG.16



WO 02/39419

PCT/KR01/01915

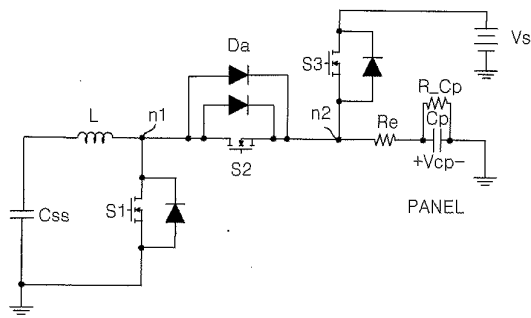
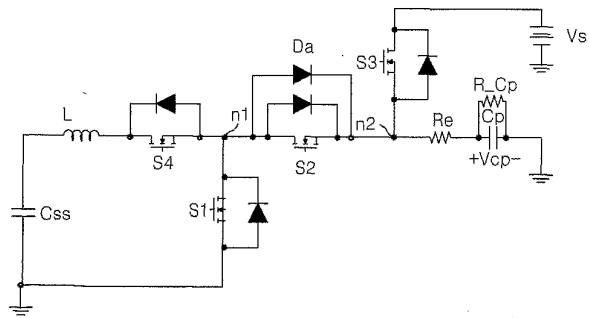
12/21
FIG.17

FIG.18



13/21

FIG.19

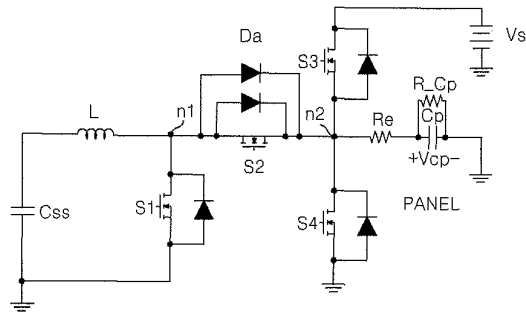
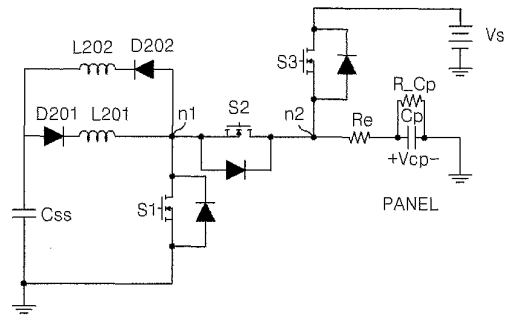
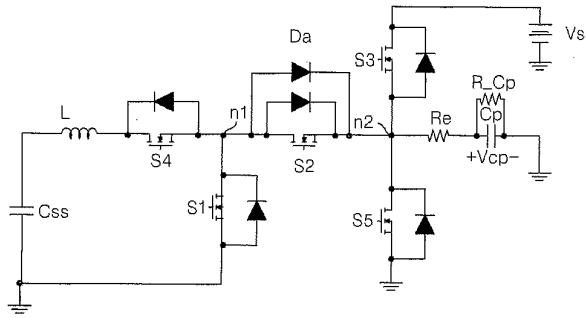


FIG.21



WO 02/39419

PCT/KR01/01915

14/21
FIG.20

WO 02/39419

PCT/KR01/01915

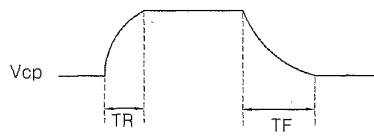
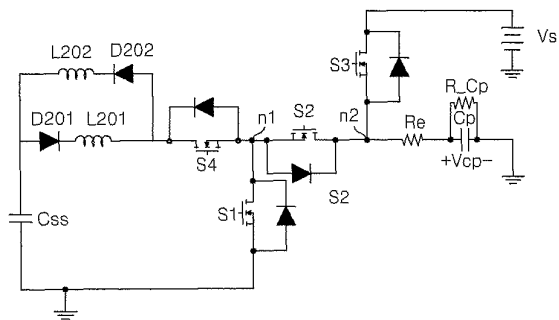
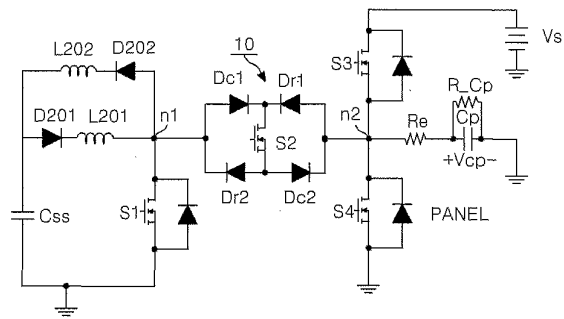
15/21
FIG.22

FIG.23



WO 02/39419

PCT/KR01/01915

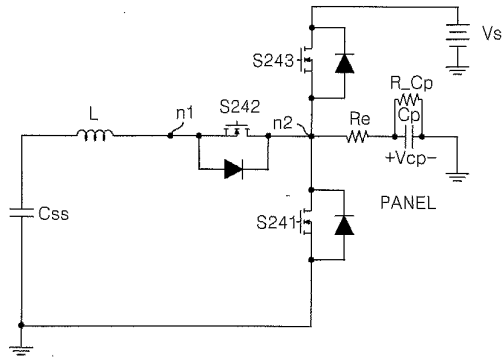
16/21
FIG.24

WO 02/39419

PCT/KR01/01915

17/21

FIG.25



WO 02/39419

PCT/KR01/01915

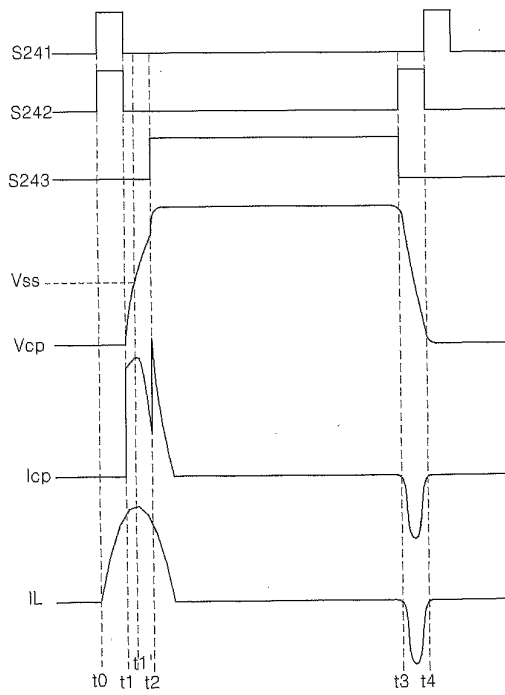
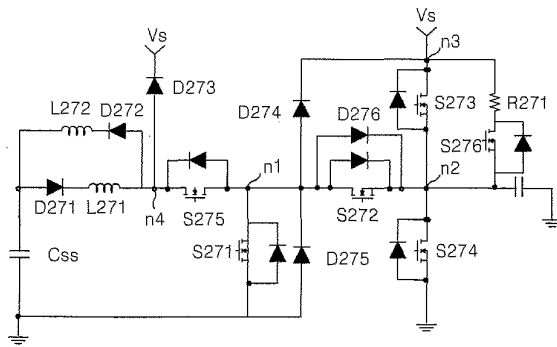
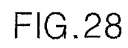
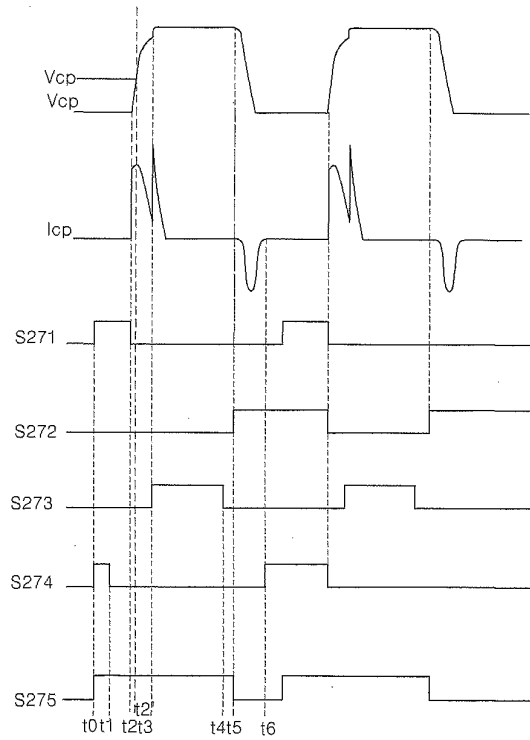
18/21
FIG.26

FIG.27



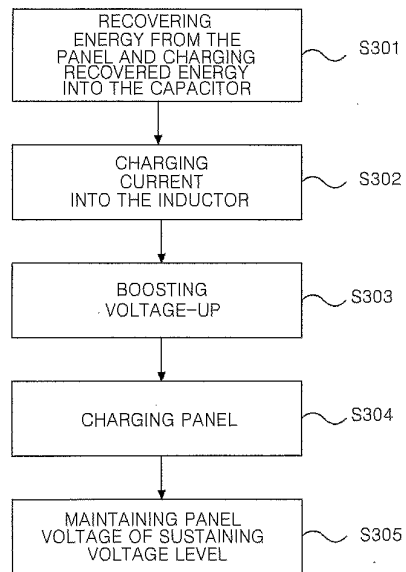
WO 02/39419

PCT/KR01/01915

20/21
FIG.29

WO 02/39419

PCT/KR01/01915

21/21
FIG.30

【手続補正書】

【提出日】平成14年12月16日(2002.12.16)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正の内容】

【請求項1】

パネルから回収されたエネルギーの電圧成分をインダクタを含む閉ループ内で昇圧して前記昇圧されたエネルギーを前記パネルに供給するための昇圧回路を具備することを特徴とするエネルギー回収回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】請求項2 4

【補正方法】変更

【補正の内容】

【請求項2 4】

パネルから第1エネルギー信号をインダクターを含む閉ループ内で循環させて前記第1エネルギー信号より大きい第2エネルギー信号を発生して、前記第2エネルギー信号を前記パネルに供給することを特徴とするプラズマディスプレイパネルのエネルギー回収回路。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】請求項2 5

【補正方法】変更

【補正の内容】

【請求項2 5】

パネルからのエネルギーをインダクターを含む閉ループで回収する段階と、前記閉ループを制御して前記エネルギーの電圧成分を昇圧して、前記昇圧されたエネルギーを前記パネルに供給する段階を含むことを特徴とするエネルギー効率化方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/KR01/01915
A. CLASSIFICATION OF SUBJECT MATTER IPC7 G09G 3/28 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC7 G09G3, H01I11, H01I17, G02F1		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched PATROM, KPA SINCE 1975		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) WPI, PAJ "POWEE""EFFICIENT""DRIVE""AMPLIFIER""VOLTAGE""BOOSTER"		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP05-265396(FUJITSU LTD) 15 OCTOBER 1993 WHOLE DOCUMENT	1-36
A	JP07-160215(TOSHIBA CORP) 23 JUNE 1995 WHOLE DOCUMENT	1-36
A	US 4,866,349(UNIVERSITY OF ILLINOIS) 12 SEPTEMBER 1989 WHOLE DOCUMENT	1-36
A	JP11-161226(NEC CO) 18 JUNE 1999 WHOLE DOCUMENT	1-36
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 07 MARCH 2002 (07.03.2002)		Date of mailing of the international search report 08 MARCH 2002 (08.03.2002)
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon, 920 Dunsan-dong, Seo-gu, Daejeon Metropolitan City 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer KIM, Joon Han Telephone No. 82-42-481-5675

Form PCT/ISA/210 (second sheet) (July 1998)

フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/28	B
	H 0 2 M 3/155	G

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TR,TT,TZ,UA,UG,US,UZ,VN,YU,ZA,ZW

(72)発明者 イ,ナム - キュ
大韓民国・730-030・キョンサンブック - ド・クミ - シ・コンダン - ドン・191-1・イメージ 2エヌディ ファクトリー・エルジー エレクトロニクス インコーポレーテッド内

(72)発明者 キム,チェウル - ユ
大韓民国・612-082・プサン・ヘウンデ - ク・バンソン 2 - ドン・78・サムジュン グリーン コア・ナンバー 802

(72)発明者 カン,ヒー - スーン
大韓民国・612-061・プサン・ヘウンデ - ク・バンヨ 1 - ドン・1291-230・ナンバー 18-5

(72)発明者 イ,ウン - クァン
大韓民国・702-040・テグ・ブック - ク・デヒュン - ドン・(番地なし)・ナンバー 240-17・エフ4

(72)発明者 リュ,ジェ - ファ
大韓民国・730-022・キョンサンブック - ド・クミ - シ・ドリヤン 2 - ドン・114・ジュゴン アpartment 4チャ・ナンバー 402-217

(72)発明者 カン,スン - ホ
大韓民国・702-260・テグ・ブック - ク・テジュン - ドン・442・ウーバン 3チャ・ナンバー 105-903

Fターム(参考) 5C080 AA05 BB05 DD26 HH05 JJ03 JJ04 JJ07
5H730 AA10 AA14 AS04 AS08 BB14 BB18 BB26 BB57 DD04 DD17
DD43 EE13 EE19 FG01