



(51) 国際特許分類 :

前 21/1 7/49 (2007.01)

前 21/1 7/48 (2007.01)

議 21/1 7/12 (2006.01)

京 都 千 代 田 区 丸 の 内 二 丁 目 7 番
3 号 Tokyo (JP).

(21) 国際出願番号 :

PCT肥 O19/0 19241

(22) 国際出願日 :

2019 年 5 月 15 日 (15.05.2019)

(25) 国際出願の言語 :

日本語

(26) 国際公開の言語 :

日本語

(30) 優先権データ :

特願 2018-095146 2018 年 5 月 17 日 (17.5.2018) 正

(72) 発明者 : 鶴田 遼 司 CTSURUTA , Ryoji); 〒 1008310
東 京 都 千 代 田 区 丸 の 内 二 丁 目 7 番 3 号 三
菱 電 機 株 式 会 社 内 Tokyo (JP). 地 道 拓 志
(JIMICHI, Takushi) ; 〒 10083 10 東 京 都 千 代 田
区 丸 の 内 二 丁 目 7 番 3 号 三 菱 電 機 株 式 会 社 内
Tokyo (JP). 小 柳 公 之 (KOYANAGI ,KimiYuki);
〒 1008310 東 京 都 千 代 田 区 丸 の 内 二 丁 目 7 番
3 号 三 菱 電 機 株 式 会 社 内 Tokyo (JP).

(71) 出願人 : 三菱電機株式会社 (MITSUBISHI ELECTRIC CO., LTD.)
(: 〇財 〇以 TI〇聡 [圪/圪]; 〒 100831 0 東

(74) 代理人 : 特許業務法人 深見特許事務所 (FUKAMI
PATENT OFFICE, P.C.) ; 〒 5300005 大 阪 府 大
阪 市 北 区 中 之 島 三 丁 目 2 番 4 号 中 之 島 フ ェ ス
テ ィ バ ル タ ワ ー ・ ウ ェ ス ト Osaka (JP).

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称 : 電力変換装置

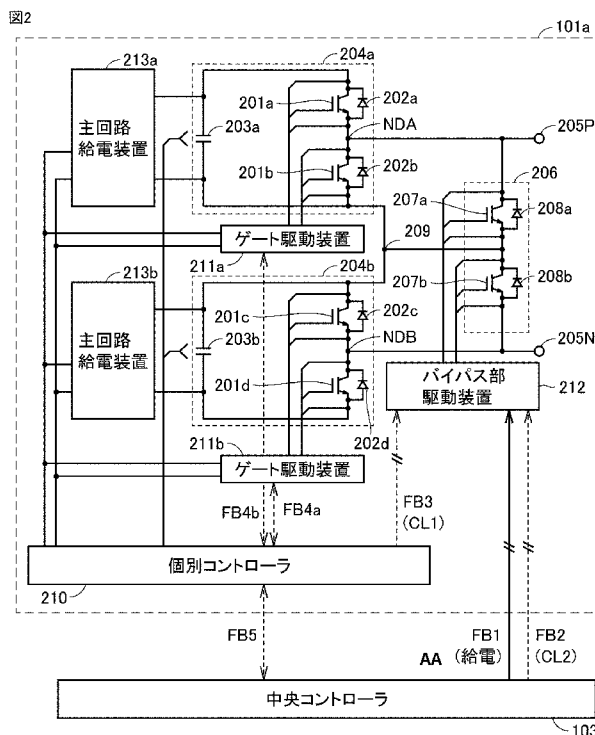


FIG. 2:
103 Central controller
210 Individual controller
211a, 211b Gate driving device
212 Bypass unit driving device
213a, 213b Main circuit power-feeding device
AA Power feeding

(57) Abstract: A sub-module (101) includes: a bridge circuit (204a) including two main power semiconductors (201a), (201b) performing a power conversion by an on/off control and connected in series with each other and an electric energy storage element (203a) connected in parallel with the path of the two main power semiconductors (201a), (201b) connected in series; a bypass unit (206) including a bypass power semiconductor (207a); a bypass unit driving device (212) for driving the bypass unit (206); and a first external terminal (205P) and a second external terminal (205N). The first external



(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, 6人 110, 118, 1111, 尺界, 8人 8(, 80, SE, 80, 81^, SL, 81^, 81; SV, 8人 111, 17, TM, 1^, 711, 丁丁, 丁% 11八, 110, 1JS, 11% 見, VN, Σん 元M, Σ界.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): AR1P0 田界, 011, 01^, 反% 1^1, 1^, jM界, MZ, NA, 尺界, 80, SL, 81; SZ, TΣ, 110, ZM, Σ界), ユーラシア(ハ1^, 心, BY, 10), KZ, 1111, 17, 欄), ヨーロッパ(从, ハ丁, BE, BG, 1, CY, 0Σ, DE, 0 K, £% £8^1, 戸良 03, 011, 1111, 1111, 1% IS, 11; 1T, 111, 1%, 1^0, MK, M丁, 見, N0, 1レ 1丁, 110, 118, 8% 81, 8K, 81^, 見), 0处 1田ろ 3 1, 1, 00, 1, 1, 1, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

terminal (205P) and the node between the two main power semiconductor (201a), (201b) are connected to each other. This power conversion device is further provided with an optical power feeding system (FBI) for feeding power to the bypass unit driving device (212).

(57) 要約: サブモジュール (101) は、オン/オフ制御によって電力変換を行う直列接続された2つの主パワー半導体 (201a)、(201b) と、直列接続された2つの主パワー半導体 (201a)、(201b) の経路と並列に接続された電気エネルギー蓄積要素 (203a) とを含むブリッジ回路 (204a) と、バイパス用パワー半導体 (207a) を含むバイパス部 (206) と、バイパス部 (206) を駆動するバイパス部駆動装置 (212) と、第1の外部端子 (205P) と第2の外部端子 (205N) とを含む。第1の外部端子 (205P) と、2つの主パワー半導体 (201a)、(201b) の間のノードとが接続される。電力変換装置は、さらに、バイパス部駆動装置 (212) を給電するための光による給電系 (FBI) を備える。

明 細 書

発明の名称 : 電力変換装置

技術分野

[0001] 本発明は、電力変換装置に関し、直列接続された単位変換器であるサブモジュールを複数備える電力変換装置に関する。

背景技術

[0002] モジュラーマルチレベルコンバータ (MMC) は、IGBT (Insulated Gate Bipolar Transistor) などのオン/オフ制御が可能なパワー半導体とコンデンサ等の電気エネルギー蓄積要素を備えるサブモジュールが複数個直列接続されることによって構成される。

[0003] MMC は、高電圧、大電力容量に適した電力変換装置であり、高電圧のモータドライブ装置または直流送電システム (HVDC : High Voltage Direct Current) への応用が考えられる。

[0004] MMC は、サブモジュール内で故障等の異常が発生した場合に、異常サブモジュールをバイパス部によってバイパスさせ、全体のシステムを運転継続させることが可能である。

[0005] 例えば、特許文献 1 には、複数の単位変換器 (サブモジュール) が直列接続された電力変換装置が記載されている。単位変換器は主回路給電装置を備える。それぞれの単位変換器がバイパス部としてノーマリーオンの特性を有する機械スイッチを備える。単位変換器において異常が検出されたときに、機械スイッチが短絡することによって、電力変換装置の運転継続が可能となる。

先行技術文献

特許文献

[0006] 特許文献 1 : 特開 2016 - 163391

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特許文献 1 に記載されているバイパス部は、機械スイッチであるため、電力変換装置が大型化するとともに、半導体スイッチと比較して、バイパス動作に要する時間が長い。

[0008] 一方、バイパス部として、ノーマリーオフのパワー半導体を使用し、主回路給電装置からの電力供給でバイパス部を動作させた場合には、主回路給電装置からの電力供給が途絶えた場合に、バイパス動作を継続することができない。

[0009] それゆえに、本発明の目的は、主回路給電装置からの電力供給が途絶えた場合でも、バイパス動作を継続することができる電力変換装置を提供することである。

課題を解決するための手段

[0010] 本発明の電力変換装置は、直列接続された電力変換を行うサブモジュールを複数個備える。サブモジュールは、オン/オフ制御によって電力変換を行う直列接続された 2 つの主パワー半導体と、直列接続された 2 つの主パワー半導体の経路と並列に接続された電気エネルギー蓄積要素とを含むブリッジ回路と、バイパス用パワー半導体を含むバイパス部と、バイパス部を駆動するバイパス部駆動装置と、第 1 の外部端子と第 2 の外部端子とを含む。第 1 の外部端子と第 2 の外部端子の間にバイパス部が配置され、第 1 の外部端子と、2 つの主パワー半導体の間のノードとが接続される。電力変換装置は、さらに、バイパス部駆動装置を給電するための光による給電系を備える。

発明の効果

[0011] 本発明によれば、主回路給電装置からの電力供給が途絶えた場合でも、バイパス動作を継続することができる。

図面の簡単な説明

[0012] [図1]実施の形態 1 の電力変換装置 104 の主回路構成図である。

[図2]実施の形態 1 におけるサブモジュール 1013 の構成を示す図である。

[図3]一般的なパワー半導体に関する定格電圧と故障率の関係を示した概念図である。

[図4]パワーモジュール401の端子配置の一例および構成の一例を説明するための図である。

[図5]サブモジュール1013の第2のハーフブリッジ回路204にて異常が検出された場合を表わす図である。

[図6]実施の形態1における、サブモジュール1013内における異常検出から異常が検出されたハーフブリッジ回路のバイパスが完了するまでの動作手順を表わすフローチャートである。

[図7]実施の形態2のサブモジュール1018の構成を表わす図である。

[図8]短絡電流の経路の一例を表わす図である。

[図9]短絡電流の経路の別例を表わす図である。

[図10]実施の形態3のサブモジュール1010の構成を表わす図である。

[図11]実施の形態3における、サブモジュール1010内における異常検出から異常が検出されたハーフブリッジ回路のバイパスが完了するまでの動作手順を表わすフローチャートである。

[図12]電力変換装置の起動前に各バイパス用パワー半導体に対して行う処理を示したフローチャートである。

[図13]実施の形態5のサブモジュール1017の構成を表わす図である。

発明を実施するための形態

[0013] 実施の形態1.

実施の形態1では、2つのハーフブリッジ回路が直列に接続されることによって1つのサブモジュールが構成される。サブモジュールが外部端子を介して他のサブモジュールと直列接続される。

[0014] 図1は、実施の形態1の電力変換装置104の主回路構成図である。

電力変換装置104は、複数個のサブモジュール101と、複数個のリアクトル102とを備える。

[0015] 複数個のサブモジュール101と、リアクトル102とが直列接続されることによって、1つのアームが構成される。

[0016] 1つの相の上アームのリアクトル102と下アームのリアクトル102と

の接続ノードが、電力変換装置の1つの相の出力端となる。

[0017] 中央コントローラ103は、各サブモジュール101の動作を制御する。

1つの相の出力端は負荷105に接続されるとともに、出力端とならないアームの他方の端子は直流電圧源106の両端にそれぞれ接続される。

[0018] 電力変換装置104は、たとえば、MMC (Modular Multilevel Converter) と呼ばれる。MMCは、基本的な構成要素としてサブモジュール101とリアクトル102とを含む。電力変換装置104は、3kV以上のような高圧で駆動されるモータの駆動装置等に用いられる。なお、図1の電力変換装置104は、本実施の形態の電力変換装置の一例である。本実施の形態の電力変換装置は、サブモジュールを複数個直列接続される回路構成であればよい。

[0019] 図2は、実施の形態1におけるサブモジュール101aの構成を示す図である。

サブモジュール101aは、第1のハーフブリッジ回路204aと、第2のハーフブリッジ回路204bと、主回路給電装置213aと、主回路給電装置213bと、ゲート駆動装置211aと、ゲート駆動装置211bと、個別コントローラ210と、バイパス部206と、バイパス部駆動装置212とを備える。

[0020] 第1のハーフブリッジ回路204aは、直列接続された主パワー半導体201aと主パワー半導体201bと、直列接続された主パワー半導体201aと主パワー半導体201bの経路と並列に接続された電気エネルギー蓄積要素203aとを備える。第1のハーフブリッジ回路204aは、さらに、主パワー半導体201aに逆並列に接続された還流ダイオード202aと、主パワー半導体201bに逆並列に接続された還流ダイオード202bとを備える。

[0021] 第2のハーフブリッジ回路204bは、直列接続された主パワー半導体201cと主パワー半導体201dと、直列接続された主パワー半導体201cと主パワー半導体201dの経路と並列に接続された電気エネルギー蓄積

要素 203 ヒとを備える。第 2 のハーフブリッジ回路 204 ヒは、さらに、主パワー半導体 201 オに逆並列に接続された還流ダイオード 202 オと、主パワー半導体 201 づに逆並列に接続された還流ダイオード 202 づとを備える。

[0022] 主パワー半導体 201 3 〜201 づはオン/ オフ制御が可能なパワー半導体であり、例えば IGBT によって構成される。

[0023] 第 1 のハーフブリッジ回路 204 3 の主パワー半導体 201 ヒと、第 2 のハーフブリッジ回路 204 ヒの主パワー半導体 201 オとは、中間端子 209 で接続される。

[0024] このように、一つのサブモジュール 101 内に 2 つのハーフブリッジ回路 204 3、204 ヒを備えることによって、1 つのサブモジュール 101 内に 1 つのハーフブリッジ回路 204 を備える場合と比較して、必要なサブモジュール 101 の総数を削減することができる。

[0025] 主パワー半導体 201 3 と主パワー半導体 201 ヒとの間のノード N0 ハは、サブモジュール 101 3 の外部端子 205 卍と接続される。主パワー半導体 201 オと主パワー半導体 201 づとの間のノード〜0 巳は、サブモジュール 101 3 の外部端子 205 一と接続される。

[0026] バイパス部 206 は、外部端子 205 卍および外部端子 205 一と接続され、外部端子 205 卍と外部端子 205 一との間に配置される。

[0027] 外部端子 205 卍は、他のサブモジュール 101 またはリアクトル 102 と接続される。外部端子 205 一は、別の他のサブモジュール 101 またはリアクトル 102 と接続される。

[0028] バイパス部 206 は、サブモジュール 101 3 内で異常が検出された場合に、第 1 のハーフブリッジ回路 204 3 および第 2 のハーフブリッジ回路 204 ヒのうち異常と判定された方をバイパスさせるために設けられる。ここでバイパスするというのは、故障したハーフブリッジ回路を主回路から切り離することを意味する。目的は、故障部を切り離すことによって、電力変換装置 104 が運転を継続することである。

- [0029] バイパス部 206 は、直列接続されたバイパス用パワー半導体 2073 およびバイパス用パワー半導体 207 ヒと、バイパス用パワー半導体 2073 と逆並列に接続された還流ダイオード 2083 と、バイパス用パワー半導体 207 ヒと逆並列に接続された還流ダイオード 208 ヒとを備える。
- [0030] バイパス用パワー半導体 2073 と、バイパス用パワー半導体 207 ヒとは、中間端子 209 で接続される。
- [0031] 個別コントローラ 210 は、中央コントローラ 103 の制御に従って、バイパス部駆動装置 212 およびゲート駆動装置 2113, 211 ヒを制御する。
- [0032] 中央コントローラ 103 と個別コントローラ 210 との間の信号の伝送は、光ファイバード已5 を通じて行われる。個別コントローラ 210 とゲート駆動装置 2113 との間の信号の伝送は、光ファイバード已43 を通じて行われる。個別コントローラ 210 とゲート駆動装置 211 ヒとの間の信号の伝送は、光ファイバード已4 ヒを通じて行われる。個別コントローラ 210 とバイパス部駆動装置 212 との間の信号の伝送は、光ファイバード已3 を通じて行われる。中央コントローラ 103 とバイパス部駆動装置 212 との間の信号の伝送は、光ファイバード已2 を通じて行われる。
- [0033] バイパス部 206 は、サブモジュール 1013 が正常時には開放モードに設定される。開放モードは、電流が遮断されている状態である。たとえば、バイパス用パワー半導体 2073 およびバイパス用パワー半導体 207 ヒが IG 已丁で構成される場合に、開放モードにおいて、バイパス用パワー半導体 2073 およびバイパス用パワー半導体 207 ヒにゲート電圧が印可されていない状態、または負バイアスへ電圧が印可されている状態（オフ指令状態）に設定される。
- [0034] 個別コントローラ 210 またはゲート駆動装置 211 に含まれる異常検出手段（図示しない）が、第1のハーフブリッジ回路 2043 または第2のハーフブリッジ回路 204 ヒの異常を検出したときに、個別コントローラ 210 または中央コントローラ 103 からの信号に基づき、バイパス部駆動装置

2 1 2 が制御される。バイパス部駆動装置 2 1 2 は、バイパス部 2 0 6 に含まれるバイパス用パワー半導体 2 0 7 3 およびバイパス用パワー半導体 2 0 7 7 のうちの一方または両方を短絡させる。

[0035] 外部端子 2 0 5 1 と中間端子 2 0 9 との間、および中間端子 2 0 9 と外部端子 2 0 5 11 の間を独立に短絡させることができる。本構成によって、異常が発生した第 1 のハーフブリッジ回路 2 0 4 3 または第 2 のハーフブリッジ回路 2 0 4 7 を電力変換装置 1 0 4 から切り離すことができるので、電力変換装置 1 0 4 は運転継続が可能となる。

[0036] バイパス用パワー半導体 2 0 7 3 およびバイパス用パワー半導体 2 0 7 7 は、バイパス部駆動装置 2 1 2 によって、必要に応じてオン状態と設定される。

[0037] バイパス用パワー半導体 2 0 7 3 およびバイパス用パワー半導体 2 0 7 7 をオン状態とするためのバイパス部駆動装置 2 1 2 への給電は、接地電位と接続される中央コントローラ 1 0 3 から光ファイバード E1 で伝送される光によって行われる。

[0038] 一方、電気エネルギー蓄積要素 2 0 3 a, 2 0 3 7 に蓄積され、主回路給電装置 2 1 3 3, 2 1 3 8 から供給される電力によって、個別コントローラ 2 1 0 およびゲート駆動装置 2 1 1 3、2 1 1 7 が動作する。

[0039] ここで、電気エネルギー蓄積要素 2 0 3 a, 2 0 3 7 としては、一般的にコンデンサが使用される。また、主回路給電装置 2 1 3 については公知の技術（例えば特許文献 1）を適用することができる。

[0040] ゲート駆動装置 2 1 1 3 は、個別コントローラ 2 1 0 から光ファイバード E4 3 を通じて供給される制御信号に基づき、主パワー半導体 2 0 1 a, 2 0 1 7 のオン/オフを制御する。ゲート駆動装置 2 1 1 7 は、個別コントローラ 2 1 0 から光ファイバード E4 7 を通じて供給される制御信号に基づき、主パワー半導体 2 0 1 c, 2 0 1 8 のオン/オフを制御する。

[0041] これによって、電気エネルギー蓄積要素 2 0 3 a, 2 0 3 8 の電力の流入が制御されて電力変換が行われる。

[0042] 一般に、高電位に接続されるサブモジュール 101 に比較的大きな電力を伝送する場合、サブモジュール 101 の電位と接地電位との絶縁設計が困難で、給電システムの大型化を招く。よって、主回路給電装置によって、サブモジュール 101 と同電位、または電位差の小さい電位で電力を供給する給電系を備えることが知られている。一方で、光による給電手段を用いれば、絶縁の確保は容易であるが、制御信号程度の小さな電力しか伝送できない。バイパス用パワー半導体 2073, 207 は主パワー半導体 2013 ~ 201 づと比較して連続したオン/ オフ動作が行われず、バイパス指令が与えられた場合にのみ連続したオン状態となるだけであるから、駆動するための消費電力が小さい。従って、バイパス部駆動装置 212 への給電方法として光による給電手段を使用することが可能である。給電手段を光とすることによって、比較的容易に中央コントローラ 103 からの給電系を構築できるため、主回路給電装置 213 の状態に依存することなくバイパス用パワー半導体 207 をオン状態とすることができる。

[0043] サブモジュール 1013 内のバイパス動作によって、電気エネルギー蓄積要素 203a, 203 の電圧が低下する。バイパス部駆動装置 212 への給電を主回路給電装置 2133, 213 から電力とした場合には、主回路給電装置 2133, 213 による給電が不可能となった時に、一般的にノーマリーオフの特性を持つ主パワー半導体 2013 ~ 201 づのオン状態が維持できなくなる。その結果、電力変換装置 104 の運転継続が不可能となるおそれがある。

[0044] 一方で、バイパス用パワー半導体 207a, 207 を駆動させるために、個別コントローラ 210 は、第 1 の制御信号 OL1 を光ファイバード 63 (第 1 の伝達経路) を通じてバイパス部駆動装置 212 へ伝送し、中央コントローラ 103 は、第 2 の制御信号 OL2 を光ファイバード 62 (第 2 の伝達経路) を通じてバイパス部駆動装置 212 へ伝送する。

[0045] サブモジュール 1013 の異常検出から第 1 の制御信号 OL1 が、個別コントローラ 210 から第 1 の伝達経路 (光ファイバード 63) を通じてバイ

パス部駆動装置 2 1 2 へ伝達されるまでの時間 T_X は、10 マイクロ秒以下である。サブモジュール 10 13 の異常検出から第 2 の制御信号 ϕ_2 が、中央コントローラ 10 3 から第 2 の伝達経路 (光ファイバード E2) を通じてバイパス部駆動装置 2 1 2 へ伝達されるまでの時間 T_Y は、10 マイクロ秒以上である。したがって、 $T_X < T_Y$ である。

[0046] 従って、個別コントローラ 2 10 からの第 1 の制御信号 ϕ_1 によって、高速なバイパス動作指令が実施される。中央コントローラ 10 3 からの第 2 の制御信号 ϕ_2 によって、主回路給電装置 2 1 3 が動作不可となった場合にバイパス用パワー半導体 2 0 7 3, 2 0 7 b をオンに維持させる指令が実施される。これによって、サブモジュール 10 13 内における異常の影響を小さくすることが可能となる。

[0047] また、異常発生時の初動として第 1 の伝達経路 (光ファイバード E3) を用いてバイパス用パワー半導体 2 0 7 a, 2 0 7 b を迅速にオンし、その後に、第 2 の伝達経路 (光ファイバード E2) を用いてバイパス用パワー半導体 2 0 7 a, 2 0 7 b のオンを維持することが可能となる。この場合、初動用と維持用とで役割が分担された個別コントローラ 2 10 と中央コントローラ 10 3 とを別個に用いることができるので、サブモジュール 10 13 内において異常の影響を小さくすることが可能となる。

[0048] 図 3 は、一般的なパワー半導体に関する定格電圧と故障率の関係を示した概念図である。図 3 には、同一定格電流で異なる定格電圧の 2 つのパワー半導体の故障率を示している。図 3 に示すように、印加電圧が大きくなるほど故障率が大きくなる。また、低定格電圧パワー半導体の方が、高定格電圧パワー半導体よりも、故障率が大きい。

[0049] サブモジュール 10 13 において、2 つの電気エネルギー蓄積要素 2 0 3 3, 2 0 3 b の両端の間の電圧をそれぞれ V_{000} とおいた場合、主パワー半導体 2 0 1 3 ~ 2 0 1 b に印加される電圧は最大で V_{000} となる。一方で、外部端子 2 0 5 p と外部端子 2 0 5 n の間に現れる電圧、つまりバイパス部 2 0 6 の両端に印加される電圧は、最大で $2 \times V_{000}$ となる。

[0050] バイパス部 206 では、バイパス用パワー半導体 2073 とバイパス用パワー半導体 207 ヒとが中間端子 209 を介して直列接続される構成であるため、バイパス用パワー半導体 2073 とバイパス用パワー半導体 207 ヒとに印加される電圧は、均等に分圧されると仮定する。よって、バイパス用パワー半導体 2073 とバイパス用パワー半導体 207 ヒとにそれぞれ印加される電圧は、最大で $V_{CD C}$ である。

[0051] したがって、バイパス用パワー半導体 207a, 207 ヒの耐電圧が、主パワー半導体 201₃ ~ 201 ヒの耐電圧と同程度でも破壊されることは無い。しかしながら、バイパス部 206 は、主パワー半導体 201₃ ~ 201 づの故障をはじめとした異常時に確実に動作する必要がある。主パワー半導体 201 とバイパス用パワー半導体 207 とを同一のパワー半導体で構成すると、これらの故障率が同程度となってしまう。つまり、バイパス部 206 の信頼性が十分に確保されているとは言えなくなる。

[0052] 本実施の形態に係る電力変換装置 104 では、バイパス用パワー半導体 2073, 207 ヒに主パワー半導体 201₃ ~ 201 づよりも定格電圧が高い、すなわち耐電圧が高いパワー半導体を使用する。これによって、バイパス用パワー半導体 2073, 207 ヒにより高い破壊耐量を持たせることができる。一般に、パワー半導体は、印加される電圧のパワー半導体の定格電圧に対する割合が小さい程、故障率が下がる。従って、主パワー半導体 201₃ ~ 201 づとバイパス用パワー半導体 2073, 207 ヒに同じ電圧が印加されても、バイパス用パワー半導体 207a, 207 ヒとしてより定格電圧の高いパワー半導体を使用することによって、主パワー半導体 201₃ ~ 201 づと比較して、故障率を大幅に下げることができる。その結果、バイパス部 206 の信頼性を高くすることができる。

[0053] 次に、バイパス用パワー半導体 207a, 207 ヒを駆動するためのバイパス部駆動装置 212 への光による給電手段の一例を説明する。

[0054] 光による給電手段には、たとえば、受電手段として光を電力に変換するフォトダイオードと、光の伝送手段として光ファイバーとがある。一般にフオ

トダイオードで扱える電力としては数100mWであり、主パワー半導体201a～201dのようなオン／オフを繰り返すパワー半導体の駆動電力を供給するのは困難である。

[0055] 以下に、パワー半導体をオン／オフさせる場合の駆動電力 P_{drive} は、スイッチング周波数 f_{sw} 、パワー半導体のゲートの入力容量 C_{iss} 、ゲート電圧 V_G によって、以下の式を表わされる。

$$[0056] \quad P_{drive} = 2 \times (0.5 \times C_{iss} \times V_G \times V_G) \times f_{sw} \dots (1)$$

従って、バイパス用パワー半導体207a, 207bをオフ状態からオン状態に変化させるのに必要な瞬時電力は、スイッチング周波数 f_{sw} を1とし、2で除算した値である。2で除算するのは、式(1)において、右辺を2で乗算してオン／オフを考慮しているのに対して、バイパス動作はオンのみだからである。この電力は、例えばスイッチング周波数 f_{sw} が1000112の場合の電力と比較すると、2000分の1である。

[0057] また、バイパス用パワー半導体207a, 207bをオン状態を維持するためには、入力容量に蓄えられた電荷の漏れ分の電力のみを供給すればよい。ため、フォトダイオードが取り扱う電力と比較すると小さい。上記の理由より、バイパス用パワー半導体207a, 207bの駆動には、主回路給電装置213を使用することなく、光ファイバードロップ1を通じて、基準電位である接地電位から中央コントローラ103を介して行われる。これによって、装置の大型化を招くことなく容易に給電可能となる。

[0058] 主回路給電装置213a, 213bは、サブモジュール1013に電流が流れることによって電気エネルギー蓄積要素203a, 203bに蓄積された電圧を個別コントローラ210とゲート駆動装置211とが動作するのに適した電圧へ変換し、各々に電力を供給する。ただし、電気エネルギー蓄積要素203a, 203bが一定の電圧に満たない場合、主回路給電装置213a, 213bは、個別コントローラ210およびゲート駆動装置211へ給電できなくなってしまう。例えば、バイパス部206が動作して、サブモジュール1013全体がバイパスされた場合には、それ以降、電気エネルギー

—蓄積要素 203 a, 203 b は充電されなくなるため、電気エネルギー蓄積要素 203 の電圧は低下し、やがて主回路給電装置 213 による給電が不可となる。

[0059] 図 4 は、パワーモジュール 401 の端子配置の一例および構成の一例を説明するための図である。

[0060] パワーモジュールとは、複数のパワー半導体をパッケージングしたものであり、個別のパワー半導体を使用する場合と比較して、省スペース化や配置の簡便化が為される。パワーモジュール 401 は、直列接続された第 1 のパワー半導体および第 2 のパワー半導体と、第 1 のパワー半導体に逆並列に接続された第 1 の還流ダイオードと、第 2 のパワー半導体に逆並列に接続された第 2 の還流ダイオードとを備える。パワーモジュール 401 は、第 1 のパワー半導体の一端と接続される端子 d と、第 2 のパワー半導体の一端と接続される端子 d₁₁ と、第 1 のパワー半導体の他端および第 2 のパワー半導体の他端と接続される端子 d₂ とを備える。

[0061] パワーモジュール 401 によって、バイパス部 206 のバイパス用パワー半導体 207 a, 207 b と、還流ダイオード 208 a, 208 b とを構成することができる。

[0062] 具体的には、パワーモジュール 401 の d 端子をサブモジュール 1013 の外部端子 205 d と接続させ、パワーモジュール 401 の d₁₁ 端子をサブモジュール 1013 の外部端子 205₁₁ と接続させ、パワーモジュール 401 の d₂ 端子をサブモジュール 1013 の中間端子 209 と接続させる。

[0063] 以上によって、バイパス部 206 を単一のパワーモジュール 401 で構成することが可能となり、サブモジュール 1013 の小型化が為される。

[0064] 次に、実施の形態 1 に係る電力変換装置 104 において、サブモジュール 1013 内で異常が検出された場合に、サブモジュール 1013 内のハーフブリッジ回路 204 をバイパスさせる動作手順について説明する。

[0065] 図 5 は、サブモジュール 1013 の第 2 のハーフブリッジ回路 204 b で異常が検出された場合を表わす図である。

- [0066] 第2のハーフブリッジ回路204₂で異常が検出された場合に、個別コントローラ210の指令に基づき、第2のハーフブリッジ回路204₂に対応するバイパス用パワー半導体がオン状態となり、第2のハーフブリッジ回路204₂がバイパスされる。
- [0067] ここで、第2のハーフブリッジ回路204₂に対応するバイパス用パワー半導体とは、第2のハーフブリッジ回路204₂の主パワー半導体201₂と並列に接続されたバイパス用パワー半導体207₂である。このとき、健全判定を受けた第1のハーフブリッジ回路204₃については、動作を継続させるため、バイパス用パワー半導体207₃のオフ状態が継続される。
- [0068] なお、第1のハーフブリッジ回路204₃において異常が検出された場合は、同様の動作が第1のハーフブリッジ回路204₃において実施される。ここで、第1のハーフブリッジ回路204₃に対応するバイパス用パワー半導体とは、第1のハーフブリッジ回路204₃の主パワー半導体201₁と並列に接続されたバイパス用パワー半導体207₃である。
- [0069] 一般に、バイパス後に運転範囲に制限を設けることなく運転継続をさせるためにはサブモジュール101の直列接続数に適切な冗長性を持たせる必要がある。上記のように、サブモジュール101₃単位でバイパスさせるのではなくハーフブリッジ回路204単位でバイパスさせることで必要となる冗長サブモジュール数を低減させることができ、小型化を実現できる。
- [0070] 図6は、実施の形態1における、サブモジュール101₃内における異常検出から異常が検出されたハーフブリッジ回路のバイパスが完了するまでの動作手順を表わすフローチャートである。
- [0071] この説明における記号については、図2に対応している。また、図6中の二重線（P3「3」I₀）で挟まれたプロセスは並列に処理されることを意味しており、それぞれ独立に作用する。
- [0072] ステップ31において、個別コントローラ210またはゲート駆動装置211に含まれる異常検出手段（図示しない）が、第1のハーフブリッジ回路204₃の異常の有無を検出する。

- [0073] 第 1 のハーフブリッジ回路 2 0 4 3 の異常が検出された場合には (3 1 : Y 巳3)、処理がステップ 3 2 に進む。
- [0074] ステップ 3 2 において、個別コントローラ 2 1 0 は、バイパス用パワー半導体 2 0 7 3 にオン指令を与えると同時に、バイパス用パワー半導体 2 0 7 3 と並列接続された主パワー半導体 2 0 1 ヒ (第 2 の主パワー半導体) にオン指令を与え、主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) にオフ指令を与える。
- [0075] ステップ 3 3 において、主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) が短絡故障している場合には (3 3 : Y 6 3)、処理がステップ 3 4 に進む。
- [0076] ステップ 3 4 において、主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) が短絡故障し、かつ電気エネルギー蓄積要素 2 0 3 3 の両端が短絡されるため短絡電流が流れ、電気エネルギー蓄積要素 2 0 3 3 が放電されて、第 1 のハーフブリッジ回路 2 0 4 3 のバイパスが完了する。主パワー半導体 2 0 1 ヒ (第 2 の主パワー半導体) がオンに設定されているので、短絡電流が分流する。バイパスが完了すると、主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) には、電流が流れることはないが、主パワー半導体 2 0 1 ヒ (第 2 の主パワー半導体) が正常でオン状態となる場合には、主パワー半導体 2 0 1 ヒ (第 2 の主パワー半導体) とバイパス用パワー半導体 2 0 7 3 とで電流が分担される。
- [0077] ステップ 3 3 において、主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) が短絡故障していない場合 (3 3 : N 0)、処理がステップ 3 5 に進む。ここで、主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) が短絡故障していない場合とは、主パワー半導体 2 0 1 ヒ (第 2 の主パワー半導体) が短絡故障している場合、給電系の異常の場合、制御信号の異常の場合などが含まれる。
- [0078] ステップ 3 5 において、電気エネルギー蓄積要素 2 0 3 3 の両端の電圧は主パワー半導体 2 0 1 3 (第 1 の主パワー半導体) が担うため、短絡電流は

流れず電気エネルギー蓄積要素 2 0 3 3 は充電されたまま、第 1 のハーフブリッジ回路 2 0 4 3 のバイパスが完了する。

[0079] ステップ 3 6 において、個別コントローラ 2 1 0 またはゲート駆動装置 2 1 1 に含まれる異常検出手段 (図示しない) が、第 2 のハーフブリッジ回路 2 0 4 7 の異常の有無を検出する。

[0080] 第 2 のハーフブリッジ回路 2 0 4 7 の異常が検出された場合には (3 6 : Y 6 3)、処理がステップ 3 7 に進む。

[0081] ステップ 3 7 において、個別コントローラ 2 1 0 は、バイパス用パワー半導体 2 0 7 7 にオン指令を与えると同時に、バイパス用パワー半導体 2 0 7 7 と並列接続された主パワー半導体 2 0 1 〇 (第 3 の主パワー半導体) にオン指令を与え、主パワー半導体 2 0 1 づ (第 4 の主パワー半導体) にオフ指令を与える。

[0082] ステップ 3 8 において、主パワー半導体 2 0 1 づ (第 4 の主パワー半導体) が短絡故障している場合には (3 8 : Y 6 3)、処理がステップ 3 9 に進む。

[0083] ステップ 3 9 において、主パワー半導体 2 0 1 づ (第 4 の主パワー半導体) が短絡故障し、かつ電気エネルギー蓄積要素 2 0 3 7 の両端が短絡されるため短絡電流が流れ、電気エネルギー蓄積要素 2 0 3 7 が放電されて、第 2 のハーフブリッジ回路 2 0 4 7 のバイパスが完了する。

[0084] 主パワー半導体 2 0 1 〇 (第 3 の主パワー半導体) がオンに設定されているので、短絡電流が分流する。バイパスが完了すると、主パワー半導体 2 0 1 〇₁ (第 4 の主パワー半導体) には、電流が流れることはないが、主パワー半導体 2 0 1 〇 (第 3 の主パワー半導体) が正常でオン状態となる場合には、主パワー半導体 2 0 1 〇 (第 3 の主パワー半導体) とバイパス用パワー半導体 2 0 7 7 とで電流が分担される。

[0085] ステップ 3 8 において、主パワー半導体 2 0 1 づ (第 4 の主パワー半導体) が短絡故障していない場合 (3 8 : N 0)、処理がステップ 3 1 0 に進む。ここで、主パワー半導体 2 0 1 づ (第 4 の主パワー半導体) が短絡故障し

ていない場合とは、主パワー半導体 2010 (第3の主パワー半導体) が短絡故障している場合、給電系の異常の場合、制御信号の異常の場合などが含まれる。

[0086] ステップ310において、電気エネルギー蓄積要素203の両端の電圧は主パワー半導体201b (第4の主パワー半導体) が担うため、短絡電流は流れず電気エネルギー蓄積要素203は充電されたまま、第2のハーフブリッジ回路204のバイパスが完了する。

[0087] 以上のように、異常が検出された場合に、バイパス用パワー半導体2073または207cに短絡電流が流れる状況を主パワー半導体2013または201bが短絡故障した場合に限定することができる。短絡電流が非常に大きい場合、バイパス用パワー半導体2073、207cに短絡電流が流れると、バイパス用パワー半導体2073、207cが故障する可能性がある。主パワー半導体2013または201bが短絡故障した場合に限り、バイパス用パワー半導体2073または207cに短絡電流が流れるようにすることによって、バイパス用パワー半導体207a、207cが故障しないようにすることができる。

[0088] 第1のハーフブリッジ回路2043のバイパスが完了すると、バイパス部206のバイパス用パワー半導体2073はオン状態を維持する。これによって、主パワー半導体2013 (第1の主パワー半導体) および主パワー半導体201c (第2の主パワー半導体) の状態に係らず、第1のハーフブリッジ回路2043は、電力変換装置104から実質的に切り離されたことになる。

[0089] 第2のハーフブリッジ回路204cのバイパスが完了すると、バイパス部206のバイパス用パワー半導体207cはオン状態を維持する。これによって、主パワー半導体2010 (第3の主パワー半導体) および主パワー半導体201b (第4の主パワー半導体) の状態に係らず、第2のハーフブリッジ回路204cは、電力変換装置104から実質的に切り離されたことになる。

[0090] 以上のように、実施の形態 1 は、サブモジュール 1013 を複数個直列接続された構成の電力変換装置 104 において、サブモジュール 1013 内部の異常を検出した場合に、ハーフブリッジ回路 204 をバイパスすることで、電力変換装置 104 全体を運転継続させることができる。サブモジュール 1013 は 2 つのハーフブリッジ回路 204a, 204b から成り、バイパス部 206 にパワー半導体を使用する。バイパス部として機械式のスイッチではなく、パワー半導体を用いることによって、バイパス部のコストを低くすることができる。

[0091] また、実施の形態 1 では、主パワー半導体 201 よりも高い定格電圧のバイパス用パワー半導体 207 を使用することによってバイパス部 206 の信頼性を向上させることができる。

[0092] また、実施の形態 1 では、光ファイバーによる接地電位からの給電によって主回路給電装置からの電力供給が途絶えた場合にも、バイパス動作を継続することができる。

[0093] また、実施の形態 1 では、バイパス動作の制御を電力変換装置の主回路の状態に関わらず制御することができる。また、実施の形態 1 では、主回路からの給電系ではない他の手法（変圧器絶縁方式や非接触給電方式など）と比較した場合に、給電系が小型で安価に実現できる。

[0094] 実施の形態 2 .

実施の形態 2 の電力変換装置は、図 2 に示す実施の形態 1 のサブモジュール 1013 の構成に加えて、中間端子 209 にインピーダンス要素を新たに挿入する。

[0095] これによって、より確実にバイパス用パワー半導体を電気エネルギー蓄積要素の短絡電流による破壊から保護することができる。従って、追加で挿入するインピーダンス要素以外の構成要素については実施の形態 1 と同様である。

[0096] 図 7 は、実施の形態 2 のサブモジュール 101b の構成を表わす図である。

サブモジュール 101 は、2つのバイパス用パワー半導体 207a, 207b の接続点 X1 と 2つのハーフブリッジ回路 2043, 204b の接続点 問又2 との間に配置されたインピーダンス要素 701 を備える。

[0097] サブモジュール 101 の異常の現象の一つに、主パワー半導体 2013 ~ 201b のいずれかの短絡故障がある。主パワー半導体 2013 または主パワー半導体 201b が短絡故障し、サブモジュール 101 が、短絡故障した主パワー半導体 2013 または 201b を有するハーフブリッジ回路 2043 または 204b に対応したバイパス用パワー半導体 2073 または 207b をオン状態とすると、電気エネルギー蓄積要素 2033 または 203b の両端が短絡された状態となる。その結果、短絡電流が流れてバイパス用パワー半導体 2073 または 207b が破壊される可能性がある。

[0098] 本実施の形態においては、バイパス用パワー半導体 2073 または 207b、およびそれに並列に接続された主パワー半導体 201b または 201c によって、短絡電流を分流し、インピーダンス要素 701 によって、バイパス用パワー半導体 2073, 207b に流れる短絡電流を低減することによって、バイパス用パワー半導体 207a, 207b を短絡電流から保護する。

[0099] 図8は、短絡電流の経路の一例を表わす図である。

図8には、ハーフブリッジ回路 2043 において、主パワー半導体 2013 が短絡故障して、バイパス用パワー半導体 2073 がオン状態となった場合の短絡電流の経路が示される。

[0100] バイパス用パワー半導体 2073 がオン状態となる場合、図6に示すフローチャートに従って、ゲート駆動装置 2113 は、バイパス用パワー半導体 2073 と並列に接続された主パワー半導体 201b もオン状態にする。一方で、ゲート駆動装置 2113 は、バイパス用パワー半導体 2073 と並列に接続されていない主パワー半導体 2013 はオフ状態にする。主パワー半導体 201b をオン状態とすることによって、主パワー半導体 2013 で短絡故障が発生してバイパス用パワー半導体 2073 がオン状態となった場合

に、短絡電流が主パワー半導体 201 とバイパス用パワー半導体 2073 とで分流する。インピーダンス要素 701 によって、バイパス用パワー半導体 2073 に流れる短絡電流が低減する。また、主パワー半導体 2013 はオフ状態とすることで、主パワー半導体 2013 で短絡故障が発生していないがハーフブリッジ回路 2043 で異常が発生し、バイパス用パワー半導体 2073 がオン状態となった場合に、バイパス用パワー半導体 2073 に短絡電流が流れるのを防止する。

[0101] 図9は、短絡電流の経路の別例を表わす図である。

図9には、ハーフブリッジ回路 204 において主パワー半導体 201 づが短絡故障して、バイパス用パワー半導体 207 ヒがオン状態となった場合の短絡電流の経路が示される。

[0102] バイパス用パワー半導体 207 ヒがオン状態となる場合、図6に示すフローチャートに従って、ゲート駆動装置 211 ヒは、バイパス用パワー半導体 207 ヒと並列に接続された主パワー半導体 201 ○もオン状態にする。一方で、ゲート駆動装置 211 ヒは、バイパス用パワー半導体 207 ヒと並列に接続されていない主パワー半導体 201 ぐ1 はオフ状態にする。

[0103] 主パワー半導体 201 ○をオン状態とすることによって、主パワー半導体 201 づで短絡故障が発生しバイパス用パワー半導体 207 ヒがオン状態となった場合に、短絡電流が主パワー半導体 201 ○とバイパス用パワー半導体 207 ヒとで分流する。インピーダンス要素 701 によって、バイパス用パワー半導体 207 ヒに流れる短絡電流が低減する。また、主パワー半導体 201 づはオフ状態とすることで、主パワー半導体 201 づで短絡故障が発生していないがハーフブリッジ回路 204 ヒで異常が発生し、バイパス用パワー半導体 207 ヒがオン状態となった場合に、バイパス用パワー半導体 207 ヒに短絡電流が流れるのを防止する。

[0104] インピーダンス要素 701 は、リアクトル等で実現することができる。

一方、3つの図4に示すパワーモジュール 401 を用いることによって、インピーダンス要素 701 を実現できる。すなわち、主パワー半導体 201

3, 201 ヒおよび還流ダイオード202a, 202 ヒを第1のパワーモジュールで構成し、主パワー半導体201○, 201 づおよび還流ダイオード202○, 202 づを第2のパワーモジュールで構成し、バイパス用パワー半導体207a, 207 ヒおよび還流ダイオード208a, 208 ヒを第3のパワーモジュールで構成する。これらの3つのパワーモジュールを導体で接続すると、パワーモジュール内部の配線によるインピーダンスと比較して、パワーモジュール外部の導体の配線によるインピーダンスの方が大きくなる。この特性を用いて、インピーダンス要素701を実現することができる。ただし、この方式によるバイパス用パワー半導体207a, 207 ヒの短絡電流流入の抑制効果は、リアクトル等でインピーダンスを構成する場合と比較すると劣る。

[01 05] サブモジュール101 ヒ内において異常を検出した場合に、バイパス用パワー半導体2073, 207 ヒおよび主パワー半導体2013~201 づのオン/ オフを制御することによって、バイパス用パワー半導体207a, 207 ヒに短絡電流が流れる可能性があるのは、主パワー半導体2013 または201 づが短絡故障した場合に限定することができる。

[01 06] さらに、インピーダンス要素701を設けることによって、図8 および図9の点線で示す経路の短絡電流を低減し、バイパス用パワー半導体2073, 2076を破壊から確実に保護することが可能となる。なお、インピーダンス要素701は、短絡電流のような数百 μ 112の周波数成分に対してインピーダンスが大きくなり、数10 μ 11 Σ である基本波成分に対しての影響は限りなく小さくなるような特性とすることが好ましい。

[01 07] 以上の説明のように、実施の形態2は、バイパス用パワー半導体を短絡電流から保護することができる。インピーダンス要素701を2つのバイパス用パワー半導体207a, 207 ヒの接続点と、2つのハーフブリッジ回路2043, 204bの接続点との間に挿入することによって、電気エネルギー蓄積要素2033, 203 ヒの短絡電流によってバイパス用パワー半導体207が破壊されるのをより確実に防止することが可能となる。

[01 08] 実施の形態 3 .

実施の形態 3 の電力変換装置では、サブモジュールが 1 つのハーフブリッジ回路を有し、サブモジュールが、外部端子を介して他のサブモジュールと直列接続される。

[01 09] 図 10 は、実施の形態 3 のサブモジュール 1010 の構成を表わす図である。

サブモジュール 1010 は、ハーフブリッジ回路 1004 と、主回路給電装置 1012 と、ゲート駆動装置 1010 と、個別コントローラ 1009 と、バイパス部 1006 と、バイパス部駆動装置 1011 とを備える。

[01 10] ハーフブリッジ回路 1004 は、直列接続された主パワー半導体 1001₃ (第 1 の主パワー半導体) および主パワー半導体 1001₁ (第 2 の主パワー半導体) と、主パワー半導体 1001₃ および主パワー半導体 1001₁ の経路と並列に接続された電気エネルギー蓄積要素 1003 とを備える。

[01 11] 主パワー半導体 1001₃、1001₁ には、それぞれ逆並列に還流ダイオード 1002_a、1002_b が接続される。

[01 12] 電気エネルギー蓄積要素 1003 と並列に主回路給電装置 1012 が接続される。

主パワー半導体 1001₃、1001₁ との間のノード 1005₁ が外部端子 1005₁ と接続される。主パワー半導体 1001₁ と電気エネルギー蓄積要素 1003 との接続点が外部端子 1005₂ と接続される。

[01 13] バイパス部 1006 は、外部端子 1005₁ および外部端子 1005₂ と接続され、外部端子 1005₁ と外部端子 1005₂ の間に配置される。

[01 14] バイパス部 1006 は、バイパス用パワー半導体 1007 と、バイパス用パワー半導体 1007 に逆並列に接続された還流ダイオード 1008 によって構成される。

[01 15] バイパス部 1006 は、サブモジュール 1010 が正常時には開放モードとなっている。たとえば、バイパス用パワー半導体 1007 が MOS 管で構成される場合に、開放モードにおいて、バイパス用パワー半導体 1007 に

ゲート電圧が印可されていない状態、または負バイアスへ電圧が印可されている状態（オフ指令状態）に設定される。

[01 16] 個別コントローラ 1009 またはゲート駆動装置 1010 に含まれる異常検出手段（図示しない）が、主パワー半導体 1001 の短絡故障などのハーフブリッジ回路 1004 の異常を検出したときに、個別コントローラ 1009 または中央コントローラ 103 の信号に基づき、バイパス部駆動装置 1011 が制御される。バイパス部駆動装置 1011 は、バイパス部 1006 に含まれるバイパス用パワー半導体 1007 を短絡させる。

[01 17] 本構成によって、異常が発生したサブモジュール 1010 を電力変換装置 104 から切り離し、電力変換装置 104 は運転継続が可能となる。

[01 18] 本実施の形態のゲート駆動装置 1010 およびバイパス部駆動装置 1011 と、個別コントローラ 1009 および中央コントローラ 103 間の制御信号の通信手段および給電方法については、実施の形態 1 と同様である。

[01 19] 外部端子 1005_P、1005_Nの両端に現れる最大の電圧は電気エネルギー蓄積要素 1003 の両端の電圧 V_{OC} に等しい。従って、バイパス用パワー半導体 1007 に印加される最大の電圧は基本的には実施の形態 1 で、図 2 において述べたバイパス用パワー半導体 207a、207b に印加される最大の電圧と等しい。

[01 20] したがって、実施の形態 3 においても、実施の形態 1 のバイパス用パワー半導体 207a、207b と同様に、バイパス用パワー半導体 1007 を、主パワー半導体 10013、1001b よりも高い定格電圧のパワー半導体を用いる。これによって、バイパス部 1006 の信頼性を向上させることが可能となる。

[01 21] 図 11 は、実施の形態 3 における、サブモジュール 1010 内における異常検出から異常が検出されたハーフブリッジ回路のバイパスが完了するまでの動作手順を表わすフローチャートである。

[01 22] ステップ 311 において、個別コントローラ 1009 またはゲート駆動装置 1010 に含まれる異常検出手段（図示しない）が、ハーフブリッジ回路

1 0 0 4 の異常の有無を検出する。

- [01 23] ハーフブリッジ回路 1 0 0 4 の異常を検出した場合 (3 1 1 : Y 巳3)、処理がステップ3 1 2 に進む。
- [01 24] ステップ3 1 2 において、個別コントローラ 1 0 0 9 は、バイパス用パワー半導体 1 〇〇7 と、バイパス用パワー半導体 1 0 0 7 と並列接続された主パワー半導体 1 0 0 1 ヒ (第 2 の主パワー半導体) に同時にオン指令を与え、主パワー半導体 1 0 0 1 3 (第 1 の主パワー半導体) にはオフ指令を与える。
- [01 25] ステップ3 1 3 において、第 1 の主パワー半導体が短絡故障している場合 (3 1 3 : Y 巳3)、処理がステップ3 1 4 に進む。
- [01 26] ステップ3 1 4 において、電気エネルギー蓄積要素 1 〇0 3 の両端が短絡されるため短絡電流が流れ、電気エネルギー蓄積要素 1 0 0 3 が放電されて、バイパスが完了する。
- [01 27] ステップ3 1 3 において、第 1 の主パワー半導体が短絡故障していない場合 (3 1 3 : N 0)、処理がステップ3 1 5 に進む。
- [01 28] ステップ3 1 5 において、電気エネルギー蓄積要素 1 0 0 3 の両端の電圧は、第 1 の主パワー半導体が担うため、短絡電流は流れず電気エネルギー蓄積要素 1 0 0 3 は充電されたままバイパスが完了する。
- [01 29] なお、上述の短絡電流は、主パワー半導体 1 0 0 1 ヒ (第 2 の主パワー半導体) とバイパス用パワー半導体 1 0 0 7 とで分流するが、以下のようにして、バイパス用パワー半導体 1 0 0 7 の短絡電流を抑制することができる。主パワー半導体 1 〇〇1₃, 1 0 0 1 6 および還流ダイオード1 0 0 2 3, 1 0 0 2 ヒを第 1 のパワーモジュールで構成し、バイパス用パワー半導体 1 0 0 7 3 および還流ダイオード1 0 0 8 を第 2 のパワーモジュールで構成する。これらの 2 つのパワーモジュールを導体で接続する。バイパス用パワー半導体 1 0 0 7 を通る短絡電流の経路の配線のインピーダンスに対して、主パワー半導体 1 0 0 1 ヒ (第 2 の主パワー半導体) を通る短絡電流の経路の配線のインピーダンスの方が小さくなる。その結果、バイパス用パワー半導

体 1 0 0 7 の短絡電流を抑制し、バイパス用パワー半導体 1 0 0 7 の短絡電流による破壊を効果的に防ぐことができる。

[01 30] 以上で説明したように、実施の形態 3 のサブモジュール 1 0 1 〇は、1 つのハーフブリッジ回路で構成される。実施の形態 3 では、実施の形態 1 で述べたバイパス用パワー半導体の信頼性向上、およびバイパス用パワー半導体への給電方法については同様としつつ、サブモジュール 1 0 1 〇は 1 つのハーフブリッジ回路で構成されるため、サブモジュール 1 つあたりのサイズをより小さくすることができる。

[01 31] 実施の形態 4 .

実施の形態 4 は、異常サブモジュールが存在する電力変換装置の起動方法に係るものである。例えば、異常サブモジュールが常に開放状態となっているような場合、この異常サブモジュールを含んだ状態では、電力変換装置の初期充電が完了できない。従って、異常サブモジュールを含んだ状態で電力変換装置を起動させる場合には、予め確実に異常サブモジュールをバイパスして、電力変換装置から切り離しておくことが要求される。

[01 32] 図 1 を用いて、実施の形態 4 における電力変換装置の起動前の各バイパス用パワー半導体に対する処理について説明する。実施の形態 4 は、電力変換装置の起動方法に係るものであり、実施の形態 1 ～ 3 のいずれの電力変換装置に対しても適用することが可能である。従って、本実施の形態のサブモジュールの基本的な構成については、図 2 または図 1 0 で説明したものと同様である。

[01 33] 図 1 2 は、電力変換装置の起動前に各バイパス用パワー半導体に対して行う処理を示したフローチャートである。

[01 34] ステップ 3 1 6 において、ハーフブリッジ回路が、中央コントローラ 1 0 3 に異常検出が記憶されているハーフブリッジ回路の場合に (3 1 6 : Y 已 3)、処理がステップ 3 1 7 に進み、中央コントローラ 1 0 3 に異常検出が記憶されていないハーフブリッジ回路の場合に (3 1 6 : N O)、処理がステップ 3 1 8 に進む。

[01 35] ステップ3 17において、電力変換装置104から、異常が検出されたハーフブリッジ回路を切り離す必要があるため、バイパス部駆動装置212は、接地電位からの光給電によって対応するバイパス用パワー半導体をオン状態とする。

[01 36] ステップ3 18において、対応するバイパス用パワー半導体をオフ状態とする。

なお、ハーフブリッジ回路2043の主パワー半導体201a, 201b、ハーフブリッジ回路204c内の主パワー半導体201c, 201dは、電力変換装置の起動前なので、オフに設定されている。

[01 37] なお、各ハーフブリッジ回路に対応するバイパス用パワー半導体とは、各ハーフブリッジ回路と並列に接続されているバイパス用パワー半導体である。すなわち、ハーフブリッジ回路2043に対応するのが、バイパス用パワー半導体2073であり、ハーフブリッジ回路204cに対応するのが、バイパス用パワー半導体207cである。

[01 38] 以上のように、異常が検出されたハーフブリッジ回路を中央コントローラが記憶し、起動前に異常が検出されたハーフブリッジ回路を予め電力変換装置104から切り離すことによって、より確実に電力変換装置104を起動することが可能となる。言い換えると、より信頼性の高い電力変換装置を供給することが可能となる。

[01 39] 実施の形態5.

実施の形態5の電力変換装置のサブモジュールは、フルブリッジ回路を備える。フルブリッジ回路は、2つのハーフブリッジ回路を組み合わせることによって構成される。このサブモジュールは、外部端子を介して他のサブモジュールと直列接続される。

[0140] 図13は、実施の形態5のサブモジュール101bの構成を表わす図である。

サブモジュール101bは、フルブリッジ回路1304を備える。

[0141] フルブリッジ回路1304は、直列接続された主パワー半導体13013

(第1の主パワー半導体)と主パワー半導体1301ヒ(第2の主パワー半導体)と、直列接続された主パワー半導体1301〇(第3の主パワー半導体)と主パワー半導体1301_{〇1}(第4の主パワー半導体)と、電気エネルギー蓄積要素1303とを含む。直列接続された主パワー半導体13013と主パワー半導体1301ヒの経路と、直列接続された主パワー半導体1301〇と主パワー半導体1301_{〇1}の経路と、電気エネルギー蓄積要素1303の経路とは並列に接続される。

[0142] フルブリッジ回路1304は、さらに、主パワー半導体13013に逆並列に接続された還流ダイオード1302₃と、主パワー半導体1301ヒに逆並列に接続された還流ダイオード1302ヒと、主パワー半導体1301〇に逆並列に接続された還流ダイオード1302〇と、主パワー半導体1301_{〇1}に逆並列に接続された還流ダイオード1302_{〇1}とを備える。

[0143] サブモジュール101₁は、実施の形態1と同様に、主回路給電装置1312と、ゲート駆動装置1310と、個別コントローラ1309と、バイパス部1306と、バイパス部駆動装置1311とを備える。

[0144] 電気エネルギー蓄積要素1303と並列に主回路給電装置1312が接続される。主パワー半導体13013と、主パワー半導体1301ヒとの間のノード問〇₁が外部端子1305₁と接続される。主パワー半導体1301〇と主パワー半導体1301_{〇1}の間のノード〜0₁が外部端子1305₁₁と接続される。

[0145] バイパス部1306は、外部端子1305₁および外部端子1305₁₁と接続され、外部端子1305₁と外部端子1305₁₁の間に配置される。

[0146] バイパス部1306は、直列接続されたバイパス用パワー半導体13073およびバイパス用パワー半導体1307ヒと、バイパス用パワー半導体13073と逆並列に接続された還流ダイオード13083と、バイパス用パワー半導体1307ヒと逆並列に接続された還流ダイオード1308ヒとを備える。

[0147] バイパス用パワー半導体13073と、バイパス用パワー半導体1307

ヒとは互いに逆向きに接続される。つまり、例えば、バイパス用パワー半導体 13073 およびバイパス用パワー半導体 1307 ヒが IG 已丁で構成される場合には、図 13 に示すように、バイパス用パワー半導体 13073 のエミッタと、バイパス用パワー半導体 1307 ヒのエミッタとが接続される。あるいは、バイパス用パワー半導体 13073 のコレクタと、バイパス用パワー半導体 1307b のコレクタとが接続されるものとしてもよい。これは、単一のハーフブリッジ回路と異なり、フルブリッジ回路 1304 は、正極性に加え、負極性の電圧が出力可能となるためである。正常時（非バイパス時）に、フルブリッジ回路 1304 からいずれの極性の電圧が出力されても、フルブリッジ回路 1304 の動作を継続することができる。

[0148] バイパス部 1306 は、サブモジュール 101 づが正常時には開放モードとなっている。たとえば、バイパス用パワー半導体 1307₃ およびバイパス用パワー半導体 1307 ヒが IG 已丁で構成される場合に、開放モードにおいて、バイパス用パワー半導体 13073 およびバイパス用パワー半導体 13076 にゲート電圧が印可されていない状態、または負バイアスへ電圧が印可されている状態（オフ指令状態）に設定される。

[0149] 個別コントローラ 1309 またはゲート駆動装置 1310 に含まれる異常検出手段（図示しない）が、主パワー半導体 1301₃ ~ 1301 づの短絡故障などのフルブリッジ回路 1304 の異常を検出したときに、個別コントローラ 1309 は、主パワー半導体 1301a, 1301 ヒ, 1301 ○, 1301₄ にオフ指令を与える。また、個別コントローラ 1309 または中央コントローラ 103 の信号に基づき、バイパス部駆動装置 1311 が制御される。バイパス部駆動装置 1311 は、バイパス部 1306 に含まれるバイパス用パワー半導体 13073、およびバイパス用パワー半導体 1307 ヒを短絡させる。

[0150] 本構成によって、異常が発生したサブモジュール 101 づを電力変換装置 104 から切り離し、電力変換装置 104 は運転継続が可能となる。

[0151] 本実施の形態における、ゲート駆動装置 1310 およびバイパス部駆動装

置 1 3 1 1 と、個別コントローラ 1 3 0 9 および中央コントローラ 1 0 3 の間の制御信号の通信手段および給電方法については、実施の形態 1 と同様である。

[01 52] 外部端子 1 3 0 5 P, 1 3 0 5 M の両端に現れる最大の電圧は電気エネルギー蓄積要素 1 3 0 3 の両端の電圧 V_{OC} に等しい。従って、バイパス用パワー半導体 1 3 0 7 3, 1 3 0 7 7 に印加される最大の電圧は基本的には実施の形態 1 で、図 2 において説明したバイパス用パワー半導体 2 0 7 a, 2 0 7 b に印加される最大の電圧と等しい。

[01 53] したがって、実施の形態 5 においても、実施の形態 1 のバイパス用パワー半導体 2 0 7 3, 2 0 7 7 と同様に、バイパス用パワー半導体 1 3 0 7 を、主パワー半導体 1 3 0 1 a, 1 3 0 1 7, 1 3 0 1 O, 1 3 0 1 づよりも高い定格電圧のパワー半導体を用いる。これによって、バイパス部 1 3 0 6 の信頼性を向上させることが可能となる。

[01 54] 個別コントローラ 1 3 0 9 またはゲート駆動装置 1 3 1 0 に含まれる異常検出手段 (図示しない) が、フルブリッジ回路 1 3 0 4 の異常の有無を検出する。

[01 55] フルブリッジ回路 1 3 0 4 の異常を検出した場合、個別コントローラ 1 3 0 9 は、バイパス用パワー半導体 1 3 0 7 a, 1 3 0 7 7 にオン指令を与え、主パワー半導体 1 3 0 1 a, 1 3 0 1 7, 1 3 0 1 O, 1 3 0 1 づにはオフ指令を与える。

[01 56] 以上のように、すべての主パワー半導体 1 3 0 1 a, 1 3 0 1 7, 1 3 0 1 O, 1 3 0 1 づにオフ指令を与えることによって、主パワー半導体 1 3 0 1 3, 1 3 0 1 づの両方が短絡故障した場合、および、主パワー半導体 1 3 0 1 7, 1 3 0 1 O の両方が短絡故障した場合を除いて電気エネルギー蓄積要素 1 3 0 3 は充電されたまま、バイパスが完了する。

[01 57] 一方で、主パワー半導体 1 3 0 1 3, 1 3 0 1 づの両方が短絡故障した場合、または、主パワー半導体 1 3 0 1 6, 1 3 0 1 O の両方が短絡故障した場合に、バイパス動作を実施すると、電気エネルギー蓄積要素 1 3 0 3 が短

絡し、短絡電流がバイパス用パワー半導体 1307a, 1307b に流れて、故障してしまう可能性がある。

[0158] 従って、更に信頼性を向上させるためには、例えば、バイパス部駆動装置 1311 にバイパス用パワー半導体 13083, 1308b の短絡に対する保護手段を実装するなどの対策が可能である。

[0159] 以上で説明したように、実施の形態5のサブモジュール101は、2つのハーフブリッジ回路が組み合わされたフルブリッジ回路によって構成される。実施の形態5のサブモジュールは、実施の形態1と同様に、バイパス用パワー半導体の信頼性を向上することができ、実施の形態1と同様のバイパス用パワー半導体への給電方法を有する。

[0160] 実施の形態5のサブモジュール101は、フルブリッジ回路で構成されるため、負極性の電圧が出力可能となるので、電力変換装置の104の運転範囲を拡大することが可能となる。

[0161] さらに、実施の形態5のサブモジュール101では、2つの主パワー半導体13013および1301b、または2つの主パワー半導体1301cおよび1301dが同時に短絡故障した場合を除いて、任意の1つの主パワー半導体が短絡した場合であっても、電気エネルギー蓄積要素が短絡されることなく、確実にバイパスを完了することができる。

[0162] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本開示の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0163] 1013, 101b, 101c, 101d サブモジュール、102 リアクトル、103 中央コントローラ、104 電力変換装置、105 負荷、106 直流電圧源、2013, 201₁₃, 201c, 201d, 10013, 1001b, 1301a, 1301b, 1301c, 1301d 主パワー半導体、2023, 2026, 202c, 202d, 2083, 2

08 b, 1002 a, 1002 b, 1008, 1302 a, 1302 b, 1302 c, 1302 d, 1308 a, 1308 b 還流ダイオード、203 a, 203 b, 1003, 1303 電気エネルギー蓄積要素、204 a, 204 b, 1004 ハーフブリッジ回路、205 P, 205 N, 1005 P, 1005 N, 1305 P, 1305 N 外部端子、206, 1006, 1306 バイパス部、207 a, 207 b, 1007, 1307 a, 1307 b バイパス用パワー半導体、209 中間端子、210, 1009, 1309 個別コントローラ、211 a, 211 b, 1010, 1310 ゲート駆動装置、212, 1011, 1311 バイパス部駆動装置、213 a, 213 b, 1012, 1312 主回路給電装置、401 パワーモジュール、701 インピーダンス要素、1304 フルブリッジ回路、FB1, FB2, FB3, FB4, FB4 a, FB4 b, FB5 光ファイバー。

請求の範囲

- [請求項 1] 電力変換装置であって、
- 直列接続された電力変換を行うサブモジュールを複数個備え、
- 前記サブモジュールは、
- オン/ オフ制御によって電力変換を行う直列接続された 2 つの主パワー半導体と、前記直列接続された 2 つの主パワー半導体の経路と並列に接続された電気エネルギー蓄積要素とを含むブリッジ回路と、
- バイパス用パワー半導体を含むバイパス部と、
- 前記バイパス部を駆動するバイパス部駆動装置と、
- 第 1 の外部端子と第 2 の外部端子とを含み、
- 前記第 1 の外部端子と前記第 2 の外部端子の間に前記バイパス部が配置され、前記第 1 の外部端子と、前記 2 つの主パワー半導体の間のノードとが接続され、
- 前記電力変換装置は、さらに、
- 前記バイパス部駆動装置を給電するための光による給電系を備える、電力変換装置。
- [請求項 2] 前記バイパス用パワー半導体は、前記主パワー半導体と比較して定格電圧の高いパワー半導体である、請求項 1 に記載の電力変換装置。
- [請求項 3] 前記バイパス用パワー半導体をオン状態とするための信号を伝送するために第 1 の伝達経路と第 2 の伝達経路とを有する、請求項 1 または 2 に記載の電力変換装置。
- [請求項 4] 前記第 1 の伝達経路による前記信号の伝達時間は、前記第 2 の伝達経路による信号の伝達時間よりも短い、請求項 3 に記載の電力変換装置。
- [請求項 5] 前記電気エネルギー蓄積要素で生成された電力によって駆動される個別コントローラと、
- 接地電位と接続される中央コントローラとを備え、
- 前記個別コントローラが前記第 1 の伝達経路を通じて、前記バイパ

ス用パワー半導体をオン状態とするための第 1 の制御信号を前記バイパス部駆動装置へ送信し、

前記中央コントローラが前記第 2 の伝達経路を通じて、前記バイパス用パワー半導体をオン状態とするための第 2 の制御信号を前記バイパス部駆動装置へ送信し、

前記サブモジュールの異常検出から前記第 1 の制御信号が前記バイパス部駆動装置へ伝達されるまでの時間が、前記サブモジュールの異常検出から前記第 2 の制御信号が前記バイパス部駆動装置へ伝達されるまでの時間よりも短い、請求項 3 または 4 に記載の電力変換装置。

[請求項 6] 前記光による給電系は、光ファイバーを用いた給電系である、請求項 1 ～ 5 のいずれか 1 項に記載の電力変換装置。

[請求項 7] 前記 2 つの主パワー半導体を駆動するゲート駆動装置と、
前記バイパス部駆動装置および前記ゲート駆動装置を制御する個別コントローラと、

前記電気エネルギー蓄積要素と並列に接続され、前記個別コントローラ、およびゲート駆動装置へ電力を供給する主回路給電装置とを備える、請求項 1 ～ 4 のいずれか 1 項に記載の電力変換装置。

[請求項 8] 前記個別コントローラは、前記ブリッジ回路に異常が検出された場合に、前記 2 つの主パワー半導体のうち、オン状態に設定するバイパス用パワー半導体と並列に接続された主パワー半導体をオン状態にする指令を出力し、前記 2 つの主パワー半導体のうち残りの主パワー半導体をオフ状態に設定する指令を伝送する、請求項 7 に記載の電力変換装置。

[請求項 9] 前記サブモジュールは、前記ブリッジ回路として、第 1 のハーフブリッジ回路と第 2 のハーフブリッジ回路を備え、

前記第 1 のハーフブリッジ回路は、直列接続された第 1 の主パワー半導体と第 2 の主パワー半導体とを含み、

前記第 2 のハーフブリッジ回路は、直列接続された第 3 の主パワー

半導体と第4の主パワー半導体とを含み、

前記バイパス部は、

前記第2の主パワー半導体と並列に接続された第1のバイパス用パワー半導体と、前記第3の主パワー半導体と並列に接続された第2のバイパス用パワー半導体とを含み、前記第1の主パワー半導体と前記第2のバイパス用パワー半導体とが直列接続され、

前記第2の主パワー半導体と前記第3の主パワー半導体との接続点と、前記第1のバイパス用パワー半導体と前記第2のバイパス用パワー半導体の接続点とが電氣的に接続されている、請求項7に記載の電力変換装置。

[請求項10] 前記個別コントローラは、前記第1のハーフブリッジ回路に異常が検出された場合に、前記第2の主パワー半導体をオン状態にする指令を出力し、前記第1の主パワー半導体をオフ状態に設定する指令を伝送し、前記第2のハーフブリッジ回路に異常が検出された場合に、前記第3の主パワー半導体をオン状態にする指令を出力し、前記第4の主パワー半導体をオフ状態に設定する指令を伝送する、請求項9に記載の電力変換装置。

[請求項11] 前記第2の主パワー半導体と前記第3の主パワー半導体の接続点と、前記第1のバイパス用パワー半導体と前記第2のバイパス用パワー半導体の接続点とがインピーダンス要素を介して電氣的に接続される、請求項9に記載の電力変換装置。

[請求項12] 前記第1のバイパス用パワー半導体と前記第2のバイパス用パワー半導体は、1つのパワー半導体モジュールによって構成される、請求項9に記載の電力変換装置。

[請求項13] 前記サブモジュールは、前記ブリッジ回路として、1つのハーフブリッジ回路を備え、

前記ハーフブリッジ回路は、前記2つの主パワー半導体を備え、

前記バイパス部は、前記バイパス用パワー半導体を備える、請求項

1～8のいずれか1項に記載の電力変換装置。

[請求項 14] 異常が検出された前記サブモジュールを記憶し、起動時に記憶されている前記サブモジュールを予めバイパスさせる中央コントローラを備える、請求項 1～4 のいずれか 1 項に記載の電力変換装置。

[請求項 15] 前記サブモジュールは、前記ブリッジ回路として、フルブリッジ回路を備え、

前記フルブリッジ回路は、

直列接続された第 1 の主パワー半導体と第 2 の主パワー半導体と、

直列接続された第 3 の主パワー半導体と第 4 の主パワー半導体と、

前記電気エネルギー蓄積要素とを含み、

前記直列接続された前記第 1 の主パワー半導体と前記第 2 の主パワー半導体の経路と、前記直列接続された前記第 3 の主パワー半導体と前記第 4 の主パワー半導体の経路と、前記電気エネルギー蓄積要素の経路とは並列に接続され、

前記第 1 の外部端子は、前記第 1 の主パワー半導体と前記第 2 の主パワー半導体との間のノードに接続され、

前記第 2 の外部端子は、前記第 3 の主パワー半導体と前記第 4 の主パワー半導体との間のノードに接続され、

前記バイパス部は、直列接続された第 1 のバイパス用パワー半導体と第 2 のバイパス用パワー半導体とを備え、

前記第 1 のバイパス用パワー半導体と、前記第 2 のバイパス用パワー半導体とは互いに逆向きに接続されている、請求項 1～4 のいずれか 1 項に記載の電力変換装置。

[請求項 16] 前記フルブリッジ回路に異常が検出された場合に、前記第 1 の主パワー半導体、前記第 2 の主パワー半導体、前記第 3 の主パワー半導体、および前記第 4 の主パワー半導体をオフ状態に設定する指令を出力し、前記第 1 のバイパス用パワー半導体および前記第 2 のバイパス用パワー半導体を短絡させる個別コントローラを備える、請求項 15 に

記載の電力変換装置。

[図1]

図1

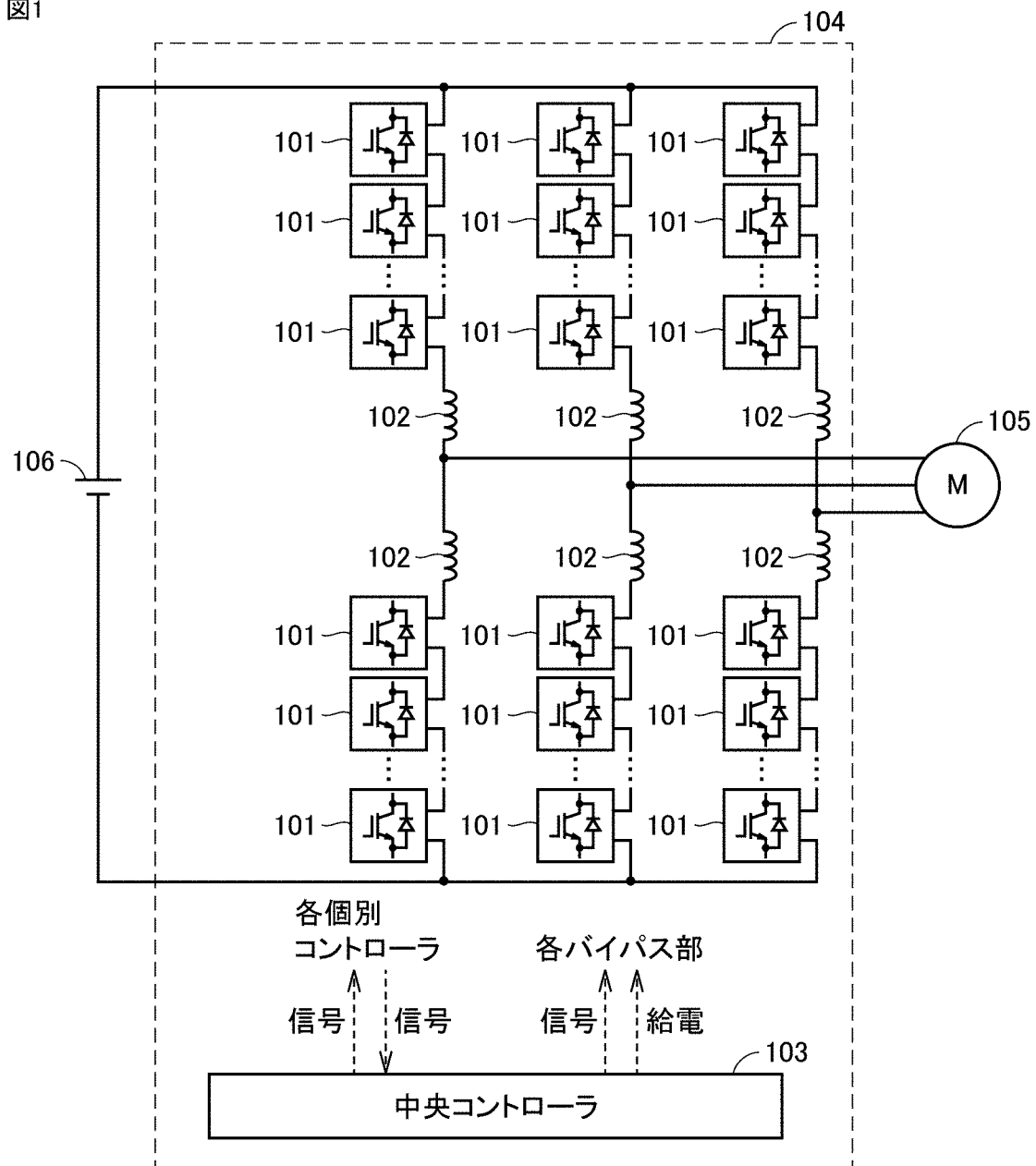
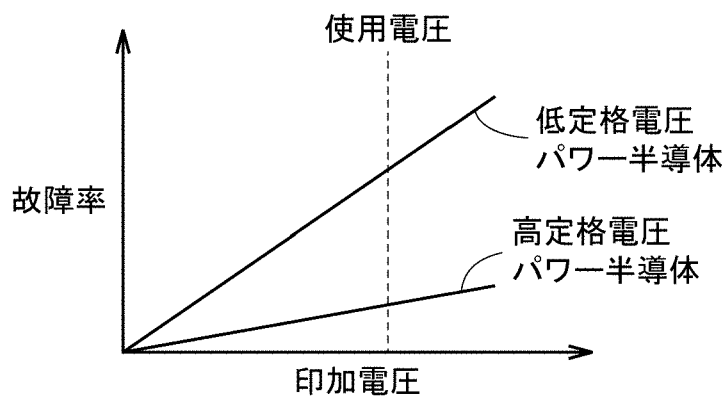
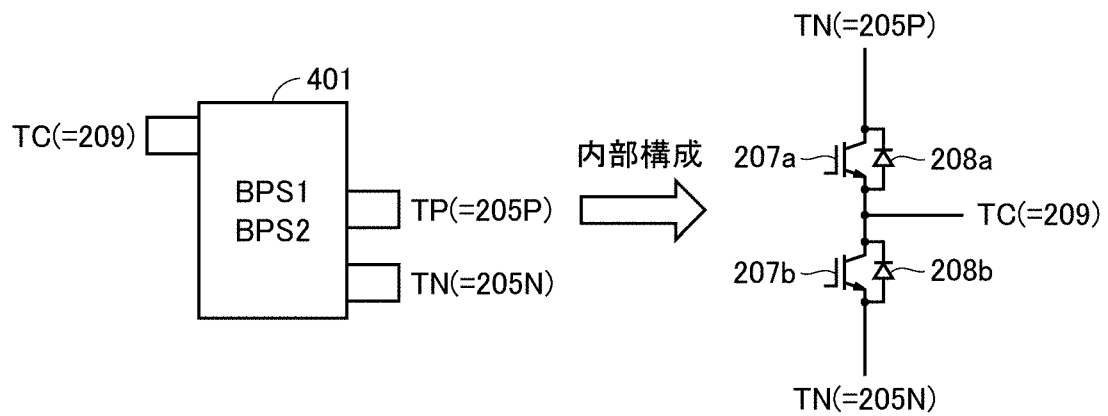


图2



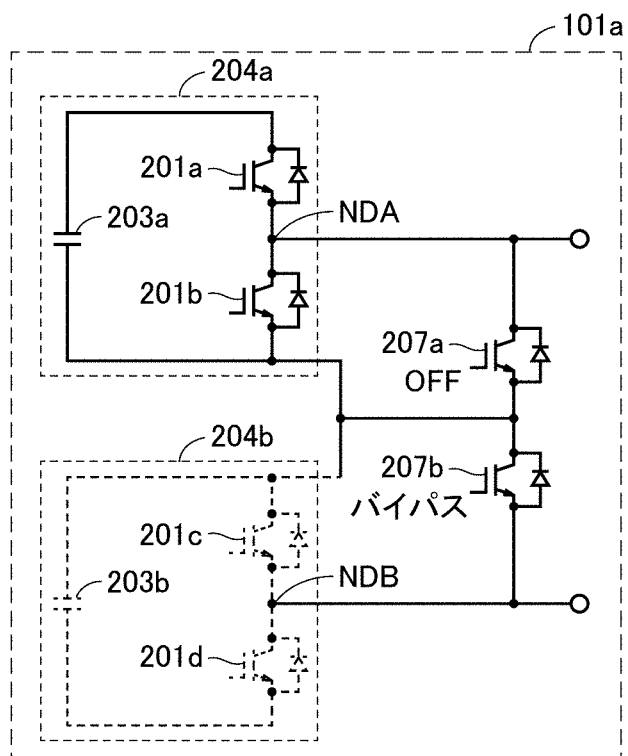
[図4]

図4



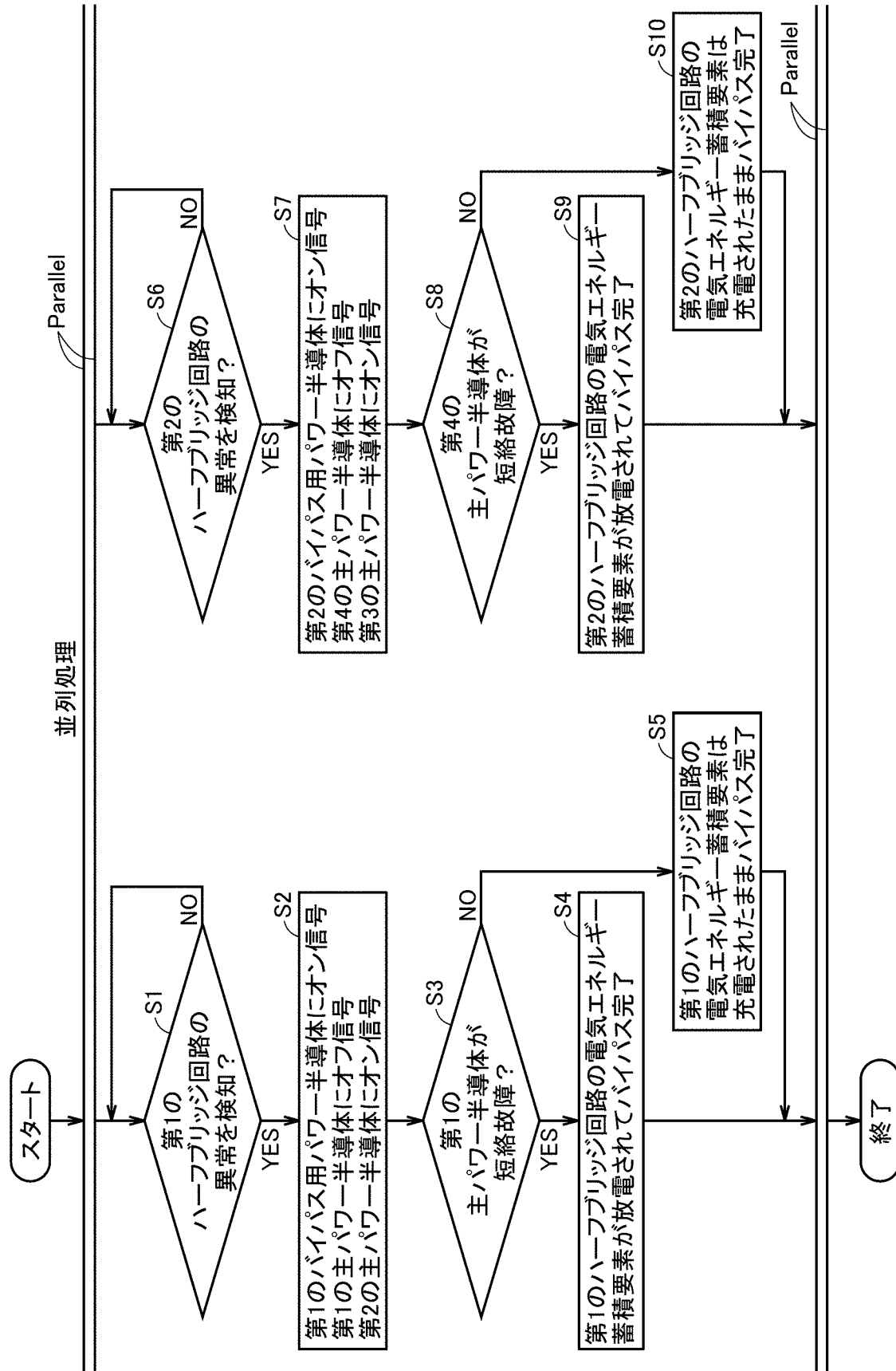
[図5]

図5



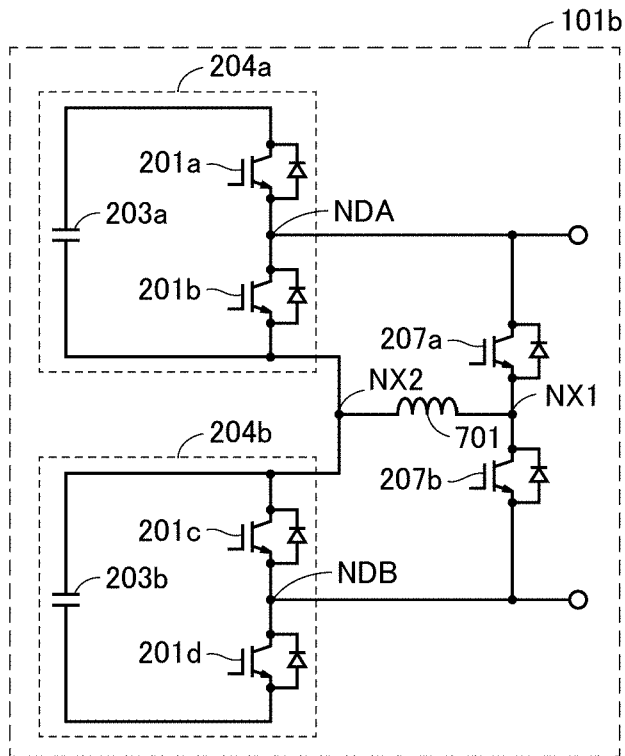
[図6]

図6



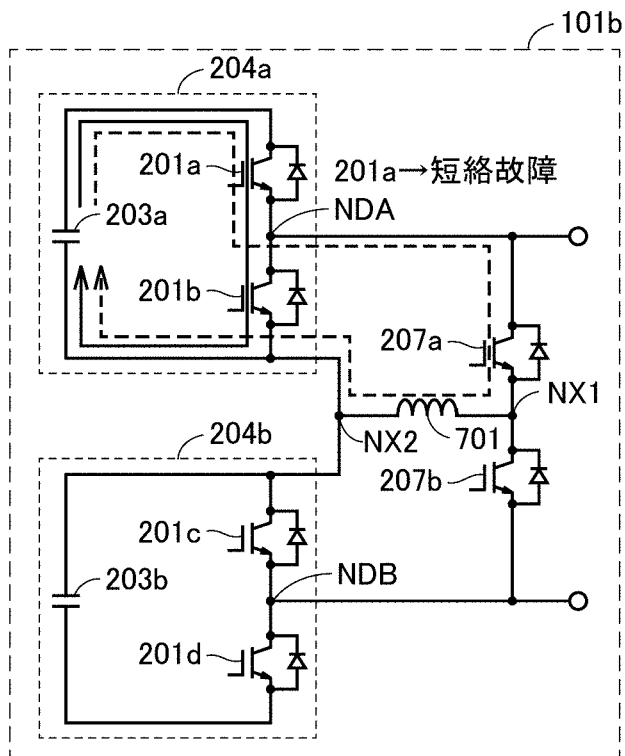
[図7]

図7



[図8]

図8

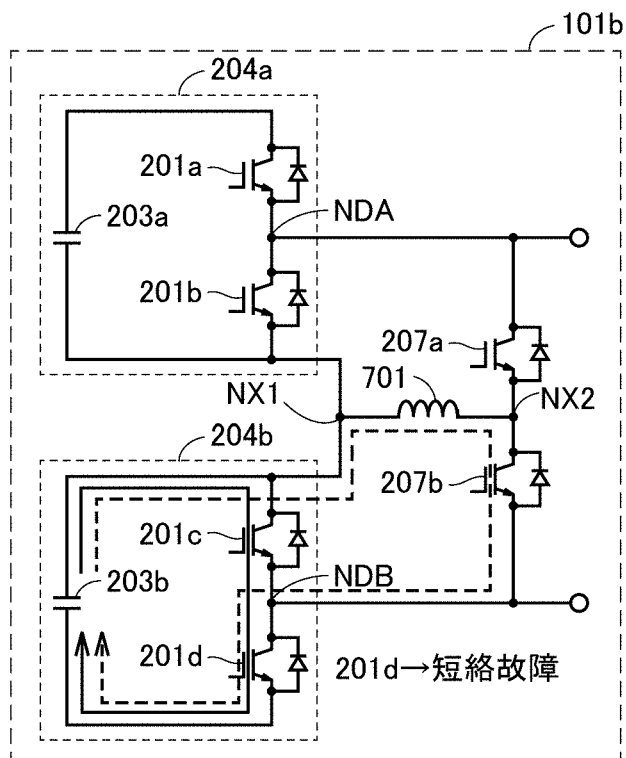


—→ 主パワー半導体のみを経由する短絡電流

---→ バイパス用パワー半導体を経由する短絡電流

[図9]

図9

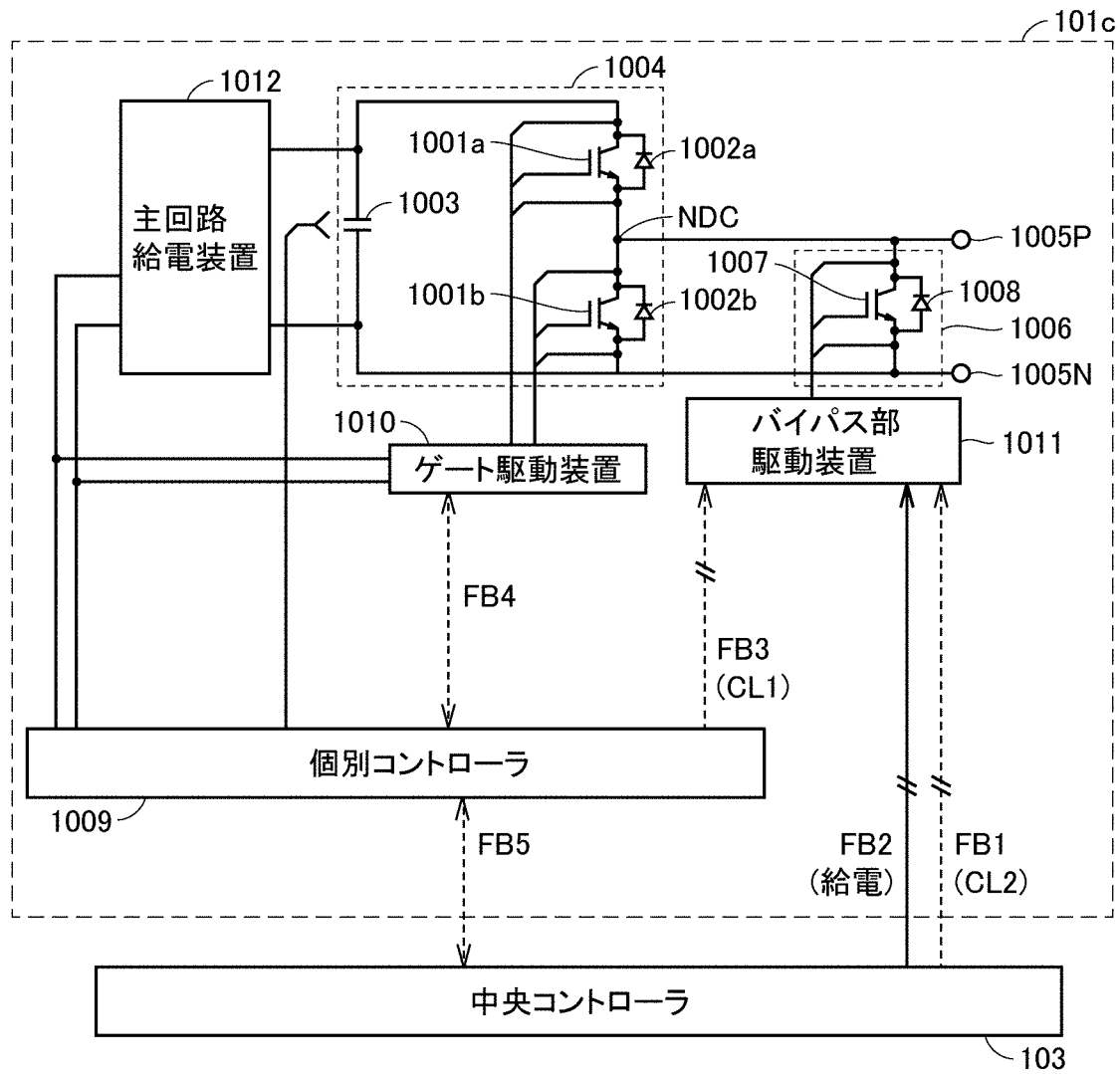


—→ 主パワー半導体のみを経由する短絡電流

---→ バイパス用パワー半導体を経由する短絡電流

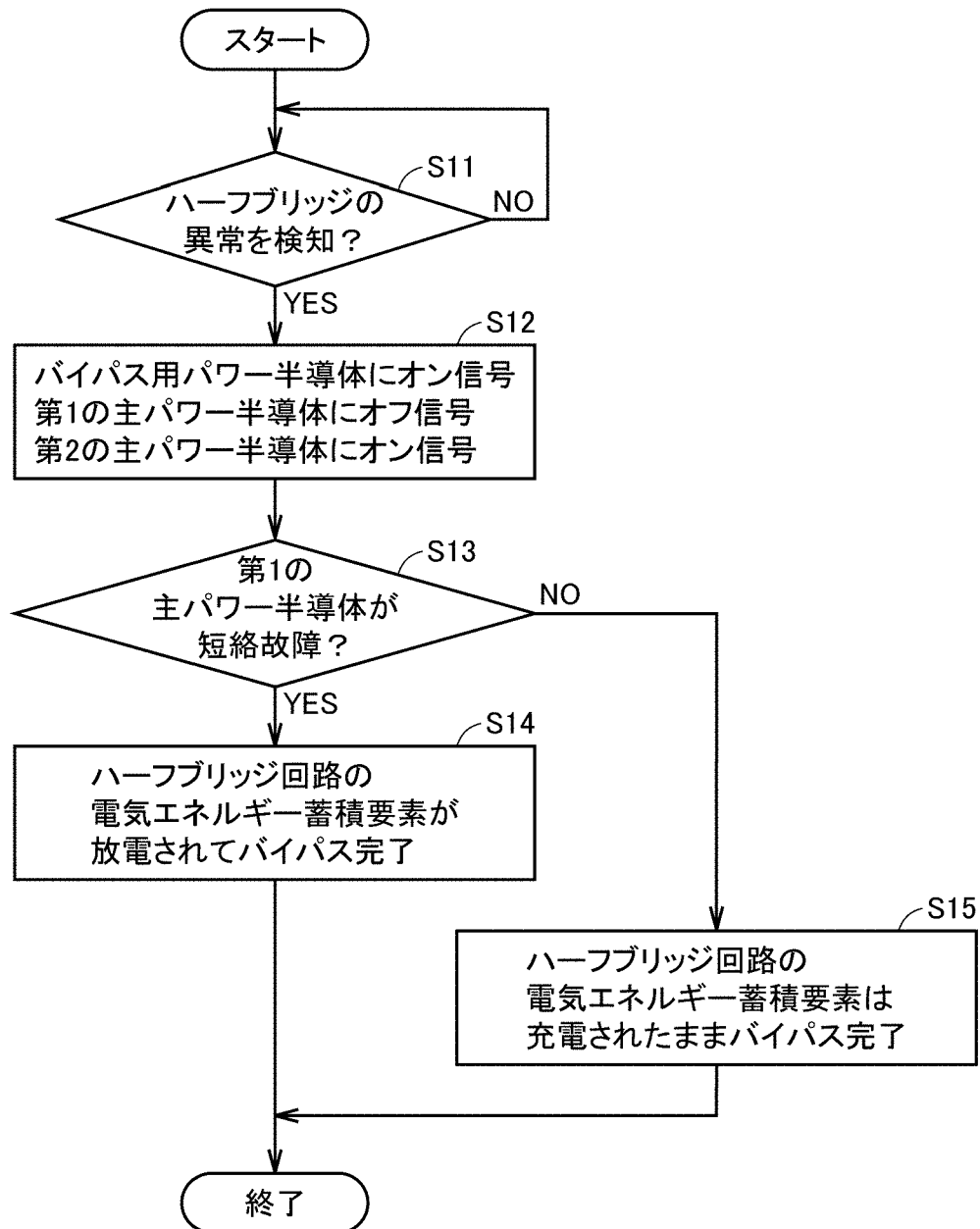
[図10]

図10



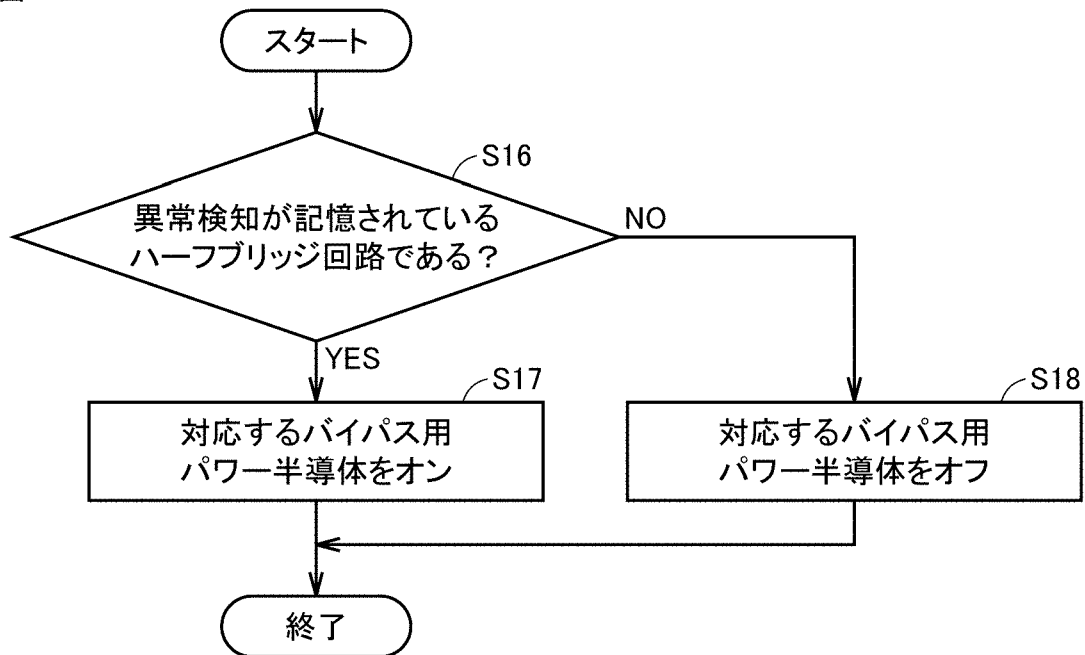
[図11]

図11



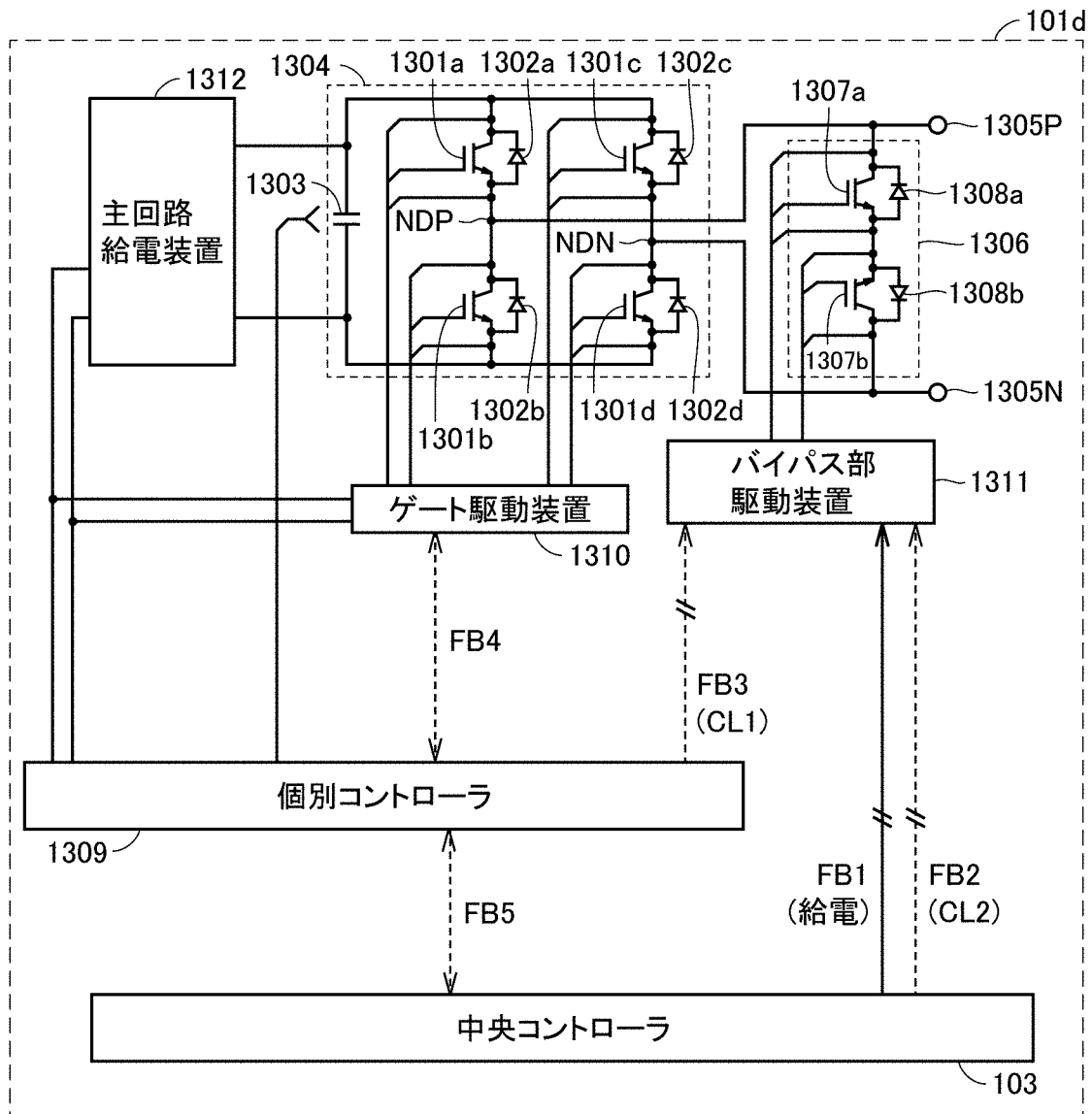
[図12]

図12



[図13]

図13



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/019241

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H02M7/49 (2007.01) i, H02M7/12 (2006.01) i, H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H02M7/49, H02M7/12, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2019

Registered utility model specifications of Japan 1996-2019

Published registered utility model applications of Japan 1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2018-023253 A (FUJI ELECTRIC CO., LTD.) 08 February 2018 (Family: none)	1-16
A	JP 2013-255422 A (HITACHI, LTD.) 19 December 2013, & WO 2011/114816 A1 & EP 2549634 A1 & CN 102771038 A	1-16
A	WO 2016/002319 A1 (MITSUBISHI ELECTRIC CORP.) 07 January 2016, & US 2017/0126127 A1 & EP 3163729 A1	1-16
A	WO 2014/148100 A1 (MITSUBISHI ELECTRIC CORP.) 25 September 2014, & US 2016/0036314 A1 & EP 2978114 A1	1-16



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
17.06.2019

Date of mailing of the international search report
25.06.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/JP2019/019241

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-205887 A (ABB SCHWEIZ AG) 13 October 2011, & US 2011/0235221 A1 & EP 2369725 A1 & CN 102201728 A & CA 2734911 A1 & KR 10-2011-0107767 A	1-16
A	US 5986909 A (HAMMOND, Peter W.) 16 November 1999, & JP 2000-60142 A & CN 1244745 A	1-16
A	US 2015/0333660 A1 (HYOSUNG CORPORATION) 19 November 2015, & WO 2014/104848 A1 & EP 2940845 A1 & KR 10-1389579 B1	1-16

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02M7/49(2007.01)i, H02M7/12(2006.01)i, H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02M7/49, H02M7/12, H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2018-023253 A（富士電機株式会社）2018.02.08, （ファミリーなし）	1 - 1 6
A	JP 2013-255422 A（株式会社日立製作所）2013.12.19, & WO 2011/114816 A1 & EP 2549634 A1 & CN 102771038 A	1 - 1 6
A	WO 2016/002319 A1（三菱電機株式会社）2016.01.07, & US 2017/0126127 A1 & EP 3163729 A1	1 - 1 6

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

1 7 . 0 6 . 2 0 1 9

国際調査報告の発送日

2 5 . 0 6 . 2 0 1 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

栗栖 正和

5 G

3 9 8 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2014/148100 A1 (三菱電機株式会社) 2014. 09. 25, & US 2016/0036314 A1 & EP 2978114 A1	1 - 1 6
A	JP 2011-205887 A (アーベーバー・シュバイツ・アーゲー) 2011. 10. 13, & US 2011/0235221 A1 & EP 2369725 A1 & CN 102201728 A & CA 2734911 A1 & KR 10-2011-0107767 A	1 - 1 6
A	US 5986909 A (HAMMOND, P e t e r W.) 1999. 11. 16, & JP 2000-60142 A & CN 1244745 A	1 - 1 6
A	US 2015/0333660 A1 (HYOSUNG CORPORATION) 2015. 11. 19, & WO 2014/104848 A1 & EP 2940845 A1 & KR 10-1389579 B1	1 - 1 6