

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年9月29日(29.09.2022)



(10) 国際公開番号

WO 2022/201744 A1

(51) 国際特許分類:

H01L 45/00 (2006.01) H01L 27/105 (2006.01)
H01L 49/00 (2006.01) G11C 13/00 (2006.01)
H01L 21/8239 (2006.01)

(21) 国際出願番号: PCT/JP2022/000526

(22) 国際出願日: 2022年1月11日(11.01.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2021-048235 2021年3月23日(23.03.2021) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 野々口 誠二 (NONOGUCHI, Seiji); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 椎本 恒則(SHIIMOTO,

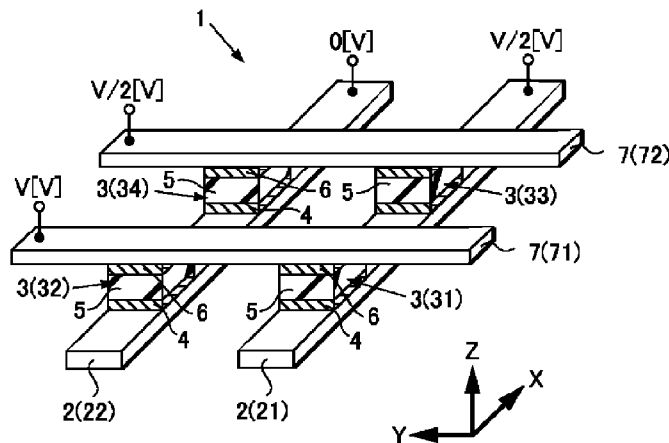
Tsunenori); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 清 宏彰 (SEI, Hiroaki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 弁理士法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿1丁目15番9号 さわだビル3階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: NONVOLATILE STORAGE DEVICE

(54) 発明の名称: 不揮発性記憶装置



(57) Abstract: This nonvolatile storage device comprises a first electrode, a switch layer, and a second electrode. The second electrode is arranged facing the first electrode. The switch layer is arranged between the first electrode and the second electrode. The switch layer has germanium, arsenic and selenium as principal components thereof.

(57) 要約: 不揮発性記憶装置は、第1電極と、スイッチ層と、第2電極とを備えている。第2電極は第1電極に対向して配設されている。スイッチ層は第1電極と第2電極との間に配設されている。スイッチ層はゲルマニウム、砒素及びセレンを主成分としている。

[続葉有]

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：不揮発性記憶装置

技術分野

[0001] 本開示は、不揮発性記憶装置に関する。

背景技術

[0002] 特許文献1には、回路素子が開示されている。回路素子是一对の不活性電極の間にスイッチ層を備えている。スイッチ層は選択素子及び記憶素子を兼ねている。

このように構成される回路素子では、スイッチ層が単層により形成されている。このため、回路素子の薄型化が可能となり、記憶装置の高集積化を実現することができる。

先行技術文献

特許文献

[0003] 特許文献1：特開2017-224688号公報

発明の概要

[0004] 記憶装置は、回路素子の情報読出し動作を安定化し、記憶容量の大容量化を図る傾向にある。このため、回路素子の半選択動作状態において、スイッチ層に流れるリーク電流を小さくすることが望まれている。

[0005] 本開示は、スイッチ層に流れるリーク電流を小さくし、情報読出し動作を安定化させ、記憶容量の大容量化を実現することができる不揮発性記憶装置を提供する。

[0006] 本開示の実施形態に係る不揮発性記憶装置は、第1電極と、第1電極に対向して配設された第2電極と、第1電極と第2電極との間に配設され、ゲルマニウム、砒素及びセレンを主成分とするスイッチ層と、を備えている。

図面の簡単な説明

[0007] [図1]本開示の第1実施の形態に係る不揮発性記憶装置のメモリセルアレイ領域の要部を含む斜視図である。

[図2]図1に示されるメモリセルアレイ領域に配列されたメモリセル（スイッチ層）の電流電圧特性を示す図である。

[図3]図1に示されるメモリセル（スイッチ層）の厚さとリードマージンとの関係を示す図である。

[図4]図1に示されるメモリセルの耐熱性と電流電圧特性との関係を示す図である。

[図5]図1に示されるメモリセルの耐熱性と厚さとリードマージンとの関係を示す図である。

[図6]第1実施の形態の変形例に係る不揮発性記憶装置の図1に対応する斜視図である。

[図7]本開示の第2実施の形態に係る不揮発性記憶装置の図1に対応する斜視図である。

[図8]図7に示されるメモリセルアレイ領域に配列されたメモリセル（スイッチ層及び記憶層）の電流電圧特性を示す図である。

発明を実施するための形態

[0008] 以下、本開示の実施の形態について図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第1実施の形態

第1実施の形態は、不揮発性記憶装置として、スイッチ層によりメモリセルを構築したクロスポイント型メモリに、本技術を適用した例を説明する。

2. 第2実施の形態

第2実施の形態は、不揮発性記憶装置として、スイッチ層及び記憶層によりメモリセルを構築したクロスポイント型メモリに、本技術を適用した例を説明する。

[0009] ここで、図中、適宜示されている矢印X方向は平面上の一方向を示し、矢印Y方向は矢印X方向に対して直交する平面上の他の一方向を示している。また、矢印Z方向は、矢印X方向及び矢印Y方向に対して直交し、紙面下方から上方へ向かう方向を示している。つまり、矢印X方向、矢印Y方向及び

矢印Z方向は、三次元座標系のX軸方向、Y軸方向及びZ軸方向に一致している。

なお、これらの矢印方向は、説明の理解を助けるものであって、本開示の方向を限定するものではない。

[0010] <1. 第1実施の形態>

[不揮発性記憶装置1の構成]

(1) 不揮発性記憶装置1の概略構成

図1は、本開示の第1実施の形態に係る不揮発性記憶装置1のメモリセルアレイ領域の概略構成例を表している。

[0011] 図1に示されるように、不揮発性記憶装置1のメモリセルアレイ領域は、図示省略の基板上に、第1配線2と、メモリセル3と、第2配線7とを備えて構築されている。第1配線2、第2配線7のそれぞれは基板に形成された図示省略の回路に接続されている。回路は例えば相補型 (Complementary type) 絶縁ゲート電界効果トランジスタ (IGFET: Insulated Gate Field Effect Transistor) 等の半導体素子を含んで構成されている。絶縁ゲート電界効果トランジスタは、金属/絶縁体/半導体構造を有する電界効果トランジスタ (MISFET: Metal Insulator Semiconductor Field Effect Transistor) 及び金属/酸化膜/半導体構造を有する電界効果トランジスタ (MOSFET: Metal Oxide Semiconductor Field Effect Transistor) の双方を少なくとも含んでいる。

[0012] 第1配線2は、所定の配線幅を有し、矢印X方向に延在している。第1配線2は、所定の離間寸法を持って矢印Y方向に複数本配列されている。ここでは、説明を簡単にするために、2本の第1配線2が示されている。2本の第1配線2のうち、右側の第1配線2は符号(21)を併せて付し、左側の第1配線2は符号(22)を併せて付している。

第1配線2は、半導体製造プロセスに使用される配線材料、例えばタングステン(W)、窒化タングステン(WN)、銅(Cu)、アルミニウム(Al)、モリブデン(Mo)若しくはタンタル(Ta)により形成されている

。また、第1配線2は、タングステン、モリブデン、タンタル等の高融点金属と珪素（Si）との化合物であるシリサイドにより形成されてもよい。

[0013] 第2配線7は、所定の配線幅を有し、第1配線2の延在方向に対して交差する矢印Y方向に延在している。ここでは、第2配線7の延在方向は、第1配線2の延在方向に対して直交している。第2配線7は、所定の離間寸法を持って矢印X方向に複数本配列されている。第1配線2と同様に、2本の第2配線7が示されている。2本の第2配線7のうち、手前側の第2配線7は符号（71）を併せて付し、奥行き側の第2配線7は符号（72）を併せて付している。

第2配線7は、例えば第1配線2と同様の配線材料により形成されている。また、第2配線7の配線材料は第1配線2の配線材料に対して異なってもよい。

[0014] （2）メモリセル3の構成

メモリセル3は、第1電極4と、スイッチ層5と、第2電極6とを備えている。ここで、第1配線2（21）と第2配線7（71）との交差部に配置されたメモリセル3は符号（31）を併せて付している。同様に、第1配線2（22）と第2配線7（71）との交差部に配置されたメモリセル3は符号（32）を付している。第1配線2（21）と第2配線7（72）との交差部に配置されたメモリセル3は符号（33）を付している。そして、第1配線2（22）と第2配線7（72）との交差部に配置されたメモリセル3は符号（34）を付している。

[0015] 第1電極4は、第1配線2上に形成され、第1配線2に接触し、かつ、電氣的に接続されている。第1電極4は、第1配線2の幅寸法と同一の幅寸法に形成され、かつ、第2配線7の幅寸法と同一の長さ寸法に形成されている。表現を代えと、第1電極4は、第1配線2と第2配線7との交差部において、第1配線2と第2配線7との重複領域に配設されている。第1電極4は、矢印Z方向から見て（以下、単に「平面視」という。）、矩形状に形成されている。

第1電極4は、半導体製造プロセスに使用され、更にスイッチ層5との界面においてイオン伝導や熱拡散がし難い電極材料により形成されている。電極材料には、例えばタングステン、窒化タングステン、銅、アルミニウム、モリブデン、タンタル、チタン（Ti）、窒化チタン（TiN）、窒化タンタル（Ta₃N₅）、炭素（C）若しくは窒化炭素（CN）が使用されている。また、第1電極4はシリサイドにより形成してもよい。

[0016] 第2電極6は、第1電極4に対向して第1電極4上に形成され、第2配線7に接触し、かつ、電氣的に接続されている。第2電極6は、第2配線7の幅寸法と同一の幅寸法に形成され、かつ、第1配線2の幅寸法と同一の長さ寸法に形成されている。第2電極6は、第1電極4と同様に、第1配線2と第2配線7との交差部において、第1配線2と第2配線7との重複領域に配設されている。第2電極6は、第1電極4と同様に、平面視において矩形状に形成されている。

第2電極6は、第1電極4の電極材料と同一又は異なる電極材料により形成されている。

[0017] （3）スイッチ層5の構成

スイッチ層5は第1電極4と第2電極6との間に配設されている。スイッチ層5は、第1電極4上に形成され、第1電極4に電氣的に接続されている。スイッチ層5上には第2電極6が形成され、スイッチ層5は第2電極6に電氣的に接続されている。平面視において、スイッチ層5の輪郭形状は、第1電極4の輪郭形状、第2電極6の輪郭形状のそれぞれと同一に形成されている。そして、第1電極4、スイッチ層5及び第2電極6は、上下方向において同一位置に配置され、矢印Z方向を高さ方向とする角柱形状に形成されている。

[0018] メモリセル3では、第1電極4と第2電極6との間に印加される電圧がスイッチ層5の閾値電圧以下のとき、スイッチ層5の電気抵抗が非常に高くなる。一方、スイッチ層5の閾値電圧を超えた電圧が第1電極4と第2電極6との間に印加されると、スイッチ層5の電気抵抗が急激に低くなる。このた

め、メモリセル3に大電流が流れる。つまり、メモリセル3は非線形の電気抵抗特性を備えている。ここで、メモリセル3では、スイッチ層5の電気抵抗の高い状態が「オフ状態」とされる。また、メモリセル3では、スイッチ層5の電気抵抗の低い状態が「オン状態」とされる。

[0019] このような電気抵抗特性を持つスイッチ層として、オボニック閾値スイッチ（OTS：Ovonic Threshold Switch）がある。オボニック閾値スイッチは、テルル（Te）、セレン（Se）及び硫黄（S）からなる群より選択された少なくとも1種以上のカルコゲン（chalcogen）元素を含む材料により形成されている。

また、オボニック閾値スイッチは、硼素（B）、アルミニウム、インジウム（In）、ガリウム（Ga）、炭素、ゲルマニウム（Ge）及び珪素からなる群より選択された少なくとも1種以上の添加元素を更に含む材料により形成されている。添加元素が含まれると、アモルファス構造を安定化させることができる。

さらに、オボニック閾値スイッチには、酸素（O）及び窒素（N）の少なくとも一方の添加元素を含んで形成されることがある。

[0020] 第1実施の形態に係る不揮発性記憶装置1のメモリセル3では、スイッチ層5はゲルマニウム、砒素（As）及びセレンを主成分として形成されている。スイッチ層5はカルコゲナイド元素としてセレンのみ含まれている。

例えば、スイッチ層5に含まれる砒素及びセレンは60原子%以上80原子%以下に設定されている。詳しく説明すると、スイッチ層5に含まれる砒素は20原子%以上40原子%以下に設定され、セレンは30原子%以上50原子%以下に設定されている。そして、スイッチ層5には、残りの20原子%以上40原子%以下において、少なくともゲルマニウムが含まれている。

さらに、スイッチ層5には、残りの20原子%以上40原子%以下において、ゲルマニウムに加えて、珪素、硼素、炭素、ガリウム、インジウム及びアルミニウムから選ばれる少なくとも1種以上の元素が添加されてもよい。

上述の各元素の組成比は窒素又は酸素を除いた状態での比率である。スイッチ層5は、すべての組成元素に対して30原子%以下の範囲において、窒素若しくは酸素(O)、又は窒素及び酸素の両方を添加してもよい。

[0021] さらに、主成分を含めてスイッチ層5の組成元素について、以下に詳細に説明する。

主成分のセレンが20原子%以下になると、スイッチング動作を行うカルコゲン元素が不足する。カルコゲン元素が不足すると、スイッチング動作が難しくなる。また、セレンが70原子%以上になると、スイッチ層5の膜質が劣化する。膜質が劣化すると、不揮発性記憶装置1の製造プロセスにおいて、第1電極4からスイッチ層5の膜剥がれ、スイッチ層5から第2電極6の膜剥がれが発生し易くなる。従って、マージンを含めて、セレンは上記組成比に設定されている。

[0022] 砒素はセレンとカルコゲナイドガラスを形成する。例えば、砒素はセレンと三セレン化二砒素(As_2Se_3)化合物を形成する。三セレン化二砒素化合物の融点はカルコゲン元素の融点よりも高い。砒素は、20原子%以上になると、カルコゲン元素との原子間に強い結合を形成してカルコゲン元素を安定化させ、結果として閾値電圧の経時変化を減少させる。

一方、砒素が40原子%を超えると、スイッチ層5において、アモルファス構造の安定性が低下し、耐熱性が低下する。従って、砒素は上記組成比に設定されている。

[0023] ゲルマニウムはセレン及び砒素を共に含む三元系において安定なアモルファス構造を形成する。従って、ゲルマニウムが上記組成比に設定されることにより、スイッチ層5の耐熱性を向上させることができ、スイッチ層5において安定したスイッチング動作を実現することができる。

また、砒素及びセレンのみを主成分とする場合に比べて、ゲルマニウム、砒素及びセレンを主成分とするスイッチ層5は、不揮発性記憶装置1の製造プロセスにおいて、成膜工程及びアニール工程の後の膜浮きや剥がれを効果的に抑制可能である。

[0024] スイッチ層5に添加される元素として、珪素はゲルマニウムと同族元素である。このため、スイッチ層5に珪素が添加されると、スイッチ層5に主成分として含まれるゲルマニウムにより得られる効果と同様の効果を得ることができる。

[0025] 硼素は比較的小さい原子半径を有する。硼素がスイッチ層5に添加されると、スイッチ層5内に原子半径が異なる元素が存在するので、スイッチ層5のアモルファス構造を安定化させることができる。

また、硼素は、半金属のなかでも、単体において低い導電性を有する。このため、スイッチ層5に硼素が含まれると、スイッチ層5の抵抗値は高くなるので、スイッチ層5のリーク電流を低減することができる。

[0026] 炭素は、グラファイト等において見られる sp^2 軌道をとる構造以外では、スイッチ層5の高抵抗化に寄与する。また、炭素のイオン半径はカルコゲン元素のイオン半径に比べて小さいので、炭素はスイッチ層5のアモルファス構造を安定化させる。

[0027] ガリウムはセレン、砒素のそれぞれとの結合を形成し易い。例えば、ガリウムは、セレンと結合して、セレン化ガリウム (Ga_2Se_3) を形成する。また、ガリウムは、砒素と結合して、砒化ガリウム ($GaAs$) を形成する。これらの化合物は安定である。さらに、ガリウムは、セレン及び砒素と強固に結合して、アモルファス構造を安定化させる。

[0028] アルミニウム、インジウムのそれぞれは、ガリウムと同じ周期律表第13族に属しているので、ガリウムと同様な性質を有する。なお、アルミニウム、インジウムのそれぞれの原子半径（イオン半径）はガリウムの原子半径（イオン半径）に対して異なる。

また、ガリウム、アルミニウム、インジウムから選ばれる2つ以上の元素の含有量を調整することにより、スイッチ層5のアモルファス構造を安定化させることができる。

[0029] 窒素は、ゲルマニウム、アルミニウム、ガリウムのそれぞれと結合し、高抵抗を有する化合物を形成する。また、窒素は硼素、炭素又は珪素等と結合

して結合物を形成し易い。結合物がスイッチ層5内に分散されると、アモルファス構造を安定化させることができる。

一方、スイッチ層5において、窒素がすべての組成元素に対して30原子%を超えて添加されると、スイッチング動作不良、スイッチング動作特性不良、又は膜剥れが生じ易い。

[0030] 窒素と同様に、酸素がすべての組成元素に対して30原子%を超えて添加されると、スイッチング動作不良、スイッチング動作特性不良、又は膜剥れが生じ易い。

窒素及び酸素の合計の添加量がすべての組成元素に対して30原子%を超えて添加されたときも、窒素又は酸素の添加のときと同様の不具合が生じ易い。

[0031] スイッチ層5では、上記の通り、ゲルマニウム、砒素及びセレンが主組成として形成されている。そして、スイッチ層5には各種添加元素が添加されている。このため、スイッチ層5では、リーク電流を減少することができ、アモルファス構造を安定化させることができる。

[0032] 図2は第1実施の形態に係るスイッチ層5の電流電圧特性を表している。横軸は電圧[V]、縦軸は電流[A]である。スイッチ層5では、約3[V]の電圧が印加されたとき 10^{-8} [A]の電流が流れ、約3.8[V]の電圧が印加されたとき 5×10^{-5} [A]以上の電流が流れる。ここで、図2に示される特性は、図示省略の外部のトランジスタ素子により、 5×10^{-5} [A]に電流が制限された例を示している。

また、図2には、第1実施の形態に係るスイッチ層5の電流電圧特性に加えて、比較例に係るスイッチ層の電流電圧特性が示されている。スイッチ層は、ゲルマニウム、砒素及びテルルを主成分として形成され、窒素を添加している。カルコゲン元素として、テルルが使用されている。スイッチ層では、約1.5[V]の電圧が印加されたとき 10^{-8} [A]の電流が流れ、約2.4[V]の電圧が印加されたとき同様に 5×10^{-5} [A]以上の電流が流れる。

[0033] 比較例に係るスイッチ層に比べて、第1実施の形態に係るスイッチ層5では、抵抗が高く、リーク電流が低い。このため、スイッチ層5は、クロスポイント構造を採用する不揮発性記憶装置1のメモリセル3として好適である。

[0034] 図3は第1実施の形態に係るスイッチ層5の厚さとリードマージンとの関係を表している。横軸はスイッチ層5の厚さ[nm]、縦軸はリードマージン[V]である。ここでは、熱を伴う加速試験を実施していない状態でのリードマージンが示されている。

図3に示されるように、スイッチ層5の厚さが増加すると、リードマージンが増加する。メモリセルアレイ領域の規模、回路の規模に依存するが、第1実施の形態に係る不揮発性記憶装置1では、リードマージンとして0.3[V]以上に設定される。このため、スイッチ層5の厚さは10[nm]以上に設定される。

一方、スイッチ層5の厚さが厚くなると、膜剥がれが生じ易くなる。また、クロスポイント構造が採用されると、不揮発性記憶装置1の製造プロセスにおいて、メモリセル3の領域での段差形状が大きくなる。つまり、アスペクト比が大きくなるので、メモリセル3のパターンニング加工が難しくなる。このため、許容される初期化電圧を考慮すると、スイッチ層5の厚さは40[nm]以下に設定される。

[0035] 図4は第1実施の形態に係るスイッチ層5の3つの状態における電流電圧特性を表している。横軸は電圧[V]、縦軸は電流[A]である。ここでは、スイッチ層5の厚さは30[nm]に設定されている。3つの状態とは、図4に符号Aを付けて示す初期状態、符号Bを付けて示す第1処理状態及び符号Cを付けて示す第2処理状態である。

初期状態は、スイッチ層5を一度も動作させていない状態である。第1処理状態は、スイッチ層5を一度動作させた後に、180℃の温度において1時間の加速試験を実施した状態である。第2処理状態は、スイッチ層5を一度動作させた後に、260℃の温度において10分の加速試験を実施した状

態である。

[0036] 例えば 6 [V] の電圧が印加されると、第 1 処理状態のスイッチ層 5 では、スイッチ層 5 の閾値電圧が印加電圧よりも低いので、オン状態となり、大電流が流れる。一方、初期状態のスイッチ層 5 では、6 [V] の電圧が印加されてもオフ状態のままであり、電流が流れない。

このように構成されるスイッチ層 5 では、複数の状態により閾値電圧を変更することができるので、不揮発性記憶装置 1 のメモリセル 3 として機能させることができる。そして、メモリセル 3 の情報読出し動作においても、非選択状態にあるメモリセル 3 のスイッチ層 5 に半選択電圧として例えば 3 [V] の電圧が印加されたとき、スイッチ層 5 に流れるリーク電流を十分に減少させることができる。

[0037] また、図 4 に示されるように、スイッチ層 5 では、初期状態と第 1 処理状態との間において約 2 [V]、初期状態と第 2 処理状態との間において約 1 [V] のリードマージンを確保することができる。

特に、第 2 処理状態にあるスイッチ層 5 は、リフロー耐性を要求される不揮発性記憶装置 1 のメモリセル 3 として構築可能である。例えば、リフロー耐性が要求される不揮発性記憶装置、又は車載用途に使用される不揮発性記憶装置として、第 1 実施の形態に係る不揮発性記憶装置 1 は有効である。

[0038] 前述の図 3 から明らかなように、リードマージンはスイッチ層 5 の厚さに依存して変化する。つまり、スイッチ層 5 の厚さが増加すると、リードマージンが増加する。図 4 に示される第 1 処理状態のスイッチ層 5、第 2 処理状態のスイッチ層 5 は、いずれも 30 [nm] の厚さに形成されたときの電流電圧特性を示している。

[0039] 図 5 は第 1 処理状態、第 2 処理状態のそれぞれのスイッチ層 5 における厚さとリードマージンとの関係を表している。横軸はスイッチ層 5 の厚さ [nm]、縦軸はリードマージン [V] である。

[0040] 情報読出し動作において、0.3 [V] 以上のリードマージンを確保するため、260℃、10 分の加速試験を経た第 2 処理状態のスイッチ層 5 の厚

さは25 [nm]以上に設定されている。前述の図3に示されるように、スイッチ層5の厚さが40 [nm]を超えると、膜剥がれ等が生じ易くなる。従って、第2処理状態のスイッチ層5の厚さは25 [nm]以上40 [nm]以下に設定されている。

[0041] 一方、180℃、1時間の加速試験を経た第1処理状態のスイッチ層5では、0.3 [V]以上のリードマージンを容易に確保することができる。このため、スイッチ層5の厚さは25 [nm]以下に設定すれば、十分なリードマージンを得ることができる。スイッチ層5の厚さを薄くすれば、不揮発性記憶装置1の製造プロセスにおいてスイッチ層5の加工精度を向上させることができる。図3に示される結果も考慮して、スイッチ層5の厚さは10 [nm]以上25 [nm]以下に設定されている。

[0042] [不揮発性記憶装置1の情報読出し動作]

不揮発性記憶装置1は以下の通り情報読出し動作を行う。

例えば、図1に示されるメモリセル(32)が選択メモリセルとされるとき、メモリセル(32)に接続される第1配線(22)に基準電圧0 [V]が印加され、同様にメモリセル(32)に接続される第2配線(71)に選択電圧Vが印加される。

このとき、非選択メモリセルとされるメモリセル(31)、メモリセル(33)のそれぞれに接続される第1配線(21)には半選択電圧 $V/2$ が印加される。また、非選択メモリセルとされるメモリセル(33)、メモリセル(34)のそれぞれに接続される第2配線(72)には、同様に、半選択電圧 $V/2$ が印加される。

[0043] メモリセル(31)のスイッチ層5には電圧 $V/2$ が印加され、メモリセル(31)は非選択状態とされる。同様に、メモリセル(33)のスイッチ層5には電圧0 [V]が印加され、メモリセル(33)は非選択状態とされる。メモリセル(34)のスイッチ層5には電圧 $V/2$ が印加され、メモリセル(34)は非選択状態とされる。

メモリセル(32)のスイッチ層5には選択電圧Vが印加され選択状態と

される。選択状態において、スイッチ層5がオン状態となり、第2配線(71)から第1配線22へ電流が流れる。電流が検出されると、メモリセル(32)に例えば情報「1」が記憶されていると判定される。

一方、選択状態にあっても、スイッチ層5がオフ状態であれば、第2配線(71)から第1配線(22)へ電流が流れない。電流が検出されないので、メモリセル(32)に例えば情報「0」が記憶されていると判定される。

なお、読出し動作における電圧印加条件は、上記のV/2方式に限定されない。

[0044] [作用効果]

第1実施の形態に係る不揮発性記憶装置1は、図1に示されるように、スイッチ層5を備える。スイッチ層5はゲルマニウム、砒素及びセレンを主成分として構成される。スイッチ層5にゲルマニウムが含まれると、スイッチ層5のスイッチング動作を安定化させることができる。スイッチ層5に砒素が含まれると、メモリセル3としての情報保持性能を向上させることができる。そして、スイッチ層5にセレンが含まれると、図2に示されるように、リーク電流を小さくすることができる。

このため、不揮発性記憶装置1では、非選択メモリセルとされるメモリセル3において、リーク電流を小さくすることができるので、集積度を高めて大容量化を実現することができる。表現を代えれば、リーク電流が小さくなるので、情報読出し動作において誤動作を減少させることができ、動作信頼性を向上させることができる。

[0045] また、不揮発性記憶装置1では、スイッチ層5は、カルコゲナイド元素として、セレンのみ含まれる。図2に示されるように、セレン以外のカルコゲナイド元素、例えばテルルが含まれる場合に比べて、セレンが含まれるスイッチ層5の抵抗を高くすることができる。

このため、スイッチ層5のリーク電流を小さくすることができるので、不揮発性記憶装置1の大容量化を実現することができる。あるいは、不揮発性記憶装置1の動作信頼性を向上させることができる。

[0046] さらに、不揮発性記憶装置 1 では、スイッチ層 5 に含まれる砒素及びセレンの組成比は、60 原子%以上 80 原子%以下に設定される。

砒素及びセレンの組成比が 60 原子%以上に設定されるので、スイッチ層 5 の閾値電圧の経時変化を減少させ、スイッチング動作を容易に行うことができる。

一方、砒素及びセレンの組成比が 80 原子%以下に設定されるので、耐熱性を向上させ、膜剥がれを効果的に抑制又は防止することができる。

[0047] また、不揮発性記憶装置 1 では、スイッチ層 5 に含まれる砒素の組成比は、20 原子%以上 40 原子%以下に設定される。

砒素が 20 原子%以上に設定されることにより、カルコゲン元素との原子間に強い結合を形成してカルコゲン元素を安定化させることができる。このため、スイッチ層 5 の閾値電圧の経時変化を減少させることができる。

一方、砒素が 40 原子%以下に設定されるので、スイッチ層 5 において、アモルファス構造を安定化させることができ、耐熱性を向上させることができる。

[0048] さらに、不揮発性記憶装置 1 では、スイッチ層 5 に含まれるセレンの組成比は、30 原子%以上 50 原子%以下に設定される。

セレンが 30 原子%以上に設定されることにより、スイッチング動作を行うカルコゲン元素を十分に補い、スイッチング動作を容易に行うことができる。

一方、セレンが 50 原子%以下に設定されることにより、スイッチ層 5 の膜質を向上することができ、膜剥がれを効果的に抑制又は防止することができる。

[0049] また、不揮発性記憶装置 1 では、スイッチ層 5 のゲルマニウムの組成比は、40 原子%以下に設定される。ゲルマニウムはセレン及び砒素を共に含む三元系において安定なアモルファス構造を形成する。このため、スイッチ層 5 の耐熱性を向上させることができ、スイッチ層 5 において安定したスイッチング動作を得ることができる。

一方、ゲルマニウムが40原子%以下に設定されることにより、砒素及びセレンのみを主成分とする場合に比べて、不揮発性記憶装置1の製造プロセスにおいて、スイッチ層5の膜浮きや剥がれを効果的に抑制することができる。

[0050] さらに、不揮発性記憶装置1では、スイッチ層5は、珪素、硼素、炭素、ガリウム、インジウム及びアルミニウムから選択された1以上の元素を含む。

珪素はゲルマニウムと同族元素であるので、スイッチ層5に珪素が添加されると、スイッチ層5に主成分として含まれるゲルマニウムにより得られる作用効果と同様の作用効果を得ることができる。

スイッチ層5に硼素が添加されると、スイッチ層5のアモルファス構造を安定化させることができる。加えて、硼素が添加されると、スイッチ層5のリーク電流を低減させることができる。

スイッチ層5に炭素、ガリウム、インジウム又はアルミニウムが添加されると、スイッチ層5のアモルファス構造を安定化させることができる。

[0051] また、不揮発性記憶装置1では、スイッチ層5は、すべての組成元素に対して、30原子%以下の窒素、酸素、又は窒素及び酸素を含む。スイッチ層5にすべての組成元素に対して30原子%以下の窒素、酸素、又は窒素及び酸素の双方が含まれているので、スイッチ層5の抵抗を高めることができる。このため、スイッチ層5のリーク電流を低減させることができる。加えて、スイッチ層5内に窒素等の結合物を分散させることができるので、スイッチ層5のアモルファス構造を安定化させることができる。上述の各元素の組成比は窒素又は酸素を除いた状態での比率である。

[0052] さらに、不揮発性記憶装置1では、スイッチ層5の厚さが10[nm]以上40[nm]以下に形成される。図3に示されるように、スイッチ層5の厚さが10[nm]以上に設定されるので、リードマージンを増加させることができる。一方、スイッチ層の厚さが40[nm]以下に設定されるので、膜剥がれが生じ難くなる。加えて、不揮発性記憶装置1の製造プロセスに

において、スイッチ層5の加工性を向上させることができる。

[0053] また、不揮発性記憶装置1では、スイッチ層5の厚さが10[nm]以上25[nm]以下に形成される。このため、図3及び図5に示されるように、180℃、1時間の加速試験を経た第1処理状態のスイッチ層5では、リードマージンを容易に確保することができる。

[0054] さらに、不揮発性記憶装置1では、スイッチ層5の厚さが25[nm]以上40[nm]以下に形成される。このため、図3及び図5に示されるように、260℃、10分の加速試験を経た第2処理状態のスイッチ層5では、リードマージンを十分に確保しつつ、膜剥がれを効果的に抑制することができる。

[0055] [変形例]

第1実施の形態の変形例に係る不揮発性記憶装置1では、図6に示されるように、第1配線2と第2配線7との間にスイッチ層5が形成されている。スイッチ層5はメモリセル3を構成している。

スイッチ層5は、第1配線2上に形成され、第1配線2に直接接続されている。つまり、第1電極4は形成されておらず、第1配線2の一部が第1電極4として使用されている。同様に、スイッチ層5は、第2配線7下に形成され、第2配線7に直接接続されている。第2電極6は形成されておらず、第2配線7の一部が第2電極6として使用されている。

このとき、第1配線2、第2配線7の配線材料は第1電極4や第2電極6で選ばれる、スイッチ層5との界面においてイオン伝導や熱拡散がし難い電極材料であってもよい。

[0056] このように構成される不揮発性記憶装置1では、前述の第1実施の形態に係る不揮発性記憶装置1により得られる作用効果と同様の作用効果を得ることができる。

[0057] [応用例]

前述の第1実施の形態に係る不揮発性記憶装置1においては、メモリセルアレイ領域の一部又は全部をワンタイムプログラマブル(OTP: One Time

Programmable) セルとして動作させることができる。

[0058] スイッチ層 5 は、前述の図 4 に符号 A を付して示されるように、閾値電圧の高い初期状態に設定可能である。初期状態を 1 つの情報論理値として使用することにより、スイッチ層 5 にリードマージンが大きな情報を記憶させることができる。

[0059] なお、初期状態を使用しなくても、スイッチ層 5 が複数の状態（複数の閾値電圧）に設定することができれば、ワンタイムプログラマブルセルを構築することができる。例えば、動作電流の大小、又は動作回数の規定により、スイッチ層 5 の閾値電圧を制御すれば、ワンタイムプログラマブルセルを構築することができる。

[0060] 応用例に係る不揮発性記憶装置 1 では、スイッチ層 5 がワンタイムプログラマブルセルを構成する。図 4 に示されるように、初期状態のスイッチ層 5 では、オフ状態の抵抗が高い。このため、非選択状態においてスイッチ層 5 のリーク電流を低減することができる。

加えて、スイッチ層 5 のリーク電流を低減することができるので、情報読出し動作において誤動作を効果的に抑制又は防止することができる。このため、動作信頼性の高い不揮発性記憶装置 1 を提供することができる。

[0061] < 2. 第 2 実施の形態 >

[不揮発性記憶装置 1 の構成]

本開示の第 2 実施の形態に係る不揮発性記憶装置 1 は、図 7 に示されるように、記憶層 8 を備えている。詳しく説明すると、第 1 実施の形態に係る不揮発性記憶装置 1 のメモリセル 3 と同様に、第 1 電極 4 上にはスイッチ層 5 が配設され、スイッチ層 5 の下端は第 1 電極 4 の上端に電氣的に接続されている。スイッチ層 5 上には記憶層 8 が配設され、スイッチ層 5 の上端は記憶層 8 の下端に電氣的に接続されている。そして、記憶層 8 上には第 2 電極 6 が配設され、第 2 電極 6 の下端は記憶層 8 の上端に電氣的に接続されている。

[0062] 記憶層 8 は、例えば、オキサイドベースラム (OxRAM : Oxide-based RAM)

、コンダクティブブリッジラム（CBRAM：Conductive Bridge RAM）等の抵抗変化型メモリ材料、又は相変化メモリ材料により形成されている。特に、動作時に初期化電圧を印加するメモリ材料が好適である。

[0063] また、ここでは、記憶層 8 はスイッチ層 5 に電氣的に直列に、かつ、直接接続されている。記憶層 8 とスイッチ層 5 との界面において反応が生じる材料により記憶層 8 が形成されるときには、記憶層 8 とスイッチ層 5 との間に、中間電極層若しくはバリア層が適宜配設されてもよい。

[0064] 図 8 は第 2 実施の形態に係る不揮発性記憶装置 1 のメモリセル 3 の電流電圧特性を表している。横軸は電圧 [V]、縦軸は電流 [A] である。ここで、スイッチ層 5 の厚さは 20 [nm] に設定されている。記憶層 8 は抵抗変化型メモリ材料により形成され、記憶層 8 の厚さは 25 [nm] に設定されている。

[0065] メモリセル 3 では、記憶層 8 を備えることにより、スイッチ層 5 と記憶層 8 との間に分圧が発生する。図 8 に示されるように、閾値電圧がより高く、かつ、閾値電圧が安定な初期状態のメモリセル 3 を形成することができる。このため、初期状態のメモリセル 3 と第 2 処理状態のメモリセル 3 との間において、大きなリードマージンを確保することができる。

[0066] [作用効果]

第 2 実施の形態に係る不揮発性記憶装置 1 によれば、第 1 実施の形態に係る不揮発性記憶装置 1 により得られる作用効果と同様の作用効果を得ることができる。

[0067] また、不揮発性記憶装置 1 は、スイッチ層 5 と記憶層 8 とを有するメモリセル 3 を備える。図 8 に示されるように、メモリセル 3 のリードマージンは、前述の図 4 に示されるメモリセル 3 のリードマージンよりも大きい。このため、不揮発性記憶装置 1 の情報読出し動作を安定化させ、記憶容量の大容量化を実現することができる。

[0068] [応用例]

第 2 実施の形態に係る不揮発性記憶装置 1 では、前述の第 1 実施の形態に

係る不揮発性記憶装置 1 と同様に、メモリセルアレイ領域の一部又は全部がワンタイムプログラマブルセルとして使用可能である。

[0069] また、初期状態のメモリセル 3 を一度動作させると、通常のメモリセル 3 として動作させることができる。このため、記憶層 8 の抵抗状態に依存して複数の閾値電圧となる状態を容易に形成することができる。

[0070] 記憶層 8 が相変化メモリ材料により形成されると、製造プロセスの完了直後では一般に記憶層 8 は低抵抗な初期状態になる。このため、分圧による閾値電圧が高い安定な初期状態を形成することができない。しかしながら、メモリセル 3 において複数の閾値電圧の状態を形成することができる。

また、マルチタイムプログラマブル (MTP: Multiple Time Programmable) メモリと同一の製造プロセスを利用してワンタイムプログラマブルセルを形成することができる。この場合、用途に応じて、マルチタイムプログラマブルメモリと、ワンタイムプログラマブルメモリとを使い分けることができる。

さらに、不揮発性記憶装置 1 は、記憶層 8 を相変化メモリ材料に限らずに抵抗変化メモリ材料により形成してもよい。

[0071] <その他の実施の形態>

本技術は、上記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲内において、種々変更可能である。

[0072] 以上説明したように、本開示では、不揮発性記憶装置 1 は、第 1 電極 4 (又は第 1 配線 2) と第 2 電極 6 (又は第 2 配線 7) との間に、ゲルマニウム、砒素及びセレンを主成分とするスイッチ層 5 を備える。このため、スイッチ層 5 に流れるリーク電流を小さくし、情報読出し動作を安定化させ、記憶容量の大容量化を実現することができる不揮発性記憶装置 1 を提供することができる。

[0073] <本技術の構成>

本技術は、以下の構成を備えている。

(1) 第 1 電極と、

前記第1電極に対向して配設された第2電極と、

前記第1電極と前記第2電極との間に配設され、ゲルマニウム、砒素及びセレンを主成分とするスイッチ層と、

を備えている不揮発性記憶装置。

(2) 前記スイッチ層は、カルコゲナイド元素として、前記セレンのみ含まれている

前記(1)に記載の不揮発性記憶装置。

(3) 前記砒素及び前記セレンの組成比は、60原子%以上80原子%以下である

前記(1)又は(2)に記載の不揮発性記憶装置。

(4) 前記砒素の組成比は、20原子%以上40原子%以下である

前記(1)から(3)のいずれか1つに記載の不揮発性記憶装置。

(5) 前記セレンの組成比は、30原子%以上50原子%以下である

前記(1)から(4)のいずれか1つに記載の不揮発性記憶装置。

(6) 前記ゲルマニウムの組成比は、40原子%以下である

前記(1)から(5)のいずれか1つに記載の不揮発性記憶装置。

(7) 前記スイッチ層は、珪素、硼素、炭素、ガリウム、インジウム及びアルミニウムから選択された1以上の元素を含んでいる

前記(1)から(6)のいずれか1つに記載の不揮発性記憶装置。

(8) 前記スイッチ層は、すべての組成元素に対して、30原子%以下の窒素、酸素、又は窒素及び酸素を含んでいる

前記(1)から(7)のいずれか1つに記載の不揮発性記憶装置。

(9) 前記スイッチ層の厚さは、10[nm]以上40[nm]以下である

前記(1)から(8)のいずれか1つに記載の不揮発性記憶装置。

(10) 前記スイッチ層の厚さは、10[nm]以上25[nm]以下である

前記(1)から(9)のいずれか1つに記載の不揮発性記憶装置。

(11) 前記スイッチ層の厚さは、25[nm]以上40[nm]以下であ

る

前記（１）から（１０）のいずれか１つに記載の不揮発性記憶装置。

（１２）前記スイッチ層の一方の端子に前記第１電極が接続され、

前記スイッチ層の他方の端子に記憶層を介在させて前記第２電極が接続されている

前記（１）から（１１）のいずれか１つに記載の不揮発性記憶装置。

（１３）前記スイッチ層及び前記記憶層は、メモリセルを構成し、

前記メモリセルは、前記第１電極に接続され、かつ、第１方向に延在する第１配線と、前記第２電極に接続され、かつ、第１方向に対して交差する第２方向に延在する第２配線との交差部に配置されている

前記（１２）に記載の不揮発性記憶装置。

（１４）前記スイッチ層は、ワンタイムプログラマブルセルである

前記（１）から（１２）のいずれか１つに記載の不揮発性記憶装置。

（１５）前記メモリセルは、第１方向及び第２方向に複数配列されてメモリセルアレイを構築し、

前記メモリセルアレイの一部又は全部は、ワンタイムプログラマブルセルとして構成されている

前記（１３）に記載不揮発性記憶装置。

[0074] 本出願は、日本国特許庁において２０２１年３月２３日に出願された日本特許出願番号 ２０２１－０４８２３５号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0075] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 第1電極と、
前記第1電極に対向して配設された第2電極と、
前記第1電極と前記第2電極との間に配設され、ゲルマニウム、砒素及びセレンを主成分とするスイッチ層と、
を備えている不揮発性記憶装置。
- [請求項2] 前記スイッチ層は、カルコゲナイド元素として、前記セレンのみ含まれている
請求項1に記載の不揮発性記憶装置。
- [請求項3] 前記砒素及び前記セレンの組成比は、60原子%以上80原子%以下である
請求項1に記載の不揮発性記憶装置。
- [請求項4] 前記砒素の組成比は、20原子%以上40原子%以下である
請求項1に記載の不揮発性記憶装置。
- [請求項5] 前記セレンの組成比は、30原子%以上50原子%以下である
請求項1に記載の不揮発性記憶装置。
- [請求項6] 前記ゲルマニウムの組成比は、40原子%以下である
請求項1に記載の不揮発性記憶装置。
- [請求項7] 前記スイッチ層は、珪素、硼素、炭素、ガリウム、インジウム及びアルミニウムから選択された1以上の元素を含んでいる
請求項1に記載の不揮発性記憶装置。
- [請求項8] 前記スイッチ層は、すべての組成元素に対して、30原子%以下の窒素、酸素、又は窒素及び酸素を含んでいる
請求項1に記載の不揮発性記憶装置。
- [請求項9] 前記スイッチ層の厚さは、10[nm]以上40[nm]以下である
請求項1に記載の不揮発性記憶装置。
- [請求項10] 前記スイッチ層の厚さは、10[nm]以上25[nm]以下であ

る

請求項 1 に記載の不揮発性記憶装置。

[請求項11] 前記スイッチ層の厚さは、25 [nm] 以上40 [nm] 以下である

る

請求項 1 に記載の不揮発性記憶装置。

[請求項12] 前記スイッチ層の一方の端子に前記第 1 電極が接続され、
前記スイッチ層の他方の端子に記憶層を介在させて前記第 2 電極が
接続されている

請求項 1 に記載の不揮発性記憶装置。

[請求項13] 前記スイッチ層及び前記記憶層は、メモリセルを構成し、
前記メモリセルは、前記第 1 電極に接続され、かつ、第 1 方向に延
在する第 1 配線と、前記第 2 電極に接続され、かつ、第 1 方向に対し
て交差する第 2 方向に延在する第 2 配線との交差部に配置されている

請求項 1 2 に記載の不揮発性記憶装置。

[請求項14] 前記スイッチ層は、ワンタイムプログラマブルセルである

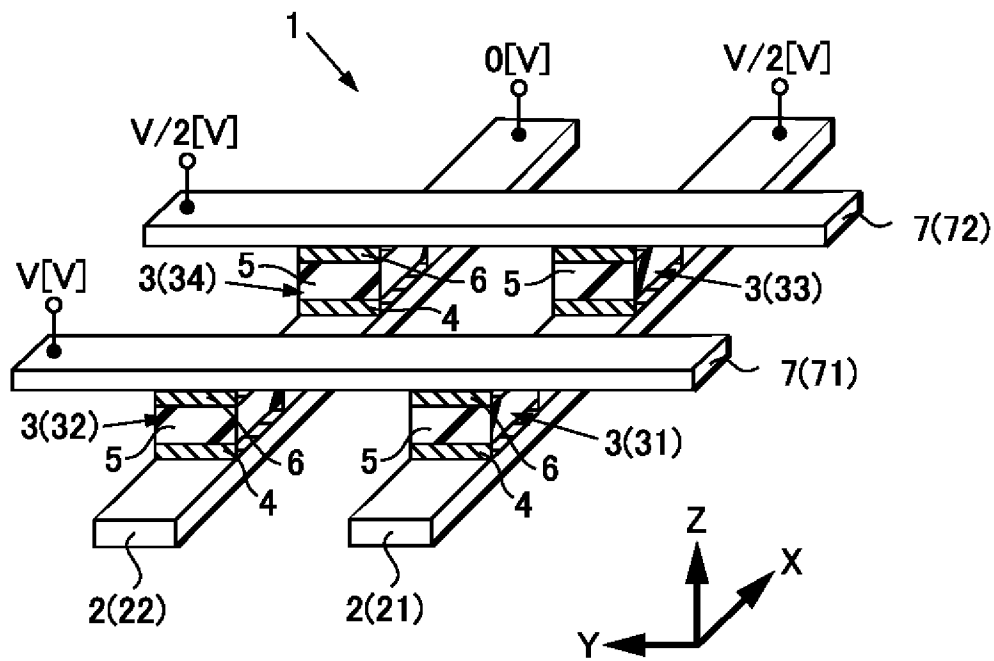
請求項 1 に記載の不揮発性記憶装置。

[請求項15] 前記メモリセルは、第 1 方向及び第 2 方向に複数配列されてメモリ
セルアレイを構築し、

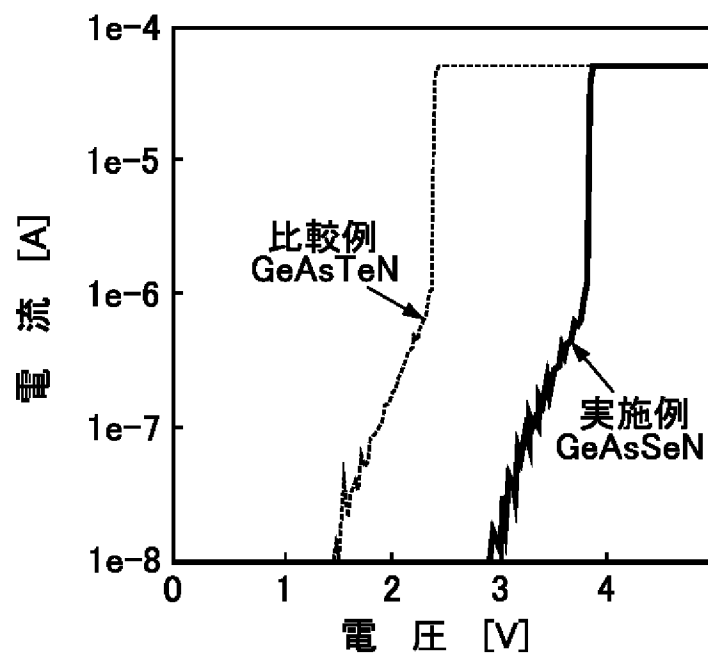
前記メモリセルアレイの一部又は全部は、ワンタイムプログラマブ
ルセルとして構成されている

請求項 1 3 に記載の不揮発性記憶装置。

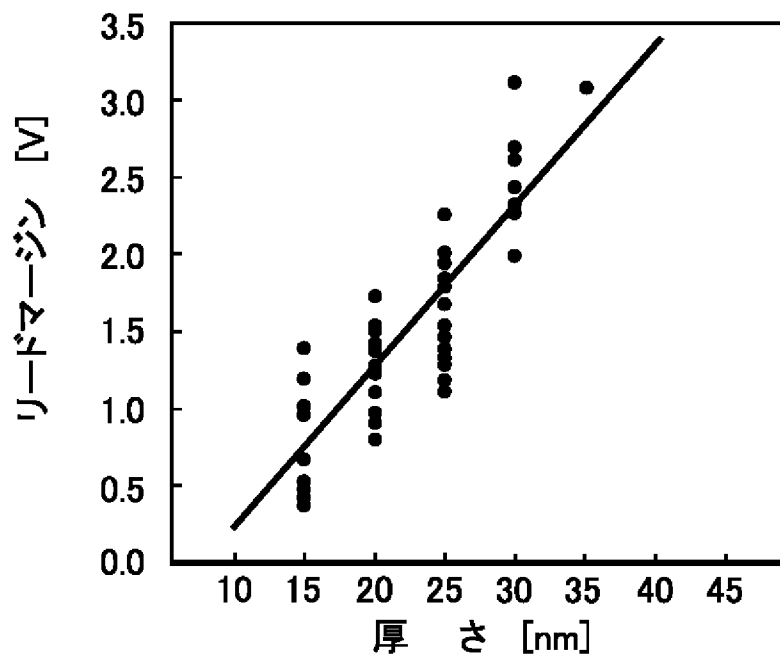
[図1]



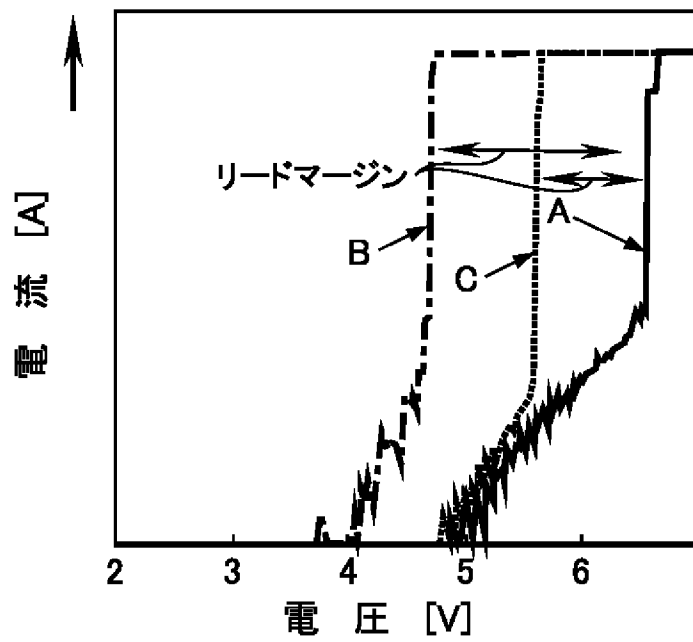
[図2]



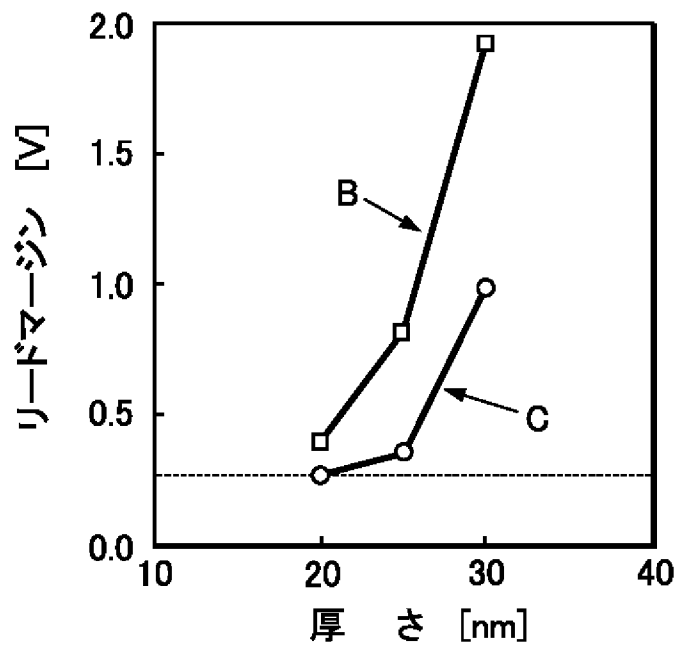
[図3]



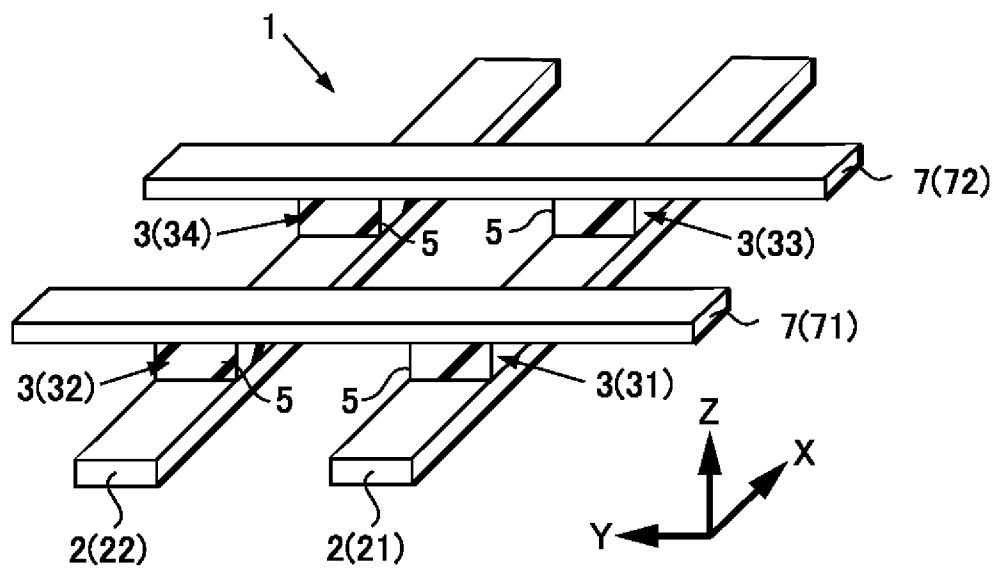
[図4]



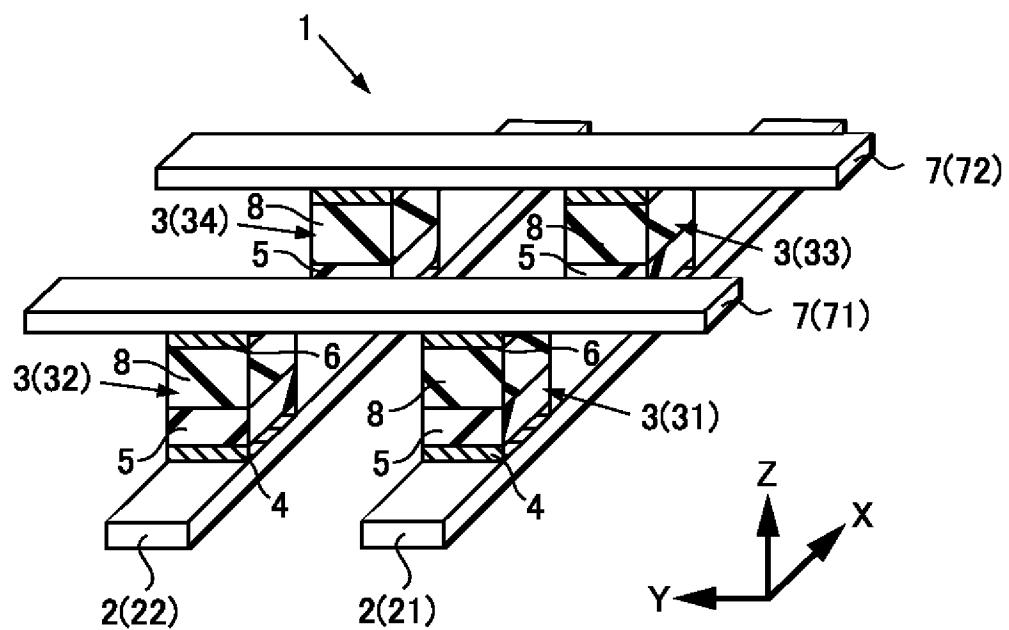
[図5]



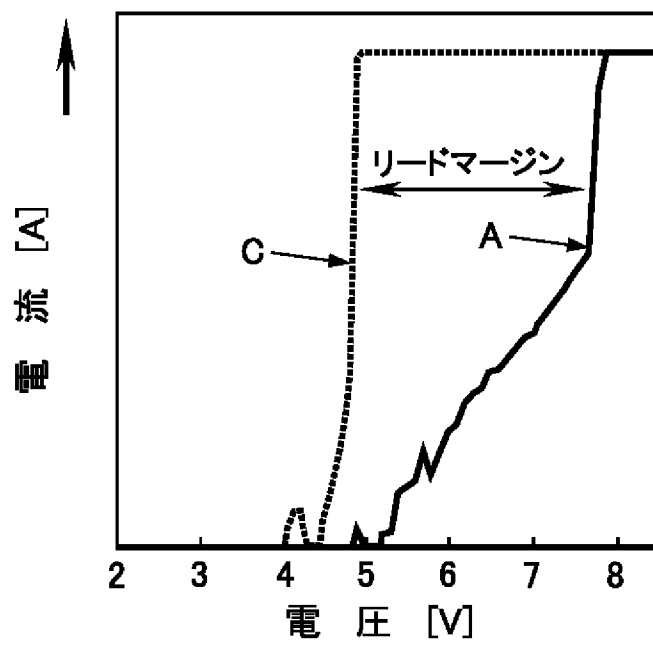
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/000526

A. CLASSIFICATION OF SUBJECT MATTER

H01L 45/00(2006.01)i; **H01L 49/00**(2006.01)i; **H01L 21/8239**(2006.01)i; **H01L 27/105**(2006.01)i; **G11C 13/00**(2006.01)i
 FI: H01L27/105 448; H01L27/105 449; H01L45/00 A; H01L45/00 Z; H01L49/00 Z; G11C13/00 210; G11C13/00 270F;
 G11C13/00 270G

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L45/00; H01L49/00; H01L21/8239; H01L27/105; G11C13/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018/066320 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 12 April 2018 (2018-04-12)	1-13
Y	paragraphs [0035]-[0036], [0047], [0065], [0074], [0108], [0110], [0127], fig. 5, 8, 14, 17	14-15
X	JP 2020-176297 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 29 October 2020 (2020-10-29)	1-7
A	paragraphs [0010], [0017]-[0018], [0036]-[0040], [0053], fig. 5, 6	8-15
Y	JP 2013-179311 A (OVONIX INC) 09 September 2013 (2013-09-09)	14-15
A	paragraphs [0016], [0019], [0022]-[0026], fig. 2-3B	1-13
A	JP 2020-155560 A (KIOXIA CORP) 24 September 2020 (2020-09-24)	1-15
	entire text, all drawings	

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

09 March 2022

Date of mailing of the international search report

22 March 2022

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/000526

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2018/066320	A1	12 April 2018	US	2019/0252609	A1	
				paragraphs [0065]-[0066], [0077], [0095], [0104], [0138], [0140], [0157], fig. 5, 8, 14, 17			
				CN	109716507	A	
				KR	10-2019-0057058	A	
JP	2020-176297	A	29 October 2020	WO	2020/213321	A1	
JP	2013-179311	A	09 September 2013	JP	2009-534835	A	
				US	2007/0247899	A1	
				paragraphs [0024], [0027], [0030]-[0034], fig. 2-3B			
				US	2008/0273379	A1	
				WO	2007/127014	A2	
				CN	101427396	A	
				KR	10-2011-0046563	A	
				KR	10-2008-0114801	A	
JP	2020-155560	A	24 September 2020	(Family: none)			

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 45/00(2006.01)i; H01L 49/00(2006.01)i; H01L 21/8239(2006.01)i; H01L 27/105(2006.01)i; G11C 13/00(2006.01)i FI: H01L27/105 448; H01L27/105 449; H01L45/00 A; H01L45/00 Z; H01L49/00 Z; G11C13/00 210; G11C13/00 270F; G11C13/00 270G																										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L45/00; H01L49/00; H01L21/8239; H01L27/105; G11C13/00 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2022年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2022年	日本国実用新案登録公報	1996-2022年	日本国登録実用新案公報	1994-2022年																
日本国実用新案公報	1922-1996年																									
日本国公開実用新案公報	1971-2022年																									
日本国実用新案登録公報	1996-2022年																									
日本国登録実用新案公報	1994-2022年																									
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>WO 2018/066320 A1（ソニーセミコンダクタソリューションズ株式会社）12.04.2018 (2018-04-12) [0035] - [0036], [0047], [0065], [0074], [0108], [0110], [0127], 図5, 8, 14, 17</td> <td>1-13</td> </tr> <tr> <td>Y</td> <td></td> <td>14-15</td> </tr> <tr> <td>X</td> <td>JP 2020-176297 A（ソニーセミコンダクタソリューションズ株式会社）29.10.2020 (2020-10-29) [0010], [0017] - [0018], [0036] - [0040], [0053], 図5, 6</td> <td>1-7</td> </tr> <tr> <td>A</td> <td></td> <td>8-15</td> </tr> <tr> <td>Y</td> <td>JP 2013-179311 A（オボニックス インク.）09.09.2013（2013-09-09） [0016], [0019], [0022] - [0026], 図2 - 3B</td> <td>14-15</td> </tr> <tr> <td>A</td> <td></td> <td>1-13</td> </tr> <tr> <td>A</td> <td>JP 2020-155560 A（キオクシア株式会社）24.09.2020（2020-09-24） 全文, 全図</td> <td>1-15</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	WO 2018/066320 A1（ソニーセミコンダクタソリューションズ株式会社）12.04.2018 (2018-04-12) [0035] - [0036], [0047], [0065], [0074], [0108], [0110], [0127], 図5, 8, 14, 17	1-13	Y		14-15	X	JP 2020-176297 A（ソニーセミコンダクタソリューションズ株式会社）29.10.2020 (2020-10-29) [0010], [0017] - [0018], [0036] - [0040], [0053], 図5, 6	1-7	A		8-15	Y	JP 2013-179311 A（オボニックス インク.）09.09.2013（2013-09-09） [0016], [0019], [0022] - [0026], 図2 - 3B	14-15	A		1-13	A	JP 2020-155560 A（キオクシア株式会社）24.09.2020（2020-09-24） 全文, 全図	1-15
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																								
X	WO 2018/066320 A1（ソニーセミコンダクタソリューションズ株式会社）12.04.2018 (2018-04-12) [0035] - [0036], [0047], [0065], [0074], [0108], [0110], [0127], 図5, 8, 14, 17	1-13																								
Y		14-15																								
X	JP 2020-176297 A（ソニーセミコンダクタソリューションズ株式会社）29.10.2020 (2020-10-29) [0010], [0017] - [0018], [0036] - [0040], [0053], 図5, 6	1-7																								
A		8-15																								
Y	JP 2013-179311 A（オボニックス インク.）09.09.2013（2013-09-09） [0016], [0019], [0022] - [0026], 図2 - 3B	14-15																								
A		1-13																								
A	JP 2020-155560 A（キオクシア株式会社）24.09.2020（2020-09-24） 全文, 全図	1-15																								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																										
国際調査を完了した日 09.03.2022		国際調査報告の発送日 22.03.2022																								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 宮本 博司 5F 6313 電話番号 03-3581-1101 内線 3516																								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/000526

引用文献			公表日	パテントファミリー文献			公表日
WO	2018/066320	A1	12.04.2018	US	2019/0252609	A1	
				[0065] - [0066], [0077],			
				[0095], [0104], [0138],			
				[0140], [0157], 図5, 8,			
				14, 17			
				CN	109716507	A	
				KR	10-2019-0057058	A	
JP	2020-176297	A	29.10.2020	WO	2020/213321	A1	
JP	2013-179311	A	09.09.2013	JP	2009-534835	A	
				US	2007/0247899	A1	
				[0024], [0027], [0030] -			
				[0034], 図2 - 3B			
				US	2008/0273379	A1	
				WO	2007/127014	A2	
				CN	101427396	A	
				KR	10-2011-0046563	A	
				KR	10-2008-0114801	A	
JP	2020-155560	A	24.09.2020	(ファミリーなし)			