



(12)发明专利申请

(10)申请公布号 CN 113050737 A

(43)申请公布日 2021.06.29

(21)申请号 201911374013.4

(22)申请日 2019.12.27

(71)申请人 立锜科技股份有限公司

地址 中国台湾新竹县竹北市

(72)发明人 胡敏弘

(74)专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 李兰 孙志湧

(51)Int.Cl.

G05F 1/56(2006.01)

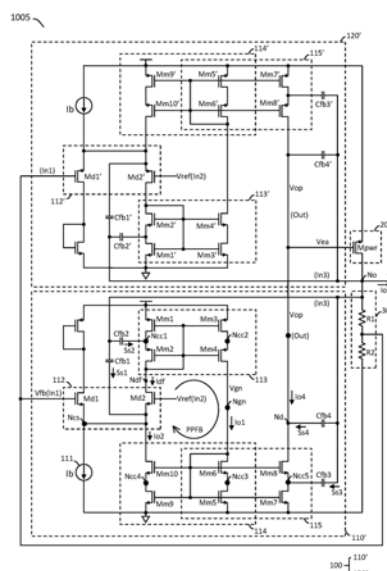
权利要求书4页 说明书12页 附图8页

(54)发明名称

快速瞬态响应线性稳压电路及信号放大电路

(57)摘要

本发明涉及一种快速瞬态响应线性稳压电路及信号放大电路。该快速瞬态响应线性稳压电路包括：误差放大电路，用以将反馈信号与参考信号的差值放大而于驱动节点产生误差放大信号；输出级电路，包括至少一输出功率开关，输出功率开关受误差放大信号控制而于输出节点产生输出信号。误差放大电路包括至少一前级放大电路，其中各前级放大电路包括电流源电路、差动输入级电路、第一至第三电流镜电路以及至少一反馈电容器。差动输入级电路中的一个差动晶体管与第一及第二电流镜电路形成电压正反馈路径，反馈电容器耦接于输出节点与电压正反馈路径的至少一反相节点之间。



1. 一种快速瞬态响应线性稳压电路, 包含:

一误差放大电路, 用以将一反馈信号与一参考信号的差值放大而于一驱动节点产生一误差放大信号;

一输出级电路, 包括至少一输出功率开关, 该输出功率开关受该误差放大信号控制而于一输出节点产生一输出信号; 以及

一调节反馈电路, 用以根据该输出信号以产生该反馈信号;

其中该误差放大电路包括:

至少一前级放大电路, 其中各该前级放大电路包括:

一电流源电路, 用以于该前级放大电路的一共源极节点提供一偏置电流;

一差动输入级电路, 包括一对源极彼此耦接于该共源极节点的第一差动晶体管以及第二差动晶体管, 该第一差动晶体管的栅极耦接于该前级放大电路的一前级第一输入端, 该第二差动晶体管的栅极耦接于该前级放大电路的一前级第二输入端, 该第一差动晶体管与该第二差动晶体管用以根据该前级第一输入端与该前级第二输入端的电压差值而产生一差动输出电流;

一第一电流镜电路, 与该第二差动晶体管的漏极耦接于该前级放大电路的一差动输出节点, 用以根据该差动输出电流而于一增益节点产生第一输出电流;

一第二电流镜电路, 用以根据该第一输出电流而于该共源极节点产生第二输出电流;

一第三电流镜电路, 用以根据该第一输出电流而于该前级放大电路的一前级输出端产生一前级放大信号; 其中该第一电流镜电路、该第二差动晶体管以及该第二电流镜电路形成一电压正反馈路径; 以及

至少一反馈电容器, 耦接于该前级放大电路的一前级第三输入端与该前级放大电路的至少一反相节点之间, 其中于信号前馈的路径上, 各该反相节点上的电压与该输出节点上的电压之间具有反相关系;

其中各该前级放大电路的该前级第一输入端与该前级第二输入端中的其中之一耦接于该反馈信号, 其中另一耦接于该参考信号, 该前级第三输入端耦接于该输出节点, 该前级输出端耦接于该驱动节点, 该前级放大信号对应于该误差放大信号;

其中当该输出节点上发生瞬态信号变化时, 通过该至少一反馈电容器而于对应的该至少一反相节点上产生一对应的加速信号, 以加速该输出信号的瞬态响应。

2. 如权利要求1所述的快速瞬态响应线性稳压电路, 其中各该前级放大电路的该至少一反馈电容器包括第一反馈电容器, 该第一反馈电容器耦接于该前级放大电路的该前级第三输入端与位于该电压正反馈路径上的一反相节点之间。

3. 如权利要求2所述的快速瞬态响应线性稳压电路, 其中该第一反馈电容器耦接于对应的该前级放大电路的该前级第三输入端与该共源极节点之间, 由此当该前级第三输入端发生瞬态信号变化时, 于该共源极节点产生一第一加速信号, 以加速该电压正反馈路径的瞬态电流变化, 进而加速该输出信号的瞬态响应。

4. 如权利要求3所述的快速瞬态响应线性稳压电路, 其中该第一电流镜电路配置为一叠接式电流镜电路, 其中该至少一反馈电容器还包括第二反馈电容器, 该第二反馈电容器耦接于该前级放大电路的该前级第三输入端与该第一电流镜电路的一电流输入叠接节点之间, 由此于该前级第三输入端发生瞬态信号变化时, 于该电流输入叠接节点产生一第二

加速信号,其中该第一加速信号与该第二加速信号以推挽式操作,以加速该电压正反馈路径的瞬态电流变化;其中该电流输入叠接节点是指,在该第一电流镜电路中,电流输入路径上的多个叠接晶体管之间互相叠接耦接的节点。

5.如权利要求4所述的快速瞬态响应线性稳压电路,其中该第一电流镜电路包括第一叠接晶体管、第二叠接晶体管、第三叠接晶体管以及第四叠接晶体管,该第一叠接晶体管与该第二叠接晶体管串联叠接于该电流输入叠接节点,以接收该差动输出电流,该第三叠接晶体管与该第四叠接晶体管串联叠接于该第一电流镜电路的一电流输出叠接节点,以产生该第一输出电流,该第一叠接晶体管与该第三叠接晶体管的栅极耦接于该差动输出节点,该第二叠接晶体管与该第四叠接晶体管的栅极耦接于一第一偏置电压。

6.如权利要求5所述的快速瞬态响应线性稳压电路,其中该第三电流镜电路配置为一叠接式电流镜电路,其中该至少一反馈电容器包括第三反馈电容器,该第三反馈电容器耦接于该前级放大电路的该前级第三输入端与该第三电流镜电路的一电流输出叠接节点之间,由此于该前级第三输入端发生瞬态信号变化时,于该第三电流镜电路的该电流输入叠接节点产生一第三加速信号,以加速该输出信号的瞬态响应;其中该电流输出叠接节点是指,在该第三电流镜电路中,电流输出路径上的多个叠接晶体管之间互相叠接耦接的节点。

7.如权利要求6所述的快速瞬态响应线性稳压电路,其中该第三电流镜电路包括第五叠接晶体管、第六叠接晶体管、第七叠接晶体管以及第八叠接晶体管,该第五叠接晶体管与该第六叠接晶体管串联叠接于该电流输入叠接节点,以接收该差动输出电流,该第七叠接晶体管与该第八叠接晶体管串联叠接于该第三电流镜电路的一电流输出叠接节点,以产生该第一输出电流,该第五叠接晶体管与该第七叠接晶体管的栅极耦接于该驱动节点,该第六叠接晶体管与该第八叠接晶体管的栅极耦接于一第二偏置电压。

8.如权利要求7所述的快速瞬态响应线性稳压电路,其中该至少一反馈电容器包括第四反馈电容器,该第四反馈电容器耦接于该前级放大电路的该前级第三输入端与该驱动节点之间。

9.如权利要求8所述的快速瞬态响应线性稳压电路,其中该第一差动晶体管与该第二差动晶体管都为第一导电型晶体管,该第一、第二、第三与第四叠接晶体管都为第二导电型晶体管,该第五、第六、第七与第八叠接晶体管都为第一导电型晶体管。

10.如权利要求9所述的快速瞬态响应线性稳压电路,其中该第二电流镜电路配置为一叠接式电流镜电路,该第二电流镜电路包括第五叠接晶体管、第六叠接晶体管、第九叠接晶体管以及第十叠接晶体管,该第九叠接晶体管与该第十叠接晶体管串联叠接于该第二电流镜电路的一电流输出叠接节点,以于该共源极节点产生该第二输出电流,该第五叠接晶体管与该第九叠接晶体管的栅极耦接于该驱动节点,该第六叠接晶体管与该第十叠接晶体管的栅极耦接于该第二偏置电压。

11.如权利要求5所述的快速瞬态响应线性稳压电路,其中该第二叠接晶体管与该第四叠接晶体管的栅极耦接于该差动输出节点,该差动输出节点的电压对应于该一第一偏置电压,其中该第二叠接晶体管与该第四叠接晶体管的导通临界电压的绝对值小于该第一叠接晶体管与该第三叠接晶体管的导通临界电压的绝对值。

12.如权利要求10所述的快速瞬态响应线性稳压电路,其中该第六、第八与第十叠接晶体管的栅极耦接于该增益节点,该增益节点的电压对应于该一第二偏置电压,其中该第六、

第八与第十叠接晶体管的导通临界电压的绝对值小于该第五、第七与第九叠接晶体管的导通临界电压的绝对值。

13. 如权利要求9所述的快速瞬态响应线性稳压电路,其中该输出功率开关配置为P型晶体管。

14. 如权利要求10所述的快速瞬态响应线性稳压电路,其中该至少一前级放大电路包括互为互补配置的第一前级放大电路以及第二前级放大电路,其中该第一前级放大电路中的第一导电型对应于N型,该第一前级放大电路中的第二导电型对应于P型,该第二前级放大电路中的第一导电型对应于P型,且该第二前级放大电路中的第二导电型对应于N型。

15. 如权利要求10所述的快速瞬态响应线性稳压电路,其中在静态负载时,各差动晶体管与各叠接晶体管都操作于次临界区。

16. 一种快速瞬态响应线性稳压电路,包含:

一误差放大电路,用以将一反馈信号与一参考信号的差值放大而于一驱动节点产生一误差放大信号;

一输出级电路,包括至少一输出功率开关,该输出功率开关受该误差放大信号控制而于一输出节点产生一输出信号;以及

一调节反馈电路,用以根据该输出信号以产生该反馈信号;

其中该误差放大电路包括:

至少一前级放大电路,其中各该前级放大电路包括:

一电流源电路,用以于该前级放大电路的一共源极节点提供一偏置电流;

一差动增益级电路,用以根据该前级第一输入端与该前级第二输入端的电压差值而于一增益节点产生一增益输出电压;

一第一转导电路,用以根据该增益输出电压而于该共源极节点产生一反馈电流;

一第二转导电路,用以根据该增益输出电压而产生第四输出电流,进而于该前级放大电路的一前级输出端产生一前级放大信号;其中该差动增益级电路以及该第一转导电路形成一电压正反馈路径;以及

至少一反馈电容器,耦接于该前级放大电路的一前级第三输入端与该前级放大电路的至少一反相节点之间;其中于信号前馈的路径上,各该反相节点上的电压与该输出节点上的电压之间具有反相关系;

其中各该前级放大电路的该前级第一输入端与该前级第二输入端中的其中之一耦接于该反馈信号,其中另一耦接于该参考信号,该前级第三输入端耦接于该输出节点,该前级输出端耦接于该驱动节点,该前级放大信号对应于该误差放大信号;

其中当该输出节点上发生瞬态信号变化时,通过该至少一反馈电容器而于对应的该至少一反相节点上产生一对应的加速信号,以加速该输出信号的瞬态响应。

17. 如权利要求16所述的快速瞬态响应线性稳压电路,其中各该前级放大电路的该至少一反馈电容器包括第一反馈电容器,该第一反馈电容器耦接于该前级放大电路的该前级第三输入端与位于该电压正反馈路径上的一反相节点之间。

18. 如权利要求17所述的快速瞬态响应线性稳压电路,其中该第一反馈电容器耦接于对应的该前级放大电路的该前级第三输入端与该共源极节点之间,由此当该前级第三输入端发生瞬态信号变化时,于该共源极节点产生一第一加速信号,以加速该电压正反馈路径

的瞬态电流变化,进而加速该输出信号的瞬态响应。

19.一种信号放大电路,包含:

一误差放大电路,用以将第一输入信号与第二输入信号的电压差值放大而于一驱动节点产生一误差放大信号;以及

一输出级电路,包括至少一输出功率开关,该输出功率开关受该误差放大信号控制而于一输出节点产生一输出信号;

其中该误差放大电路包括:

至少一前级放大电路,其中各该前级放大电路包括:

一电流源电路,用以于该前级放大电路的一共源极节点提供一偏置电流;

一差动输入级电路,包括一对源极彼此耦接于该共源极节点的第一差动晶体管以及第二差动晶体管,该第一差动晶体管的栅极耦接于该前级放大电路的一前级第一输入端,该第二差动晶体管的栅极耦接于该前级放大电路的一前级第二输入端,该第一差动晶体管与该第二差动晶体管用以根据该前级第一输入端与该前级第二输入端的电压差值而产生一差动输出电流;

一第一电流镜电路,与该第二差动晶体管的漏极耦接于该前级放大电路的一差动输出节点,用以根据该差动输出电流而于一增益节点产生第一输出电流;

一第二电流镜电路,用以根据该第一输出电流而于该共源极节点产生第二输出电流;

一第三电流镜电路,用以根据该第一输出电流而于该前级放大电路的一前级输出端产生一前级放大信号;其中该第一电流镜电路、该第二差动晶体管以及该第二电流镜电路形成一电压正反馈路径;以及

至少一反馈电容器,耦接于该前级放大电路的一前级第三输入端与该前级放大电路的至少一反相节点之间,其中于信号前馈的路径上,各该反相节点上的电压与该输出节点上的电压之间具有反相关系;

其中各该前级放大电路的该前级第一输入端与该前级第二输入端中的其中之一接收该第一输入信号,其中另一接收该第二输入信号,该前级第三输入端耦接于该输出节点,该前级输出端耦接于该驱动节点,该前级放大信号对应于该误差放大信号;

其中当该输出节点上发生瞬态信号变化时,通过该至少一反馈电容器而于对应的该至少一反相节点上产生一对应的加速信号,以加速该输出信号的瞬态响应。

快速瞬态响应线性稳压电路及信号放大电路

技术领域

[0001] 本发明涉及一种线性稳压电路,特别是指一种具快速瞬态响应能力的线性稳压电路。本发明也涉及一种具快速瞬态响应能力的信号放大电路。

背景技术

[0002] 与本申请相关的前案有:“LDO Linear Regulator with Improved Transient Response (US 8,344,712 B2)”。

[0003] 图1显示一种现有技术的线性稳压电路1001,其中误差放大电路11用以根据参考信号 V_{ref} 而控制直流回路以调节输出信号 V_o 的直流成分,另一方面,电容器 C_{fb1} 、 C_{fb2} 与电流源电路12、13共同形成交流回路,用以根据输出信号 V_o 的变化而加速瞬态响应。

[0004] 图1中所示的现有技术,具有以下缺点:首先,现有技术的线性稳压电路1001需使用一个完整的误差放大电路11以及共计至少四组电流镜电路(电流源电路12、13),耗电较传统线性稳压电路还高。其次,本现有技术的误差放大电路11与电流源电路12、13共同形成的交流回路,需分别做频率补偿以维持稳定性,提高了电路复杂度与设计难度。再者,现有技术的线性稳压电路1001同时具有低速的直流回路(误差放大电路11)与高速的交流回路(电流源电路12、13),各自独立却同时控制功率晶体管,可能导致彼此拉扯而影响稳定性。

[0005] 本发明相较于图1的现有技术,具有低静态耗电、高效率、快速响应、直流回路与交流回路同时反馈至同一节点,因而可同时进行内部补偿等诸多优点。

发明内容

[0006] 就其中一个观点言,本发明提供了一种快速瞬态响应线性稳压电路,包含:一误差放大电路,用以将一反馈信号与一参考信号的差值放大而于一驱动节点产生一误差放大信号;一输出级电路,包括至少一输出功率开关,该输出功率开关受该误差放大信号控制而于一输出节点产生一输出信号;以及一调节反馈电路,用以根据该输出信号以产生该反馈信号;其中该误差放大电路包括:至少一前级放大电路,其中各该前级放大电路包括:一电流源电路,用以于该前级放大电路的一共源极节点提供一偏置电流;一差动输入级电路,包括一对源极彼此耦接于该共源极节点的第一差动晶体管以及第二差动晶体管,该第一差动晶体管的栅极耦接于该前级放大电路的一前级第一输入端,该第二差动晶体管的栅极耦接于该前级放大电路的一前级第二输入端,该第一差动晶体管与该第二差动晶体管用以根据该前级第一输入端与该前级第二输入端的电压差值而产生一差动输出电流;一第一电流镜电路,与该第二差动晶体管的漏极耦接于该前级放大电路的一差动输出节点,用以根据该差动输出电流而于一增益节点产生第一输出电流;一第二电流镜电路,用以根据该第一输出电流而于该共源极节点产生第二输出电流;一第三电流镜电路,用以根据该第一输出电流而于该前级放大电路的一前级输出端产生一前级放大信号;其中该第一电流镜电路、该第二差动晶体管以及该第二电流镜电路形成一电压正反馈路径;以及至少一反馈电容器,耦接于该前级放大电路的一前级第三输入端与该前级放大电路的至少一反相节点之间,其中

于信号前馈的路径上,各该反相节点上的电压与该输出节点上的电压之间具有反相关系;其中各该前级放大电路的该前级第一输入端与该前级第二输入端中的其中之一耦接于该反馈信号,其中另一耦接于该参考信号,该前级第三输入端耦接于该输出节点,该前级输出端耦接于该驱动节点,该前级放大信号对应于该误差放大信号;其中当该输出节点上发生瞬态信号变化时,通过该至少一反馈电容器而于对应的该至少一反相节点上产生一对应的加速信号,以加速该输出信号的瞬态响应。

[0007] 在一较佳实施例中,各该前级放大电路的该至少一反馈电容器包括第一反馈电容器,该第一反馈电容器耦接于该前级放大电路的该前级第三输入端与位于该电压正反馈路径上的一反相节点之间。

[0008] 在一较佳实施例中,该第一反馈电容器耦接于对应的该前级放大电路的该前级第三输入端与该共源极节点之间,由此当该前级第三输入端发生瞬态信号变化时,于该共源极节点产生一第一加速信号,以加速该电压正反馈路径的瞬态电流变化,进而加速该输出信号的瞬态响应。

[0009] 在一较佳实施例中,该第一电流镜电路配置为一叠接式电流镜电路,其中该至少一反馈电容器还包括第二反馈电容器,该第二反馈电容器耦接于该前级放大电路的该前级第三输入端与该第一电流镜电路的一电流输入叠接节点之间,由此于该前级第三输入端发生瞬态信号变化时,于该电流输入叠接节点产生一第二加速信号,其中该第一加速信号与该第二加速信号以推挽式操作,以加速该电压正反馈路径的瞬态电流变化;其中该电流输入叠接节点是指,在该第一电流镜电路中,电流输入路径上的多个叠接晶体管之间互相叠接耦接的节点。

[0010] 在一较佳实施例中,该第一电流镜电路包括第一叠接晶体管、第二叠接晶体管、第三叠接晶体管以及第四叠接晶体管,该第一叠接晶体管与该第二叠接晶体管串联叠接于该电流输入叠接节点,以接收该差动输出电流,该第三叠接晶体管与该第四叠接晶体管串联叠接于该第一电流镜电路的一电流输出叠接节点,以产生该第一输出电流,该第一叠接晶体管与该第三叠接晶体管的栅极耦接于该差动输出节点,该第二叠接晶体管与该第四叠接晶体管的栅极耦接于一第一偏置电压。

[0011] 在一较佳实施例中,该第三电流镜电路配置为一叠接式电流镜电路,其中该至少一反馈电容器包括第三反馈电容器,该第三反馈电容器耦接于该前级放大电路的该前级第三输入端与该第三电流镜电路的一电流输出叠接节点之间,由此于该前级第三输入端发生瞬态信号变化时,于该第三电流镜电路的该电流输入叠接节点产生一第三加速信号,以加速该输出信号的瞬态响应;其中该电流输出叠接节点是指,在该第三电流镜电路中,电流输出路径上的多个叠接晶体管之间互相叠接耦接的节点。

[0012] 在一较佳实施例中,该第三电流镜电路包括第五叠接晶体管、第六叠接晶体管、第七叠接晶体管以及第八叠接晶体管,该第五叠接晶体管与该第六叠接晶体管串联叠接于该电流输入叠接节点,以接收该差动输出电流,该第七叠接晶体管与该第八叠接晶体管串联叠接于该第三电流镜电路的一电流输出叠接节点,以产生该第一输出电流,该第五叠接晶体管与该第七叠接晶体管的栅极耦接于该驱动节点,该第六叠接晶体管与该第八叠接晶体管的栅极耦接于一第二偏置电压。

[0013] 在一较佳实施例中,该至少一反馈电容器包括第四反馈电容器,该第四反馈电容

器耦接于该前级放大电路的该前级第三输入端与该驱动节点之间。

[0014] 在一较佳实施例中,该第一差动晶体管与该第二差动晶体管都为第一导电型晶体管,该第一、第二、第三与第四叠接晶体管都为第二导电型晶体管,该第五、第六、第七与第八叠接晶体管都为第一导电型晶体管。

[0015] 在一较佳实施例中,该第二电流镜电路配置为一叠接式电流镜电路,该第二电流镜电路包括第五叠接晶体管、第六叠接晶体管、第九叠接晶体管以及第十叠接晶体管,该第九叠接晶体管与该第十叠接晶体管串联叠接于该第二电流镜电路的一电流输出叠接节点,以于该共源极节点产生该第二输出电流,该第五叠接晶体管与该第九叠接晶体管的栅极耦接于该驱动节点,该第六叠接晶体管与该第十叠接晶体管的栅极耦接于该第二偏置电压。

[0016] 在一较佳实施例中,该第二叠接晶体管与该第四叠接晶体管的栅极耦接于该差动输出节点,该差动输出节点的电压对应于该一第一偏置电压,其中该第二叠接晶体管与该第四叠接晶体管的导通临界电压的绝对值小于该第一叠接晶体管与该第三叠接晶体管的导通临界电压的绝对值。

[0017] 在一较佳实施例中,该第六、第八与第十叠接晶体管的栅极耦接于该增益节点,该增益节点的电压对应于该一第二偏置电压,其中该第六、第八与第十叠接晶体管的导通临界电压的绝对值小于该第五、第七与第九叠接晶体管的导通临界电压的绝对值。

[0018] 在一较佳实施例中,该输出功率开关配置为P型晶体管。

[0019] 在一较佳实施例中,该至少一前级放大电路包括互为互补配置的第一前级放大电路以及第二前级放大电路,其中该第一前级放大电路中的第一导电型对应于N型,该第一前级放大电路中的第二导电型对应于P型,该第二前级放大电路中的第一导电型对应于P型,且该第二前级放大电路中的第二导电型对应于N型。

[0020] 在一较佳实施例中,在静态负载时,各差动晶体管与各叠接晶体管都操作于次临界区。

[0021] 就另一个观点言,本发明也提供了一种快速瞬态响应线性稳压电路,包含:一误差放大电路,用以将一反馈信号与一参考信号的差值放大而于一驱动节点产生一误差放大信号;一输出级电路,包括至少一输出功率开关,该输出功率开关受该误差放大信号控制而于一输出节点产生一输出信号;以及一调节反馈电路,用以根据该输出信号以产生该反馈信号;其中该误差放大电路包括:至少一前级放大电路,其中各该前级放大电路包括:一电流源电路,用以于该前级放大电路的一共源极节点提供一偏置电流;一差动增益级电路,用以根据该前级第一输入端与该前级第二输入端的电压差值而于一增益节点产生一增益输出电压;一第一转导电路,用以根据该增益输出电压而于该共源极节点产生一反馈电流;一第二转导电路,用以根据该增益输出电压而产生第四输出电流,进而于该前级放大电路的一前级输出端产生一前级放大信号;其中该差动增益级电路以及该第一转导电路形成一电压正反馈路径;以及至少一反馈电容器,耦接于该前级放大电路的一前级第三输入端与该前级放大电路的至少一反相节点之间;其中于信号前馈的路径上,各该反相节点上的电压与该输出节点上的电压之间具有反相关系;其中各该前级放大电路的该前级第一输入端与该前级第二输入端中的其中之一耦接于该反馈信号,其中另一耦接于该参考信号,该前级第三输入端耦接于该输出节点,该前级输出端耦接于该驱动节点,该前级放大信号对应于该误差放大信号;其中当该输出节点上发生瞬态信号变化时,通过该至少一反馈电容器而于

对应的该至少一反相节点上产生一对应的加速信号,以加速该输出信号的瞬态响应。

[0022] 在一较佳实施例中,各该前级放大电路的该至少一反馈电容器包括第一反馈电容器,该第一反馈电容器耦接于该前级放大电路的该前级第三输入端与位于该电压正反馈路径上的一反相节点之间。

[0023] 在一较佳实施例中,该第一反馈电容器耦接于对应的该前级放大电路的该前级第三输入端与该共源极节点之间,由此当该前级第三输入端发生瞬态信号变化时,于该共源极节点产生一第一加速信号,以加速该电压正反馈路径的瞬态电流变化,进而加速该输出信号的瞬态响应。

[0024] 就再另一个观点言,本发明提供了一种信号放大电路,包含:一误差放大电路,用以将第一输入信号与第二输入信号的电压差值放大而于一驱动节点产生一误差放大信号;以及一输出级电路,包括至少一输出功率开关,该输出功率开关受该误差放大信号控制而于一输出节点产生一输出信号;其中该误差放大电路包括:至少一前级放大电路,其中各该前级放大电路包括:一电流源电路,用以于该前级放大电路的一共源极节点提供一偏置电流;一差动输入级电路,包括一对源极彼此耦接于该共源极节点的第一差动晶体管以及第二差动晶体管,该第一差动晶体管的栅极耦接于该前级放大电路的一前级第一输入端,该第二差动晶体管的栅极耦接于该前级放大电路的一前级第二输入端,该第一差动晶体管与该第二差动晶体管用以根据该前级第一输入端与该前级第二输入端的电压差值而产生一差动输出电流;一第一电流镜电路,与该第二差动晶体管的漏极耦接于该前级放大电路的一差动输出节点,用以根据该差动输出电流而于一增益节点产生第一输出电流;一第二电流镜电路,用以根据该第一输出电流而于该共源极节点产生第二输出电流;一第三电流镜电路,用以根据该第一输出电流而于该前级放大电路的一前级输出端产生一前级放大信号;其中该第一电流镜电路、该第二差动晶体管以及该第二电流镜电路形成一电压正反馈路径;以及至少一反馈电容器,耦接于该前级放大电路的一前级第三输入端与该前级放大电路的至少一反相节点之间,其中于信号前馈的路径上,各该反相节点上的电压与该输出节点上的电压之间具有反相关系;其中各该前级放大电路的该前级第一输入端与该前级第二输入端中的其中之一接收该第一输入信号,其中另一接收该第二输入信号,该前级第三输入端耦接于该输出节点,该前级输出端耦接于该驱动节点,该前级放大信号对应于该误差放大信号;其中当该输出节点上发生瞬态信号变化时,通过该至少一反馈电容器而于对应的该至少一反相节点上产生一对应的加速信号,以加速该输出信号的瞬态响应。

[0025] 以下通过具体实施例详加说明,应当更容易了解本发明的目的、技术内容、特点及其所达成的功效。

附图说明

[0026] 图1显示一种现有技术的线性稳压电路。

[0027] 图2显示本发明的快速瞬态响应线性稳压电路的一实施例方块图。

[0028] 图3显示本发明的快速瞬态响应线性稳压电路中,前级放大电路的一实施例示意图。

[0029] 图4显示本发明的快速瞬态响应线性稳压电路与前级放大电路的具体实施例示意图。

[0030] 图5显示本发明的快速瞬态响应线性稳压电路与前级放大电路的具体实施例示意图。

[0031] 图6显示本发明的快速瞬态响应线性稳压电路与前级放大电路的具体实施例示意图。

[0032] 图7显示本发明的快速瞬态响应线性信号放大电路的一实施例示意图。

[0033] 图8显示对应于本发明的快速瞬态响应线性稳压电路实施例的频率响应特性图。

[0034] 图中符号说明

[0035]	100	误差放大电路
[0036]	1001,1002,1004,1005,1006	线性稳压电路
[0037]	1007	信号放大电路
[0038]	11	误差放大电路
[0039]	110,120	前级放大电路
[0040]	110',120'	前级放大电路
[0041]	110'',120''	前级放大电路
[0042]	111	电流源电路
[0043]	112,112'	差动输入级电路
[0044]	113,114,115	电流镜电路
[0045]	113',114',115'	电流镜电路
[0046]	116	差动增益级电路
[0047]	117,118	转导电路
[0048]	12,13	电流源电路
[0049]	200,200'	输出级电路
[0050]	300	调节反馈电路
[0051]	Cfb1,Cfb2,Cfb3,Cfb4	反馈电容器
[0052]	Cfb1',Cfb2',Cfb3',Cfb4'	反馈电容器
[0053]	Ib	偏置电流
[0054]	Idf	差动输出电流
[0055]	Io	负载电流
[0056]	Io1,Io2,Io4	输出电流
[0057]	In1,In2,In3	输入端
[0058]	Md1,Md2,Md1',Md2'	差动晶体管
[0059]	Mm1,Mm2,Mm3,Mm4,Mm5	叠接晶体管
[0060]	Mm6,Mm7,Mm8,Mm9,Mm10	叠接晶体管
[0061]	Mm1',Mm2',Mm3',Mm4',Mm5'	叠接晶体管
[0062]	Mm6',Mm7',Mm8',Mm9',Mm10'	叠接晶体管
[0063]	Mpwr	输出功率开关
[0064]	Ncc1,Ncc3	电流输入叠接节点
[0065]	Ncc2,Ncc4,Ncc5	电流输出叠接节点
[0066]	Ncs	共源极节点

[0067]	Nd	驱动节点
[0068]	Ndf	差动输出节点
[0069]	Ngn	增益节点
[0070]	No	输出节点
[0071]	Out	前级输出端
[0072]	PPFB	电压正反馈路径
[0073]	R1,R2	电阻
[0074]	Ss1,Ss2,Ss3,Ss4	加速信号
[0075]	Vb1,Vb1' Vb2,Vb2'	偏置电压
[0076]	Vea	误差放大信号
[0077]	Vfb	反馈信号
[0078]	Vi1,Vi2	输入信号
[0079]	Vin	输入电源
[0080]	Vo	输出信号
[0081]	Vop	前级放大信号
[0082]	Vref	参考信号

具体实施方式

[0083] 本发明中的附图均属示意,主要意在表示各电路间的耦接关系,以及各信号波形之间的关系,至于电路、信号波形与频率则并未依照比例绘制。

[0084] 图2显示本发明的快速瞬态响应线性稳压电路的一实施例方块图(线性稳压电路1002)。如图2所示,本实施例中,线性稳压电路1002包含误差放大电路100、输出级电路200以及调节反馈电路300。误差放大电路100用以将反馈信号Vfb与参考信号Vref的差值放大而于驱动节点Nd产生误差放大信号Vea。输出级电路200包括至少一输出功率开关Mpwr,输出功率开关Mpwr受误差放大信号Vea控制,用以转换输入电源Vin而于输出节点No产生输出信号Vo。调节反馈电路300用以根据输出信号Vo而产生反馈信号Vfb。在一实施例中,如图2所示,调节反馈电路300可配置为分压电路(如图2中由分压电阻R1、R2所组成),将输出信号Vo分压以产生反馈信号Vfb,在一实施例中,反馈信号Vfb与输出信号Vo之间的分压关系大于0且小于等于1。

[0085] 在一实施例中,本发明的快速瞬态响应线性稳压电路可配置为低压差线性稳压电路(Low Drop-out Regulator,LDO)。请继续参阅图2,在一实施例中,输出功率开关Mpwr为MOS(金属-氧化物-半导体)晶体管。如图2所示,在一较佳实施例中,输出功率开关Mpwr为PMOS晶体管,但并不以此为限。在一些实施例中,输出功率开关也可以是其他形式的晶体管,例如BJT晶体管等。

[0086] 请继续参阅图2,本实施例中,输出功率开关Mpwr具有第一端(对应于源极)、第二端(对应于漏极)以及控制端(对应于栅极),其中输出功率开关Mpwr的源极耦接于输入电源Vin,输出功率开关Mpwr的漏极耦接于输出信号Vo,输出功率开关Mpwr的栅极耦接于误差放大信号Vea,以转换输入电源Vin而产生输出信号Vo。从一角度来说,输出功率开关Mpwr的控制端与输出功率开关Mpwr的第一端的电压差(对应于输出功率开关Mpwr的栅源极电压)决

定输出功率开关 M_{pwr} 的导通程度。

[0087] 请继续参阅图2,误差放大电路100包括至少一前级放大电路。举例而言,本实施例中,误差放大电路100包括第一前级放大电路110以及第二前级放大电路120。请同时参阅图3,图3显示本发明的快速瞬态响应线性稳压电路中,前级放大电路的一实施例示意图(前级放大电路110)。如图3所示,本实施例中,各前级放大电路110包括电流源电路111、差动输入级电路112、第一电流镜电路113、第二电流镜电路114以及第三电流镜电路115。

[0088] 请继续参阅图3,电流源电路111用以于前级放大电路110的共源极节点 N_{cs} 提供偏置电流 I_b 。差动输入级电路112包括一对源极彼此耦接于共源极节点 N_{cs} 的第一差动晶体管 M_{d1} 以及第二差动晶体管 M_{d2} ,第一差动晶体管 M_{d1} 的栅极耦接于前级放大电路110的前级第一输入端 In_1 ,第二差动晶体管 M_{d2} 的栅极耦接于前级放大电路110的前级第二输入端 In_2 ,第一差动晶体管 M_{d1} 与第二差动晶体管 M_{d2} 用以根据前级第一输入端 In_1 与前级第二输入端 In_2 的电压差值而于差动输出节点 N_{df} 产生差动输出电流 I_{df} 。

[0089] 第一电流镜电路113与第二差动晶体管 M_{d2} 的漏极耦接于差动输出节点 N_{df} ,用以根据差动输出电流 I_{df} 而于增益节点 N_{gn} 产生第一输出电流 I_{o1} 。第二电流镜电路114用以根据第一输出电流 I_{o1} 而于共源极节点 N_{cs} 产生第二输出电流 I_{o2} 。第三电流镜电路115用以根据第一输出电流 I_{o1} 而于前级输出端 Out 产生前级放大信号 V_{op} 。

[0090] 值得注意的是,根据本发明,第一电流镜电路113、第二差动晶体管 M_{d2} 以及第二电流镜电路114形成电压正反馈路径PPFB,在一实施例中,电压正反馈路径PPFB具有至少一稳态,在一实施例中,当输出信号 V_o 处于静态负载状态时,电压正反馈路径PPFB的稳态电流相关于偏置电流 I_b ,另一方面,当输出信号 V_o 处于负载切换瞬态时(即,当输出节点 No 上发生瞬态信号变化时),电压正反馈路径PPFB的瞬态电流变化相关于负载切换的速度,因而可达成高效率的电源转换。其中,所述输出节点 No 上的瞬态信号变化不限于电压信号或电流信号的信号变化,亦即,由于负载切换所造成的输出信号 V_o 或输出电流 I_o 的变化率。或者,就另一角度而言,当输出信号 V_o 处于负载切换瞬态时,电压正反馈路径PPFB的瞬态电流不相关于偏置电流 I_b ,具体而言,在此情况下的瞬态电流可为偏置电流 I_b 的极高的倍数(例如为数倍到数百倍以上),因而可达成高效率的电源转换。在一实施例中,电压正反馈路径PPFB回路增益小于1,因此,虽可提供远大于偏置电流 I_b 的瞬态电流以达到高效率,但仍可维持回路的稳定。

[0091] 需说明的是,前述的“效率”是指可操作的最大瞬态电流与静态电流的比值关系,可操作的最大瞬态电流与静态电流的比值愈大,则“效率”愈高。此外,前述的“电压正反馈路径”是指,在对反馈路径PPFB上的任一个节点进行电压扰动时,经过反馈路径PPFB的整个回路后,回到该节点上的电压变化倾向为正向。值得注意的是,由于正反馈的配置,使得差动对(晶体管 M_{d1} 、 M_{d2})的电流差可以不受限于偏置电流 I_b ,亦即,在一预设的偏置电流 I_b 下,通过上述的正反馈的配置,差动对的电流差值仍可因需求而达到数倍到数百倍以上的差值,因此,可以达成高效率的电源转换。在一较佳实施例中,偏置电流 I_b 可选择为很小的电流,使得在静态负载的情况下,前级放大电路中的各晶体管都操作于次临界区。

[0092] 请继续参阅图3,根据本发明,各前级放大电路(如图3中的前级放大电路110)还包括至少一反馈电容器,耦接于前级放大电路110的前级第三输入端 In_3 与前级放大电路110的至少一反相节点之间。所述的“反相节点”是指,于信号放大的路径上,在“反相节点”上的

电压与输出节点No上的电压之间具有反相关系,亦即,于信号放大的路径上,在“反相节点”上进行电压扰动时,会使得输出节点No上的电压具有反相的电压变化倾向。就一角度而言,所述的“信号放大的路径”是指信号前馈的路径。前述的“反相节点”与“信号放大的路径”的具体实施例及其意义,容后详述。

[0093] 请同时参阅图2与图3,在一实施例中,各前级放大电路(如前级放大电路110、120)的前级第一输入端In1耦接于反馈信号Vfb,前级第二输入端In2耦接于参考信号Vref,前级第三输入端In3耦接于输出节点No,前级输出端Out耦接于驱动节点Nd,前级放大信号Vop对应于误差放大信号Vea。

[0094] 需说明的是,各前级放大电路的耦接方式并非限制,上述仅为举例说明,特别是,前级第一输入端In1与前级第二输入端In2的耦接关系,可根据输出功率开关Mpwr的导电型或整体的反馈关系而决定。举例来说,当输出功率开关Mpwr配置为NMOS时,则前级第一输入端In1耦接于参考信号Vref,前级第二输入端In2耦接于反馈信号Vfb。当然,在此情况下,前述的“反相节点”也应有相应的选择,本领域技术人员在本发明的教示下应当可推知。

[0095] 此外,在仅有一个前级放大电路的实施例中,如图2中的前级放大电路120可以置换为一前级负载电路,其仅作为前级放大电路110的负载而产生前级放大信号Vop。

[0096] 请继续参阅图3,在一实施例中,所述的至少一反馈电容器包括第一反馈电容器Cfb1,第一反馈电容器Cfb1耦接于前级第三输入端In3(对应于输出节点No)与位于电压正反馈路径PPFB上的一反相节点之间。在一较佳实施例中,如图3所示,第一反馈电容器Cfb1耦接于前级第三输入端In3与共源极节点Ncs之间,由此,于前级第三输入端In3发生瞬态信号变化时,通过第一反馈电容器Cfb1于共源极节点Ncs产生第一加速信号Ss1,以加速电压正反馈路径PPFB的瞬态电流变化,进而加速了对前级放大信号Vop以及输出信号Vo的响应。

[0097] 具体举例来说,当负载电流Io发生步阶形式或者脉冲形式的瞬态变化时,负载电流瞬态的交流成分会通过第一反馈电容器Cfb1以脉冲形式对共源极节点Ncs高速且高能量地充电或放电,因而使第二差动晶体管Md2的栅-源极电压相应产生剧烈变化,而加速电压正反馈路径PPFB的瞬态电流变化,进而加速了对前级放大信号Vop以及输出信号Vo的响应。值得注意的是,由于通过第一反馈电容器Cfb1于共源极节点Ncs产生第一加速信号Ss1,是直接响应于负载电流Io瞬态电流变化,因此,其对于电压正反馈路径PPFB的瞬态电流变化的加速能力,远高于来自反馈信号Vfb(对应于前级第一输入端In1,亦即通过第一差动晶体管Md1)对于电压正反馈路径PPFB的瞬态电流变化的响应速度,因而相较于未加入第一反馈电容器Cfb1的情况下,在所述高效率(即低偏置电流Ib)的前提之下,具有第一反馈电容器Cfb1的实施例可大幅加速本发明的线性稳压电路的瞬态响应。还需说明的是,电压正反馈路径PPFB的瞬态电流变化,是指在第一与第二差动晶体管Md1、Md2的栅-源极电压具有较大差值时(例如,尚未因反馈而虚拟短路时)的短暂期间的瞬态电流变化,而当第一与第二差动晶体管Md1、Md2的栅-源极电压相等时(例如第一与第二差动晶体管Md1、Md2的栅极电压因反馈而虚拟短路时),则电压正反馈路径PPFB仍会回复至由预设的偏置电流Ib所决定的稳态。

[0098] 请参阅图4,图4显示本发明的快速瞬态响应线性稳压电路与前级放大电路的具体实施例示意图(线性稳压电路1004与前级放大电路110、120)。以下为简明起见,主要以“前级放大电路110”进行说明。在一实施例中,第一电流镜电路113配置为叠接式电流镜电路

(cascode current mirror circuit),在一实施例中,所述至少一反馈电容器包括第二反馈电容器Cfb2,第二反馈电容器Cfb2耦接于前级放大电路110的前级第三输入端In3(对应于输出节点No)与第一电流镜电路113的电流输入叠接节点(如Ncc1)之间,由此于前级第三输入端In3发生瞬态信号变化时,通过第二反馈电容器Cfb2于电流输入叠接节点Ncc1产生第二加速信号Ss2,值得注意的是,第一加速信号Ss1与第二加速信号Ss2以推挽式(push-pull)操作,以加速电压正反馈路径PPFB的瞬态电流变化,其操作细节容后详述。还需说明的是,“电流输入叠接节点(cascode node)”是指,在叠接式电流镜电路(如电流镜电路113)中,电流输入路径上的叠接晶体管之间互相叠接耦接的节点。

[0099] 具体举例来说,当负载电流Io瞬间增大时,会同时于共源极节点Ncs与电流输入叠接节点Ncc1分别产生同相的第一加速信号Ss1与第二加速信号Ss2,而本实施例中,共源极节点Ncs与电流输入叠接节点Ncc1是分别耦接于电压正反馈路径PPFB上的第二差动晶体管Md2与第二叠接晶体管Mm2的源极,且在本实施中,第二差动晶体管Md2与第二叠接晶体管Mm2为不同导电型,因此,第一加速信号Ss1与第二加速信号Ss2的同相变化会对第二差动晶体管Md2与第二叠接晶体管Mm2造成反相的转导响应,而进一步以推挽式操作加速瞬态响应。有关本发明中各晶体管的导电型,容后详述。

[0100] 具体举例来说,请继续参阅图4,第一电流镜电路113包括第一叠接晶体管Mm1、第二叠接晶体管Mm2、第三叠接晶体管Mm3以及第四叠接晶体管Mm4,位于电流输入路径上的第一叠接晶体管Mm1与第二叠接晶体管Mm2串联于差动输出节点Ndf与电源之间,用以接收差动输出电流Idf,其中第一叠接晶体管Mm1与第二叠接晶体管Mm2叠接于电流输入叠接节点Ncc1,位于电流输出路径上的第三叠接晶体管Mm3与第四叠接晶体管Mm4串联于增益节点Ngn与电源之间,用以镜像产生第一输出电流Io1,其中第三叠接晶体管Mm3与第四叠接晶体管Mm4叠接于电流输出叠接节点Ncc2。其中第一叠接晶体管Mm1与第三叠接晶体管Mm3的栅极耦接于差动输出节点Ndf,第二叠接晶体管Mm2与第四叠接晶体管Mm4的栅极耦接于第一偏置电压Vb1。

[0101] 从一个角度来说,第一叠接晶体管Mm1与第二叠接晶体管Mm2构成以二极管连接方式(diode connection)接收差动输出电流Idf,其中第二叠接晶体管Mm2以叠接方式增大第一叠接晶体管Mm1的输出电阻值,第三叠接晶体管Mm3则用以镜像第一叠接晶体管Mm1的电流,第四叠接晶体管Mm4以叠接方式增大第三叠接晶体管Mm3的输出电阻值。

[0102] 请继续参阅图4,在本实施例中,共源极节点Ncs与电流输入叠接节点Ncc1即为前述的“反相节点”的两个具体实施例,当于信号放大的路径上,当在“反相节点”(例如共源极节点Ncs与电流输入叠接节点Ncc1)上进行电压扰动时,于信号放大的路径上,会使得输出节点No上的电压具有反相的电压变化倾向。具体而言,本实施例中的“信号放大的路径”例如为,通过晶体管Md2、Mm2、Mm1、Mm3、Mm4、Mm6、Mm5、Mm7、Mm8、Mpwr而逐步通过信号的放大或转换或缓冲,而于输出节点No产生输出信号Vo的信号路径,就一角度而言,“信号放大的路径”为放大电路中输入信号一路前馈至输出信号的路径。

[0103] 就另一角度而言,第一反馈电容器Cfb1与第二反馈电容器Cfb2则自输出信号Vo反馈而产生第一加速信号Ss1与第二加速信号Ss2,其中第一加速信号Ss1与第二加速信号Ss2,与输出信号Vo或负载电流Io之间具有同相的关系,举例而言,当负载电流Io于输出节点No抽取瞬态电流(即,负载电流Io瞬态升高)时,也同时通过第一反馈电容器Cfb1与第二

反馈电容器Cfb2于前述的反相节点(即,共源极节点Ncs与电流输入叠接节点Ncc1)抽取一定比例的瞬态电流(即,与负载电流Io同相的第一加速信号Ss1与第二加速信号Ss2,可视为高频反馈电流),由此加速输出信号Vo的瞬态响应。

[0104] 请继续参阅图4,在一实施例中,第三电流镜电路115配置为叠接式电流镜电路,本实施例中,所述的至少一反馈电容器包括第三反馈电容器Cfb3,第三反馈电容器Cfb3耦接于前级第三输入端In3(对应于输出节点No)与第三电流镜电路115的电流输出叠接节点Ncc5之间,由此于该前级第三输入端发生瞬态信号变化时,通过第三反馈电容器Cfb3于电流输入叠接节点Ncc5产生第三加速信号Ss3,以加速输出信号Vo的瞬态响应。还需说明的是,“电流输出叠接节点(cascoded node)”是指,在叠接式电流镜电路(如电流镜电路115)中,电流输出路径上的叠接晶体管之间互相叠接耦接的节点。

[0105] 请继续参阅图4,具体而言,本实施例中,第三电流镜电路115包括第五叠接晶体管Mm5、第六叠接晶体管Mm6、第七叠接晶体管Mm7以及第八叠接晶体管Mm8,位于电流输入路径上的第五叠接晶体管Mm5与第六叠接晶体管Mm6串联于增益节点Ngn与接地电位之间,用以接收第一输出电流Io1,其中第五叠接晶体管Mm5与第六叠接晶体管Mm6叠接于电流输入叠接节点Ncc3,位于电流输出路径上的第七叠接晶体管Mm7与第八叠接晶体管Mm8串联于驱动节点Nd与接地电位之间,用以于前级输出端Out镜像产生第四输出电流Io4,进而产生前级放大信号Vop,其中第七叠接晶体管Mm7与第八叠接晶体管Mm8叠接于电流输出叠接节点Ncc5。其中第五叠接晶体管Mm5与第七叠接晶体管Mm7的栅极耦接于增益节点Ngn(即二极管式连接),第六叠接晶体管Mm6与第八叠接晶体管Mm8的栅极耦接于第二偏置电压Vb2,用以叠接方式分别增大第五叠接晶体管Mm5与第七叠接晶体管Mm7的输出电阻值。

[0106] 请继续参阅图4,在一实施例中,所述的至少一反馈电容器包括第四反馈电容器Cfb4,第四反馈电容器Cfb4耦接于前级第三输入端In3(对应于输出节点No)与驱动节点Nd之间,由此于该前级第三输入端发生瞬态信号变化时,通过第四反馈电容器Cfb4于驱动节点Nd产生第四加速信号Ss4,以加速输出信号Vo的瞬态响应。

[0107] 需说明的是,上述第一至第四反馈电容器Cfb1-Cfb4可择一或组合,都具有加速瞬态响应的效果。

[0108] 请继续参阅图4,在一实施例中,第一差动晶体管Md1与第二差动晶体管Md2都为第一导电型晶体管,第一、第二、第三与第四叠接晶体管Mm1-Mm4都为第二导电型晶体管,第五、第六、第七与第八叠接晶体管Mm5-Mm8都为第一导电型晶体管。以图4中的前级放大器110为例,在一实施例中,第一导电型晶体管为N型(NMOS),而第二导电型晶体管为P型(PMOS)。

[0109] 请继续参阅图4,在一实施例中,第二电流镜电路114配置为叠接式电流镜电路,具体而言,本实施例中,第二电流镜电路114包括第五叠接晶体管Mm5、第六叠接晶体管Mm6、第九叠接晶体管Mm9以及第十叠接晶体管Mm10,第九叠接晶体管Mm9与第十叠接晶体管Mm10串联叠接于共源极节点Ncs与接地电位之间,以于共源极节点Ncs产生第二输出电流Io2,第五叠接晶体管Mm5与第九叠接晶体管Mm9的栅极耦接于增益节点Ngn,第六叠接晶体管Mm6与第十叠接晶体管Mm10的栅极耦接于第二偏置电压Vb2。在一实施例中,第九叠接晶体管Mm9与第十叠接晶体管Mm10都为第一导电型晶体管,且彼此叠接于电流输出叠接节点Ncc4。

[0110] 请继续参阅图2至图4,在一实施例中,所述的至少一前级放大电路包括第一前级

放大电路110以及第二前级放大电路120,其中第一前级放大电路110与第二前级放大电路120为互补配置(complementary configuration),具体来说,以图4为例,第一前级放大电路110中的第一导电型对应于N型,第一前级放大电路110中的第二导电型对应于P型,第二前级放大电路120中的第一导电型对应于P型,且第二前级放大电路120中的第二导电型对应于N型。此外,第一前级放大电路110与第二前级放大电路120中的电源与接地电位,以及电流方向,都为互补配置,因而可于驱动节点Nd上进一步以推挽式操作产生前级放大信号Vop。

[0111] 具体而言,图4中的第二前级放大电路120中,差动输入级电路112'、第一电流镜电路113'、第二电流镜电路114'以及第三电流镜电路115'分别对应于差动输入级电路112、第一电流镜电路113、第二电流镜电路114以及第三电流镜电路115。而叠接晶体管Mm1'-Mm10',各自互补对应于第一前级放大电路110中的叠接晶体管Mm1-Mm10,举例而言,本实施例中,叠接晶体管Mm1'-Mm4'为N型晶体管,叠接晶体管Mm5'-Mm10'为P型晶体管,此外,差动晶体管Md1'与Md2'为P型晶体管。偏置电压Vb2'则与偏置电压Vb2互补对应。需说明的是,在反馈电容器Cfb1'-Cfb4'是以半导体形成的实施例中(例如以MOS电容或是MOS晶体管作为反馈电容器),反馈电容器Cfb1'-Cfb4'也与反馈电容器Cfb1-Cfb4为互补导电型,另一方面,若非采用半导体形成的电容器,则不在此限。

[0112] 请参阅图5,图5显示本发明的快速瞬态响应线性稳压电路与前级放大电路的具体实施例示意图(线性稳压电路1005与前级放大电路110'、120'),在一实施例中,第二叠接晶体管Mm2与第四叠接晶体管Mm4的栅极耦接于差动输出节点Ndf,其中第二叠接晶体管Mm2与第四叠接晶体管Mm4的导通临界电压的绝对值小于第一叠接晶体管Mm1与第三叠接晶体管Mm3的导通临界电压的绝对值。具体举例而言,第一叠接晶体管Mm1与第三叠接晶体管Mm3可为一般的增强型晶体管(enhancement mode transistor),而第二叠接晶体管Mm2与第四叠接晶体管Mm4可为耗尽型晶体管(depletion mode transistor)或是原生晶体管(native transistor)。需说明的是,在上述的配置下,叠接晶体管Mm1-Mm4仍可达成前述具有叠接放大输出电阻值功效的电流镜功能。

[0113] 请继续参阅图5,在一实施例中,第六、第八与第十叠接晶体管Mm6、Mm8、Mm10的栅极耦接于增益节点Ngn,其中第六、第八与第十叠接晶体管Mm6、Mm8、Mm10的导通临界电压的绝对值小于第五、第七与第九叠接晶体管Mm5、Mm7、Mm9的导通临界电压的绝对值。

[0114] 请参阅图6,图6显示本发明的快速瞬态响应线性稳压电路与前级放大电路的具体实施例示意图(线性稳压电路1006与前级放大电路110''、120'')。从另一种观点来说,快速瞬态响应线性稳压电路1006可以对应于另一种配置,亦即如图6所示,在一实施例中,快速瞬态响应线性稳压电路1006中,其前级放大电路(如110'')包括电流源电路111、差动增益级电路116、第一转导电路117、第二转导电路118以及至少一反馈电容器。

[0115] 请继续参阅图6,电流源电路111用以于前级放大电路110的共源极节点Ncs提供偏置电流Ib。差动增益级电路116用以根据前级第一输入端In1与前级第二输入端In2的电压差值而于增益节点Ngn产生增益输出电压Vgn。第一转导电路117用以根据增益输出电压Vgn而于共源极节点Ncs产生反馈电流(对应于第二输出电流Io2,可视为低频的反馈电流)。第二转导电路118用以根据增益输出电压Vgn而产生第四输出电流Io4,进而于前级放大电路110的前级输出端Out产生前级放大信号Vop。本实施例中,差动增益级电路116以及第一转

导电路117形成电压正反馈路径PPFB。本实施例中,前级放大电路110还包括至少一反馈电容器,耦接于前级放大电路110的前级第三输入端In3(对应于输出节点No)与前级放大电路110的至少一反相节点之间。

[0116] 请继续参阅图6,在一实施例中,前级放大电路的至少一反馈电容器包括第一反馈电容器Cfb1,第一反馈电容器Cfb1耦接于前级第三输入端In3与位于电压正反馈路径PPFB上的一反相节点之间。在一较佳实施例中,第一反馈电容器Cfb1耦接于前级第三输入端In3与共源极节点Ncs之间,由此于前级第三输入端In3发生瞬态信号变化时,通过第一反馈电容器Cfb1于共源极节点Ncs产生第一加速信号Ss1,以加速电压正反馈路径PPFB的瞬态电流变化。

[0117] 需说明的是,本实施中,差动增益级电路与转导电路并不限于上述图6中的差动增益级电路116与转导电路117、118,本领域技术人员也可根据本发明的教导而以其他类型的差动增益级电路与转导电路取代,只要能形成电压正反馈路径,且具有耦接于前级第三输入端In3与共源极节点Ncs之间的反馈电容器,即符合本发明的精神。

[0118] 请参阅图7,图7显示本发明的快速瞬态响应线性信号放大电路的一实施例示意图(信号放大电路1007)。前述的误差放大电路与放大级电路,可用以形成一通用型的信号放大电路(如信号放大电路1007),本实施例中,信号放大电路1007包含误差放大电路100以及输出级电路200'。误差放大电路100用以将第一输入信号Vi1与第二输入信号Vi2的电压差值放大而于驱动节点Nd产生误差放大信号Vea。输出级电路200'包括至少一输出功率开关Mpwr,输出功率开关Mpwr受误差放大信号Vea控制,而于输出节点No产生输出信号Vo。前述实施例中,根据本发明,用以达成高效率与加速瞬态响应的电路配置,都可适用于本实施例中的误差放大电路100,在此不予赘述。此外,输出级电路200'也可根据需求而为各种形式的输出级电路,在此不予特别限制。

[0119] 请参阅图8,图8显示对应于本发明的快速瞬态响应线性稳压电路实施例的频率响应特性图。值得注意的是,由于本发明将直流与加速信号(交流)都反馈于相同的节点(例如前述的共源极节点Ncs或电流输入叠接节点Ncc1),因此,在一实施例中,如图8所示,本发明的快速瞬态响应线性稳压电路的带宽(如图8中所示的交流加直流回路)可为现有技术(如图8中所示的直流回路)的例如30倍以上,因而可达成快速瞬态响应,且由于同时混合了交流加直流回路,仍可具有较高的低频增益,因而可保持较低输出电压误差。

[0120] 以上已针对较佳实施例来说明本发明,但以上所述,仅为使本领域技术人员易于了解本发明的内容,并非用来限定本发明的权利范围。所说明的各个实施例,并不限于单独应用,也可以组合应用,举例而言,两个或以上的实施例可以组合运用,而一实施例中的部分组成也可用以取代另一实施例中对应的组成部件。此外,在本发明的相同精神下,本领域技术人员可以思及各种等效变化以及各种组合,举例而言,本发明所称“根据某信号进行处理或运算或产生某输出结果”,不限于根据该信号的本身,也包含于必要时,将该信号进行电压电流转换、电流电压转换、及/或比例转换等,之后根据转换后的信号进行处理或运算产生某输出结果。由此可知,在本发明的相同精神下,本领域技术人员可以思及各种等效变化以及各种组合,其组合方式甚多,在此不一一列举说明。因此,本发明的范围应涵盖上述及其他所有等效变化。

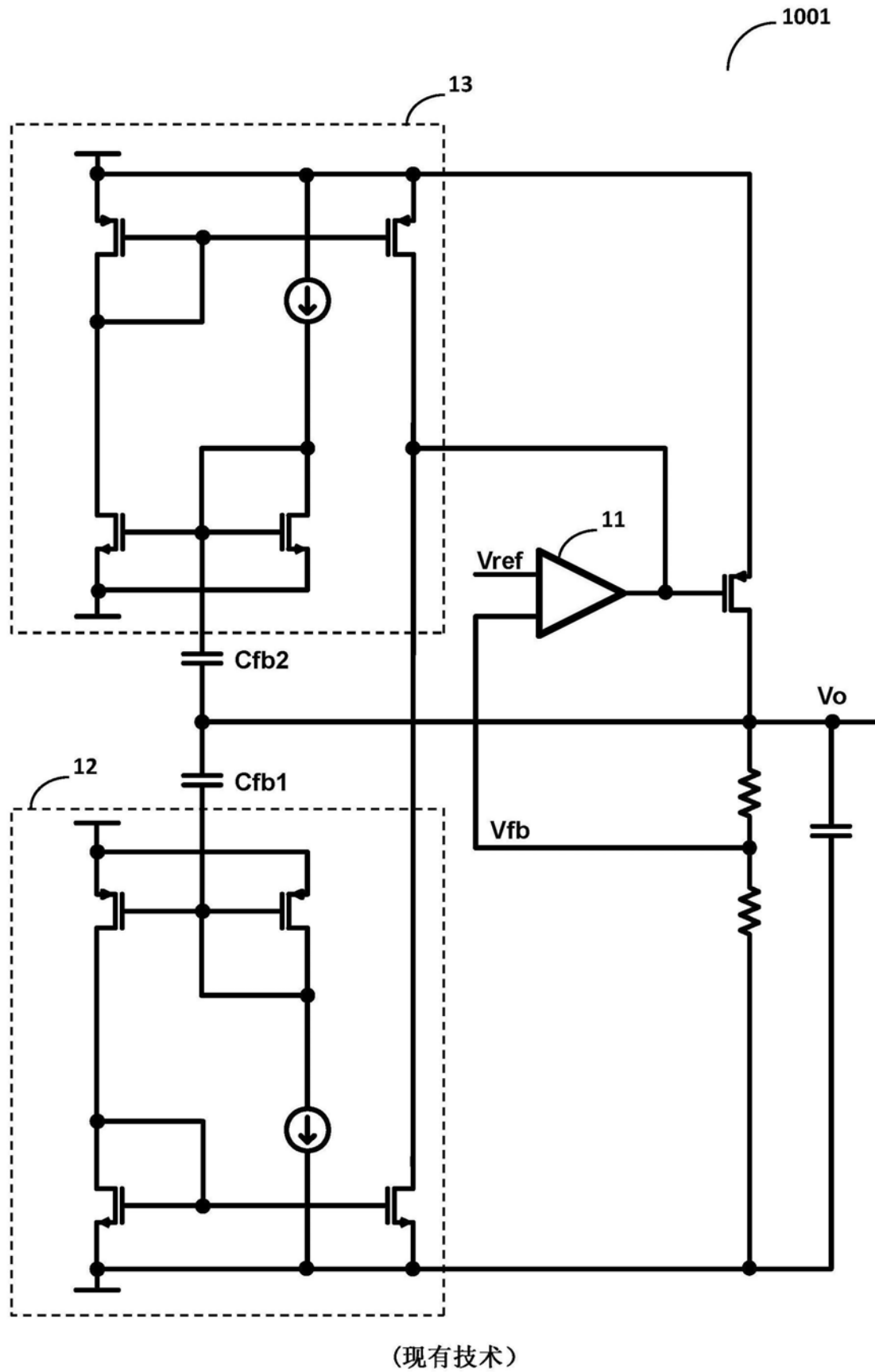


图1

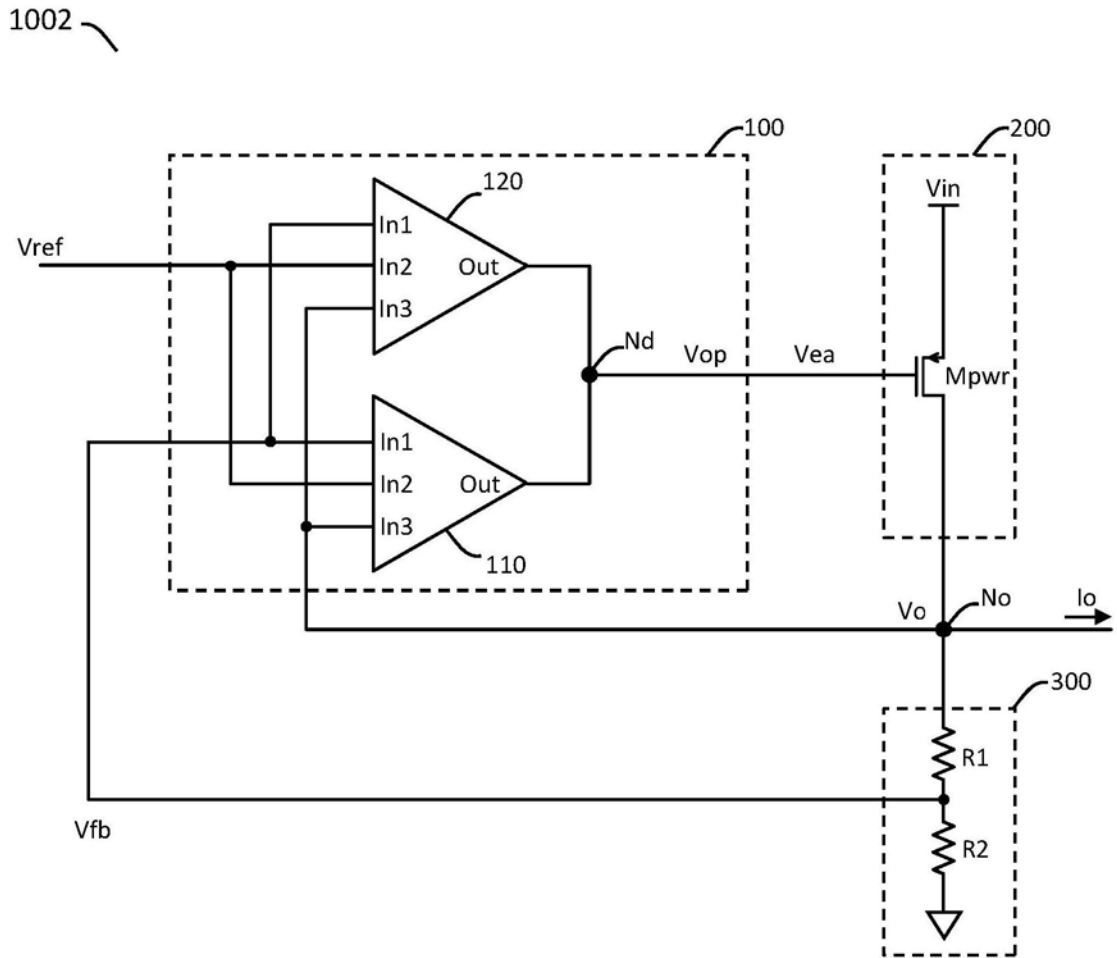


图2

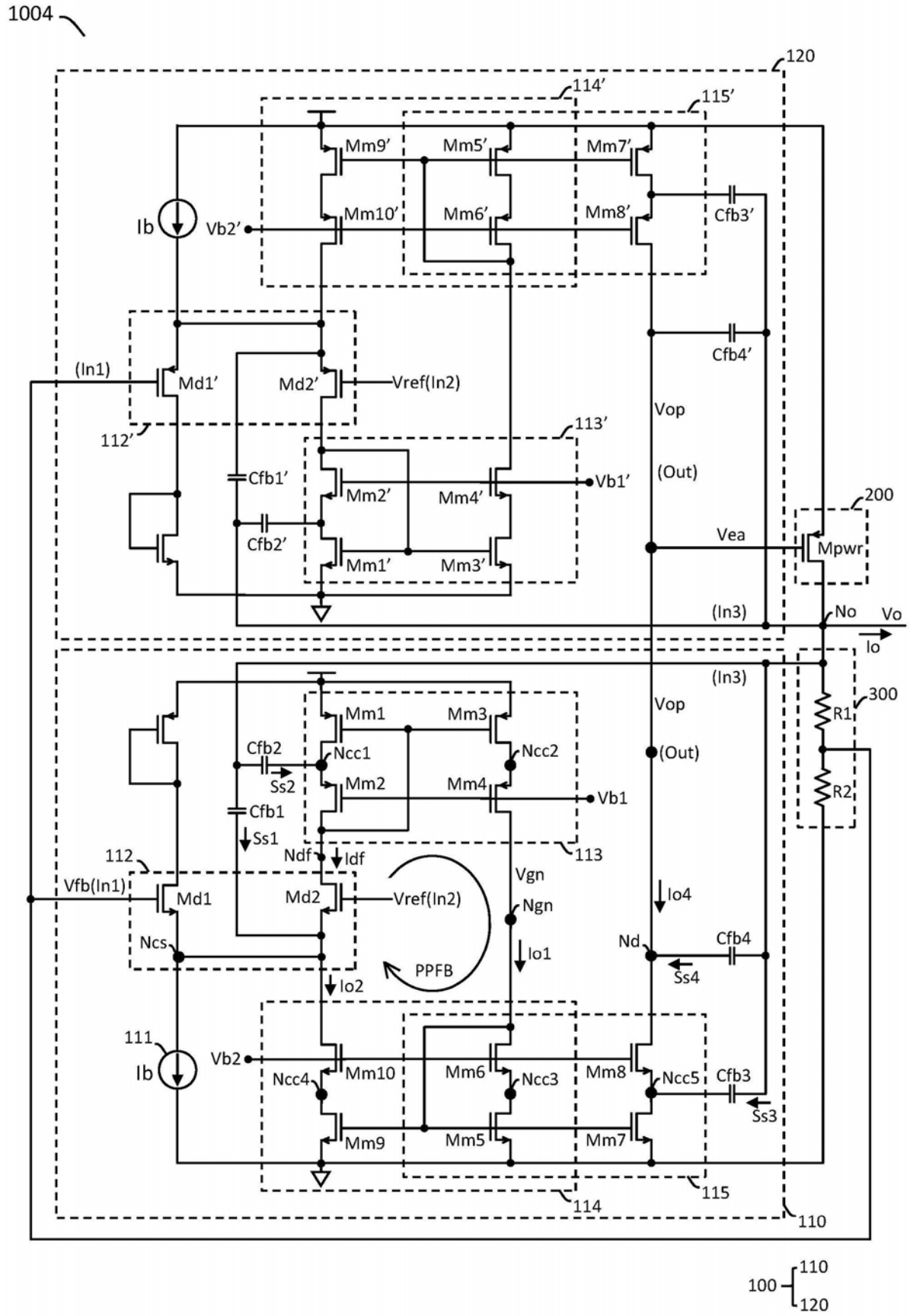


图4

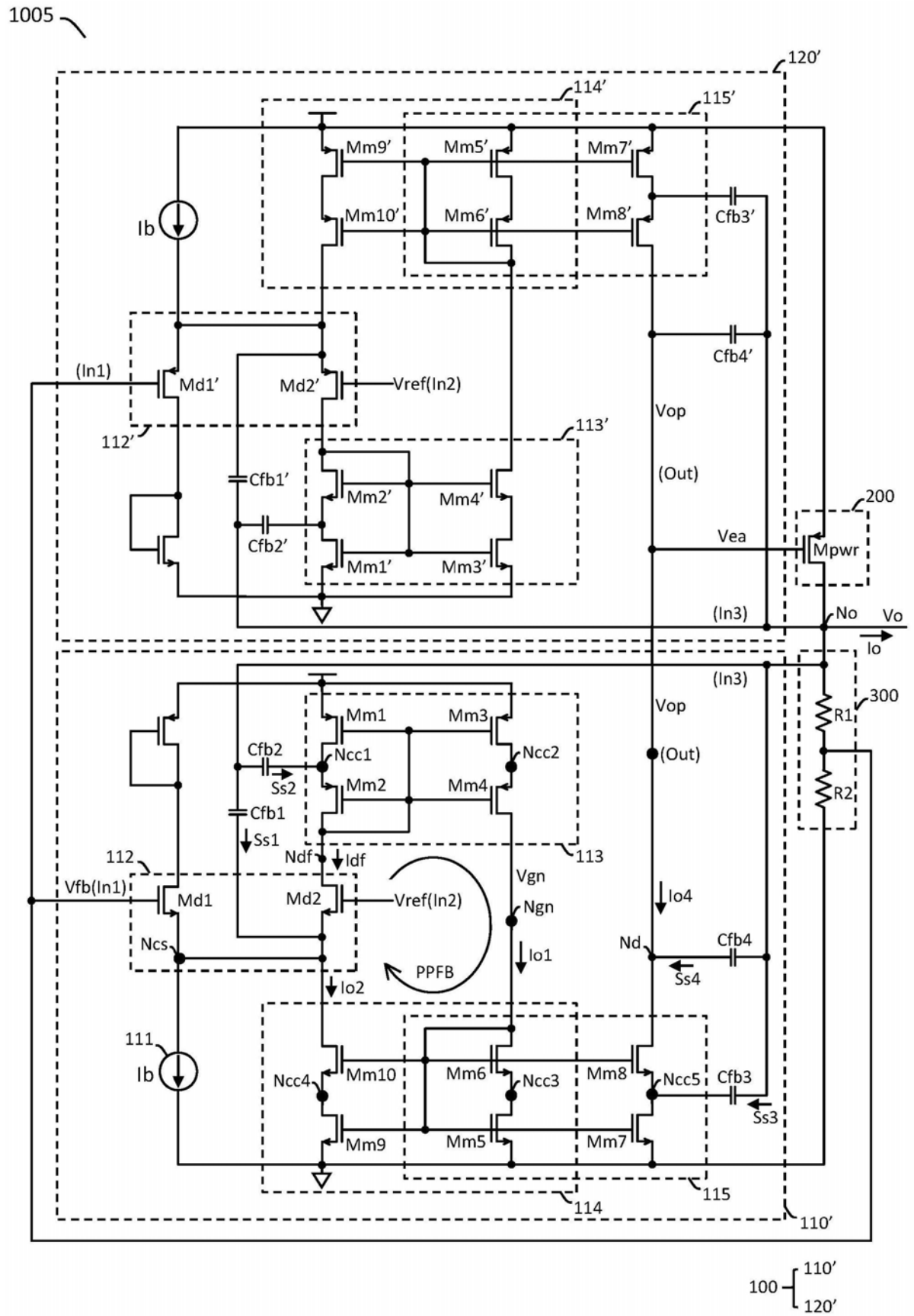


图5

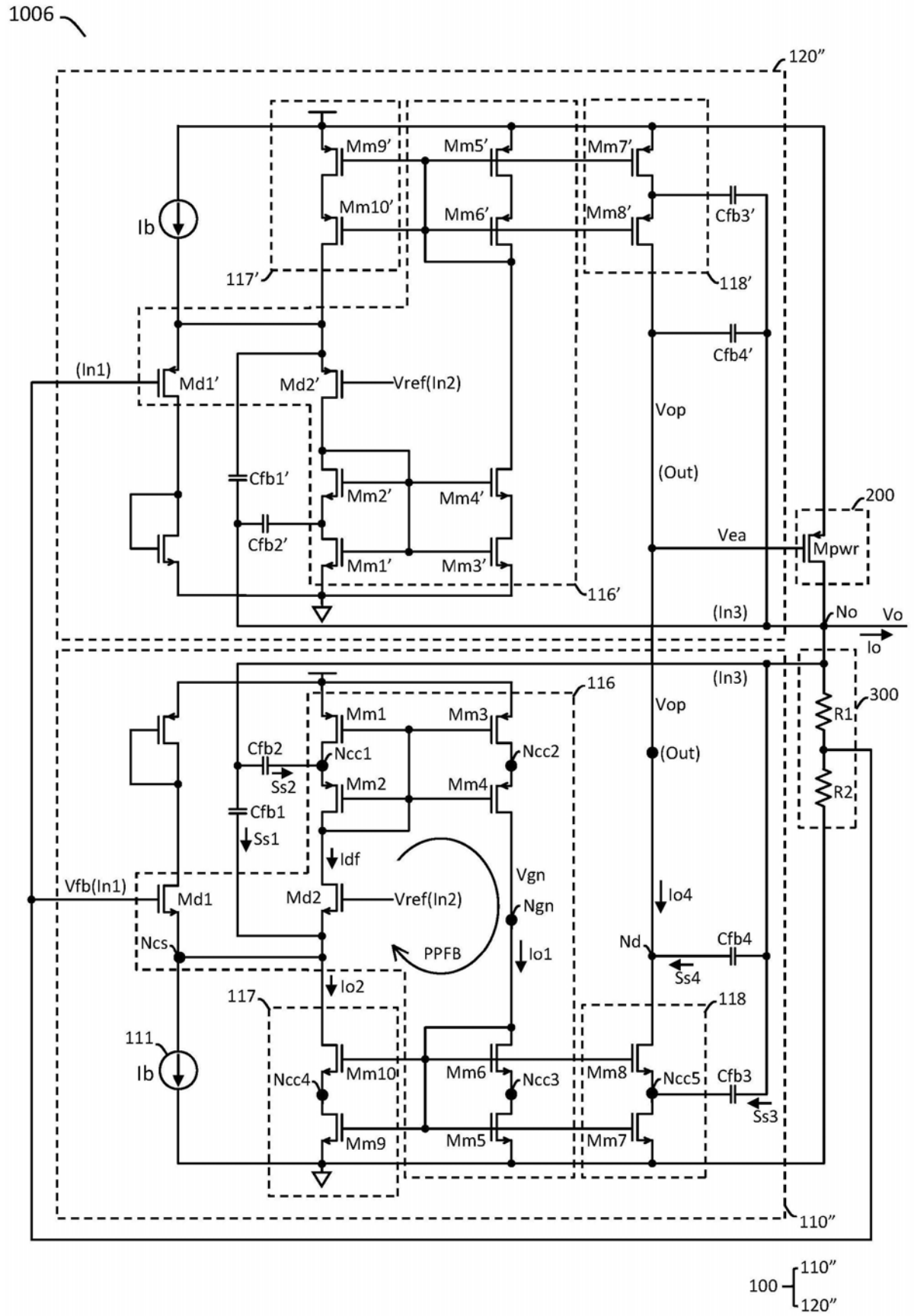


图6

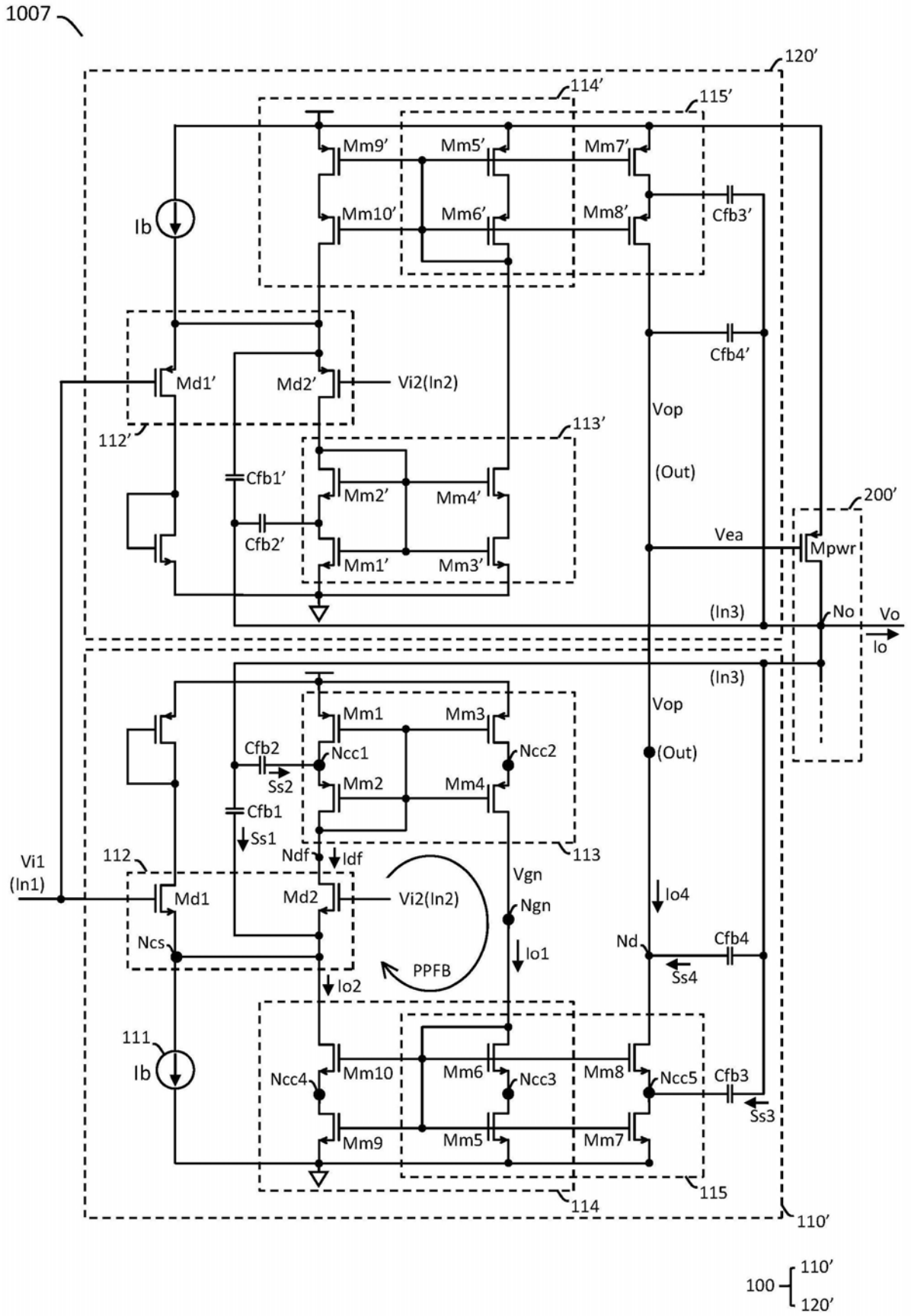


图7

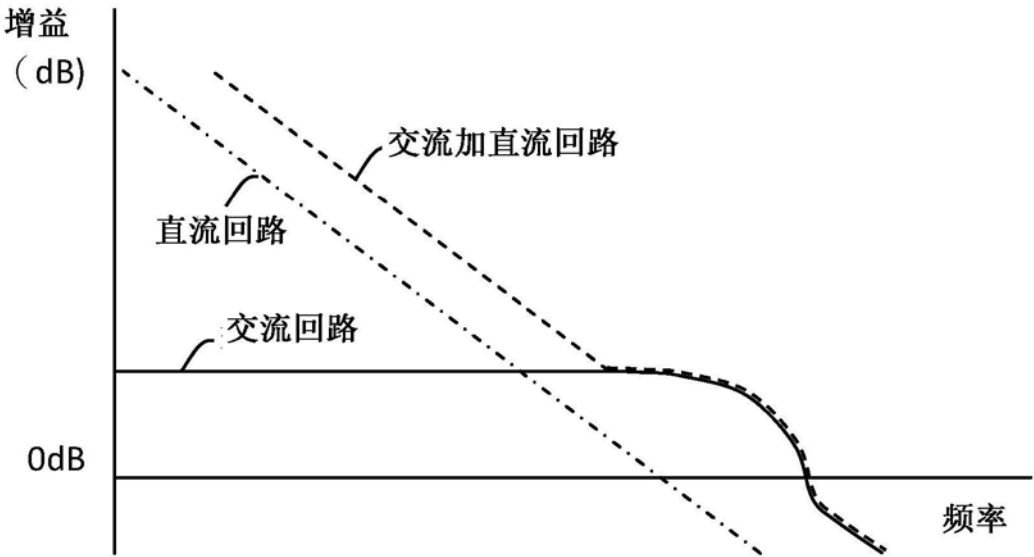


图8