



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년07월24일
(11) 등록번호 10-2558658
(24) 등록일자 2023년07월19일

(51) 국제특허분류(Int. Cl.)
H01G 13/00 (2006.01) H01G 4/012 (2006.01)
H01G 4/12 (2006.01) H01G 4/30 (2006.01)
(52) CPC특허분류
H01G 13/00 (2013.01)
H01G 4/012 (2013.01)
(21) 출원번호 10-2021-7026670
(22) 출원일자(국제) 2020년02월27일
심사청구일자 2021년08월23일
(85) 번역문제출일자 2021년08월23일
(65) 공개번호 10-2021-0114531
(43) 공개일자 2021년09월23일
(86) 국제출원번호 PCT/JP2020/008132
(87) 국제공개번호 WO 2020/195523
국제공개일자 2020년10월01일
(30) 우선권주장
JP-P-2019-062901 2019년03월28일 일본(JP)
(56) 선행기술조사문헌
KR1020190008406 A*
US20180233289 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
가부시키가이샤 무라타 세이사쿠쇼
일본국 교토후 나가오카쿄시 히가시코타리 1초메 10반 1고
(72) 발명자
젠자이 코타
일본국 교토 나가오카쿄시 히가시코타리 1초메 10방 1고 가부시키가이샤 무라타 세이사쿠쇼 내
(74) 대리인
윤앤리특허법인(유한)

전체 청구항 수 : 총 10 항

심사관 : 윤석채

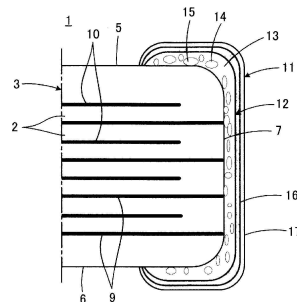
(54) 발명의 명칭 칩형 세라믹 전자부품의 제조 방법

(57) 요약

기판의 휨 등이 원인인 응력에 대하여 세라믹 소체를 크랙으로부터 지킴과 함께, 수지 전극보다도 전기저항을 낮게 할 수 있는 외부전극 구조를 가지는 칩형 세라믹 전자부품의 제조 방법을 제공한다.

외부전극(11)은 유리를 포함하지 않는 유리 비함유 소결층(12)을 포함한다. 니켈 분말, 용점이 500℃ 미만인 주석 등의 금속 분말 및 열경화성 수지를 포함하되 유리를 포함하지 않는 유리 비함유 도전성 페이스트를 준비하고, 이것을 세라믹 소체(3)의 표면의 일부를 덮도록 도포하며, 이어서, 유리 비함유 도전성 페이스트가 도포된 세라믹 소체(3)를 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 온도, 예를 들면 850℃에서 열처리한다. 열처리에 의해, 열경화성 수지는 열분해 또는 연소되어 거의 남지 않고, 니켈 분말 및 용점이 500℃ 미만인 금속 분말은 소결되어 일체화된 금속 소결체(13)를 형성한다.

대표도 - 도1



(52) CPC특허분류

H01G 4/1209 (2013.01)

H01G 4/30 (2013.01)

명세서

청구범위

청구항 1

내부도체를 가지면서 상기 내부도체의 일부가 표면에 노출된 세라믹 소체와, 상기 내부도체와 전기적으로 접속되면서 상기 세라믹 소체의 상기 표면의 일부를 덮도록 형성된 외부전극을 포함하는 칩형 세라믹 전자부품을 제조하는 방법으로서,

세라믹 소체를 준비하는 공정과,

상기 외부전극의 적어도 일부가 되는 도전성 페이스트를 준비하는 공정과,

상기 도전성 페이스트를 상기 세라믹 소체의 상기 표면의 일부를 덮도록 도포하는 공정과,

상기 도전성 페이스트가 도포된 상기 세라믹 소체를 열처리하는 공정을 포함하고,

상기 외부전극은 유리를 포함하지 않는 제1 유리 비함유 소결층을 포함하며,

상기 도전성 페이스트를 준비하는 공정은 니켈 분말, 용점이 500℃ 미만인 제1 금속 분말 및 제1 열경화성 수지를 포함하되 유리를 포함하지 않는 제1 유리 비함유 도전성 페이스트를 준비하는 공정을 포함하고,

상기 도전성 페이스트를 도포하는 공정은 상기 제1 유리 비함유 도전성 페이스트를 상기 세라믹 소체의 상기 표면의 일부를 덮도록 도포하는 공정을 포함하며,

상기 세라믹 소체를 열처리하는 공정은 상기 제1 유리 비함유 소결층을 형성하기 위해, 상기 제1 유리 비함유 도전성 페이스트가 도포된 상기 세라믹 소체를 상기 제1 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 제1 온도로 열처리하는 공정을 포함하는, 칩형 세라믹 전자부품의 제조 방법.

청구항 2

제1항에 있어서,

상기 세라믹 소체를 열처리하는 공정 후, 상기 외부전극을 덮는 니켈 도금막 및 주석 도금막을 순차 형성하는 공정을 더 포함하는, 칩형 세라믹 전자부품의 제조 방법.

청구항 3

제1항에 있어서,

상기 제1 금속 분말을 구성하는 금속은 주석, 주석과 비스무트의 조합, 및 주석과 은과 구리의 조합 중 적어도 1종인, 칩형 세라믹 전자부품의 제조 방법.

청구항 4

제1항에 있어서,

상기 제1 금속 분말은 주석 분말이며, 상기 니켈 분말 및 상기 주석 분말의 합계 체적(體積)에 대한 상기 주석 분말의 체적이 30% 이상이면서 70% 이하인, 칩형 세라믹 전자부품의 제조 방법.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 세라믹 소체를 열처리하는 공정에서 상기 제1 열경화성 수지의 경화 온도보다 400℃ 높은 온도는 580℃인, 칩형 세라믹 전자부품의 제조 방법.

청구항 6

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 외부전극은 상기 제1 유리 비함유 소결층 상에 형성되며 유리를 포함하지 않는 제2 유리 비함유 소결층을 더 포함하고,

상기 도전성 페이스트를 준비하는 공정은 니켈 분말, 용점이 500℃ 미만인 제2 금속 분말 및 제2 열경화성 수지를 포함하되 유리를 포함하지 않는 제2 유리 비함유 도전성 페이스트를 준비하는 공정을 더 포함하며,

상기 도전성 페이스트를 도포하는 공정은 상기 제1 유리 비함유 소결층 상에 상기 제2 유리 비함유 도전성 페이스트를 도포하는 공정을 더 포함하고,

상기 세라믹 소체를 열처리하는 공정은 상기 제2 유리 비함유 소결층을 형성하기 위해, 상기 제2 유리 비함유 도전성 페이스트가 도포된 상기 세라믹 소체를 상기 제2 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 온도이면서 상기 제1 온도보다 낮은 제2 온도로 열처리하는 공정을 더 포함하는, 칩형 세라믹 전자부품의 제조 방법.

청구항 7

제6항에 있어서,

상기 제2 유리 비함유 도전성 페이스트는 상기 제1 유리 비함유 도전성 페이스트와 동일한 조성을 가지는, 칩형 세라믹 전자부품의 제조 방법.

청구항 8

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 외부전극은 수지 함유 도체층을 더 포함하고,

상기 도전성 페이스트를 준비하는 공정은 도전성 금속 분말 및 열경화성 수지를 포함하되 유리를 포함하지 않는 제3 유리 비함유 도전성 페이스트를 준비하는 공정을 더 포함하며,

상기 도전성 페이스트를 도포하는 공정은 상기 제1 유리 비함유 소결층을 덮도록 상기 제3 유리 비함유 도전성 페이스트를 도포하는 공정을 더 포함하고,

상기 세라믹 소체를 열처리하는 공정은 상기 제3 유리 비함유 도전성 페이스트에 포함되는 상기 열경화성 수지를 가열 경화시키는 공정을 더 포함하는, 칩형 세라믹 전자부품의 제조 방법.

청구항 9

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 도전성 페이스트를 도포하는 공정은 상기 제1 유리 비함유 도전성 페이스트를 상기 내부도체와 접하는 상태로 상기 세라믹 소체의 상기 표면의 일부 상에 도포하는 공정을 포함하는, 칩형 세라믹 전자부품의 제조 방법.

청구항 10

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 외부전극은 유리를 포함하는 유리 함유 소결층을 더 포함하고,

상기 도전성 페이스트를 준비하는 공정은 금속 분말 및 유리를 포함하는 유리 함유 도전성 페이스트를 준비하는 공정을 더 포함하며,

상기 도전성 페이스트를 도포하는 공정은 상기 유리 함유 도전성 페이스트를 상기 내부도체와 접하는 상태로 상기 세라믹 소체의 상기 표면의 일부 상에 도포하는 공정을 더 포함하고,

상기 세라믹 소체를 열처리하는 공정은 상기 유리 함유 소결층을 형성하기 위해, 상기 유리 함유 도전성 페이스트가 도포된 상기 세라믹 소체를 열처리하는 공정을 더 포함하며,

상기 제1 유리 비함유 도전성 페이스트를 도포하는 공정은 상기 제1 유리 비함유 도전성 페이스트를 상기 유리 함유 소결층 상에 도포하는 공정을 포함하는, 칩형 세라믹 전자부품의 제조 방법.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

발명의 설명

기술 분야

[0001] 본 발명은 칩형 세라믹 전자부품 및 그 제조 방법에 관한 것으로, 특히, 칩형 세라믹 전자부품에 포함하는 세라믹 소체의 표면에 형성되는 외부전극의 구조 및 외부전극의 형성 방법에 관한 것이다.

배경 기술

[0002] 적층 세라믹 콘덴서와 같은 칩형 세라믹 전자부품이 맞닥뜨릴 수 있는 문제로서, 칩형 세라믹 전자부품이 표면 실장된 기관의 휨, 또는 칩형 세라믹 전자부품을 실장하기 위해 적용되는 솔더 리플로우 공정에서 부여되는 열이 원인인 응력이 칩형 세라믹 전자부품의 본체로서의 세라믹 소체에 가해져서 세라믹 소체에 크랙이 생기는 경우가 있다. 세라믹 소체에 크랙이 생기면 칩형 세라믹 전자부품의 기능이 손상될 뿐만 아니라 전기적 단락과 같은 심각한 문제를 일으키는 경우가 있다.

[0003] 이와 같은 문제의 대책으로, 칩형 세라믹 전자부품의 외부전극으로서, 도전성 금속 분말 및 열경화성 수지를 포함하되 유리를 포함하지 않고, 열경화성 수지를 열경화시켜서 전극으로 하는, 이른바 수지 전극을 사용하는 것이 제안되고 있다. 수지 전극을 사용하는 경우, (1) 세라믹 소체의 표면에 금속 분말 및 유리 프릿을 포함하는 유리 함유 도전성 페이스트를 도포하고, 이것을 소결시킨 유리 함유 소결층을, 세라믹 소체의 표면에 일부 노출된 내부도체와 접하도록 하부층으로서 형성하고, 그 위에 수지 전극을 형성한 구조와, (2) 세라믹 소체의 표면에 직접 내부전극과 접하도록 수지 전극을 형성한 구조가 있다.

[0004] 상기 (1) 및 (2) 중 어느 구조여도, 세라믹 소체에 크랙을 생기게 할 수 있는 응력이 우선, 수지 전극을 기점으로 하는 박리 또는 수지 전극 자체의 파괴에 의해 흡수되기 때문에 세라믹 소체에 크랙이 생기는 사태까지 이르지 않게 할 수 있다.

[0005] 상기 (2)의 구조는 예를 들면 일본 공개특허공보 특개2009-283744호(특허문헌 1)에 기재되어 있다. 특허문헌 1에는 금속 분말 및 열경화성 수지를 포함하는 도전성 페이스트를 세라믹 소체의 표면에 도포한 후, 도전성 페이스트를 열처리에 의해 경화시킴에 있어서, 열경화성 수지의 탄화가 개시되는 온도 근방을 최고 온도로 하는 것이 기재되어 있다(청구항 3). 이와 같이 경화 시의 최고 온도를 설정함으로써, 특허문헌 1에서는 수지 전극의 치밀성을 유지하면서, 수지 전극 중의 금속 분말과 내부도체의 금속의 금속 확산이 생기기 쉬워져, 수지 전극과 내부도체의 전기적 접속을 확실하게 할 수 있고, 고온 고습 환경에서의 절연 저항의 열화를 저감하면서, 적층 세라믹 콘덴서에 적용된 경우에는 정전 용량의 불균일을 작게 할 수 있다고 기재되어 있다(단락 0047).

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 일본 공개특허공보 특개2009-283744호

발명의 내용

해결하려는 과제

- [0007] 그러나 수지 전극은 도전성 금속 분말을 열경화성 수지 중에 분산시킴으로써 도전성을 얻는 것이므로 전기저항이 비교적 높고, 그 때문에 칩형 세라믹 전자부품의 등가직렬저항(ESR)이 높아지는 경향이 있다. 특히, 상기 (1)의 구조에서는 하부층으로서의 유리 함유 소결층의 표층에 유리가 존재하므로 상기 (2)의 구조에 비해 ESR이 보다 높아진다.
- [0008] 따라서, 본 발명의 목적은 기판의 휨이나 솔더 리플로우 공정에서의 열이 원인인 응력에 대하여 세라믹 소체를 크랙으로부터 지키는 기능을 유지하면서, 외부전극에서 수지 전극 또는 유리 함유 소결층보다도 전기저항이 낮은 전극층을 가지는 칩형 세라믹 전자부품 및 그 제조 방법을 제공하고자 하는 것이다.

과제의 해결 수단

- [0009] 본 발명은 우선, 칩형 세라믹 전자부품의 제조 방법에 관한 것이다. 본 발명에 따른 제조 방법의 대상이 되는 칩형 세라믹 전자부품은 내부도체를 가지면서 내부도체의 일부가 표면에 노출된 세라믹 소체와, 내부도체와 전기적으로 접속되면서 세라믹 소체의 표면의 일부를 덮도록 형성된 외부전극을 포함한다.
- [0010] 상기의 칩형 세라믹 전자부품을 제조하기 위해, 세라믹 소체를 준비하는 공정과, 외부전극의 적어도 일부가 되는 도전성 페이스트를 준비하는 공정과, 도전성 페이스트를 세라믹 소체의 표면의 일부를 덮도록 도포하는 공정과, 도전성 페이스트가 도포된 세라믹 소체를 열처리하는 공정이 실시된다.
- [0011] 본 발명은 단순한 기술적 과제를 해결하기 위해, 다음과 같은 구성을 포함하는 것을 특징으로 한다.
- [0012] 외부전극은 유리를 포함하지 않는 유리 비함유 소결층을 포함한다. 도전성 페이스트를 준비하는 공정은 니켈 분말, 용점이 500℃ 미만인 금속 분말 및 열경화성 수지를 포함하되 유리를 포함하지 않는 유리 비함유 도전성 페이스트를 준비하는 공정을 포함하고, 도전성 페이스트를 도포하는 공정은 유리 비함유 도전성 페이스트를 세라믹 소체의 표면의 일부를 덮도록 도포하는 공정을 포함한다. 그리고 세라믹 소체를 열처리하는 공정은 상술한 유리 비함유 소결층을 형성하기 위해, 유리 비함유 도전성 페이스트가 도포된 세라믹 소체를 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 온도로 열처리하는 공정을 포함하는 것을 특징으로 한다.
- [0013] 또한, 본 발명은 상술한 제조 방법을 실시함으로써 얻어지는 칩형 세라믹 전자부품에 관한 것이다.
- [0014] 본 발명에 따른 칩형 세라믹 전자부품은 내부도체를 가지면서 내부도체의 일부가 표면에 노출된 세라믹 소체와, 내부도체와 전기적으로 접속되면서 세라믹 소체의 표면의 일부를 덮도록 형성된 외부전극을 포함한다. 외부전극은 니켈 및 용점이 500℃ 미만인 금속을 포함하되 유리를 포함하지 않는 유리 비함유 소결층을 포함하고, 유리 비함유 소결층에 포함되는 열경화성 수지의 비율은 상기 유리 비함유 소결층의 절단면에서의 면적비율로 1% 이하인 것을 특징으로 한다.

발명의 효과

- [0015] 본 발명에 따르면, 칩형 세라믹 전자부품에 포함하는 외부전극에서 유리 비함유 소결층이 형성된다. 이 유리 비함유 소결층은 도전성 금속 분말 및 열경화성 수지를 포함하는 수지 함유 도체층보다도 전기저항을 낮게 할 수 있다. 또한, 유리 비함유 소결층은 금속 분말 및 유리를 포함하는 도전성 페이스트를 소성하여 얻어진 유리 함유 소결층과 같이, 표층에 유리가 석출(析出)될 일이 없다. 따라서, 수지 함유 도체층 또는 유리 함유 소결층만으로 외부전극의 주요부가 구성된 칩형 세라믹 전자부품에 비해 ESR을 낮게 할 수 있다.
- [0016] 또한, 칩형 세라믹 전자부품이 표면 실장된 기판의 휨, 또는 칩형 세라믹 전자부품을 실장하기 위해 적용되는 솔더 리플로우 공정에서 부여되는 열이 원인인 응력이 세라믹 소체에 가해져도 유리 비함유 소결층을 기점으로 하는 박리 또는 유리 비함유 소결층 자체의 파괴에 의해 상기 응력을 흡수할 수 있으므로, 세라믹 소체에 크랙이 생기는 사태까지 이르지 않게 할 수 있다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 제1 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1)의 일부를 모식적으로 나타내는 단면도이다.
- 도 2는 본 발명의 제2 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1a)의 일부를 모식적으로 나타내는 단면도이다.

도 3은 본 발명의 제3 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1b)의 일부를 모식적으로 나타내는 단면도이다.

도 4는 본 발명의 제4 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1c)의 일부를 모식적으로 나타내는 단면도이다.

도 5는 도 1에 나타난 적층 세라믹 콘덴서(1)의 유리 비함유 소결층(12)의 실제 시료의 절단면을 촬영한 현미경 사진을 나타내는 도면이다.

도 6은 도 2에 나타난 적층 세라믹 콘덴서(1a)의 제2 유리 비함유 소결층(18)의 실제 시료의 절단면을 촬영한 현미경 사진을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 발명에 따른 칩형 세라믹 전자부품을 설명함에 있어서, 칩형 세라믹 전자부품의 일례로서의 적층 세라믹 콘덴서를 채용한다.
- [0019] [제1 실시형태]
- [0020] 우선, 도 1을 참조하여, 본 발명의 제1 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1)에 대해 설명한다.
- [0021] 적층 세라믹 콘덴서(1)는 유전체 세라믹으로 이루어지는 복수개의 세라믹층(2)이 적층되어 이루어지는 세라믹 소체(3)를 포함한다. 세라믹 소체(3)는 서로 대향하는 제1 주면(主面)(5) 및 제2 주면(6)과, 그들의 사이를 접속하는 제1 단면(端面)(7), 및 도시하지 않았지만 제1 단면(7)에 대향하는 제2 단면을 가지며, 또한, 도시하지 않았지만 도 1 지면에 대하여 평행하게 연장되면서 서로 대향하는 제1 측면 및 제2 측면을 가진다.
- [0022] 세라믹 소체(3)의 내부에는 내부도체로서의 각각 복수개의 제1 내부전극(9) 및 제2 내부전극(10)이 서로 이웃하는 것 사이에 특정 세라믹층(2)을 개재시키면서, 세라믹층(2)의 적층방향을 따라 교대로 배치된다. 제1 내부전극(9)은 도시한 제1 단면(7)까지 인출되고, 여기서 제1 내부전극(9)의 끝가장자리가 세라믹 소체(3)의 표면에 노출된다. 한편, 제2 내부전극(10)은 도시하지 않은 제2 단면까지 인출되고, 여기서 제2 내부전극(10)의 끝가장자리가 세라믹 소체(3)의 표면에 노출된다. 내부전극(9 및 10)은 도전 성분으로서, 예를 들면 니켈을 포함한다.
- [0023] 도시한 외부전극, 즉 제1 외부전극(11)은 세라믹 소체(3)의 표면의 일부인 제1 단면(7)에 형성되고, 제1 내부전극(9)과 전기적으로 접속된다. 도시하지 않았지만, 제1 외부전극(11)에 대향하도록 형성되는 제2 외부전극은 세라믹 소체(3)의 표면의 일부인 제2 단면에 형성되고, 제2 내부전극(10)과 전기적으로 접속된다. 제1 외부전극(11)과 제2 외부전극은 실질적으로 동일한 구성을 가진다. 따라서, 이하에는 제1 외부전극(11)의 구성에 대해 상세하게 설명하고, 제2 외부전극의 구성에 대해서는 설명을 생략한다.
- [0024] 제1 외부전극(11)은 제1 단면(7)으로부터 이에 인접하는 제1 및 제2 주면(5 및 6) 그리고 제1 및 제2 측면의 각 일부까지 연장되도록 형성된다. 외부전극(11)은 기본적으로는 외부전극의 적어도 일부가 되는 도전성 페이스트를 준비하는 공정과, 이 도전성 페이스트를 세라믹 소체(3)의 표면의 일부를 덮도록 도포하는 공정과, 도전성 페이스트가 도포된 세라믹 소체(3)를 열처리하는 공정을 실시함으로써 형성된다.
- [0025] 여기서, 상기 세라믹 소체(3)는 소결 완료되었고, 도전성 페이스트가 도포된 세라믹 소체(3)를 열처리하는 공정은 세라믹 소체(3)를 소결시키기 위한 것이 아니다. 즉, 도전성 페이스트와 세라믹 소체(3)를 동시 소성하기 위한 것이 아니다. 이 열처리는 오직 도전성 페이스트를 소결 또는 경화시키기 위한 열처리이다.
- [0026] 본 실시형태에서는 외부전극(11)은 니켈 및 용점이 500℃ 미만인 금속을 포함하되 유리를 포함하지 않는 유리 비함유 소결층(12)을 포함한다. 유리 비함유 소결층(12)은 내부도체(9)와 접하는 상태로 세라믹 소체(3)의 표면의 일부, 즉 단면(7) 상에 형성된다. 유리 비함유 소결층(12)을 형성하기 위해, 상기 도전성 페이스트를 준비하는 공정은 니켈 분말, 용점이 500℃ 미만인 금속 분말 및 열경화성 수지를 포함하되 유리를 포함하지 않는 유리 비함유 도전성 페이스트를 준비하는 공정을 포함한다. 니켈 분말은 용점이 500℃ 이상이다.
- [0027] 여기서, 용점이 500℃ 미만인 금속 분말을 구성하는 금속으로는 주석, 주석과 비스무트의 조합, 및 주석과 은과 구리의 조합 중 적어도 1종이 사용된다.
- [0028] 한편, 후술할 실험예에 따르면, 용점이 500℃ 미만인 금속 분말로서 주석 분말을 사용한 경우, 주석 및 니켈의 합계 체적(體積)에 대한 주석의 체적이 30% 이상이면서 70% 이하인 것이 보다 바람직하다. 니켈 분말 및 용점이

500℃ 미만인 금속 분말 각각의 입자형상은 원형이어도 되고 플레이트 형상이어도 된다. 니켈 분말 및 용점이 500℃ 미만인 금속 분말 각각은 D50으로 0.4~1.1 μ m 정도의 것이 사용된다.

- [0029] 또한, 열경화성 수지로는 예를 들면, 비스페놀A형 에폭시 수지, 레조르형 페놀 수지, 노볼락형 페놀 수지 등을 사용할 수 있다.
- [0030] 또한, 열경화성 수지에는 디에틸렌글리콜모노부틸에테르, 또는 디에틸렌글리콜모노에틸에테르와 같은 용제가 첨가된다.
- [0031] 금속 분말과 열경화성 수지(용제를 제외함)의 합계에 대하여 금속 분말은 50~65체적%가 된다.
- [0032] 다음으로, 상기 도전성 페이스트를 도포하는 공정은 예를 들면 딥법(dipping method) 등에 의해, 상기 유리 비함유 도전성 페이스트를 세라믹 소체(3)의 표면의 일부, 즉 단면(7)을 덮으면서 내부전극(9)과 접하도록 도포하는 공정을 포함한다. 유리 비함유 도전성 페이스트를 도포한 후, 예를 들면 150℃에서 이것을 건조하는데, 세라믹 소체(3)의 단면(7) 상에서의 도포 두께는 건조 후에 5~30 μ m 정도가 된다. 여기서, 도포 두께가 5~30 μ m이도록 여유를 두는 것은 도포 두께가 복수개의 세라믹 소체(3) 사이에서 불균일하거나 1개의 세라믹 소체(3)의 단면(7) 상에서 도포 두께가 장소에 따라 다르기 때문이다.
- [0033] 이어서, 상기 세라믹 소체(3)를 열처리하는 공정은 유리 비함유 소결층(12)을 형성하기 위해, 유리 비함유 도전성 페이스트가 도포된 세라믹 소체(11)를 상기 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 온도로 열처리하는 공정을 포함한다. 열경화성 수지의 경화 온도를 180℃로 했을 때, 580℃ 이상의 온도, 예를 들면, 850℃의 온도로 열처리된다. 한편, 열처리 온도의 상한은 세라믹 소체(3)에 악영향을 끼치지 않는 온도가 되고, 예를 들면 950℃가 되는 것이 바람직하다.
- [0034] 상술한 바와 같이 하여 얻어진 유리 비함유 소결층(12)은 도 1에 나타내는 바와 같이, 니켈 분말과, 용점이 500℃ 미만인 금속 분말, 예를 들면 주석, 은 및 구리를 포함하는 금속 분말이 소결되어 일체화된 금속 소결체(13)에 의해 대부분이 구성된다. 금속 소결체(13)에는 니켈 분말 및 상기 금속 분말이 가지고 있던 원래의 분말 형상은 거의 또는 전혀 남지 않는다. 유리 비함유 소결층(12)은 세라믹 소체(3)에 대하여 충분한 고착 상태를 실현한다. 또한, 내부전극(9)이 니켈을 포함하고, 금속 소결체(13)가 니켈, 주석, 은 및 구리를 포함하는 경우, 내부전극(9)과 유리 비함유 소결층(12) 사이에서 이들 금속이 상호 확산되어, 신뢰성이 높은 접합 상태가 실현된다. 금속 소결체(13)의 내부에는 도 1에 나타내는 바와 같이, 공극(空隙)(14) 및 열경화성 수지 유래의 탄소(15)가 점재하는 경우가 있다.
- [0035] 한편, 전술한 바와 같이, 유리 비함유 도전성 페이스트에 포함되는 용점이 500℃ 미만인 금속 분말이 주석, 은 및 구리를 포함하는 분말인 경우에는 금속 소결체(13)는 니켈, 주석, 은 및 구리를 포함하고, 용점이 500℃ 미만인 금속 분말이 주석 및 비스무트를 포함하는 경우에는, 금속 소결체(13)는 니켈, 주석 및 비스무트를 포함한다.
- [0036] 유리 비함유 소결층(12)을 형성하기 위해 준비된 유리 비함유 도전성 페이스트에는 유리가 포함되지 않으므로 유리 비함유 소결층(12)은 유리를 포함하지 않는다. 따라서, 유리 함유 소결층과 같이, 표층에 전기적 도통(導通)을 저해하는 유리가 석출될 일이 없으므로 적층 세라믹 콘덴서(1)의 ESR을 상승시키는 원인이 제거된다.
- [0037] 상술한 열경화성 수지 유래의 탄소(15)의 존재 및 유리의 부재는 예를 들면, 적층 세라믹 콘덴서(1)의 절단면을 이온 밀링 등에 의해 드러내고, SEM-EDX에 의해 매핑 분석을 실시함으로써 확인할 수 있다. 즉, SEM-EDX에 의해 매핑 분석하면, 금속 소결체(13)의 내부에 열경화성 수지 유래의 탄소(15)가 검출되지만, Si나 B를 포함하는 유리 성분이 검출되지 않는다.
- [0038] 또한, 상술한 유리 비함유 도전성 페이스트는 열경화성 수지를 포함하지만, 상술한 열처리에서 상기 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 온도가 부여되므로 열경화성 수지는 열분해 또는 연소되고, 그 결과, 유리 비함유 소결층(12)에는 전혀 남지 않거나 거의 남지 않게 할 수 있다. 보다 구체적으로는 유리 비함유 소결층(12)에 포함되는 열경화성 수지의 비율은 상기 유리 비함유 소결층(12)의 절단면에서의 면적비율로 1% 이하가 된다.
- [0039] 한편, 열처리의 실시 시간 및 열처리 분위기의 산소 농도는 유리 비함유 소결층(12)에서 상술한 바와 같은 상태가 얻어지도록 적절히 조정된다.
- [0040] 이상과 같이 하여 형성된 유리 비함유 소결층(12)의 실제 시료의 절단면을 촬영한 현미경 사진이 도 5에 나타나 있다. 도 5에 나타난 시료는 유리 비함유 도전성 페이스트에 포함되는 용점이 500℃ 미만인 금속 분말로서 주석

분말을 사용하고, 니켈 분말 및 주석 분말을 각각 50체적% 포함하는 것을 사용하며, 850℃에서 열처리한 것이다. 도 5에서 금속 분말이 원래의 형상을 남기지 않고 소결되어 일체화된 상태를 확인할 수 있다.

[0041] 다음으로, 도 1에 나타내는 바와 같이, 유리 비함유 소결층(12)을 포함하는 외부전극(11)을 덮도록 니켈 도금막(16)이 형성되고, 추가로 그 위에 주석 도금막(17)이 형성된다.

[0042] 이상 설명한 제1 실시형태의 변형예로서, 유리 비함유 소결층(12)을 형성하기 위한 유리 비함유 도전성 페이스트의 도포 두께를 제1 실시형태의 경우보다도 두껍게, 건조 후에 예를 들면 30~60 μ m로 한 후에 제1 실시형태의 경우와 동일한 열처리를 실시하도록 해도 된다. 이 경우에는 유리 비함유 소결층(12)에서 세라믹 소체(3)와의 계면 근방 부분에서는 금속 분말의 형상 및 열경화성 수지의 일부를 남기면서 금속 소결체가 형성되고, 표층 부분에서는 열경화성 수지를 남기지 않고, 금속 분말이 소결되어 일체화된 금속 소결체가 형성된다.

[0043] [제2 실시형태]

[0044] 도 2에는 본 발명의 제2 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1a)의 일부가 모식적으로 단면도에서 나타나있다. 도 2에서 도 1에 나타난 요소에 상당하는 요소에는 동일한 참조 부호를 붙이고, 중복되는 설명을 생략한다.

[0045] 이하, 제2 실시형태의, 제1 실시형태와는 다른 점에 대해 설명한다.

[0046] 적층 세라믹 콘덴서(1a)에서는 외부전극(11a)은 상술한 유리 비함유 소결층(12)을 제1 유리 비함유 소결층(12)으로 했을 때, 상기 제1 유리 비함유 소결층(12) 상에 형성되며 유리를 포함하지 않는 제2 유리 비함유 소결층(18)을 더 포함하는 것을 특징으로 한다.

[0047] 상술한 바와 같은 외부전극(11a)을 형성하기 위해, 도전성 페이스트로서 제1 유리 비함유 소결층(12)을 위한 니켈 분말, 용점이 500℃ 미만인 제1 금속 분말 및 제1 열경화성 수지를 포함하되 유리를 포함하지 않는 제1 유리 비함유 도전성 페이스트에 더하여, 니켈 분말, 용점이 500℃ 미만인 제2 금속 분말 및 제2 열경화성 수지를 포함하되 유리를 포함하지 않는 제2 유리 비함유 도전성 페이스트가 준비된다. 한편, 제2 유리 비함유 도전성 페이스트는 제1 유리 비함유 도전성 페이스트와 동일한 조성을 가져도 된다. 이 경우에는 유리 비함유 도전성 페이스트의 비용 저감 및 공정 관리의 간이화를 기대할 수 있다.

[0048] 다음으로, 제1 실시형태에서 설명한 바와 같이, 내부도체(9)와 접하는 상태로 세라믹 소체(3)의 단면(7) 상에 제1 유리 비함유 도전성 페이스트가 건조 후에 5~30 μ m의 두께가 되도록 도포되고, 150℃에서 건조된다. 이어서, 제1 실시형태의 경우보다 높은, 예를 들면 900℃에서 열처리되고, 제1 유리 비함유 소결층(12)이 우선 형성된다.

[0049] 다음으로, 제1 유리 비함유 소결층(12) 상에 제2 유리 비함유 도전성 페이스트를 도포하고, 예를 들면 150℃에서 건조하는 공정이 실시된다. 이 도포 두께는 건조 후에 세라믹 소체(3)의 단면(7)을 덮는 부분에서 10~40 μ m 정도로 선택된다.

[0050] 다음으로, 제2 유리 비함유 도전성 페이스트가 도포된 세라믹 소체(3)가 열처리되고, 그로써, 제2 유리 비함유 소결층(18)이 형성된다. 이때, 제2 유리 비함유 소결층(18)은 제1 유리 비함유 소결층(12)보다도 소결성이 낮아지게 된다. 보다 구체적으로는 제2 유리 비함유 도전성 페이스트가 도포된 세라믹 소체(3)는 제2 열경화성 수지의 경화 온도보다 400℃ 높은 온도 이상의 온도이지만, 제1 유리 비함유 소결층(12)을 소결시킨 제1 온도보다 낮은 제2 온도에서 열처리된다.

[0051] 일례로서, 제1 유리 비함유 소결층(12)을 소결시키기 위해 900℃의 온도가 적용된 경우, 제2 유리 비함유 소결층(18)을 소결시키기 위해 예를 들면 600℃의 온도가 적용된다.

[0052] 제2 유리 비함유 소결층(18)에서는 공극(14) 및 열경화성 수지 유래의 탄소(15)가 존재함과 함께, 니켈 분말 및 용점이 500℃ 미만인 제2 금속 분말의 원래 형상을 남기면서 일부 일체화된 금속 소결체(13a)가 존재한다. 전술한 바와 같이, 제2 유리 비함유 도전성 페이스트에 포함되는 용점이 500℃ 미만인 금속 분말이 주석, 은 및 구리를 포함하는 분말인 경우에는 금속 소결체(13a)는 니켈, 주석, 은 및 구리를 포함하고, 용점이 500℃ 미만인 금속 분말이 주석 및 비스무트를 포함하는 경우에는 금속 소결체(13a)는 니켈, 주석 및 비스무트를 포함한다.

[0053] 이상과 같이 하여 형성된 제2 유리 비함유 소결층(18)의 실제 시료의 절단면을 촬영한 현미경 사진이 도 6에 나타나있다. 도 6에 나타낸 시료는 제2 유리 비함유 도전성 페이스트에 포함되는 용점이 500℃ 미만인 금속 분말로서 주석 분말을 사용하고, 니켈 분말 및 주석 분말을 각각 50체적% 포함하는 것을 사용하며, 600℃에서 열처

리한 것이다. 도 6에서 니켈 분말 및 주석 분말의 원래의 형상을 일부 남긴 채 소결하고, 일부가 일체화된 상태를 확인할 수 있다.

[0054] 다음으로, 제1 실시형태의 경우와 마찬가지로 외부전극(11a)을 덮도록, 보다 구체적으로는 도 2에 나타내는 바와 같이, 제2 유리 비함유 소결층(18) 상에 니켈 도금막(16)이 형성되고, 추가로 그 위에 주석 도금막(17)이 형성된다.

[0055] [제3 실시형태]

[0056] 도 3에는 본 발명의 제3 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1b)의 일부가 모식적으로 단면도에서 나타나있다. 도 3에서 도 1에 나타난 요소에 해당하는 요소에는 동일한 참조 부호를 붙이고, 중복되는 설명을 생략한다.

[0057] 이하, 제3 실시형태의, 제1 실시형태와는 다른 점에 대해 설명한다.

[0058] 적층 세라믹 콘덴서(1b)에서는 외부전극(11b)은 유리 비함유 소결층(12) 상에 형성되는 수지 함유 도체층(19)을 더 포함하는 것을 특징으로 한다.

[0059] 상술한 바와 같은 외부전극(11b)을 형성하기 위해, 도전성 페이스트로서, 도전성 금속 분말 및 열경화성 수지를 포함하되 유리를 포함하지 않는 제3 유리 비함유 도전성 페이스트가 준비된다. 여기서, 제3 유리 비함유 도전성 페이스트에 포함되는 도전성 금속 분말로는 은 분말, 은 및 주석을 포함하는 분말, 구리 분말, 또는 구리 및 주석을 포함하는 분말 등을 사용할 수 있다. 또한, 제3 유리 비함유 도전성 페이스트에 포함되는 열경화성 수지로는 전술한 제1 실시형태에서 준비된 유리 비함유 도전성 페이스트에 포함되는 열경화성 수지와 동일한 것을 사용할 수 있다.

[0060] 다음으로, 제1 실시형태에서 설명한 바와 같이, 내부도체(9)와 접하는 상태로 세라믹 소체(3)의 단면(7) 상에, 유리 비함유 소결층(12)을 위한 유리 비함유 도전성 페이스트가 건조 후에 5~30 μ m의 두께가 되도록 도포되고, 150℃에서 건조되며, 예를 들면 850℃에서 열처리되고, 유리 비함유 소결층(12)이 우선 형성된다.

[0061] 다음으로, 유리 비함유 소결층(12) 상에 상기 제3 유리 비함유 도전성 페이스트를 도포하고, 예를 들면 150℃에서 건조하는 공정이 실시된다. 이 도포 두께는 건조 후에 세라믹 소체(3)의 단면(7)을 덮는 부분에서 10~40 μ m 정도로 선택된다.

[0062] 다음으로, 제3 유리 비함유 도전성 페이스트가 도포된 세라믹 소체(3)가 예를 들면 200℃에서 열처리되고, 그로써, 제3 유리 비함유 도전성 페이스트에 포함되는 열경화성 수지가 가열 경화되며, 수지 함유 도체층(19)이 유리 비함유 소결층(12) 상에 형성된다. 수지 함유 도체층(19)은 도 3에 나타내는 바와 같이, 도전성 금속 분말(20)을 분산시킨 열경화성 수지(21)로 구성된다.

[0063] 다음으로, 제1 실시형태의 경우와 마찬가지로 외부전극(11b)을 덮도록, 보다 구체적으로는 도 3에 나타내는 바와 같이, 수지 함유 도체층(19) 상에 니켈 도금막(16)이 형성되고, 추가로 그 위에 주석 도금막(17)이 형성된다.

[0064] [제4 실시형태]

[0065] 도 4에는 본 발명의 제4 실시형태에 따른 칩형 세라믹 전자부품으로서의 적층 세라믹 콘덴서(1c)의 일부가 모식적으로 단면도에서 나타나있다. 도 4에서 도 1에 나타난 요소에 해당하는 요소에는 동일한 참조 부호를 붙이고, 중복되는 설명을 생략한다.

[0066] 이하, 제4 실시형태의, 제1 실시형태와는 다른 점에 대해 설명한다.

[0067] 적층 세라믹 콘덴서(1c)에서는 외부전극(11c)은 세라믹 소체(3) 상에 형성되는 유리 함유 소결층(22)을 더 포함하고, 유리 함유 소결층(22) 상에 유리 비함유 소결층(12)이 형성되는 것을 특징으로 한다.

[0068] 상술한 바와 같은 외부전극(11c)을 형성하기 위해, 도전성 페이스트로서 유리 함유 소결층(22)이 되는, 금속 분말 및 유리를 포함하는 유리 함유 도전성 페이스트가 준비된다. 여기서, 유리 함유 도전성 페이스트에 포함되는 금속 분말로는 예를 들면 구리를 포함하는 것이 사용된다.

[0069] 다음으로, 상술한 유리 함유 도전성 페이스트가 내부도체(9)와 접하는 상태로 세라믹 소체(3)의 단면(7) 상에 도포된다.

[0070] 다음으로, 유리 함유 도전성 페이스트가 도포된 세라믹 소체(3)가 열처리된다. 이로써, 유리를 함유하면서 금속

분말이 소결된 유리 함유 소결층(22)이 형성된다. 유리 함유 소결층(22)에서는 유리(23)를 포함하는 금속 소결체(24)가 형성된다.

[0071] 다음으로, 제1 실시형태에서 사용한 것과 동일한, 예를 들면 니켈, 주석 및 비스무트를 포함하는 유리 비함유 도전성 페이스트가, 유리 함유 소결층(22) 상에 건조 후에 10~40 μ m의 두께가 되도록 도포되고, 150℃에서 건조되며, 그 후, 예를 들면 600℃의 온도로 열처리함으로써 유리 비함유 소결층(12)이 형성된다. 이 경우, 제1 실시형태의 경우와 마찬가지로, 850℃의 열처리가 실시되어도 되는데, 850℃보다 낮은 600℃의 열처리가 실시되므로 소결성이 낮아지고, 유리 비함유 소결층(12)에는 제2 실시형태에서의 제2 유리 비함유 소결층(18)의 경우와 마찬가지로, 공극(14) 및 열경화성 수지 유래의 탄소(15)가 존재할 뿐만 아니라, 니켈 분말 및 용점이 500℃ 미만인 금속 분말의 원래의 형상을 일부 남기면서 일부가 일체화된 금속 소결체(13a)가 존재한다.

[0072] 그리고 이와 같이 하여 형성된 외부전극(11c)을 덮도록 유리 비함유 소결층(12) 상에 니켈 도금막(16)이 형성되고, 추가로 그 위에 주석 도금막(17)이 형성된다.

[0073] [실례]

[0074] 이하의 표 1에 나타내는 바와 같은 비율로 구리 분말 및 니켈 분말을 포함하는 시료 1~7에 따른 유리 비함유 도전성 페이스트를 준비했다.

표 1

시료 번호		1	2	3	4	5	6	7
금속의 체적%	니켈	80	70	50	40	30	20	10
	주석	20	30	50	60	70	80	90
도전성 페이스트 조성[중량%]								
니켈		56.4	50.2	37.1	30.2	23.0	15.6	8.0
주석		11.4	17.4	30.0	36.6	43.4	50.5	57.9
비스페놀A형 에폭시 수지		5.1	5.1	5.3	5.4	5.5	5.6	5.7
노블락형 페놀 수지		2.7	2.7	2.8	2.9	2.9	3.0	3.0
디에틸렌글리콜 에틸에테르		24.4	24.6	24.8	24.9	25.2	25.3	25.4
외부전극의 고착성								
내부전극과의 접합		○	○	○	○	○	○	○
세라믹 소체와의 고착		○	○	○	○	○	○	○
외부전극 내의 소결		×	○	○	○	○	○	○
금속 불의 배출		○	○	○	○	○	×	×
내습 부하 신뢰성		×	○	○	○	○	○	○

[0075]

[0076] 다음으로, 평면치수 1.0mm×0.5mm로서, 내부전극의 도전 성분이 니켈이고, 정전 용량 2.2 μ F를 주는 세라믹 소체를 준비하고, 시료 1~7 각각에 따른 유리 비함유 도전성 페이스트를 세라믹 소체의 단면에 건조 후의 두께가 5~30 μ m가 되도록 도포하고, 150℃에서 건조했다.

[0077] 다음으로, 유리 비함유 도전성 페이스트가 도포된 세라믹 소체를 850℃에서 열처리하고, 외부전극이 되는 유리 비함유 소결층을 형성했다.

[0078] 이상과 같이 하여 얻어진 시료 1~7에 따른 적층 세라믹 콘덴서에 대해, 표 1에 나타내는 바와 같이, "외부전극의 고착성", 보다 구체적으로는 "내부전극과의 접합" 및 "세라믹 소체와의 고착"을 평가함과 함께, 외부전극의 형상 유지성을 보기 위해, "외부전극 내의 소결"을 평가했다. 이들 평가는 시료가 되는 적층 세라믹 콘덴서의 절단면 드러내기 가공을 이온 밀링 장치로 실시하고, SEM으로 관찰함으로써 실시했다.

- [0079] "내부전극과의 접합"에 대해서는 내부전극의 니켈과 외부전극의 금속이 상호 확산되어 있으면 "○"로 하고, 상호 확산되어 있지 않으면 "×"로 했다.
- [0080] "세라믹 소체와의 고착"에 대해서는 세라믹 소체와 외부전극이 밀착되어 있으면 "○"로 하고, 밀착되어 있지 않으면 "×"로 했다.
- [0081] "외부전극 내의 소결"에 대해서는 외부전극 내의 금속 분말이 소결되어 있으면 "○", 소결되어 있지 않으면 "×"로 했다.
- [0082] 또한, 외관관찰에 의해, 외부전극에서 용융 금속이 배출되고, 불 형상의 이물이 외부전극의 표면에 생기는지 여부를 평가했다. "금속 불의 배출"에서, 용융 금속의 배출이 생겨 있으면 "×"로 하고, 생겨 있지 않으면 "○"로 했다.
- [0083] 또한, 외부전극이 되는 유리 비함유 소결층이 형성된 시료 1~7에 대해, 온도 125℃, 상대 습도 95%, 인가 전압 5V를 144시간 부여한 내습 부하 시험을 실시하고, "내습 부하 신뢰성"을 평가했다. "내습 부하 신뢰성"에 대해서는 절연저항이 저하되지 않으면 "○"로 하고, 저하되면 "×"로 했다.
- [0084] 표 1에 나타난 시료 1~7 모두가 본 발명의 범위 내의 것이다. 이들 시료 1~7 중 시료 2~5는 니켈 분말 및 주석 분말을 포함하고, 니켈 분말 및 주석 분말의 합계 체적에 대한 주석 분말의 체적이 30% 이상이면서 70% 이하라는 조건을 충족한다. 이들 시료 2~5에 따르면, 표 1에 나타난 "내부전극과의 접합", "세라믹 소체와의 고착", "외부전극 내의 소결", "금속 불의 배출" 및 "내습 부하 신뢰성"의 전체 항목에서 "○"의 평가가 얻어졌다.
- [0085] 한편, 본 발명의 범위 내에 있지만, 니켈 분말 및 주석 분말의 합계 체적에 대한 주석 분말의 체적이 30% 미만인 시료 1에 따르면, "외부전극 내의 소결" 및 "내습부하 신뢰성"에서 "×"의 평가로 되어 있다. 그러나 "외부전극 내의 소결"은 특별히 실용상 문제가 될 정도의 것은 아니다. 또한, "내습 부하 신뢰성"에 대해서도 평가를 위한 내습 부하 시험에서는 상당히 과격한 환경을 시료에 부여하고 있으므로, 통상의 사용 환경에서는 특별히 문제가 될 일은 없다.
- [0086] 또한, 본 발명의 범위 내에 있지만, 니켈 분말 및 주석 분말의 합계 체적에 대한 주석 분말의 체적이 70%를 초과하는 시료 6 및 7에 따르면, "금속 불의 배출"에서 "×"의 평가로 되어 있다. 이것은 주석의 비율이 높아서 850℃에서 주석의 액상화가 발생했기 때문이라고 추측되는데, 특별히 실용상 문제가 되는 것은 아니다.
- [0087] 상술한 실험예에서는 용점이 500℃ 미만인 금속으로서 주석을 사용했지만, 주석 대신에 주석과 비스무트의 조합, 또는 주석과 은과 구리의 조합을 사용해도 동일한 결과가 얻어졌다.
- [0088] 이상, 본 발명에 따른 칩형 세라믹 전자부품으로서 적층 세라믹 콘텐츠를 예시하여 설명했는데, 본 발명은 도전성 페이스트를 사용하여 형성되는 외부전극을 포함하는 것이라면 다른 칩형 세라믹 전자부품에도 적용할 수 있다.
- [0089] 또한, 본 명세서에 기재된 각 실시형태는 예시적인 것이며, 다른 실시형태 간에 구성의 부분적인 치환 또는 조합이 가능하다.

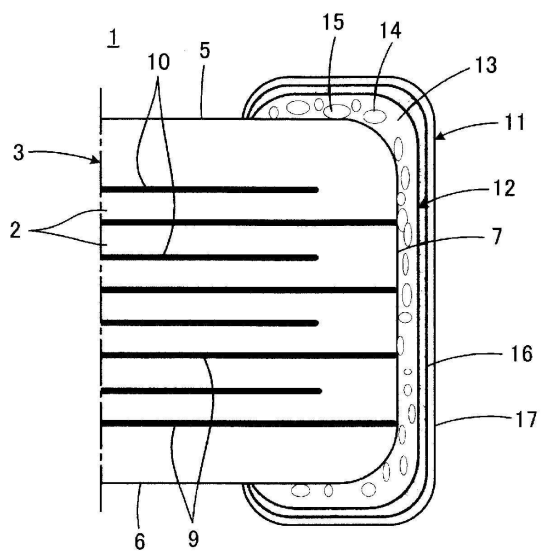
부호의 설명

- [0090] 1, 1a, 1b, 1c: 적층 세라믹 콘텐츠
- 3: 세라믹 소체
- 7: 단면
- 9, 10: 내부전극(내부도체)
- 11, 11a, 11b, 11c: 외부전극
- 12: (제1) 유리 비함유 소결층
- 13, 13a: 금속 소결체
- 14: 공극
- 15: 열경화성 수지 유래의 탄소

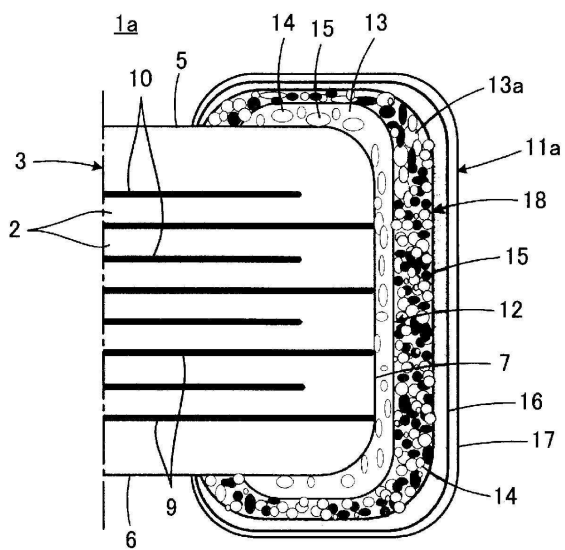
- 16: 니켈 도금막
- 17: 주석 도금막
- 18: 제2 유리 비함유 소결층
- 19: 수지 함유 도체층
- 20: 도전성 금속 분말
- 21: 열경화성 수지
- 22: 유리 함유 소결층

도면

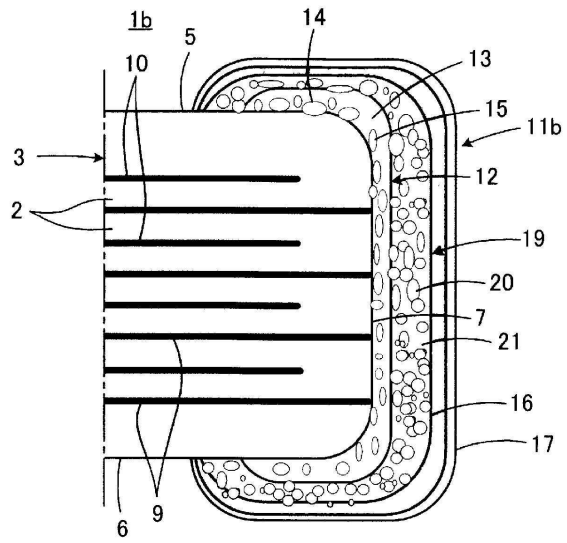
도면1



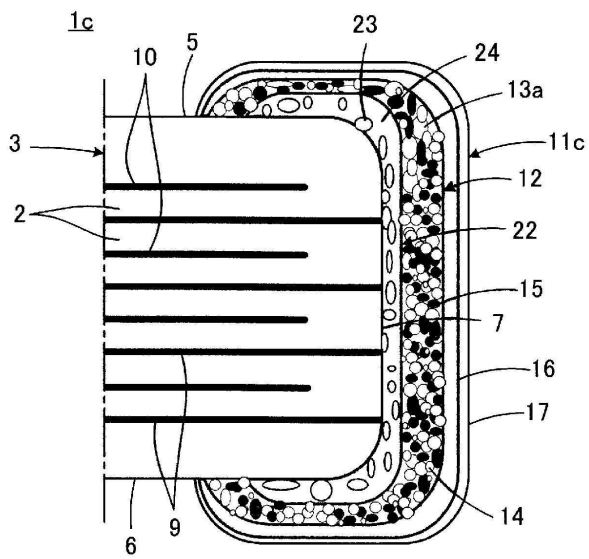
도면2



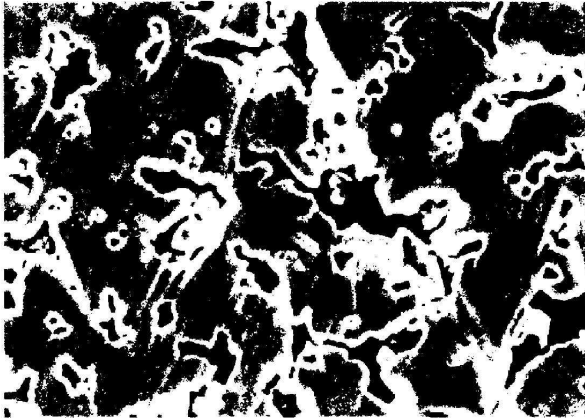
도면3



도면4



도면5



도면6

